

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY 96706

Opis patentowy
przedrukowano ze względu
na zauważone błędy

MKP

H03b 19/00
H03k 3/72

Int. Cl.²

H03B 19/00
H03K 3/72

CZYTELNIĄ

Urzędu Patentowego
Państwa Republiki Polskiej

Patent dodatkowy
do patentu _____

Zgłoszono: 11.01.75 (P. 177281)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 28.08.76

Opis patentowy opublikowano: 15.12.1978

Twórca wynalazku: Aleksander Orłowski

Uprawniony z patentu: Instytut Łączności, Warszawa (Polska)

Powielacz częstotliwości, zwłaszcza do współpracy z układami logicznymi

Przedmiotem wynalazku jest powielacz częstotliwości zwłaszcza do współpracy z układami logicznymi, wykonany w postaci rezonansowego wzmacniacza tranzystorowego i stosowany w układach syntezy częstotliwości.

W znanym powielaczu częstotliwości równoległy obwód rezonansowy włączony jest w obwód kolektora tranzystora wzmacniającego, którego baza połączona jest ze źródłem napięcia sterującego powielaczem a emiter połączony jest z bramką logiczną poprzez układ formujący, który zawiera człon dopasowujący impedancje oraz klucz tranzystorowy albo przerzutnik Schmitta. Na bazę tranzystora wzmacniającego podawane jest napięcie sterujące o częstotliwości podstawowej, natomiast obwód rezonansowy nastrojony jest na zadaną wielokrotność częstotliwości tego napięcia sterującego. Układ formujący kształtuje napięcie wyjściowe powielacza w postaci fali prostokątnej, co jest niezbędne do współpracy powielacza z układami logicznymi.

W powielaczu tym brak jest prostego sposobu regulacji szerokości impulsów fali prostokątnej napięcia wyjściowego i kluczowania tego napięcia. Ponadto wymagane są co najmniej dwa różne co do wielkości napięcia, z których większe przeznaczone jest do zasilania wzmacniacza rezonansowego a mniejsze do zasilania układów logicznych. Konieczność stosowania układu formującego zwiększa koszt wykonania powielacza.

Istotą powielacza według wynalazku jest to, że równoległy obwód rezonansowy, złożony z indukcyjności i dzielonej pojemności nastrojony na częstotliwość napięcia sterującego powielaczem, włączony jest w obwód bazy tranzystora wzmacniającego, którego emiter połączony jest bezpośrednio z wejściem sterującym bramki logicznej, przy czym źródło napięcia polaryzującego bazę tranzystora włączone jest w obwód bazy tego tranzystora poprzez wymieniony, równoległy obwód rezonansowy.

Wynalazek umożliwia formowanie napięcia wyjściowego powielacza do postaci fali prostokątnej, o unormowanych dla danego typu elementów logicznych wartościach amplitudy, za pomocą znacznie mniejszej liczby elementów niż w znanych układach powielaczy. Wynika to z braku konieczności stosowania rozbudowanego układu formującego oraz układu dopasowującego impedancje. Zaletą powielacza jest prosty sposób regulacji

szerokości impulsów napięcia wyjściowego, polegający na zmianie polaryzacji bazy tranzystora wzmacniającego, jak również możliwość wykorzystania dodatkowego wejścia bramki logicznej do modulacji napięcia wyjściowego powielacza poprzez kluczkowanie. Ponadto powielacz wymaga tylko jednego źródła napięcia zasilającego.

Powielacz według wynalazku uwidoczniono w przykładzie wykonania na rysunku przedstawiającym jego schemat ideowy.

Równoległy obwód rezonansowy włączony jest w obwód bazy tranzystora wzmacniającego T. W jednej gałęzi tego obwodu rezonansowego znajduje się indukcyjność L, a w drugiej dwie szeregowo połączone pojemności C1 i C2. Pierwsza pojemność C1 jest mniejsza od pojemności drugiej C2. Wspólny punkt P1 tych pojemności połączony jest poprzez rezystor R1 ze źródłem napięcia U_s sterującego powielaczem. Wspólny punkt P2 indukcyjności L i mniejszej pojemności C1 połączony jest z bazą tranzystora T. Punkt wspólny P4 indukcyjności L i większej pojemności C2, oznaczony również jako punkt P3, połączony jest ze źródłem napięcia U_b polaryzującego bazę tranzystora T oraz, poprzez pojemność C3, z potencjałem ziemi Z. Emiter tranzystora T połączony jest bezpośrednio z wejściem sterującym a bramki logicznej G oraz, poprzez rezystor R2, z potencjałem ziemi Z. Pomiedzy wejście modulujące b bramki logicznej G a potencjał ziemi Z włączone jest źródło napięcia U_m modulującego napięcie wyjściowe powielacza. Kolektor tranzystora T połączony jest bezpośrednio ze źródłem napięcia U_k zasilającego powielacz.

Napięcie sterujące U_s powielacza, posiadające postać ciągu impulsów prostokątnych i zawierające składową zmienną o częstotliwości bliskiej rezonansowej, podaje się na wejście W_e powielacza, poprzez umieszczony w bazie tranzystora wzmacniającego T równoległy obwód rezonansowy. Dzięki temu na bazie tranzystora T pojawia się napięcie sinusoidalne o zwielokrotnionej częstotliwości. Po załączeniu napięcia U_k zasilającego powielacz i napięcia U_b polaryzującego bazę tranzystora T, na rezystorze R2 pojawia się napięcie sterujące wejściem sterującym a bramki logicznej G.

Tranzystor T zapewnia separację i dopasowanie impedancji pomiędzy obwodem rezonansowym a wejściem bramki logicznej G. Na wyjściu c bramki logicznej G, stanowiącym wyjście W_y powielacza pojawia się napięcie wyjściowe U_w powielacza. Ma ono postać ciągu impulsów prostokątnych o amplitudzie uzależnionej od układu elektrycznego bramki G i szerokościach impulsów współzależnych od napięcia U_b polaryzującego bazę tranzystora T.

Napięcie U_m , modulujące napięcie wyjściowe U_w powielacza, ma postać impulsów prostokątnych o czasie trwania znacznie większym niż czas trwania impulsów napięcia wyjściowego U_w . Podanie tego napięcia na wejście modulujące b bramki G umożliwia kluczkowanie napięcia wyjściowego U_w powielacza.

Zastrzeżenia patentowe

1. Powielacz częstotliwości, zwłaszcza do współpracy z układami logicznymi, posiadający równoległy obwód rezonansowy złożony z indukcyjności i dzielonej pojemności nastrojony na wielokrotność częstotliwości napięcia sterującego powielaczem z wykorzystaniem wtórnika emiterowego jako wzmacniacza oraz typowej, tranzystorowej bramki logicznej, z n a m i e n n y t y m, że równoległy obwód rezonansowy włączony jest w obwód bazy tranzystora wzmacniającego (T), którego emiter połączony jest bezpośrednio z wejściem sterującym (a) bramki logicznej (G), przy czym źródło napięcia (U_b) polaryzującego bazę tranzystora (T) włączone jest w obwód bazy tego tranzystora (T), poprzez wymieniony równoległy obwód rezonansowy.

2. Powielacz według zastrz. 1, z n a m i e n n y t y m, że baza tranzystora (T) połączona jest poprzez indukcyjność (L) i pojemność (C3) z potencjałem ziemi (Z), a równolegle do indukcyjności (L) przyłączona jest gałąź złożona z mniejszej pojemności (C1) i większej pojemności (C2), przy czym wspólny punkt (P1) tych pojemności (C1) i (C2) połączony jest poprzez rezystor (R1) ze źródłem napięcia (U_s) sterującego powielaczem, a wspólny punkt (P4) indukcyjności (L) i większej pojemności (C2) połączony jest ze źródłem napięcia (U_b) polaryzującego bazę tranzystora (T).

3. Powielacz według zastrz. 1, z n a m i e n n y t y m, że pomiędzy dodatkowe wejście sterujące (b) bramki logicznej (G) a potencjał ziemi (Z) włączone jest źródło napięcia (U_m) modulującego napięcie wyjściowe (U_w) powielacza.

