



NORGE

(12) **UTLEGNINGSSKRIFT**

(19) NO

(11) 173680

(13) B

(51) Int Cl⁵ H 04 Q 11/04, H 04 L 11/20

Styret for det industrielle rettsvern

(21) Søknadsnr	885542	(86) Int. inng. dag og søknadsnummer	
(22) Inng. dag	14.12.88	(85) Videreføringsdag	
(24) Løpedag	14.12.88	(30) Prioritet	18.12.87, DE, 3742939
(41) Alm. tilgj.	19.06.89		
(44) Utlegningsdato	04.10.93		

(71) Patentsøker	Alcatel NV, Strawinskylaan 537, NL-1077 XX Amsterdam, NL
(72) Oppfinner	Hartmut Weik, Stuttgart, DE
(74) Fullmektig	Alcatel STK AS, Oslo

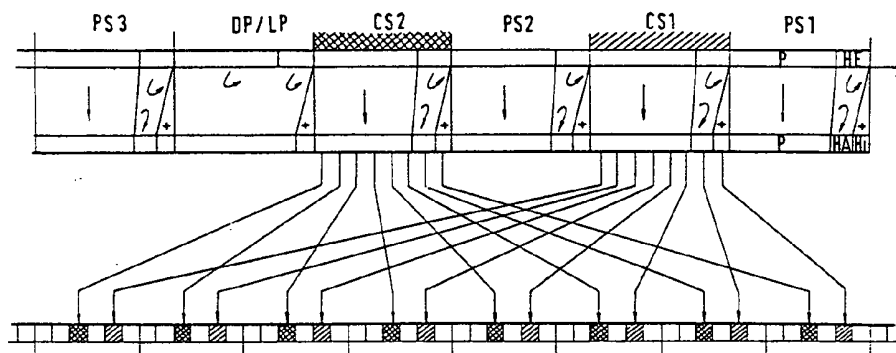
(54) **Benevnelse** **Hybridsvitsj**

(56) **Anførte publikasjoner** Ingen

(57) **Sammendrag** I hurtige pakkesvitsjenett blir pakker for spesielle forbindelser (CS1, CS2) (f.eks. tale og levende bilder) behandlet med høyere prioritet enn pakker fra andre forbindelser (PS1, PS3) (f.eks. data) (uten forsinkelsesjitter og tap av informasjon). Tidligere kjente anlegg er inndelt i en linjesvitsjedel (for CS1, CS2) og en pakkesvitsjedel (for PS1, PS2, PS3). Linjesvitsjedelen arbeider på tidsdelt multipleksbasis. På hver innkommende linje kombineres f.eks. 70 pakker som hver inneholder 40 oktetter, til en ramme. Dersom ingen spesielle forholdsregler blir tatt, vil dette føre til forsinkelser av størrelsesorden $40 \times 70 \times 8 \text{ bit} = 22400 \text{ bit}$ i hvert svitsjetrinn, og for hver inngang til et svitsjetrinn vil det være behov for en lagerkapasitet på 22400 bit.

I følge foreliggende oppfinnelse blir alle pakker i sentralen inndelt i underpakker med lik lengde og disse blir fordelt til underrammer. Svitsjingen finner sted på underrammenivå. Forsinkelser og krav til hukommelses plass

reduseres i samme forhold som forholdet mellom rammer og underrammer. Linjene som skal behandles med prioritet (CS1, CS2) blir fortrinnsvis tildelt faste posisjoner i hver ramme og i hver underramme under hele forbindelsen. Underrammer som kommer fra de andre pakkene, innsettes fortrinnsvis i rekkefølge i de ledige posisjoner og rekonstrueres til komplette pakker innenfor hvert svitsjetrinn.



Rettelse - Correction

(19) NO (11) 173680 (13) B
(51) Int Cl⁵ H 04 Q 11/04, H 04 L 11/20

Rettes til/Correction to:

(51) Int Cl⁵ H 04 Q 11/04, H 04 L 12/58

Foreliggende oppfinnelse angår en fremgangsmåte for svitsjing av meldinger som inndeles i pakker med uniform lengde, slik som omtalt i ingressen til hovedkravet nedenfor, og til apparatur for gjennomføring av en slik fremgangsmåte.

5 En slik fremgangsmåte og slikt apparatur er omtalt i "Der Fernmelde-Ingenieur", volum 41, nr. 9, september 1987, se særlig del 3. 4 på sidene 8 og 9.

Det stadig økende mangfold i telekommunikasjonstjenestene stiller høyere krav til et fleksibelt svitsjesystem. For dette
10 formål er hurtige pakkesvitsjesystemer hvor data behandles i pakkeform, særlig blitt populære. I slike anlegg kan ikke for-

sinkelser, forsinkelsesjitter, og pakketap sees helt bort fra. De individuelle telekommunikasjonstjenester er imidlertid i
15 ulik grad belastet med slike svakheter. F.eks. er data-tjenester som detekterer tap av en pakke og kan foreta et fornyet anrop etter denne pakken langt mindre følsomme for pakketap enn overføringer av tale eller levende bilder, hvor apparatet må evaluere de innkommende informasjoner øyeblik-
20 kelig (elektro-akustisk eller elektro-optisk omforming) hvor tap og forsinkelsesjitter vil forårsake forstyrrelser.

Det er kjent å benytte pakker med uniform lengde i et pakkeoverføringssystem, videre er det kjent å kombinere disse pakkene i periodisk gjentatte rammer, å tildele faste
25 posisjoner i rammene til meldinger som skal behandles med prioritet, og å svitsje de meldingene som skal behandles med prioritet under bruk av synkron tidsdelt multipleksing, slik som vanlig i linjesvitsjesystemer, mens de øvrige pakkene blir pakkesvitsjet på vanlig måte.

30 For meldinger som skal behandles med prioritet, benyttes en synkron overføringsmodus (STM). De individuelle pakkene kalles STM-celler. For de andre meldingene benyttes en asynkron overføringsmodus (ATM) hvor de individuelle pakkene kalles ATM-celler. I forbindelse med den synkrone over-
35 føringsmodus benyttes slike uttrykk som linjesvitsjing (CS) og CS-pakker, i forbindelse med den asynkrone overføringsmodus benyttes uttrykk som pakkesvitsjing (PS), PS-pakker, asynkron tidsdeling (ATD), og hurtig pakkesvitsjing. Kombinasjoner

kalles hybrider.

En pakke vil uunngåelig inneholde flere bit enn en tidsluke i et konvensjonelt tidsdelt multiplekssystem. Rammer som inneholder ca. 70 pakker, hver med 40 oktetter, dvs. 5 omkring $40 \times 70 \times 8$ bit = 22400 bit, blir ofte omtalt. I konvensjonelt tidsdelt multipleks blir rammer med 32 tidsluker, hver på 16-bit, dvs. 512 bit vanlig benyttet. Da én komplett ramme for hver inngang i et synkront tidsdelt multiplekssvitsjesystem må lagres midlertidig i hver tidssvitsj, blir mengden av nødvendig lagerplass øket betraktelig. 10 Dessuten opptrer forsinkelser i størrelsesorden av én ramme. Dersom rammerepetisjonsfrekvensen er den samme i begge tilfeller (8 kHz), noe som er forventet, vil hukommelsene ikke bare nødvendigvis være større, men må også være tilsvarende 15 hurtigere. En hastighetreduksjon ved å benytte parallell prosessering istedenfor serieprosessering er bare mulig i et svært begrenset omfang, hvis det da i det hele tatt er gjennomførbart.

Formålet med foreliggende oppfinnelse er å forbedre en 20 hybrid pakkessvitsjefremgangsmåte av ovennevnte slag på en slik måte at en reduserer behovet for hurtige hukommelser og også tilveiebringer apparatur for gjennomføring av denne fremgangsmåten.

Dette oppnås ved en fremgangsmåte og et apparatur i 25 henhold til de nedenfor fremsatte patentkrav.

I henhold til foreliggende oppfinnelse blir dermed alle pakkene i sentralen inndelt til underpakker med lik lengde og fordelt til underrammer. Svitsjingen finner sted på underrammenivå. Forsinkelser og hukommelsessteder som kreves i 30 svitsjenettet, reduseres i samme forhold som forholdet mellom rammer og underrammer. Hastigheten innen svitsjenettet opprettholdes. For hver inngangslinje og hver utgangslinje er det påkrevet med en sorterer for midlertidig å lagre én ramme ad gangen. Da det til forskjell fra hva som kreves i et 35 svitsjetrinn, ikke er nødvendig å lagre flere rammer i samme hukommelse, kan langsommere hukommelser enn dem som benyttes i svitsjetrinn, brukes. Allerede i et 3-trinns svitsjenett vil imidlertid ikke bare det nødvendige antall hurtige

hukommelser, men også det totale behov for hukommelser bli redusert.

Den fundamentale idéen for denne oppfinnelsen er at inndelingen av pakker i underpakker gir effektive og mindre "småpakker", noe som resulterer i en tilsvarende reduksjon av lagringsmengden som kreves. Da imidlertid bare den første underpakken inneholder veivisende informasjon, må det gjensidige forhold, og dermed en lik behandling av underpakker som hører sammen, sikres på forskjellig måte.

Istedenfor å bli innført i datastrømmen på et vilkårlig punkt, slik som det vanligvis gjøres med pakker, vil de individuelle underpakker følge hverandre i henhold til et forutbestemt mønster, mens STM-celler og ATM-celler fortrinnsvis behandles ulikt. For at den effektive forkortelse av pakkene skal kunne frembringe den ønskede effekt, må ikke underpakker som hører sammen følge hverandre direkte, men må alternere med underpakker fra andre pakker.

Mens oppfinnelsen nedenfor vil bli beskrevet under bruk av uttrykk og termer som stort sett benyttes for sentralt lokaliserte svitsjeanlegg, og den følgende utførelse også representerer et slikt sentralt svitsjeanlegg, er oppfinnelsen like anvendelig for desentraliserte svitsjesystemer, slike som ringsystemer. Det vises til ovennevnte artikkel fra "Der Fernmelde-Ingenieur", hvor buss og ringsystemer under punkt 4.1.2 er underordnet svitsjeanleggene under punkt 4, og til publikasjonen EP-A2-0125744 "Closed loop telecommunication system", som beskriver et ringsystem hvor en komplett ramme, som inneholder flere pakker, sirkulerer hele tiden, noe som krever skiftregistre eller andre hukommelsesenheter.

En utførelse av foreliggende oppfinnelse vil nå bli forklart under henvisning til ledsagende tegninger hvor:

figur 1 viser sekvensen av signaler ved inngangen til en sentral med henblikk på STM-cellene,

figur 2 supplerer fig. 1 med henblikk på ATM-cellene,

figur 3 viser strukturene til STM- og ATM-cellene,

figur 4 viser strukturen for et svitsjeanlegg i henhold til foreliggende oppfinnelse,

figur 5 viser et blokkskjema for et enkelt svitsjenett,
figur 6 viser et blokkskjema for en inngangssorterer,
figur 7 viser et blokkskjema for en utgangssorterer,
figur 8 viser et blokkskjema for en skrivestyringskrets

5 for inngangssorterereren i fig. 6,

figur 9 viser et blokkskjema for en lesestyringskrets for
inngangssorterereren i fig. 6,

figur 10 viser et blokkskjema for et asynkront svitsje-
element i svitsjenettet i fig. 5, og

10 figurene 11 til 14 viser ytterligere detaljer for det
asynkrone svitsjeelementet i fig. 10.

Prinsippet for oppfinnelsen vil først bli forklart ved
hjelp av fig. 1 og 2. Figur 1 viser behandlingen av pakker som
skal behandles med prioritet, mens fig. 2 viser behandlingen
15 av de øvrige pakker.

Det antas at en ramme inneholder 6 pakker, hver med 8
oktetter (hver oktett inneholder 8 bit). I eksemplet som er
vist, inneholder posisjonene 1, 3 og 6 pakker som skal
pakkessvitsjes, nemlig PS1, PS2 og PS3. Posisjonene 2 og 4
20 inneholder pakker som skal linjessvitsjes, nemlig CS1 og CS2.
Posisjon 5 inneholder en styringspakke DP eller en tom pakke
LT.

Hver pakke består av et informasjonsfelt (tekst) P, samt
en forutgående etikett (tittel). Etiketten er et informasjons-
25 element for neste sentral. Derfor blir den innkommende etikett
HE først erstattet av en utgående etikett HA. Til denne
utgående etikett adderes en intern etikett Hi som tjener til å
skjelne mellom de ulike typer pakker og inneholder anrops-
avhengig informasjon.

30 De innkommende pakkene (første rad i fig. 1 og 2) lagres
sammen med den utgående etikett HA og den interne etikett Hi
(andre rad i fig. 1 og 2). Denne informasjonen leses deretter
ut i en ombyttet orden (tredje rad i fig. 1 og 2). Utlesningen
forskyves i tid med én ramme, men på figuren er det ikke gjort
35 noen slik forskyvning.

Innenfor sentralen (tredje rad) blir rammen inndelt i 8
underrammer som inneholder 6 oktetter hver. Pakkene som skal
behandles med prioritet, CS1 og CS2 blir svitsjet gjennom

nettet samtidig, de vil derfor refereres til som STM-celler. Hver slik STM-celle blir tilforordnet en oktett i samme posisjon innen hver underramme, slik at STM-cellen som opptar den andre posisjonen i rammen, CS1, blir inndelt oktett for
5 oktett og fordelt blant de respektive andre posisjoner i underrammene. På lignende måte blir de fjerde posisjoner tildelt STM-cellen CS2.

Tildelingen mellom en hel pakke i rammen og underpakkene i underrammer kan også gjøres på annen måte, men det må alltid
10 skje på en utvetydig måte. Det kan f.eks. være fordelaktig å fastholde posisjonen i underrammene under et anrop, selv om posisjonen i rammen forandrer seg under anropet.

Når underrammene opptas av oktetter i STM-cellene, som vist i fig. 1, blir oktettene til de øvrige pakker sortert i
15 deres opprinnelige rekkefølge, inn i de posisjoner i underrammene som ikke er opptatt av underpakker (oktetter) som tilhører STM-cellene, som vist i fig. 2. Disse pakker svitsjes gjennom asynkront, og de ankommer også asynkront fra utsiden. De vil derfor kalles ATM-celler. I prinsippet kan også ATM-
20 cellene bli prosessert synkront i løpet av en rammeperiode, men den asynkrone modus foretrekkes her.

Tomme pakker, LP, dvs. tidsintervaller i rammen som ikke inneholder noen informasjon, og styringsinformasjon DP, behandles på samme måte som ATM-celler, men de kan sorteres ut
25 eller adderes innenfor sentralen.

I foreliggende utførelse blir informasjonen som rommes i en ramme før resortering finner sted, resortert på en slik måte at den fullstendig rommes i én ramme etter resorteringen. Dette er imidlertid ikke noe absolutt krav.

30 Strukturene til en STM-celle, CS, og en ATM-celle, PS, vil nå bli forklart ved hjelp av fig. 3. Fremstillingen i denne figuren er ikke skalariktig. Begge pakketyper har en 3-delt struktur, med de første 5 oktetter, dvs. bitene 0 til 39, representerer den interne etikett Hi, hvor de 3 neste
35 oktetter, dvs. bitene 40 til 63, representerer den utgående etikett HA, mens de gjenværende 32 oktetter, dvs. bitene 64 til 319, representerer selve informasjonsfeltet P. Bit 0 tjener til å skjelne mellom STM-celler og ATM-celler.

I STM-cellene, er bit 0 lik logisk 1, og etterfølges av et koblingsnummer (5 bit) CONN, samt et serienummer (5 bit) SEQU innenfor forbindelsen. De gjenværende bit i den interne etikett Hi er ubenyttet i STM-celler. I ATM-celler er bit nr.

5 0 en logisk 0 og etterfølges av en gyldig-pakke-bit PV (Packet-valid), to prioritetsbit PRI0, en ubenyttet bit E, og et vei-informasjonsfelt WI. Som vist i den tredje raden i fig. 3, inneholder vei-informasjonsfeltet, WI, 5 bit med vei-informasjon i hvert av syv på hverandre følgende trinn. Det
10 første bit er et styringsbit C, som, hva styringspakker angår, markerer det trinnet som pakken er rettet mot. De fire etterfølgende bit spesifiserer en utgangsadresse SSSS.

Figur 4 viser et enkelt svitsjeanlegg i henhold til foreliggende oppfinnelse. Anlegget har fire svitsjenett 20 som er
15 anbragt i to like trinn, og hvert av disse har to inngangslinjer 42 og to utgangslinjer 42. Hvert av svitsjenettene 20 i det første trinn er koblet til begge svitsjenett 20 i det andre trinn. En inngangssorterer 10 er satt inn mellom hver inngangslinje 41 i dette svitsjeanlegget og den
20 tilsvarende inngangslinje 42 til svitsjenettet 20 i det første trinn. Ved utgangen av svitsjeanlegget er utgangssorterer 30 innsatt mellom utgangslinjene 42 til svitsjenettet 20 i den sistnevnte, og her er dette det andre trinnet og utgangslinjene 43 fra svitsjeanlegget.

25 Figur 5 viser et individuelt svitsjenett 20 med to inngangslinjer 42, to utgangslinjer 42, to demultipleksere 21, et synkront svitsjeelement 22, et asynkront svitsjeelement 24, en styringskrets 23, to multipleksere 25 og to styringspakkelinjer 26 og 27. Hver inngangslinje 42 har en tilknyttet
30 demultiplekser 21. Eksemplet viser to inngangslinjer og to demultipleksere, mens svitsjenett med 16 innganger og utganger, dvs. 16 inngangslinjer, 16 demultipleksere, 16 multipleksere og 16 utgangslinjer, blir foretrukket.

Hver demultiplekser 21 synkroniserer den innkommende datastrøm, omformer den oktett for oktett fra serieform til parallellform, og sender den til det synkrone svitsjeelement 22 eller til det asynkrone svitsjeelement 24. Denne avgjørelse foretas ved hjelp av en tabell i hvilken de tidslukene som

skal svitsjes gjennom synkront, er markert. Denne tabellen kan enten oppdateres fra styringskrets 23 eller tildannes på ny hver gang ved å evaluere den første underrammen i hver ramme.

I eksemplet som er beskrevet ovenfor, har det synkrone svitsjeelement 22 to innganger og to utganger, mens 16 innganger og 16 utganger foretrekkes. I konvensjonelle tidsdelte multiplekssystemer kan svitsjingen utføres fra hver innkommende tidsluke for hver inngang til hver utgående tidsluke for hver utgang. En underramme må lagres for hver inngang. Det synkrone svitsjeelement 22 styres av styringskrets 23. Styringsinformasjonen passerer gjennom det asynkrone svitsjeelement 24. Et slikt synkront svitsjeelement som imidlertid ble implementert for en annen transmisjonshastighet og en annen anvendelse, er beskrevet i en artikkel av W. Frank m.fl.: "System 12 - Doppelpart des Koppelnetzbausteins", i Elektrisches Nachrichtenwesen, vol. 59, nr. 1/2 1985.

I eksemplet har det asynkrone svitsjeelement 24 tre innganger og tre utganger, mens 17 innganger og 17 utganger foretrekkes. En av inngangene og én av utgangene er koblet til styringskrets 23 ved hjelp av styringspakkelinjene 26 henholdsvis 27. For å realisere det asynkrone svitsjeelement 24 kan et hvilket som helst enkelttrinns pakkesvitsjenett benyttes. Tilstrekkelig med eksempler er beskrevet i det ovennevnte nummer av tidsskriftet "Der Fernmelde Ingenieur" og i det etterfølgende nummer, nemlig nr. 10 fra oktober 1987 av det samme tidsskrift. De eneste tilleggsforandringer som må gjøres, er å konstruere pakkene fra de i rekkefølge ankomende underpakker og deretter dele dem opp igjen.

Multiplekserne 25 innsetter underpakkene som kommer fra det asynkrone svitsjeelement 24 i gapene til datastrømmene som kommer fra det synkrone svitsjeelement 22. Hvis det er nødvendig, blir tomme pakker satt inn. Dessuten innsettes tilleggsinformasjon for synkronisering, rammeidentifikasjon, eller underrammeidentifikasjon. Dette etterfølges av en fornyet omforming til en seriedatastrøm.

Over alle innkommende- og utgående linjer, 41, 42 og 43, blir både ATM- og STM-celler overført sammen. De behandles ulikt i alle utstyr, dvs. inngangs- og utgangssortere 10, 30

og svitsjenett 20. I inngangssorterer 10 og utgangssorterer 30 blir denne ulike behandling sikret ved forskjellig styring, mens det i svitsjenettene 20 blir benyttet ulike grener for disse ulike betjeningene. Ingen av delene er noe absolutt krav, 5 men begge kan ha sine fordeler da en deling her må finne sted i alle tilfelle pga. den meget høyere kapasitet i svitsjenettet 20.

I det nedenstående vil enkelte av disse utstyr bli beskrevet mer detaljert.

10 Inngangssorterer 10 som er vist i fig. 6, inneholder en synkroniseringskrets 11 en serie/parallellomformer 12, en logisk utlesningskrets 13 for D-kanalen, en logisk utlesningskrets 14 for etiketter, med en tilknyttet nivåoversetter 14a, en inngangshukommelse 15 som består av to like deler 15a 15 og 15b, en parallell/serieomformer 16, en skrivestyringskrets 17, en lesestyringskrets 18, samt en styringskrets 19. Den normale informasjonsflyten skjer fra synkroniseringskrets 11 ved inngangen via serie/parallellomformer 12, den logiske utlesningskrets 13 for D-kanalen, den logiske utlesningskrets 20 14 for etiketter, inngangshukommelsen 15 og parallell/serieomformer 16 til utgangen.

Synkroniseringskrets 11 utfører bit- og rammesynkronisering, og derved synkroniseres hele inngangssorterer 10, særlig utlesningslogikken 13 for D-kanalen, den logiske 25 utlesningskrets 14 for etiketter, skrivestyringskretsen 17 og lesestyringskretsen 18.

Den logiske utledningskrets 13 for D-kanalen, gjenkjenner pakker i D-kanalen ved den innkommende etikett HE, sender disse til styringskrets 19, og videresender en tom pakke 30 isteden (uforandret informasjonsfelt markeres som ugyldig).

Den logiske utlesningskrets 14 for etiketter atskiller de innkommende etiketter HE fra alle innkommende pakker og sender dem til etikettoversetter 14a.

Etikettoversetter 14a erstatter hver innkommende etikett 35 HE med den tilhørende utgående etikett HA og den tilsvarende interne etikett Hi på basis av en tabell, og skriver etikettene HA og Hi inn i inngangshukommelse 15 under styring av skrivestyringskrets 17. Tabellen skrives av styringskrets 19.

Inngangshukommelsen 15 består av to like deler 15a og 15b. Data skrives inn i en av delene under styring av skrive-
styringskrets 17, mens den andre delen leses ut under styring
av lesestyringskrets 18. I den neste rammen leses eller
5 skrives den respektive andre del på tilsvarende måte.

Hver del av inngangshukommelsen består av tre deler, en
hoveddel 151 inn i hvilken informasjonsfeltene til pakkene
skrives, en etikettdel 152, inn i hvilken etikettoversetter
14a skriver sine data, og en styringsdatadel 153 inn i hvilken
10 data skrives under styring av styringskrets 19, og denne delen
inneholder blant annet informasjon for synkronisering og
for ramme- og underrammeidentifikasjon.

Skrivestyringskretsen 17 er vist i fig. 18. Den beregner
adressene til adressestedene i inngangshukommelse 15, dvs. de
15 adressesteder hvor de innkommende pakkene skrives inn. Den
gjør ikke noe skille mellom ATM- og STM-celler. Den omfatter
en klokkegenerator 171, en spalteteller 172, en linje-
(rad)teller 173 og en rammeteller 174.

Skrivestyringskretsen 17 styrer skrivningen inn i hoved-
20 delen 151 til inngangshukommelsen 15. Spalteteller 172 teller
oktettene til en pakke og radtelleren 173 teller pakkene i en
ramme. Begge nullstilles av synkroniseringskrets 11 ved
begynnelsen av en ramme. Radtelleren 173 klokkestyres ved
overflow fra spalteteller 172. Klokkegenerator 171 stopper når
25 en etikett opptrer i den innkommende datastrøm. Dette styres
av den logiske utlesningskrets 14 for etiketter. Innholdene i
linjeteller 143 multipliseres med antall linjer (som er lik
antall oktetter i et informasjonsfelt) i en multiplikator 175,
og adderes til innholdene i spalteteller 172 i en addis-
30 jonskrets 176. Resultatet er inngangsadressen.

Omsortering finner sted under utlesning fra inngangshukommelsen 15 og styres av lesestyringskrets 18.

Lesestyringen 18 er vist i fig. 9. Den beregner adressene
til adressestedene for inngangshukommelsen 15 og fra disse
35 leses de utgående oktetter ut. Det skjelnes her mellom ATM- og
STM-celler. Lesestyringskrets 18 omfatter en klokkegenerator
181, en linje(rad)teller 182, en spalteteller 183, en
multiplikasjonskrets 184, en STM-koblingshukommelse 185, en

underpakketeller 186, og en pakke-hukommelsestabell 187.

Lesestyringskrets 18 styrer utlesningen fra inngangshukommelsen 15. Linjeteller 182 fastlegger den linjen i en STM-oktett som skal leses ut, og spalteteller 183 fastlegger
5 spalten. Spalteteller 183 klokkestyres av overflow fra linjeteller 182. Linjeteller 182 klokkestyres av klokkegenerator 181. Innholdene i linjeteller 182 multipliseres med antall spalter (i det interne celleformatet) i en multiplikator 184 og adderes til innholdet i spalteteller 183 i en
10 addisjonskrets 1841. Linjeteller 182 fastlegger i STM-forbindelseshukommelse 185 hvorvidt den respektive linje er en linje av STM- eller ATM- karakter. Dersom verdien i tabellen er 1, dvs. STM, vil adressen bli ført gjennom en OG-port 1881 og en ELLER-port 1883 til den del av inngangshukommelse 15 som
15 det skal leses fra. Dersom verdien i tabellen er 0, dvs. ATM, vil underpakketeller 186 klokkestyres av en puls. Overflow fra underpakketeller 186 forårsaker at neste pakkehukommelsesadresse settes inn i pakkehukommelsestabell 187. Fra innholdene i underpakketeller 186 og pakkehukommelsesadressen
20 som rommes i pakkehukommelsestabell 187, genereres en leseadresse med en addisjons-krets 1871. Dersom verdien i tabellen til STM-forbindelsen hukommelsen 185 er 0, dvs. ATM, vil leseadressen bli ført ut gjennom OG-port 1882 og ELLER-port 1883.

25 Alle tellere nullstilles av synkroniseringskrets 11 over en nullstillingslinje.

Pakkehukommelsestabell 187 skrives av etikettoversetter 14a, under intern kommunikasjon, av styringskrets 19.

Data skrives inn i STM-forbindelseshukommelsen under
30 styring av styringskrets 19 hver gang en forbindelse settes opp eller kobles ned.

Utgangssorterer 30 er av en lignende konstruksjon og arbeider på lignende måte som inngangssorterer 10. En slik utgangssorterer vil nå beskrives ved hjelp av fig. 7.

35 Utgangssorterer 30 inneholder en synkroniseringskrets 31, en serie/parallellomformer 32, en logisk utlesningskrets for styringsdata 33, en utgangshukommelse 34 som består av to like deler 34a og 34b, en logisk innføringskrets 35 for D-kanalen

- med en tilforordnet pakkehukommelse for D-kanalen 35a, en parallell/serieomformer 36a, en skrivestyringskrets 37, en lesestyringskrets 38 og en styringskrets 39. Styringspakker kommer fra sentralen eller fra inngangen og atskilles av den logiske utlesningskrets 33 for styringsdata og føres til styringskrets 39, og istedenfor disse videresendes tomme pakker. De logiske innsettningskretser 35 for D-kanalen innsetter D-kanalpakker som kommer fra styringskrets 39 og midlertidig er lagret i D-kanalpakkehukommelse 35a til den utgående datastrøm istedenfor i tomme pakker. En omsortering utføres av skrivestyringskrets 37, og lesestyringskretsen 38 sørger for at data leses ut bare seriemessig. Hver av de to deler av utgangshukommelsen 34 inndeles i en hoveddel 341 og en etikettdel 342, en styringsdatadel er ikke nødvendig her. Hoveddel 341 inneholder et informasjonsfelt og en utgående etikett for hver pakke, mens etikettdel 342 inneholder den interne etikett. Under utlesning vil etikettdel 342 bli sløyfet. Endelig vil en foretrukken utførelse av et asynkront svitsjeelement 24 bli beskrevet.
- Som vist i fig. 10 inneholder det asynkrone svitsjeelement 24 en pakkeinngangsenhet 241 for hver inngangslinje og en pakkeutgangsenhet 242 for hver utgangslinje, en tildelingsenhet 243 for pakkehukommelsen, en pakkehukommelse 246, en busstyringsenhet 244, og en buss 245.
- Pakkeinngangsenhetene 241 gjenkjenner de gyldige ATM-cellene og blir tildelt et adressested i pakkehukommelse 246 av tildelingsenhet 243 for pakkehukommelse via buss 245. Pakkeutgangsenhetene 242 leser pakkene fra pakkehukommelse 243 og sender dem til den tilhørende multiplekser 25.
- Busstyringsenhet 244 er vist i fig. 14. Den er i all hovedsak en modulo-N teller, hvor N er antall inngangsenheter 241 for pakker og utgangsenheter 242 for pakker. Telleren plasserer sin telleverdi på en styringsbuss 2451 for pakkeinngang og en styrebuss 2452 for pakkeutgang, og disse kan fysisk sett være identiske.
- Tildelingsenheten 243 for pakkehukommelsen og pakkehukommelsen 246 er vist i fig. 13. Tildelingsenheten 243 til pakkehukommelsen består av en styringskrets 2431 for lesing av

stakker, en stakkekrets 2432 for pakker, samt en styringskrets 2433 for skriving av stakker. Data kan skrives fra pakke-inngangsenhetene 241 til pakkehukommelsen 246 via en skrive-adressebuss 2457 og en skrive-databuss 2459, og kan lese fra 5 pakkeutgangsenhetene 242 via en adresselesebuss 2458 og en datalesebuss 24510. Styringskretsen for lesing av stakker 2431, gjenkjenner forespørselen etter et adressested på en pakkeindikatorlinje 2455 og fører til at stakkekretsen 2432 for pakker plasserer en fri hukommelsesadresse på en hukommel- 10 sesadressebuss 2453 for pakkeinngangsenhet 241. Styringskretsen for skriving av stakker, 2433, gjenkjenner på en returlinje, 2456, retur av et ledig adressested og fører til at stakkekretsen 2432 for pakker sorterer adressen inn på en returbuss 2454 for hukommelseadressen.

15 Pakkeinngangsenheten 241 er vist i fig. 11. Den består av en inngangsenhet 2411, et pakkefilter 2412, en etikett-utvekslingsenhet 2413, en datalåsekrets 2414, en styringskrets 2415, en port-låsekrets 2416, en hukommelsesadresse-hukommelse 2417, en teller 2418 og en dekodeer 2419. Inngangsenheten 2411 20 gjenkjenner de innkommende oktetter, og signaliserer dette til telleren 2418. I den først mottatte oktett, gjenkjenner pakkefilteret 2412 en innkommende pakke (ved hjelp av PV-flagget) og forespør etter et ledig adressested fra til-delingsenheten 243 til hukommelsen via pakkeindikatorlinjen 2455. Telleren 2418 signaliserer mottagelse av en fullstendig 25 etikett til styringskrets 2415. Styringskretsen 2415 forårsaker derved at etikettutvekslingsenheten syklisk foretar en utveksling av etiketten og skriver etiketten som er gyldig for dette trinnet inn i portlåsekretsen 2416. Data skrives inn i 30 datalåsekrets 2414. Dekoderen 2419 gjenkjenner buss-syklusen via pakkeinngangens styringsbuss 2451 og signaliserer denne til styringskretsen 2415. Den sistnevnte forårsaker at datalåsekretsen 2414 anbringer data på data skrivebussen 2459, og hukommelsesadressens hukommelse 2417 for at hukommelsens 35 adresse plasseres på skriveadressebuss 2457. Under overførin-gen av den siste oktetten sørger styringskrets 2415 for at portlåsekretsen 2416 anbringer adressen til den utgående port på en portbuss 24511.

En av pakkeutgangsenhetene 242 er vist i fig. 12. Den består av en styringskrets 2421 for tidsluken til pakkeutgangen, en pakkeutgangsdekoder 2426, en underpakketeller 2422, en pakketeller 2423, en innskrivingslogikk 2424, en pakkekø 2425, 5 en adressehukommelse 2427 for områder, en adressereturhukommelse 2428 for et område, og en utgående datalåsekrets 2429. Pakkeutgangsenheten 242 har to funksjoner: Styring av pakkekø, og utlesning av pakker fra pakkehukommelse 246. Pakkeutgangsdekoderen 2426 gjenkjenner enhetens egen adresse 10 på portbuss 24511. Pakkeutgangsdekoder 2426 sørger deretter for at pakkens startadresse skrives inn i pakkekø 2425. Når en pakke ble lest, ble startadressen til det ledige hukommelsesområdet anbragt i hukommelseseadressens returbuss 2454 via returhukommelsen 2428 for adresseområdet, og dette 15 signaliseres på returlinjen 2456 under styring av styringskretsen 2421 for tidslukene til de utgående pakker.

Utleasing av pakker styres av styringskrets 2421 for tidsluker for utgående pakker, som klokkestyrer underpakketeller 2422. Overflow fra den sistnevnte krets klokkestyrer 20 pakketeller 2423. Med startadresse fra pakkekø 2425 utformer underpakketeller 2422 leseadressen, som anbringes på leseadressebuss 2458. Pakkedata skrives inn i datalåsekrets 2429 for utgangen via datalesebuss 24510.

Ovenstående detaljerte beskrivelse av noen utførelses- 25 eksempler av foreliggende oppfinnelse skal bare betraktes som eksempler og må ikke oppfattes som begrensninger av beskyttelsens omfang.

Patentkrav:

1. Fremgangsmåte for svitsjing av meldinger av et første slag inndelt i pakker med enhetlig lengde (celler) (f.eks. synkron overføringsmodus STM) samt meldinger av en annen type inndelt
5 i pakker av enhetlig lengde (celler) (f.eks. asynkron overføringsmodus, ATM) særlig i et flertrinns svitsjenett, hvor meldinger av det første slag blir slik inndelt i pakker (STM-celler) at innenfor en periodisk ramme blir minst ett tidsintervall gjort tilgjengelig for hver melding av første
10 slag, og hvor meldingene av det første slag svitsjes under bruk av synkron tidsdelt multipleksing, k a r a k t e r i s e r t v e d a t før svitsjingen påbegynnes, blir alle pakkene (CS1, CS2, PS1, PS2, PS3, LP, DP) inndelt i flere under- pakker med lik lengde (f.eks. 40), at underpakkene blir
15 omsortert i tid slik at rammen inndeles i flere underrammer, og at antall underpakker i en underramme er lik antall pakker i en ramme (f.eks. 70), og at etter at svitsjingen er fullført så recombines de underpakker som tilhører samme pakke.
2. Fremgangsmåte ifølge krav 1, k a r a k t e r i s e r t
20 v e d a t underpakkene som tilhører en melding av det første slag (CS1, CS2) opptar samme posisjon i hver underramme som hele pakken opptar i rammen (Figur 1).
3. Fremgangsmåte ifølge krav 2, k a r a k t e r i s e r t
v e d a t underpakkene som tilhører en melding av annet
25 slag (PS1, PS2, PS3) blir sortert i deres opprinnelige orden inn i de posisjoner i underrammene som ikke er opptatt av underpakker som tilhører meldinger av det første slag (CS1, CS2) (Figur 2).
4. Fremgangsmåte ifølge krav 3, k a r a k t e r i s e r t
30 v e d a t styringsinformasjon (DP) samt tidsintervaller som forefinnes i rammen og som ikke har noe meldingsinnhold (LP), blir behandlet på samme måte som pakker som tilhører en melding av annet slag (PS1, PS2, PS3).
5. Fremgangsmåte ifølge hvilket som helt av kravene 1-4,
35 k a r a k t e r i s e r t v e d a t det i hvert trinn av svitsjenettet, foretas en forflytting av hver av underpakkene som tilhører meldinger av første slag, fra en posisjon i en innkommende underramme til en posisjon i en utgående under-

ramme, under bruk av synkron tidsdelt multipleksing.

6. Fremgangsmåte ifølge krav 3 eller 4, k a r a k t e r i -
s e r t v e d a t det i hvert trinn av svitsjenettet,
foretas en forflytting av hver av underpakkene som tilhører
5 meldinger av første slag, fra en posisjon i en innkommende
underramme til en posisjon i en utgående underramme, under
synkron tidsdelt multipleksing; og ved at det i hvert trinn av
svitsjenettet, først foretas en rekombinasjon av underpakker
som tilhører en pakke med meldinger av annet slag i en pakke
10 og deretter foretas en oppdeling i underpakker på ny, samt en
sortering av disse til posisjoner som i de etterfølgende
utgående underrammer ikke er opptatt av underpakker som
tilhører meldinger av første slag.

7. Svitsjeanlegg for svitsjing av meldinger av et første slag
15 og av et annet slag inndelt i pakker med samme lengde (celler)
og anbragt i periodiske rammer, særlig svitsjeanlegg med
flertrinns svitsjenett, for å utføre fremgangsmåten ifølge
krav 1, k a r a k t e r i s e r t v e d a t det
omfatter, i hver linje (41) som går til svitsjenettet, en
20 inngangssorterer (10) som inndeler alle pakkene (CS1, CS2,
PS1, PS2, PS3, LP, DP) i flere underpakker med lik lengde, og
omsorterer underpakkene i tid på en slik måte at rammen
inndeles i flere underrammer, og at antall pakker i en
underramme blir lik antall pakker i en ramme, samt at det i
25 hver linje (43) som fører til en utgang, forefinnes en
utgangssorterer (30) som rekombinerer underpakkene som
tilhører en pakke.

8. Inngangssorterer for svitsjeanlegg ifølge krav 7,
k a r a k t e r i s e r t v e d a t den omfatter en
30 inngangshukommelse (15) og en skrive og lesestyringskrets (17,
18) og at det, under styring av skrive- og lesestyrings-
kretsene (17, 18) skrives informasjon inn i og leses informa-
sjon ut av inngangshukommelsen (15) på en slik måte at rammen
inndeles i underrammer.

35 9. Utgangssorterer for svitsjeanlegg ifølge krav 7,
k a r a k t e r i s e r t v e d a t den omfatter en
utgangshukommelse (34) og en skrive- og lesestyringskrets (37,
38), og at det under styring av skrive- og lesestyrings-

kretsene (37, 38) skrives informasjon inn i og leses informasjon ut av utgangshukommelsen (34) på en slik måte at underrammene kombineres til rammer.

173680

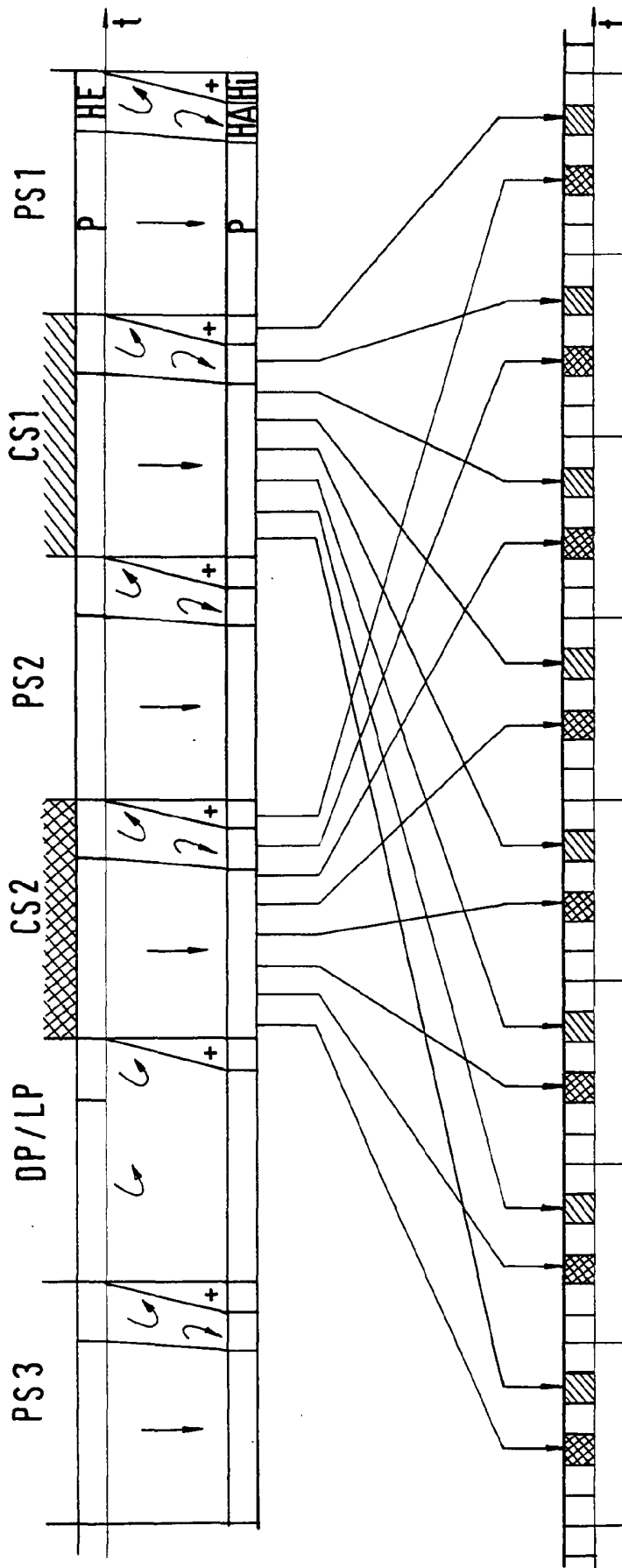
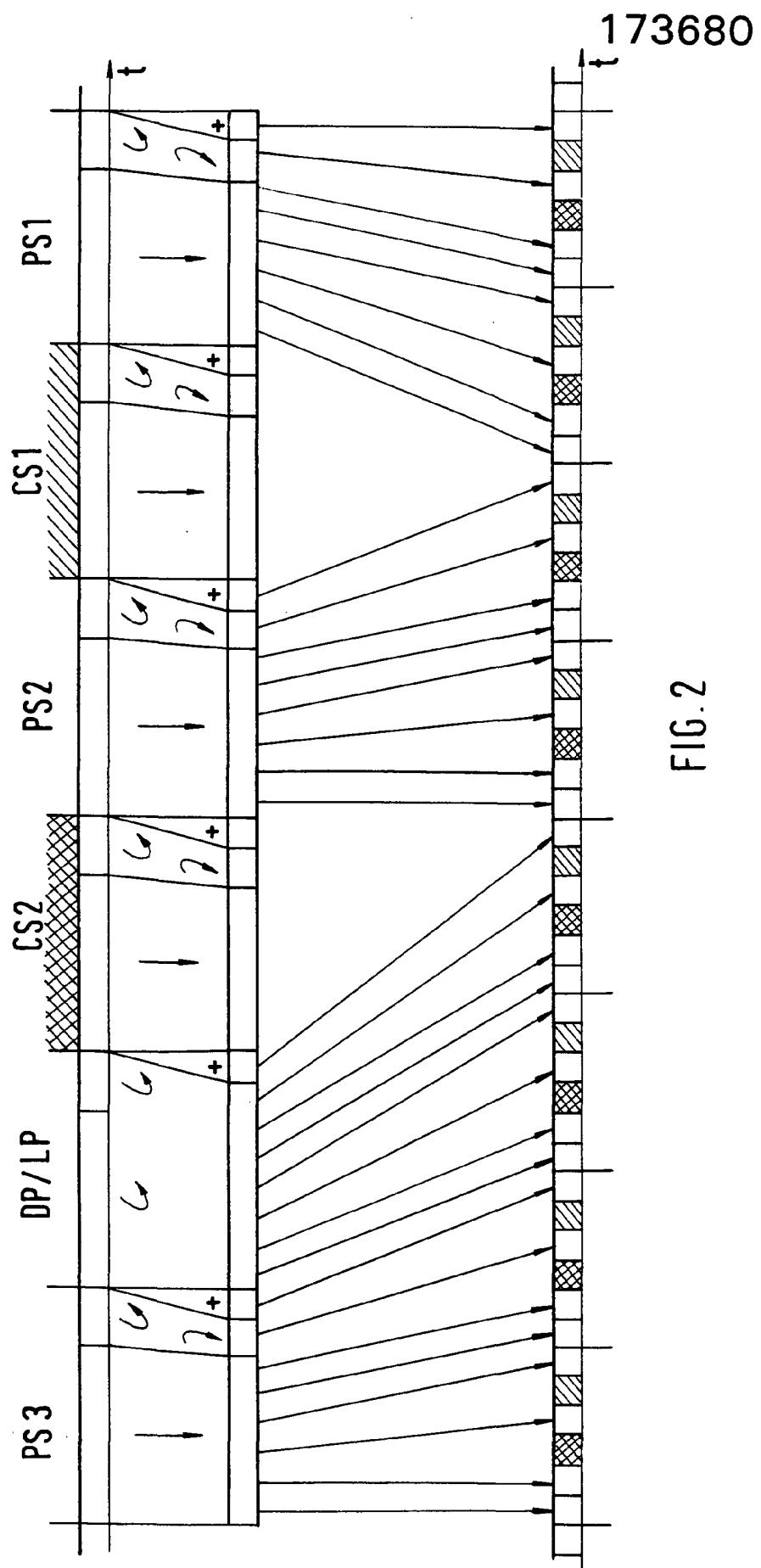


FIG.1



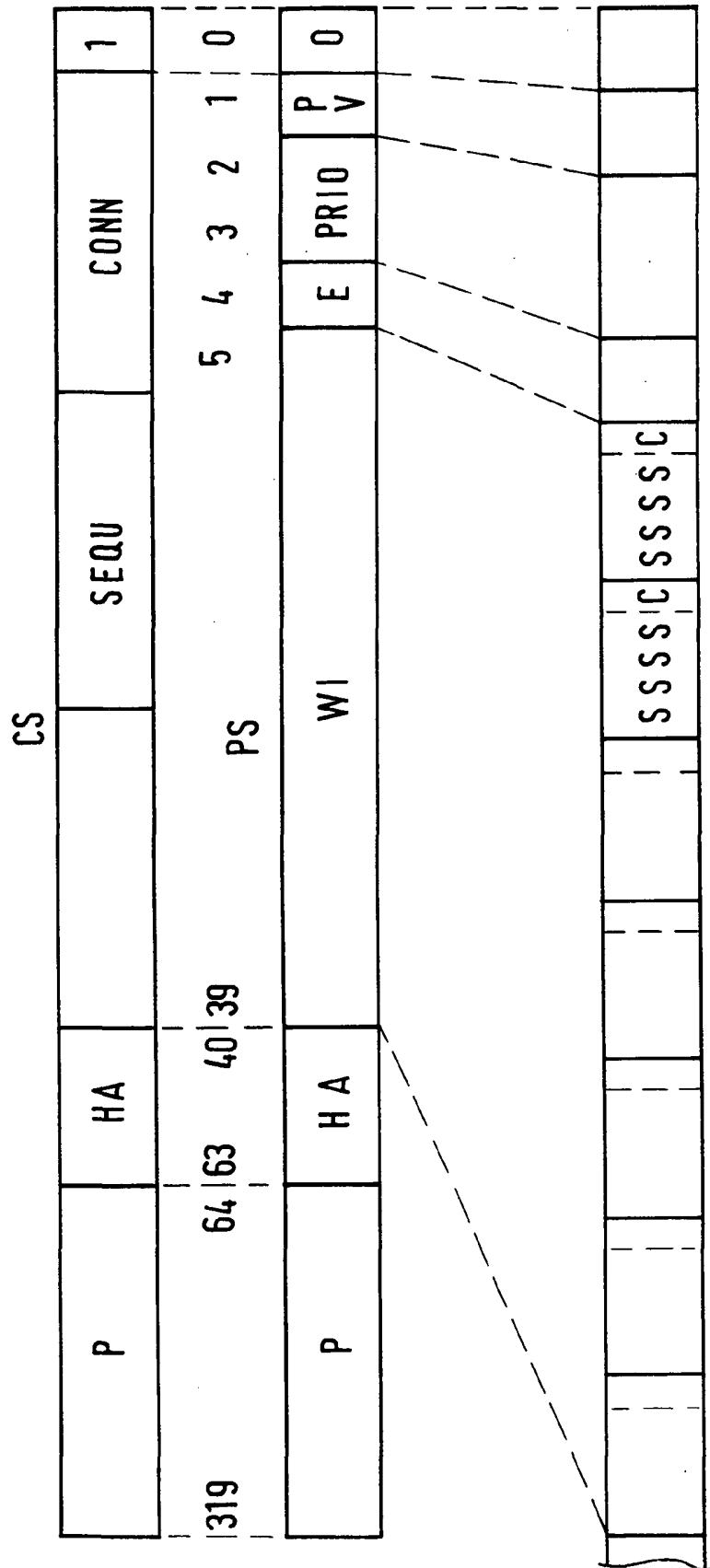


FIG.3

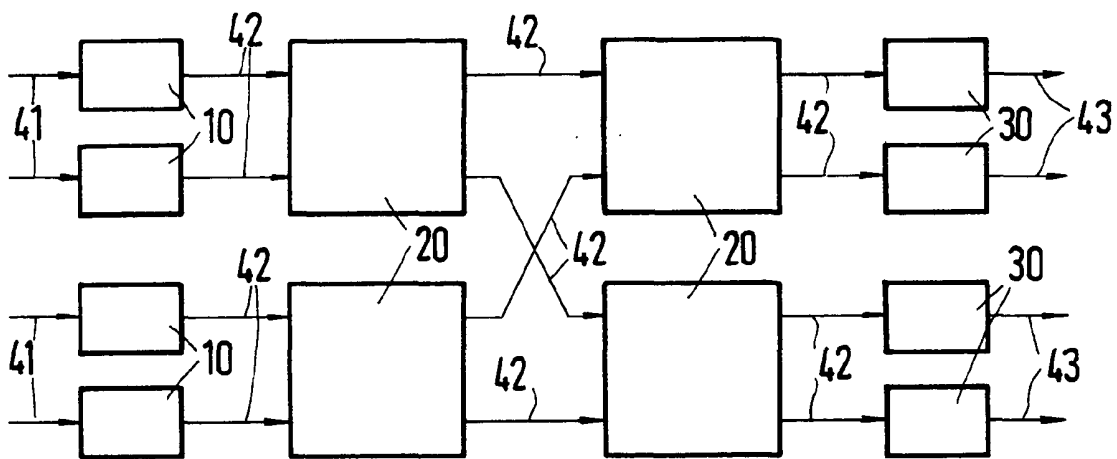


FIG. 4

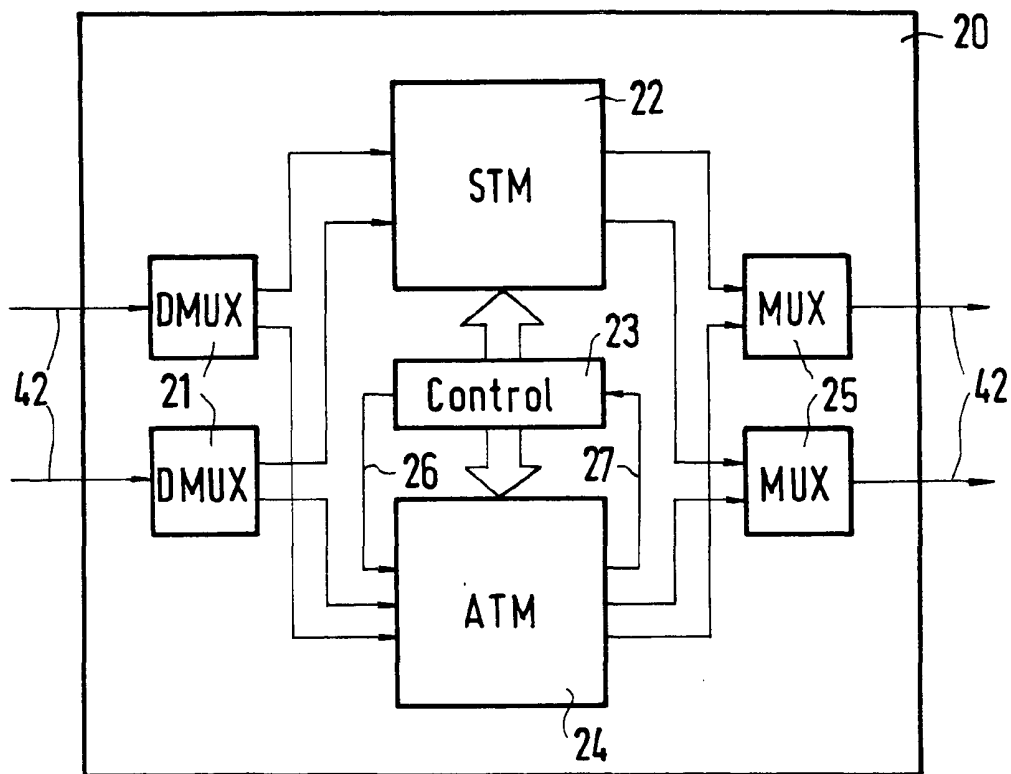


FIG. 5

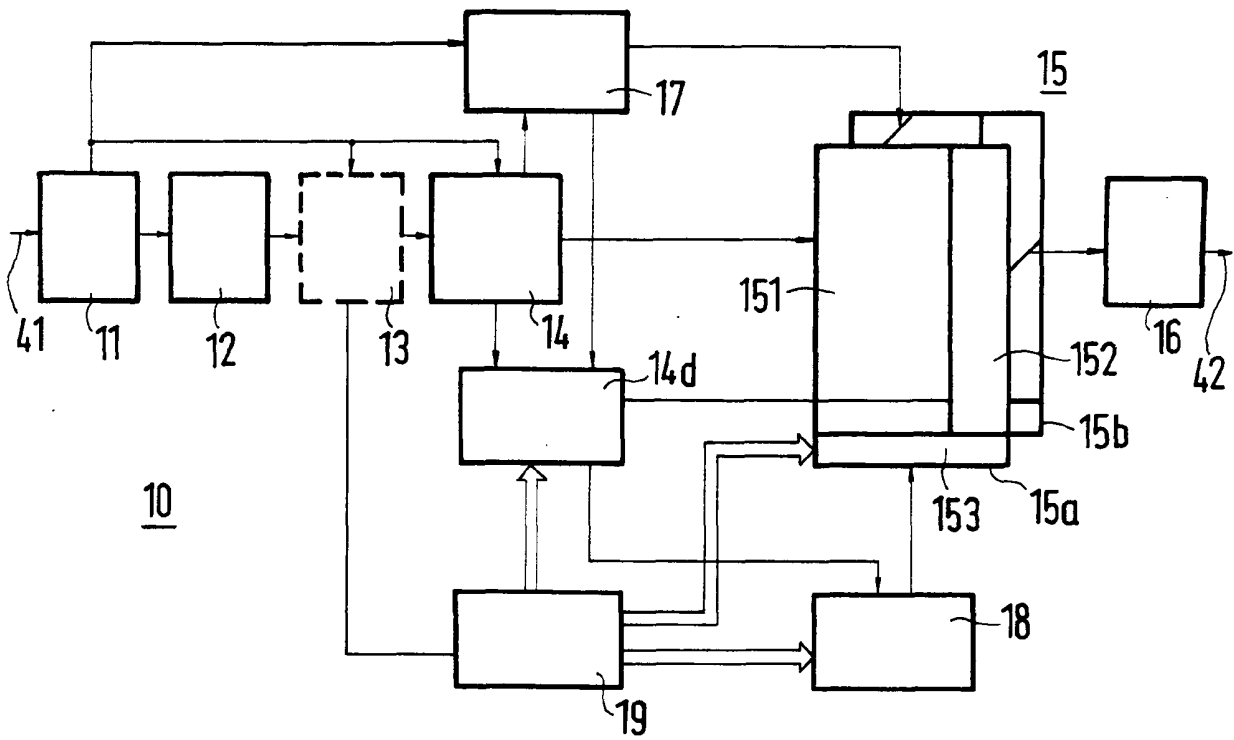


FIG. 6

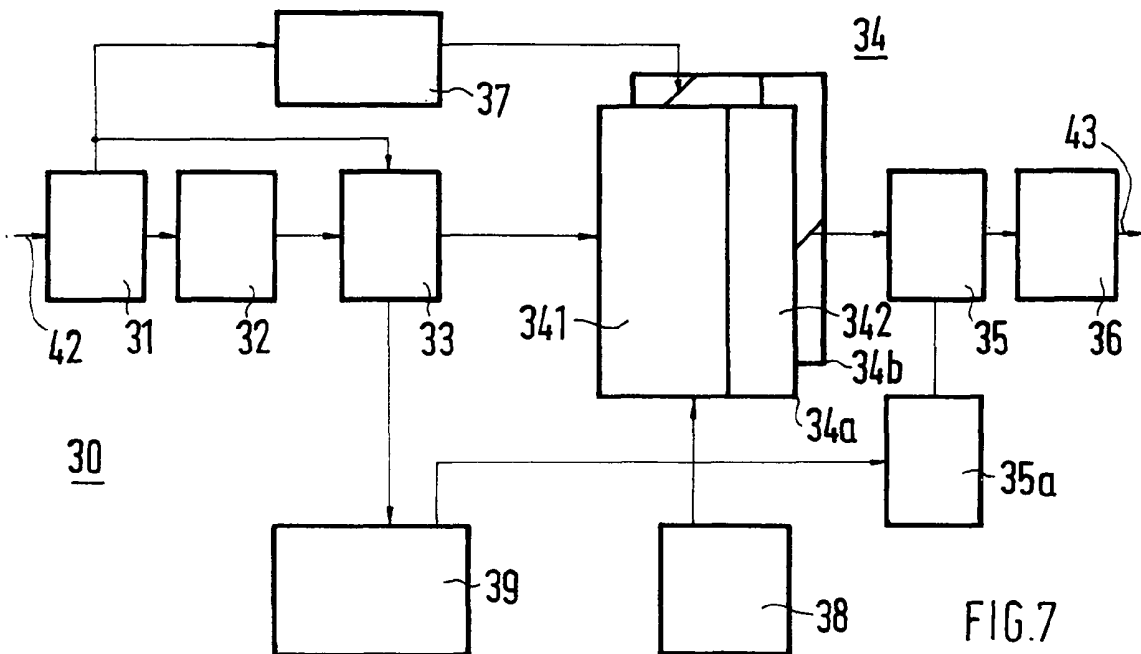
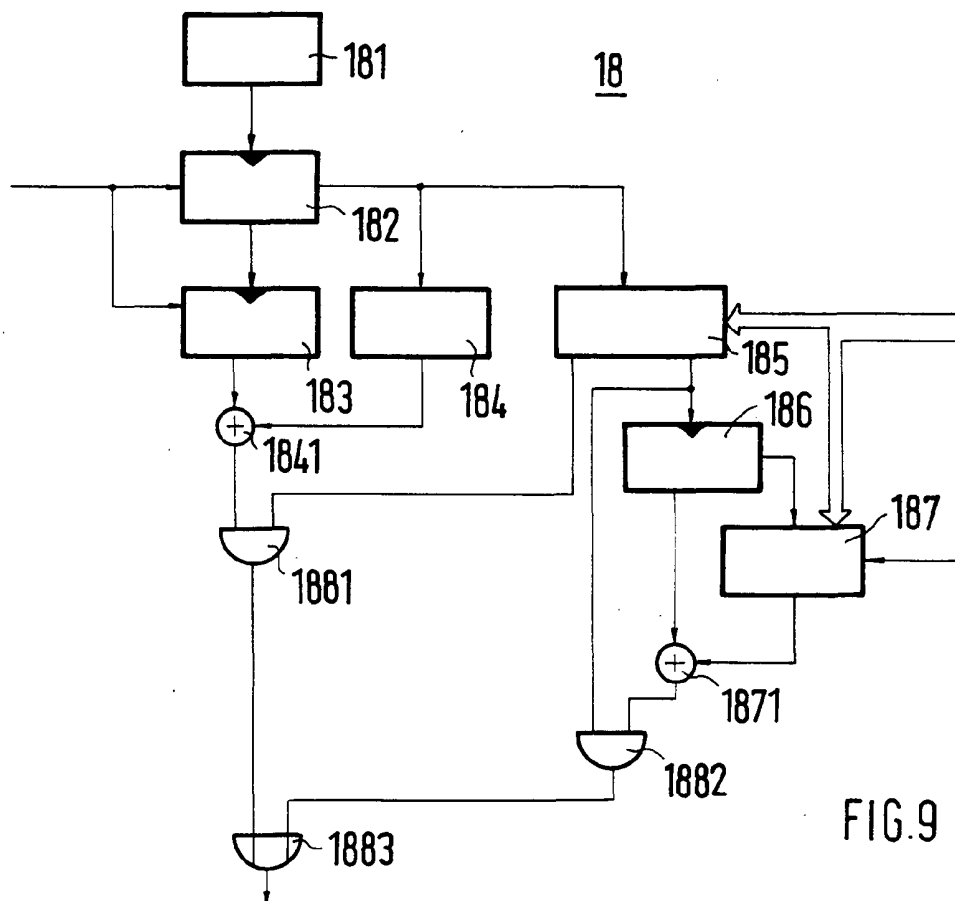
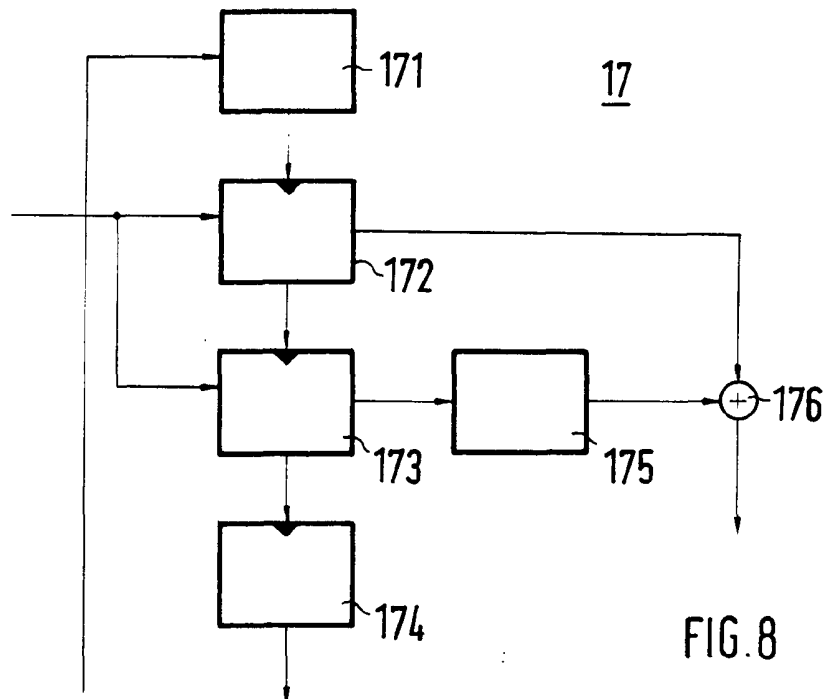
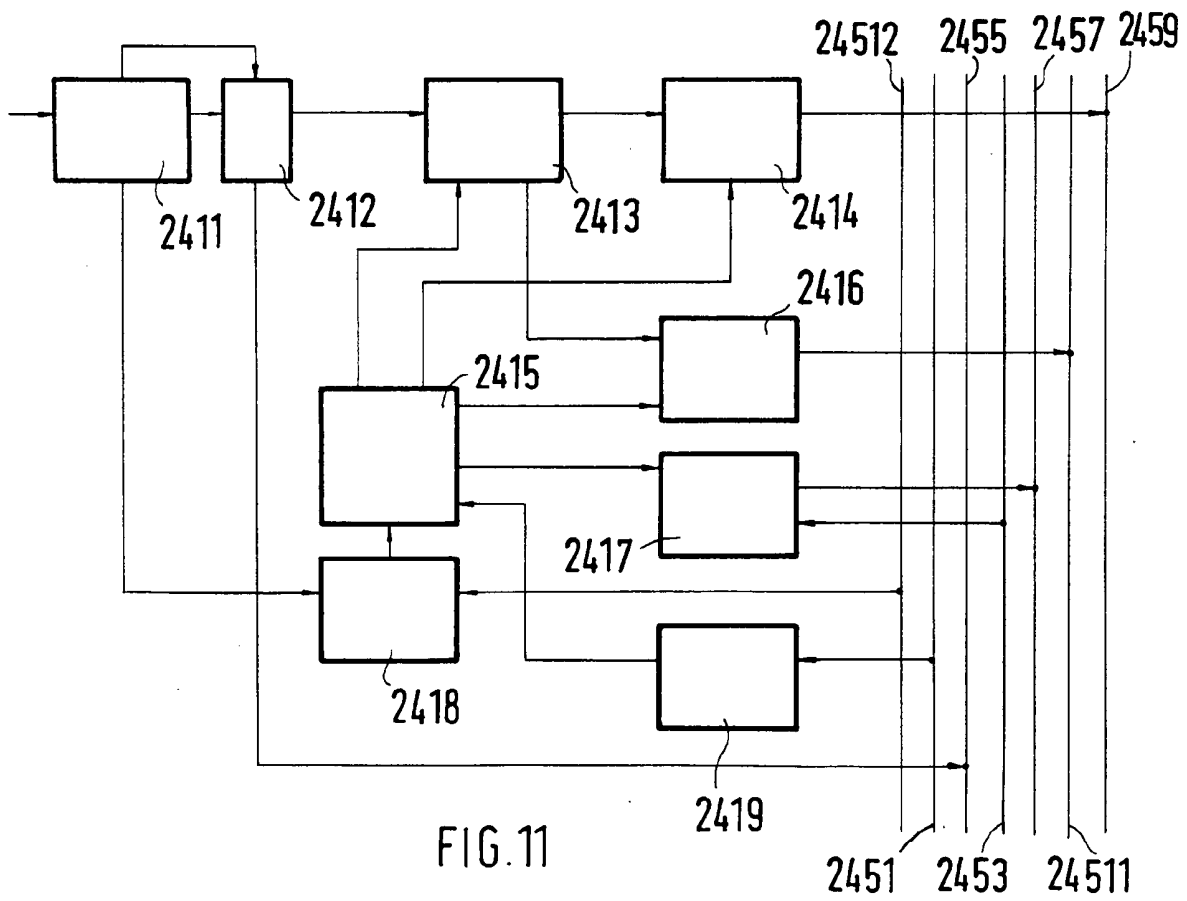
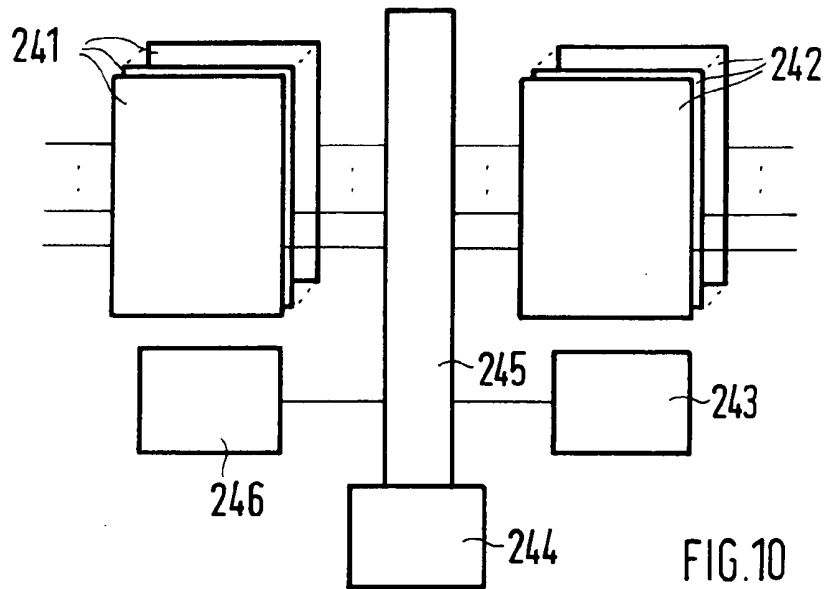


FIG. 7

1





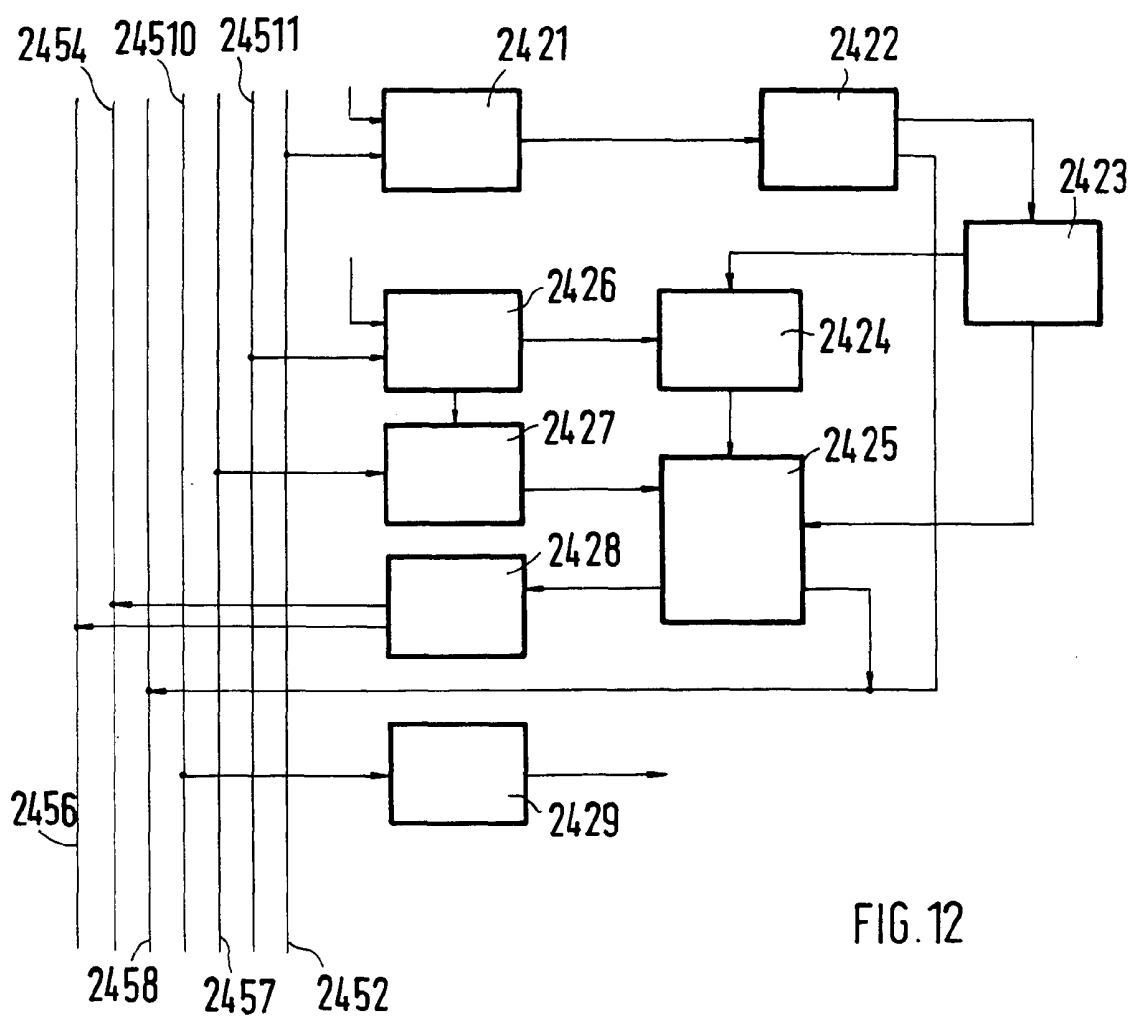


FIG.12

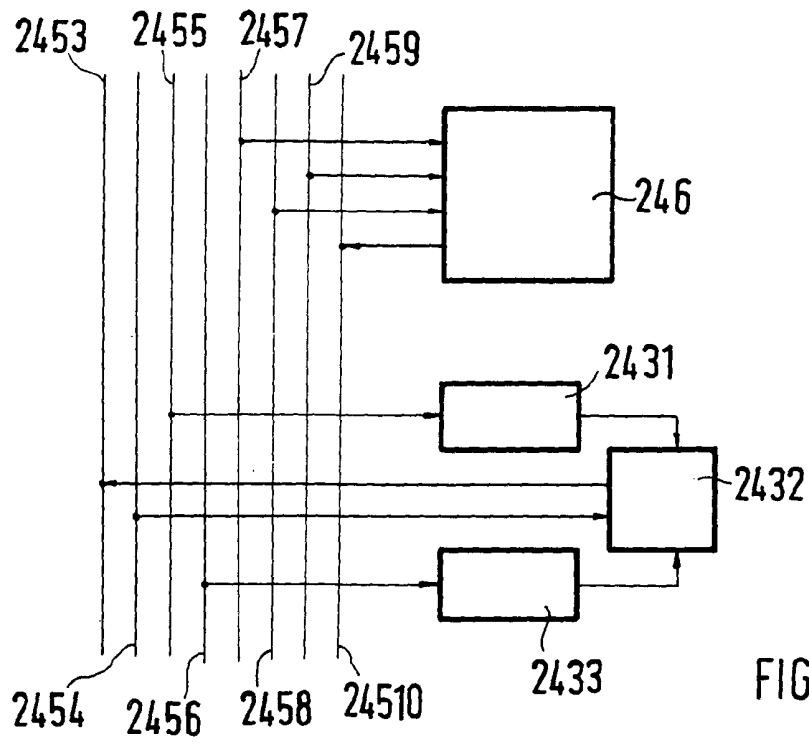


FIG. 13

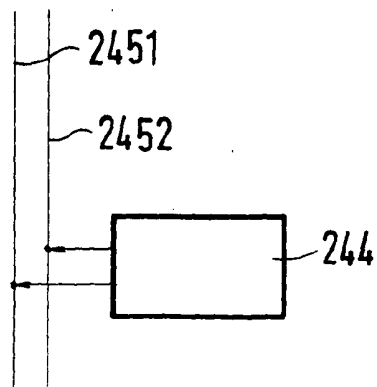


FIG. 14