(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0030389
(43) 공개일자 2013년03월27일

(51) 국제특허분류(Int. Cl.)
H03F 3/60 (2006.01) *H03F 3/193* (2006.01)
(21) 출원번호 10-2011-0093818
(22) 출원일자 2011년09월19일
심사청구일자 2011년09월19일

(71) 출원인
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)
(72) 발명자
오현석
대전광역시 서구 둔산2동 샘머리아파트 109-1401
염경환
대전광역시 유성구 덕명동 운암 네오미아 105동 1901호
(74) 대리인
특허법인 웰-엘엔케이

전체 청구항 수 : 총 6 항

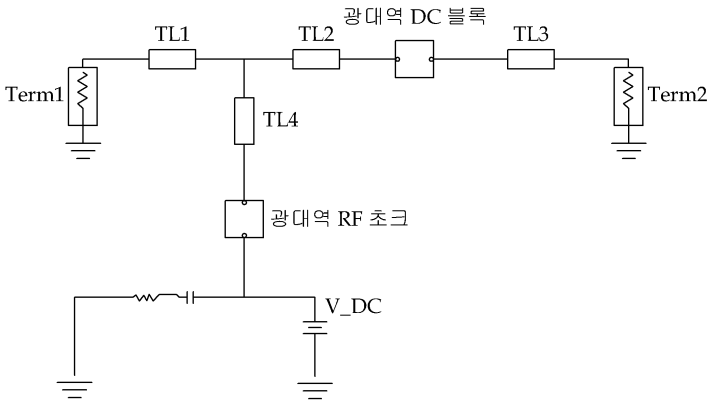
(54) 발명의 명칭 **고출력 증폭기용 마이크로파 바이어스-티**

(57) 요 약

본 발명은 고출력 증폭기용 마이크로파 바이어스-티에 관한 것으로, 직렬로 연결되는 제 1 내지 제 3선로, 상기 제 2선로와 제 3선로 사이에 구비되는 DC 블록용 커패시터, 상기 제 1선로와 제 2선로 사이에서 수직 분기되어 연결되는 제 4선로 및 상기 제 4선로와 DC 전원 사이에 연결되는 RF 초크용 인덕터를 포함하고, 상기 DC 블록용 커패시터는 커패시터의 병렬합 회로이고, 상기 RF 초크용 인덕터는 인덕터의 직렬합 회로인 구성을 마련한다.

상기와 같은 고출력 증폭기용 마이크로파 바이어스-티를 이용하는 것에 의해, 본 발명은 커패시터의 병렬합을 이용한 DC 블록을 적용하여 단락 회로를 얻기 위한 광대역의 큰 어드미턴스를 가지고, 개방 회로를 얻기 위한 광대역의 큰 임피던스를 가지도록 Q를 조정한 인덕터의 직렬합을 이용한 RF 초크를 적용하여 개방 회로를 얻기 위한 광대역의 큰 임피던스를 가진다.

대 표 도 - 도9a



이 발명을 지원한 국가연구개발사업

과제고유번호	2011-0003851
부처명	교육과학기술부
연구사업명	일반연구자지원사업 지역대학우수과학지
연구과제명	LTCC 의사유전체 공진기를 이용한 주파수 가변 소형 유전체 공진기 발진기의 설계
주관기관	한국연구재단
연구기간	2009.05.01 ~ 2012.04.30

특허청구의 범위

청구항 1

RF+DC 포트와 RF 포트 사이에 직렬로 연결되는 제 1 내지 제 3선로,

상기 제 2선로와 제 3선로 사이에 구비되는 DC 블록,

상기 제 1선로와 제 2선로 사이에서 수직 분기되어 연결되는 제 4선로 및

상기 제 4선로와 DC 전원 사이에 연결되는 RF 초크를 포함하고,

상기 DC 블록은 커패시터의 병렬합 회로로 구성되고,

상기 RF 초크는 인덕터의 직렬합 회로로 구성되는 것을 특징으로 하는 고출력 증폭기용 마이크로파 바이어스-티.

청구항 2

제 1항에 있어서,

상기 DC 블록용 커패시터는 고출력 증폭기의 구동전압에 대한 내압을 가지고,

상기 병렬합 회로를 구성하는 커패시터는 표면 실장 기술에 의해 PCB에 실장되는 것을 특징으로 하는 고출력 증폭기용 마이크로파 바이어스-티.

청구항 3

제 1항에 있어서,

상기 DC 블록의 어드미턴스는 설정 주파수 대역의 낮은 주파수에서도 미리 설정된 값보다 큰 값을 가지도록 설정되는 것을 특징으로 하는 고출력 증폭기용 마이크로파 바이어스-티.

청구항 4

제 1항에 있어서, 상기 커패시터의 병렬합 회로는

4개의 10 nF 커패시터를 병렬로 연결하여 구성되는 것을 특징으로 하는 고출력 증폭기용 마이크로파 바이어스-티.

청구항 5

제 1항에 있어서, 상기 인덕터의 직렬합 회로는

2개의 인덕터와 2개의 페라이트 비드를 직렬로 연결하여 구성되는 것을 특징으로 하는 고출력 증폭기용 마이크로파 바이어스-티.

청구항 6

제 5항에 있어서,

상기 2개의 인덕터에는 상기 각 인덕터의 Q를 낮추도록 각각 저항이 병렬로 연결되는 것을 특징으로 하는 고출력 증폭기용 마이크로파 바이어스-티.

명 세 서

기 술 분 야

[0001] 본 발명은 고출력 증폭기용 마이크로파 바이어스-티에 관한 것으로, 더욱 상세하게는 광대역 특성을 갖는 집중소자를 이용한 고출력 증폭기용 마이크로파 바이어스-티에 관한 것이다.

배 경 기 술

[0002] 바이어스-티는 무선 주파수(Radio Frequency, 이하 'RF'라 함) 신호에 영향을 주지 않고 능동 소자에 직류(이하 'DC'라 함) 전원을 인가하는 소자로서, 능동 소자의 특성 파악을 위한 S-파라미터 측정, 입출력 특성 측정, 로드-풀 측정시, 측정 부속장치로서 널리 사용된다.

[0003] 최근 질화갈륨(GaN) 고 전자 이동도 트랜지스터(High Electron Mobility Transistor, 이하 'HEMT'라 함)의 출현으로, HEMT의 S-파라미터, 대신호 및 로드-풀 측정은 연구자들의 많은 관심을 끌고 있다.

[0004] 특히, 최근 개발되고 있는 고출력 GaN HEMT들은 12~18 ㎓의 Ku-대역까지 사용 가능성을 제공하는데, 이들은 낮은 주파수에서 안정도가 낮아, 보통 1/4 파장 전송선을 이용한 바이어스 회로의 경우, 로드-풀 측정시 낮은 주파수에서 발진을 일으키고 소자를 손상시키는 경우가 많다.

[0005] 따라서 광대역에서 동작하는 바이어스-티는 이러한 로드-풀 측정에 필수불가결하다고 볼 수 있다.

[0006] 또한 고출력 GaN HEMT는 보다 정확한 특성 파악을 위하여, 펄스(pulse) DC 및 RF 측정이 빈번하게 사용되며, 이를 위한 바이어스-티 또한, 새로이 정의될 필요가 있다.

[0007] 표 1은 Ku-대역까지 사용 가능한 종래의 GaN HEMT의 소요 DC 전류 테이블이다.

표 1

[0008]

구분	TGF2023-01	TGF2023-05	TGF2023-10
드레인 전압[V]	30	30	30
드레인 전류[A]	0.125	0.5	1
RF 구동 하의 드레인 전류[A]	0.400	1.5	3

[0009] 일반적으로 사용되는 광대역 바이어스-티에서 사용 주파수 대역은 상당히 넓어 대부분 로드-풀 측정시 대역폭에 따른 문제가 없으나, DC 전류 용량은 대부분 1 A 이하의 전류만 가능하며, 현재 발표되고 있는 GaN HEMT의 로드-풀 측정에는 전류 공급에 문제가 있다.

[0010] 이외에 Picosecond 사에서 공급되는 바이어스-티는 저전류 공급에 상당히 넓은 주파수 대역폭을 가지나, 대전류가 되면 사용 주파수 대역폭이 급감하여 안정적인 로드-풀 측정에 문제를 발생시킬 우려가 있었다.

[0011] 이러한 문제점은 대전류 공급시 사용되는 소자의 품질계수(quality factor, 이하 'Q'라 함)가 커져서 나타나는 현상이라 추측된다.

[0012] 그러나 종래의 바이어스-티에 관련한 연구들은 상당히 제약적이었다.

[0013] 즉, Picosecond 사의 경우, 마이크로파 대역에서의 바이어스-티 설계에 관한 전반적인 사항을 기술하였고, 바이어스-티 성능으로부터 RF 펄스 상승 타임(pulse rise time)의 관련성을 제시하였다.

[0014] 그리고 Baylis와 공동 연구자들은 아래의 비특허문헌 1에서 중심 주파수 2 GHz에서 펄스 측정을 위한 바이어스-티 설계방법을 제시하였으나, 대역폭이 좁은 문제점이 있었다.

[0015] 이에 따라, Johnson은 아래의 비특허문헌 2에서 광대역 바이어스-티를 설계하기 위해 인덕터와 저항의 병렬 연결을 이용하는 기술을 제시하였다.

[0016] 하지만, Picosecond 사의 바이어스티를 제외하면, 비특허문헌 1 및 비특허문헌 2는 모두 중심 주파수가 낮고 대역이 1 GHz 이하 RF 대역에서의 연구 결과를 제시하였고, 대전류를 공급하지 못하게 되는 단점이 있었다.

선행기술문헌

비특허문헌

[0017] (비특허문헌 0001) C. Baylis, L. Dunleavy, and W. Clausen, "Design of bias tees for a pulsed-RF test system using accurate component models," Microwave Journal, Horizon House Publication, vo. 49, no. 10, Oct. 2006.

(비특허문헌 0002) G. W. Johnson, Wideband Bias Tee, Nov. 2008. available: http://web.mac.com/gwj/Site/Bias_Tee.html

발명의 내용

해결하려는 과제

[0018] 본 발명은 상기한 바와 같은 문제점을 해결하기 위한 것으로, 본 발명의 목적은 병렬합 또는 직렬합으로 구성된 집중 소자들을 이용해 고출력 증폭기용 마이크로파 바이어스-티를 제공하는 것이다.

과제의 해결 수단

[0019] 상기한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 따르면, 본 발명은 RF+DC 포트와 RF 포트 사이에 직렬로 연결되는 제 1 내지 제 3선로, 상기 제 2선로와 제 3선로 사이에 구비되는 DC 블록, 상기 제 1선로와 제 2선로 사이에서 수직 분기되어 연결되는 제 4선로 및 상기 제 4선로와 DC 전원 사이에 연결되는 RF 초크를 포함하고, 상기 DC 블록은 커패시터의 병렬합 회로로 구성되고, 상기 RF 초크는 인덕터의 직렬합 회로로 구성된다.

[0020] 상기 DC 블록용 커패시터는 고출력 증폭기의 구동전압에 대한 내압을 가지고, 상기 병렬합 회로를 구성하는 커패시터는 표면 실장 기술에 의해 PCB에 실장되는 것을 특징으로 한다.

[0021] 상기 DC 블록의 어드미턴스는 설정 주파수 대역의 낮은 주파수에서도 미리 설정된 값보다 큰 값을 가지도록 설정되는 것을 특징으로 한다.

[0022] 상기 커패시터의 병렬합 회로는 4개의 10 nF 커패시터를 병렬로 연결하여 구성되는 것을 특징으로 한다.

[0023] 상기 인덕터의 직렬합 회로는 2개의 인덕터와 2개의 페라이트 비드를 직렬로 연결하여 구성되는 것을 특징으로 한다.

[0024] 상기 2개의 인덕터에는 상기 각 인덕터의 Q를 낮추도록 각각 저항이 병렬로 연결되는 것을 특징으로 한다.

발명의 효과

[0025] 상술한 바와 같이, 본 발명은 광대역 통과 특성을 갖는 마이크로파 대역 바이어스-티를 제작하여 고출력 증폭기의 바이어스를 안정적으로 공급할 수 있다.

[0026] 즉, 본 발명은 커패시터의 병렬합을 이용한 DC 블록을 적용하여 단락 회로를 얻기 위한 광대역의 큰 어드미턴스를 가지고, 개방 회로를 얻기 위한 광대역의 큰 임피던스를 가지도록 Q를 조정한 인덕터의 직렬합을 이용한 RF 초크를 적용하여 개방 회로를 얻기 위한 광대역의 큰 임피던스를 가진다.

[0027] 이와 같이, 커패시터의 병렬합을 이용한 DC 블록과 인덕터의 직렬합을 이용한 RF 초크를 이용해서 바이어스-티를 제작함에 따라, 실험 결과에 따르면, 본 발명은 10 MHz~10 GHz에서 10 dB 이하의 반사손실을 가지며, 광대역의 40~60 ohm을 만족시키는 효과를 가진다.

[0028] 그리고 본 발명은 집중 소자를 표면 실장 기술을 이용해 PCB에 실장함으로써,바이어스-티의 크기를 소형화하여 다수의 무선통신 시스템(WLAN, Bluetooth, WiMAX, UWB) 대역 등에 필요한 기지국 또는 이동국 등에 사용되는 고출력 증폭기의 전원회로에 광범위하게 적용될 수 있다.

[0029] 또한 본 발명은 요구되는 조건에 따라 개별 소자를 선택하여 다양한 주파수 및 전력특성에 맞추어 전원회로를 설계하도록 활용될 수 있으며, 증폭소자의 가용 전력의 증가에 필요한 전원공급회로의 수요를 만족시킬 수 있는 효과를 가진다.

도면의 간단한 설명

[0030] 도 1은 일반적인 바이어스-티의 구성도.

도 2는 도 1에 도시된 바이어스 티의 회로도.

도 3은 마이크로파 대역에서 널리 사용되는 전송선을 이용한 마이크로파 바이어스-티의 구성도.

도 4는 이상적인 바이어스-티와 도 3에 도시된 마이크로파 바이어스-티의 DC+RF 포트에서 본 입력 임피던스를 시뮬레이션한 후 수학식 1을 이용해서 계산한 결과의 비교 그래프.

도 5a는 도 3에 도시된 칩 커패시터의 등가 모델 회로도.

도 5b는 10 nF과 8 pF 커패시터의 병렬합 그래프.

도 5c는 4개의 커패시터의 병렬합 회로도.

도 5d는 커패시터의 dB(S_{21})와 mag($-Y_{21}$) 특성 그래프.

도 6a는 16.6 nH air core inductor의 등가 모델의 회로도.

도 6b는 페라이트 비드의 등가 모델의 회로도.

도 6c는 인덕터와 페라이트 비드의 mag(Z_{21}) 그래프.

도 7a는 인덕터와 페라이트 비드를 이용한 RF 초크 인덕터 회로를 가지는 2포트 회로의 회로도.

도 7b는 병렬저항(R_Q)을 가지는 인덕터 회로도.

도 8a는 병렬저항에 따른 임피던스의 직렬합 크기를 비교한 그래프.

도 8b는 병렬저항에 따른 입력 임피던스의 비교 그래프.

도 9a는 본 발명에 따른 광대역 특성을 갖는 집중 소자를 이용한 고출력 증폭기용 마이크로파 바이어스-티 회로도.

도 9b는 도 9a에 도시된 바이어서-티 회로의 시뮬레이션 결과 그래프.

도 10a는 EM co-시뮬레이션을 수행한 마이크로파 바이어스-티의 구성도.

도 10b는 도 10a에서 시뮬레이션된 마이크로파 바이어스-티의 S-파라미터 그래프.

도 11은 도 10a에 도시된 마이크로파 바이어스-티를 지그에 제작한 상태를 보인 도면.

도 12a는 RF+DC 포트 대 RF 포트 S-파라미터 그래프.

도 12b는 제작된 바이어스-티의 특성 그래프.

도 13a 및 도 13b는 본 발명에 따른 마이크로파 바이어스-티의 손실을 검증하기 위해 제작된 손실 검증 지그를 보인 도면.

발명을 실시하기 위한 구체적인 내용

[0031] 이하 본 발명의 바람직한 실시 예에 따른 고출력 증폭기용 마이크로파 바이어스-티를 첨부된 도면을 참조하여 상세하게 설명한다.

[0032] 1. 광대역 바이어티-기준값 조사

[0033] 도 1은 일반적인 바이어스-티의 구성도이고, 도 2는 도 1에 도시된 바이어스 티의 회로도이다.

[0034] 도 1에 도시된 바와 같이, 일반적인 바이어스-티는 DC+RF 포트와 DC 포트 사이에는 인덕터가 연결되고, DC 포트에서 공급된 DC 전력은 C_{bp}에 의해 전원의 잡음을 디커플링(decoupling) 후 L_o를 통하여 증폭기의 게이트나 드레인이 연결된 DC+RF 포트로 전달되어 증폭기에 공급된다.

[0035] RF 초크(choke)인 L_o는 DC에서 단락됨에 따라 증폭기 바이어스 시 대전류에 대한 정격 특성을 가져야 하고, DC+RF 포트와 RF 포트 사이 커패시터 C_o는 외부 회로로 DC 전류가 누설되는 것을 방지하는 DC 블록(block)이 되며, 바이어스 전압 30 V에 대하여 내압을 가져야 한다.

[0036] 도 1에서 바이어스-티의 2 포트로 측정된 S-파라미터에 대하여, DC+RF 포트에서 바라본 입력 임피던스(Z_{in})은 수

학식 1과 같다.

수학식 1

$$Z_{in} = Z_o * \left(\frac{1 + S_{11}}{1 - S_{11}} \right)$$

[0037]

[0038] 여기서 Z_o는 출력 임피던스이고, S_{11}은 입력전압 대 출력전압의 비로서, DC+RF 포트로 입력된 전압이 출력으로 돌려받은 값, 즉 반사된 값을 의미한다.

[0039] 도 1에서 C_o와 L_o를 원하는 주파수 대역에서 적절한 선택을 하기 위해 도 2와 같이 회로를 구성하고, ADS(Advanced Design System, Agilent Technology 사)로 시뮬레이션하였다.

[0040] 도 1의 C_o는 Y1P_eqn 모델을 이용하여 정의하며, 또한 집중 소자 L_o는 Z1P_eqn 모델을 이용하여 정의하였다. 이와 같이 하면 주파수에 관계없이 특정 사양을 주게 되는 임피던스 및 어드미턴스 값을 결정할 수 있게 된다.

[0041] 도 2에서 각각의 소자를 개별적으로 구분하여 2 포트 회로로 측정하였을 때에 dB(S_{11})가 -15 dB 이상을 만족해야 한다. 이는 소자간 연결시 부정합에 의한 반사 전력은 1/10 이하로 설계하면 최적화된다. 이에 따라, RF 초크 인덕터와 DC 블록 커패시터가 각각 15 dB 이상의 반사 손실을 가지도록 하였다.

[0042] 이를 위해, RF 초크 인덕터의 X=j250 ohm, DC 블록 커패시터는 Y=j0.05 mho로 설정하였다. 이것보다 각각 큰 임피던스와 어드미턴스를 갖는 DC 블록 및 RF 초크가 이용될 경우, 이러한 바이어스-티는 전대역에서 반사 손실이 일정한 -15 dB 이상을 얻는다. 그리고 이에 따른 입력 임피던스는 수학식 1에 의해 결정되며, 50 ohm으로 거의 일정하게 된다.

[0043] 도 3은 마이크로파 대역에서 널리 사용되는 전송선을 이용한 마이크로파 바이어스-티의 구성도이다.

[0044] 도 1의 L_o는 중심 주파수 10 GHz에서 1/4 파장의 선로와 결합된 부채꼴 형상 스터브(radial stub)를 사용하고, C_o는 칩 커패시터를 이용한다. 여기서, 칩 커패시터의 인덕턴스는 0.7 nH로 가정하였다.

[0045] 도 4는 이상적인 바이어스-티와 도 3에 도시된 마이크로파 바이어스-티의 DC+RF 포트에서 본 입력 임피던스를 시뮬레이션한 후 수학식 1을 이용해서 계산한 결과의 비교 그래프이다.

[0046] 도 4에 도시된 바와 같이, 입력 임피던스는 낮은 주파수에서 50 ohm과 크게 다르며, 여러 개의 기생 공진점이 발생하는 것을 알 수 있다. 이러한 공진점은 낮은 주파수에서 증폭기의 S_{11}과 S_{22}가 1보다 작은 경우에도 스미스 차트의 불안정 경계면에 있게 될 가능성을 높이게 된다.

[0047] 2. DC 블록용 광대역 커패시터 설계

[0048] 바이어스-티에 사용할 DC 블록용 커패시터는 증폭기의 구동 전압 30 V에 대한 내압(rating voltage)을 가져야 한다. 또한, 제작의 용이성을 고려하기 위해 표면실장기술(Surface Mounting Technology, SMT) 형태가 되어야 한다. 예컨대, 이러한 조건을 만족하는 SMT 1608 칩 커패시터는 Murata사의 GRM18 Series가 있다.

[0049] DC 블록의 어드미턴스는 설정 주파수 대역의 낮은 주파수에서도 0.05 mho보다 큰 값이 필요하므로, 10 MHz에서 0.05 mho보다 충분히 큰 값인 10 nF 커패시터를 선정하였다.

[0050] 또한 소자값은 제조사에서 제공한 S-파라미터를 등가 모델의 최적화를 통해 결정되었다.

[0051] 표 2는 DC 블록용 광대역 커패시터에 적용된 10 nF커패시터의 SRF와 소자의 값 테이블이다.

표 2

[0052]

커패시터	SRF	직렬저항(R)	직렬 인덕터(L)
10 [nF]	55 [MHz]	0.25 [ohm]	0.8 [nH]

[0053] 도 5a는 도 3에 도시된 칩 커패시터의 등가 모델 회로도이고, 도 5b는 10 nF과 8 pF 커패시터의 병렬합 그래프이며, 도 5c는 4개의 커패시터의 병렬합 회로도이고, 도 5d는 커패시터의 dB(S_{21})와 mag($-Y_{21}$) 특성 그래프이다.

[0054] 일반적으로 커패시터는 도 5a에 도시된 바와 같이, 직렬 공진 구조를 가지게 되며, 10 nF 이상의 용량이 큰 커패시터는 공진주파수(self resonance Frequency, SRF)가 낮아, 높은 주파수에서 도 5b에 도시된 바와 같이 기생 인덕터의 영향으로 어드미턴스가 0.05 mho보다 작은 값이 되는 것을 알 수 있다.

[0055] 반면, 작은 용량인 8 pF 커패시터는 그림 5b와 같이 높은 SRF를 가지게 되나, Q값이 커지게 되어 첨두 형태를 가지게 된다. 특히 두 커패시터의 교점 근처에서는 서로 어드미턴스를 상쇄하여, 각각의 어드미턴스 값보다 작게 된다. 따라서 이것보다는 커패시터에 나타나는 직렬 인덕턴스를 줄이기 위해 10 nF 커패시터를 병렬로 연결하였다.

[0056] 큰 용량의 커패시터를 병렬로 연결한 결과는 도 5d에 도시된 바와 같이, 작아진 인덕턴스 때문에 총 어드미턴스는 위쪽으로 평행 이동하게 된다.

[0057] 한편, 도 5c처럼 4개의 10 nF 커패시터를 병렬로 연결할 경우, 도 5d에 도시된 바와 같이, 10 GHz까지 반사 손실이 15 dB를 만족시켰다. 따라서 10 nF 값을 선정하였다.

[0058] 다른 대역을 원할 경우 이보다 작은 커패시터 값을 4개 병렬로 사용할 경우 주파수 대역이 높은 쪽으로 이동하게 되며, 반면 보다 큰 값을 사용하면 아래 쪽으로 이동하게 된다.

[0059] 3. RF 초크용 광대역 인덕터 설계

[0060] RF 초크용 인덕터의 설계에 앞서, 마이크로파 대역에서 3 A 이상의 정격 전류(I_{rate})와 수 GHz SRF를 가지는 인덕터에 대한 조사가 필요하다.

[0061] 표 3은 Coilcraft 사의 대전류 air core 인덕터의 특성 테이블이고, 도 6a는 16.6 nH air core inductor의 등가 모델의 회로도이며, 도 6b는 페라이트 비드의 등가 모델의 회로도이고, 도 6c는 인덕터와 페라이트 비드의 mag(Z_{21}) 그래프이다.

표 3

[0062]

인덕턴스[nH]	SRF[GHz]	I_{rate}[A]	Q	F[MHz]	R_{DC}[mohm]
2.5	12.5	4	145	150	1.1
3.7	17.5	7	120	150	2
16.6	3.4	4.4	130	400	8
27.3	3.2	4.4	130	400	10

[0063] 표 3에 표시한 Coilcraft 사의 마이크로파 대역 air core 인덕터는 상기의 조건들을 만족한다.

[0064] 표 3에 기재된 특성 중에서 제조사에서 제공한 L, F, Q, R_{DC}는 ADS 인덕터 모델에 직접 입력이 가능하고, SRF의 경우는 이 모델에 커패시터 C_p를 병렬 연결하여 도 6a와 같은 모델을 구성할 수 있다.

[0065] 표 3에 기재된 인덕터들은 높은 대전류를 만족하는 반면, 높은 Q와 높은 SRF를 가져 250 ohm보다 큰 임피던스가 공진점 근처의 좁은 대역에서만 존재하게 된다. 이러한 인덕터의 임피던스는 도 6c에 도시된 바와 같이, 높은 주파수 대역에서 첨두(尖頭) 형태로 분포되어 낮은 주파수 대역에서는 충분한 임피던스를 제공하지 못한다.

[0066] 따라서 상기한 광대역 바이어티-기준값 조사에서의 기준에 따르면, 설계 하한 주파수인 10 MHz에서 임피던스가 250 ohm보다 크고, 3 A의 정격 전류를 제공할 수 있는 소자가 필요하다.

[0067] 제조사가 제공하는 임피던스 특성으로부터, 상기의 조건을 만족하는 Taiyo Yuden 사의 FBMH3225HM601NT 페라이트 비드를 선택하였다.

[0068] 상기 페라이트 비드는 도 6b에 도시된 등가회로를 가지며, 소자값은 제조사에서 제공한 S-파라미터를 이용해서

최적화하여 표 4를 얻는다.

[0069] 표 4는 상기 페라이트 비드의 등가 모델 소자값 테이블이다.

표 4

[0070]

[uH]	[ohm]	[pF]	[uH]	[ohm]	[pF]	[pF]	[ohm]
1.4	260	0.66	0.75	490	0.05	0.25	0.99

[0071] 상기 선정된 페라이트 비드의 시뮬레이션 결과는 도 6c에 도시된 바와 같이, 10 MHz에서 목표 임피던스 250 ohm보다 작지만, 상기 페라이트 비드 2개를 직렬로 연결하면 10 MHz에서 목표 임피던스를 달성하는 것을 알 수 있다.

[0072] 그러나 도 6c에서 2개의 직렬 연결된 페라이트 비드는 높은 주파수에서 임피던스를 충분히 제공하지 못하므로, 이것이 목표 임피던스 250 ohm보다 낮아지는 높은 주파수에서 250 ohm보다 큰 임피던스를 제공하는 표 3의 27.3 nH 인덕터와 직렬로 연결한다.

[0073] 또한 이와 같은 직렬 연결로 설계 목표 상한 주파수인 10 GHz에서는 250 ohm보다 낮아지게 되며, 동일한 방법으로 직렬 연결에 대하여 임피던스가 250 ohm보다 낮아지는 주파수에서 큰 임피던스를 제공하는 16.6 nH를 직렬로 추가한다.

[0074] 도 7a는 인덕터와 페라이트 비드를 이용한 RF 초크 인덕터 회로를 가지는 2포트 회로의 회로도이고, 도 7b는 병렬저항(R_Q)을 가지는 인덕터 회로도이며, 도 8a는 병렬저항(120 ohm, 10,000 ohm)에 따른 임피던스의 직렬합 크기를 비교한 그래프이고, 도 8b는 병렬저항에 따른 입력 임피던스의 비교 그래프이다.

[0075] 마이크로스트립 전송선에 가깝게 부착되는 인덕터는 높은 주파수에서 동작하는 16.6 nH, 27.3 nH 그리고 페라이트 비드를 다음에 직렬로 연결된다.

[0076] 여기에 사용된 디커플링 커패시터(C_G)는 SRF에 의한 영향을 최소화하기 위해 68 nF의 커패시터를 사용하여 RF 접지를 구현한다.

[0077] 표 3의 2.5 nH, 3.7 nH는 10 GHz 이상의 높은 주파수에서 임피던스를 제공하는데, 이는 도 6c의 2.5 nH의 시뮬레이션 결과에서 알 수 있으며, 본 발명에서는 설계 상한 주파수 이상이므로 사용하지 않는다.

[0078] 도 7a에 도시된 회로는 대역폭 내 균일한 250 ohm을 얻기 어렵고, 도 8a에 보인 10,000 ohm 일 때 같은 결과를 보이게 된다.

[0079] 즉, 순수히 직렬로만 연결된 인덕터들로는 높은 Q로 인해 균일한 임피던스를 얻기 어렵다.

[0080] 따라서 도 7a와 같이 구성한 인덕터와 페라이트 비드의 직렬합 회로가 균일한 250 ohm의 임피던스를 보이도록 인덕터의 높은 Q를 낮추어야 한다. 이들을 달성하기 위해 도 7b에 도시된 바와 같이, 인덕터에 병렬로 저항(R_Q)을 추가한다.

[0081] 인덕터의 병렬 공진에 추가된 저항은 공진점 변화없이 Q만 줄어들게 하며, 임피던스의 최대값은 저항이 작을수록 첨두값의 크기가 줄어들게 된다. 이러한 저항의 선택을 위해 저항을 병렬 연결한 후 인덕터를 시뮬레이션함으로써, 도 8a에 도시된 바와 같은 추가된 병렬 저항이 120 ohm과 10,000 ohm일 때의 임피던스의 결과를 보였다.

[0082] 추가된 저항(R_Q)이 120 ohm일 경우, 주파수 10 GHz까지 임피던스의 합이 250 ohm보다 커서 원하는 RF 초크로 동작하게 된다.

[0083] 반면, 추가된 저항(R_Q)이 10,000 ohm일 경우, 교점 근처에서 임피던스가 낮아져 부분적인 주파수 대역에서 RF 초크로 동작하지 않게 되며 문제점을 발생시킨다.

[0084] 따라서 120 ohm으로 저항값을 선정하였고, 이에 따른 수학식 1로 주어진 RF 포트 임피던스는 도 8b에 도시되어 있다.

[0085] 선정된 결과는 전 주파수 대역에서 50 ohm에 가까운 결과를 주지만, 10,000 ohm의 경우는 대역 내 임피던스 리

플이 발생하는 것을 알 수 있다.

[0086] 4. 마이크로파 바이어스-티 설계

[0087] 도 9a는 본 발명에 따른 광대역 특성을 갖는 집중 소자를 이용한 고출력 증폭기용 마이크로파 바이어스-티 회로도이고, 도 9b는 도 9a에 도시된 바이어서-티 회로의 시뮬레이션 결과 그래프이다.

[0088] 상기의 RF 초크와 DC 블록을 이용하여 설계 주파수 대역 10 MHz~10 GHz에서 도 9a와 같은 바이어스-티를 최종 설계하였다.

[0089] 도 9a에 도시된 커패시터와 인덕터는 도 5c의 커패시터 병렬합 회로와 도 7a의 인덕터 직렬합 회로를 나타낸다.

[0090] 도 9a에 도시된 바와 같이, 본 발명에 따른 광대역 특성을 갖는 집중 소자를 이용한 고출력 증폭기용 마이크로파 바이어스-티는 RF+DC 포트와 RF 포트 사이에 직렬로 연결되는 제 1 내지 제 3선로(TL1,TL2,TL3), 제 2선로(TL2)와 제 3선로(TL3) 사이에 구비되는 광대역 DC 블록, 제 1선로(TL1)와 제 2선로(TL2) 사이에서 수직 분기되어 연결되는 제 4선로(TL4) 및 제 4선로(TL4)와 DC 전원 사이에 연결되는 광대역 RF 초크를 포함하고, 광대역 DC 블록은 커패시터의 병렬합 회로로 구성되고, 광대역 RF 초크는 인덕터의 직렬합 회로로 구성된다.

[0091] 여기서, PCB(printed circuit board)는 Taconics사의 TLX-9이며, 유전율은 2.5이고, 두께는 31 mil이다.

[0092] 이와 같이 구성되는 바이어스-티에서 높은 50 ohm 선로들(TL1, TL2, TL3)로부터 수직 분기(tee)되어 연결되는 선로(TL4)는 높은 주파수에서 다소 영향을 준다.

[0093] 선로(TL4)의 특성 임피던스 80 ohm의 폭과 10° 미만의 길이인 0.5 mm 이내에서 결정하였다. 이와 같이 사용된 선로의 임피던스와 전기각은 표 5에 기재되어 있다.

[0094] 표 5는 최종 바이어스-티 회로도에 적용된 전송선 라인의 특성 테이블이다.

표 5

[0095]

TL	[ohm]	[deg]	w[mm]	l[mm]
TL1	50	10	2.24	0.5
TL2	50	45	2.24	5
TL3	50	45	2.24	5
TL4	80	5	1.2	0.5

[0096] 도 9b에는 표 5의 결과를 이용한 바이어스-티의 설계 결과를 보였으며, 10 MHz에 10 GHz까지 -20 dB 이상의 반사 손실을 만족하였다.

[0097] 도 9b에서 주목할 것은 입력과 출력에서 바라본 반사 손실이 같지 않다는 점이다. 이는 커패시터를 중심으로 비대칭적으로 배치된 RF 초크의 영향으로 사료된다. 이러한 것을 고려하여 RF 초크와 DC 블록의 거리인 TL2의 최적화가 필요하며, 표 5에서 표시한 값은 그 결과이다.

[0098] 한편, 도 9a에 도시된 바이어스-티를 PCB 기판에 구현하기 위해서는 전송선들이 포함된 마이크로스트립의 도체 패턴의 배치나 길이를 최적화해야 한다.

[0099] 도 10a는 EM co-시뮬레이션(El-ectro-Magnetic co-simulation)을 수행한 마이크로파 바이어스-티의 구성도이고, 도 10b는 도 10a에서 시뮬레이션된 마이크로파 바이어스-티의 S-파라미터 그래프이다.

[0100] 상기 전송선들이 포함된 마이크로스트립의 도체 패턴의 배치나 길이를 최적화하기 위해, ADS의 모멘텀(Momentum)을 이용하여 레이아웃(layout) 패턴과 인터널(internal) 포트를 이용한 도 10a의 소자의 특성을 패턴에 직접 고려하여 EM co-시뮬레이션하였다.

[0101] 표 5의 전송선의 설계 파라미터를 바탕으로 인덕터 회로에 포함된 패턴을 최적화하기 위해 칩 부품들의 랜딩(landing) 패턴이 포함되었다. 패턴에서 발생하는 불요한 기생 성분 등을 최소화하기 위해 넓은 면적을 가지는 패턴은 도체 일부를 제거한 펀치 홀(punched hole on metal)을 구성하였다.

[0102] 특히 바이어스-티에서 집중 소자에 의한 설계는 집중 소자인 인덕터의 병렬 공진과 커패시터의 직렬 공진의 모델링만 고려되어 이외의 복합 공진은 포함하지 않았다.

[0103] 이러한 복합 기생 공진은 air core 구조에 의한 인덕터에 의해 민감하게 발생하므로, 패턴에서 발생하는 소자 간 간섭과 기생 공진을 제거하기 위해, 도 10a 에 도시된 저항(R_1= 620 ohm, R_2= 100 ohm)과 커패시터(C_1=27 pF, C_2= 560 pF) 회로를 포함시켰다.

[0104] 이와 같이 시뮬레이션 결과는 도 10b에 도시되어 있고, 도 10b에서 반사 손실이 15 dB를 만족하였다.

[0105] 여기서, 높은 주파수 대역에서 반사 손실이 15 dB 근처의 값을 가지는데, 이는 패턴에 의해 부정합이 발생한 것으로 사료된다.

[0106] 도 11은 도 10a에 도시된 마이크로파 바이어스-티를 지그에 제작한 상태를 보인 도면이다.

[0107] 도 11에 도시된 바와 같이, 도 10의 결과를 바탕으로 SMT 칩을 이용하여 표면 실장법으로 바이어스-티를 제작 후 지그(jig)에 조립하였다.

[0108] 외부 회로들과 연결(interconnection)을 위해 초소형 동축 커넥터(subminiature coaxial connector, 이하 'SMA 커넥터'라 함)를 장착하였다.

[0109] 이러한 지그를 이용한 측정은 커넥터의 특성이 포함되므로, 이를 배제하기 위해 측정 기준선을 도 11에 표시한 측정선(REF)까지의 포트 연장(port extension)을 통해 위상을 보정하였다.

[0110] 도 12a는 RF+DC 포트 대 RF 포트 S-파라미터 그래프이고, 도 12b는 제작된 바이어스-티의 특성 그래프이다.

[0111] RF 포트에서 RF+DC 포트로는 설계 주파수 대역에서 통과 특성을 네트워크 분석기(Agilent N5230A)로 측정하고, 이에 얻어진 S-파라미터에서 반사 손실과 삽입 손실은 도 12a에 도시되어 있다. dB(S_{21})은 10 MHz에서 10 GHz까지 삽입 손실 2.66 dB의 통과 특성을 보이고, 반사 손실 dB(S_{11})을 보면 대역에서 10 dB 이상을 만족하는 것을 알 수 있다.

[0112] 입력 임피던스의 크기는 측정된 S_{11}을 이용하여 계산 후 도 12b에 도시하였다. 즉, 도 12b에 도시된 바와 같이, 입력 임피던드의 크기는 전 대역에서 40~60 ohm임을 알 수 있다. 일부 첨두 형태의 기생 공진이 보이나, 그 크기가 매우 작다. 이는 인덕터에 의한 것으로 연결된 병렬 저항에 의하여 발생한 것으로 짐작된다.

[0113] 표 6은 본 발명에 따른 마이크로파 바이어스-티와 상용 바이어스-티의 성능비교 테이블이다.

표 6

[0114]

모델	대역폭	최대전압 [V]	최대전류 [A]	삽입손실(max)	반사손실 (minimum)	크기
Aeroflex 8810KMF2-26	50 kHz~26.5 GHz	25	0.75	1.5 dB	15 dB	16 mm * 30 mm
Agilent 11612A, 옵션 001 대전류	400 MHz~26.5GHz	100	2	1.0 dB	18 dB	27 mm * 33 mm
본 발명	10 MHz~10 GHz	50	3	2.65 dB	12 dB	15 mm * 27 mm

[0115] 표 6에 기재된 바와 같이, Aeroflex 사의 바이어스-티가 가장 넓은 대역폭을 보이나, 이것의 전류는 750 mA로 앞서 언급한 GaN HEMT를 구동하기에는 부적합하다.

[0116] Agilent 사의 바이어스-티는 대전류 옵션을 가지는 제품이나, 여전히 대전류 바이어스-티로는 부적합하다.

[0117] 하지만, 본 발명에 따른 바이어스-티는 3 A 이상 대전류 특성을 만족함을 알 수 있다.

[0118] 본 발명의 바이어스-티의 손실은 다른 제품들에 비해 다소 큼을 확인하였다.

[0119] 도 13a 및 도 13b는 본 발명에 따른 마이크로파 바이어스-티의 손실을 검증하기 위해 제작된 손실 검증 지그를 보인 도면이다.

[0120] 여기서, 지그의 길이는 바이어스-티의 50 ohm 라인의 길이와 동일하다.

[0121] 도 13a에 보인 지그의 손실은 10 GHz에서 1.39 dB이다. 그리고 도 13b와 같이 커넥터를 직접 연결한 지그의 손실은 0.19 dB이다. 따라서 커넥터 대 마이크로스트립 천이 손실이 1.2 dB로 예상된다. 이 손실은 주로 천이 구조에서 발생하는 것으로 예상된다. 불완전하지만 EM으로 시뮬레이션할 경우, 전송선이 가지는 손실은 0.01 dB이므로, 전체 손실에 대한 선로 손실은 미미하게 된다.

[0122] 이에 따라, 천이 손실이 없을 경우, 본 발명에 따른 마이크로파 바이어스-티의 전체 손실은 1.40 dB로써, 타 상용제품과 유사한 성능을 갖는 것으로 짐작된다. 이것을 개선하기 위해서는 알맞은 두께를 가지는 기판과 커넥터의 선정이 필요할 것이다.

[0123] 상술한 바와 같은 과정을 통하여, 본 발명은 광대역 통과 특성을 갖는 마이크로파 대역 바이어스-티를 제작하여 고출력 증폭기의 바이어스를 안정적으로 공급할 수 있다.

[0124] 즉, 본 발명은 커패시터의 병렬합을 이용한 DC 블록을 적용하여 단락 회로를 얻기 위한 광대역의 큰 어드미턴스를 가지고, 개방 회로를 얻기 위한 광대역의 큰 임피던스를 가지도록 Q를 조정한 인덕터의 직렬합을 이용한 RF 초크를 적용하여 개방 회로를 얻기 위한 광대역의 큰 임피던스를 가진다.

[0125] 이상 본 발명자에 의해서 이루어진 발명을 상기 실시 예에 따라 구체적으로 설명하였지만, 본 발명은 상기 실시 예에 한정되는 것은 아니고 그 요지를 이탈하지 않는 범위에서 여러 가지로 변경 가능한 것은 물론이다.

산업상 이용가능성

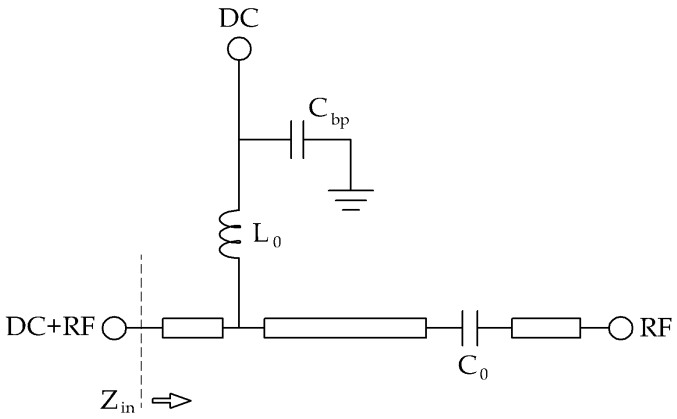
[0126] 본 발명은 광대역 특성을 갖는 집중 소자를 이용해 RF 신호에 영향을 주지않고 능동 소자에 DC 전원을 인가하는 마이크로파 바이어스-티를 제작하여 다수의 무선통신 시스템(WLAN, Bluetooth, WiMAX, UWB) 대역 등에 필요한 기지국 또는 이동국에 사용되는 고출력 증폭기의 전원회로에 적용된다.

[0127] 또한 본 발명은 요구되는 조건에 따라 개별 소자를 선택하여 다양한 주파수 및 전력특성에 맞추어 전원회로를 설계하도록 활용될 수 있다.

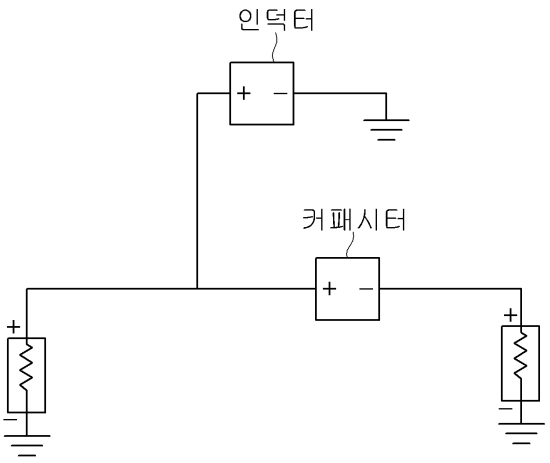
[0128] 또한 본 발명은 용도에 따른 소형화가 가능하여 광범위하게 적용될 수 있으며, 증폭소자의 가용 전력의 증가에 필요한 전원공급회로의 수요를 만족시킬 수 있다.

도면

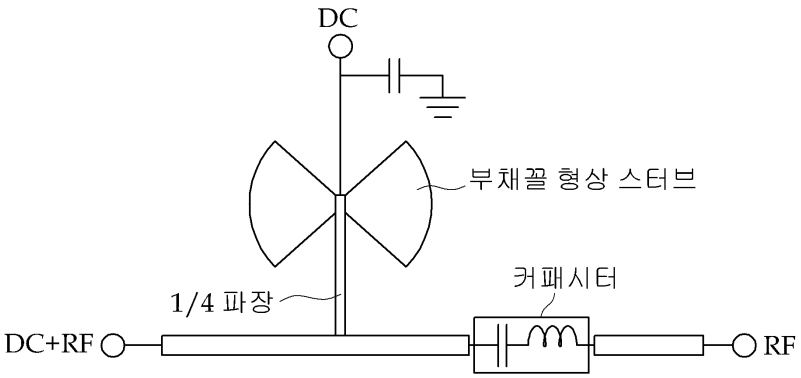
도면1



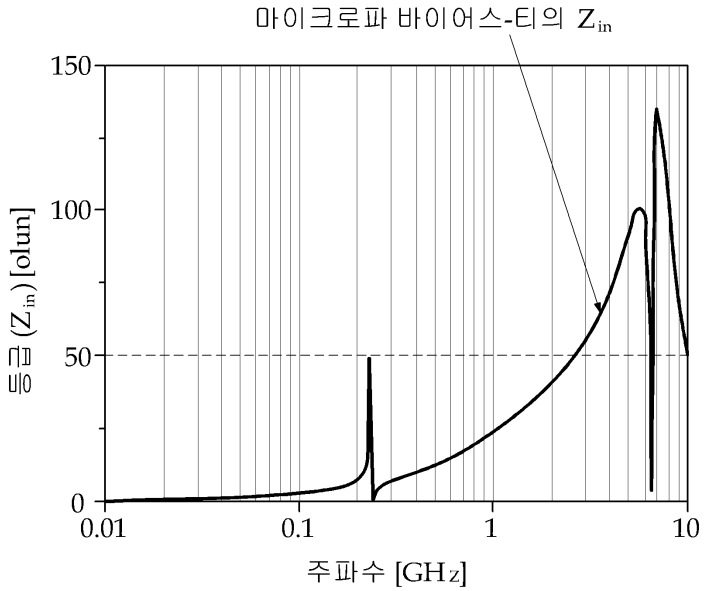
도면2


인덕터
커패시터

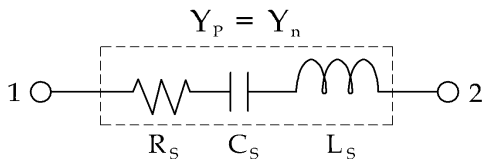
도면3


DC
부채꼴 형상 스터브
커패시터
1/4 파장
DC+RF
RF

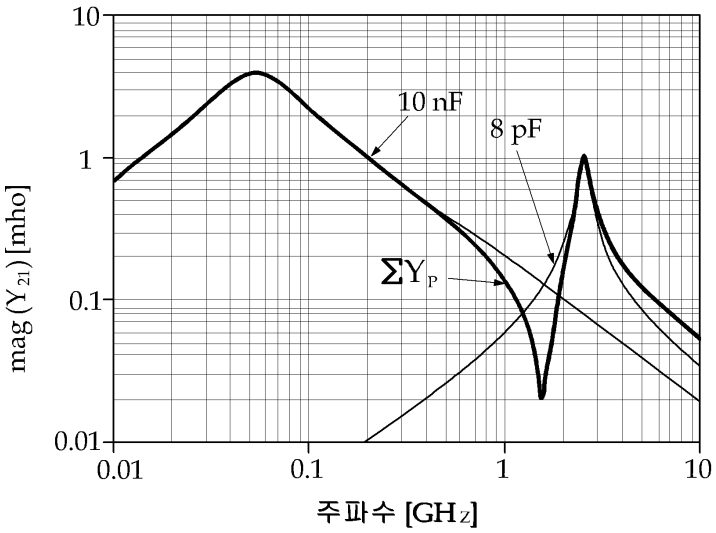
도면4


마이크로파 바이어스-티의 Z_{in}
150
100
50
0
0.01
0.1
1
10
크기 (Z_{in}) [olun]
주파수 [GHz]

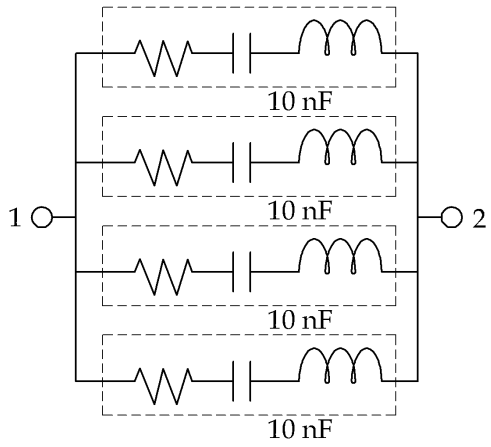
도면5a



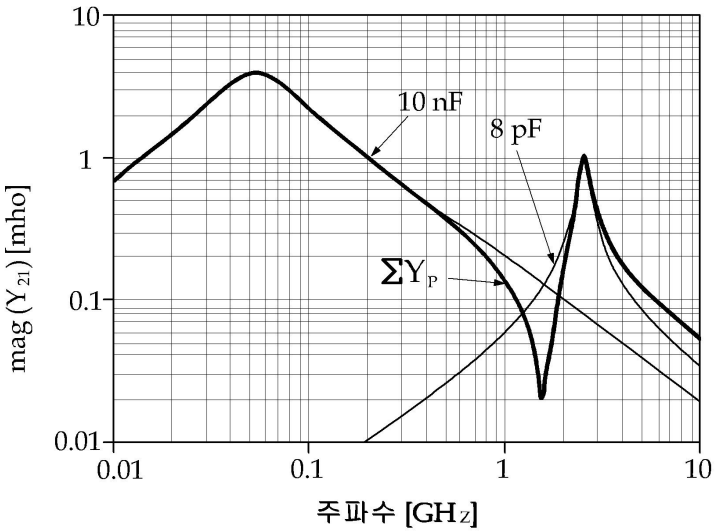
도면5b



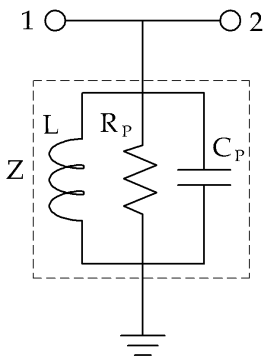
도면5c



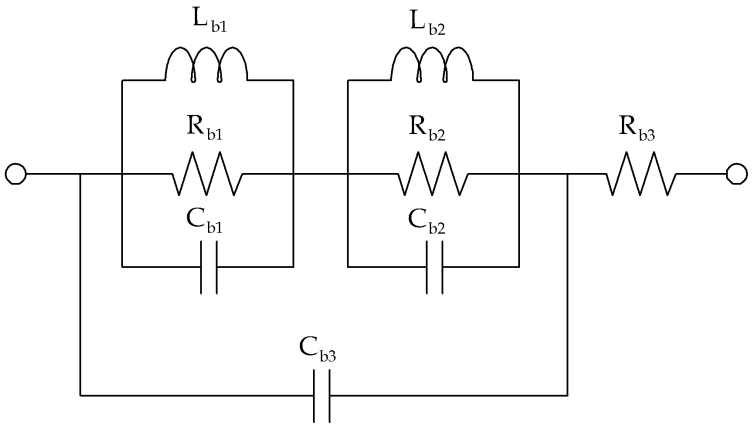
도면5d



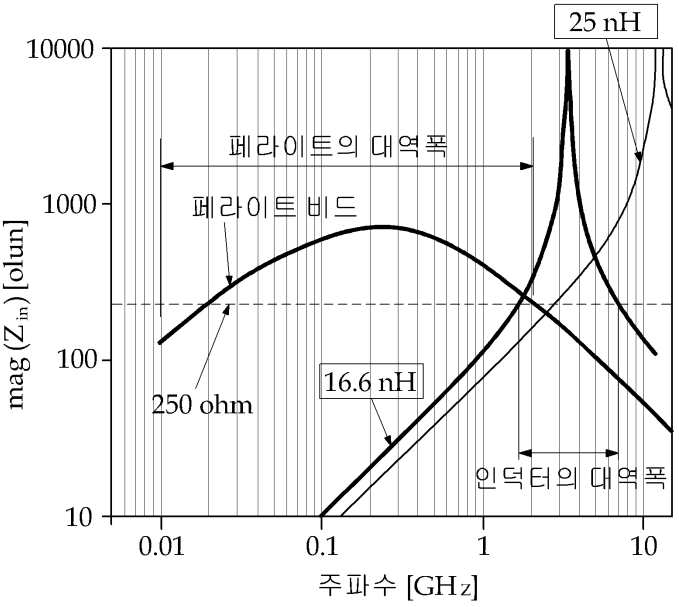
도면6a



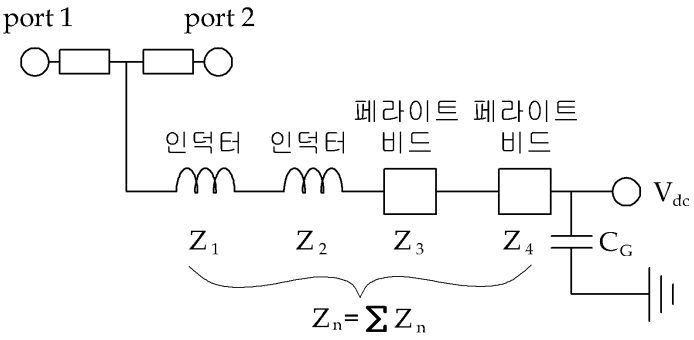
도면6b



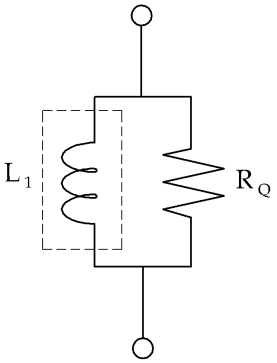
도면6c



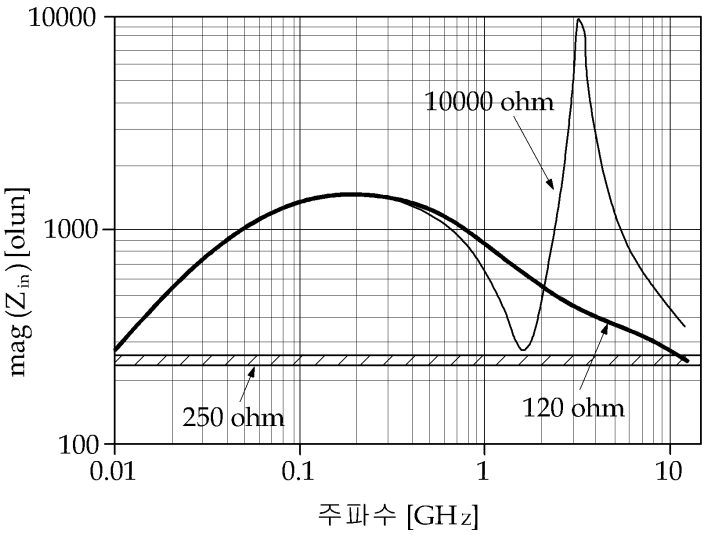
도면7a



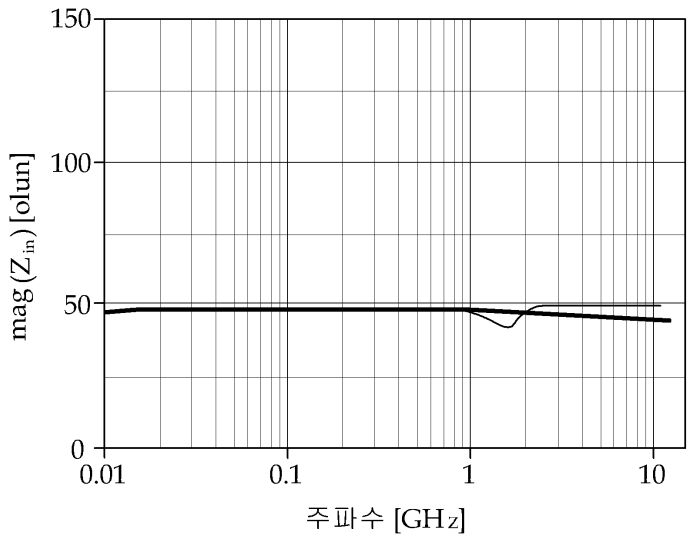
도면7b



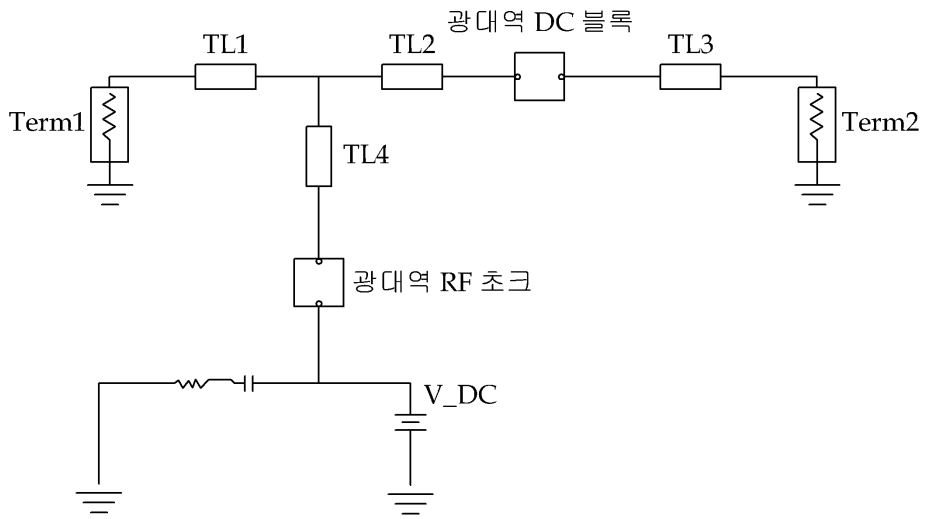
도면8a


10000
1000
100
mag (Zin) [olun]
10000 ohm
250 ohm
120 ohm
0.01
0.1
1
10
주파수 [GHz]

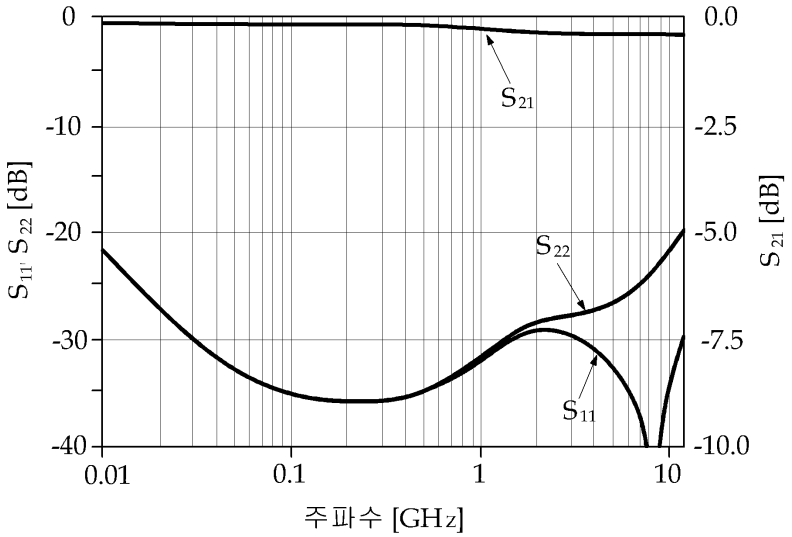
도면8b


150
100
50
0
mag (Zin) [olun]
0.01
0.1
1
10
주파수 [GHz]

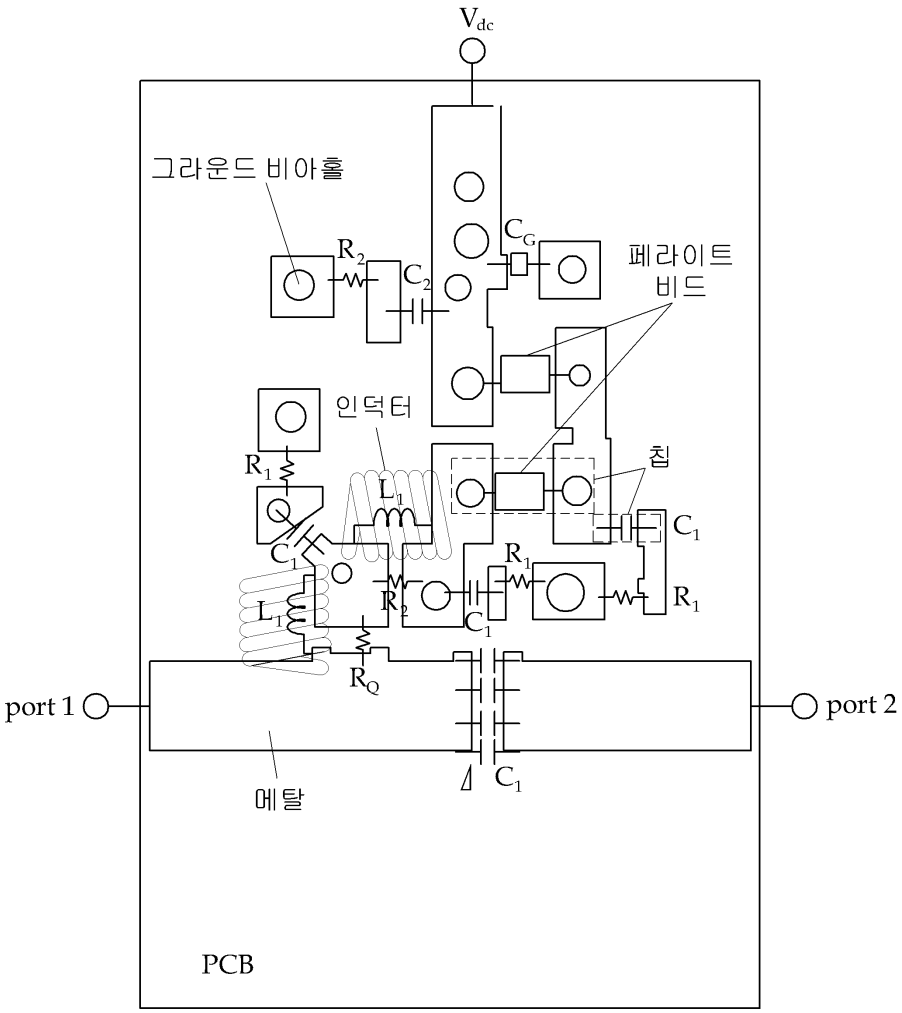
도면9a


광대역 DC 블록
TL1
TL2
TL3
Term1
Term2
TL4
광대역 RF 초크
V_DC

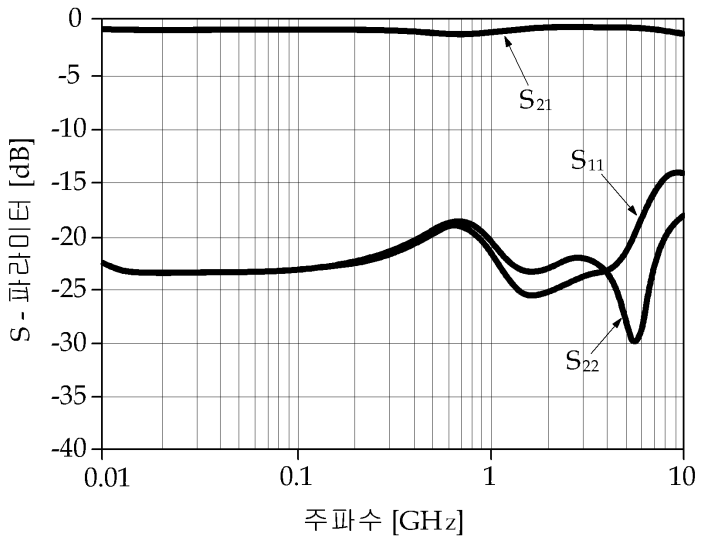
도면9b


0
-10
-20
-30
-40
0.0
-2.5
-5.0
-7.5
-10.0
0.01
0.1
1
10
S11, S22 [dB]
S21 [dB]
주파수 [GHz]
S21
S22
S11

도면10a


Vdc
그라운드 비아홀
R2
C2
CG
페라이트 비드
인덕터
칩
R1
L1
C1
R1
R2
C1
R1
L1
RQ
port 1
port 2
메탈
C1
PCB

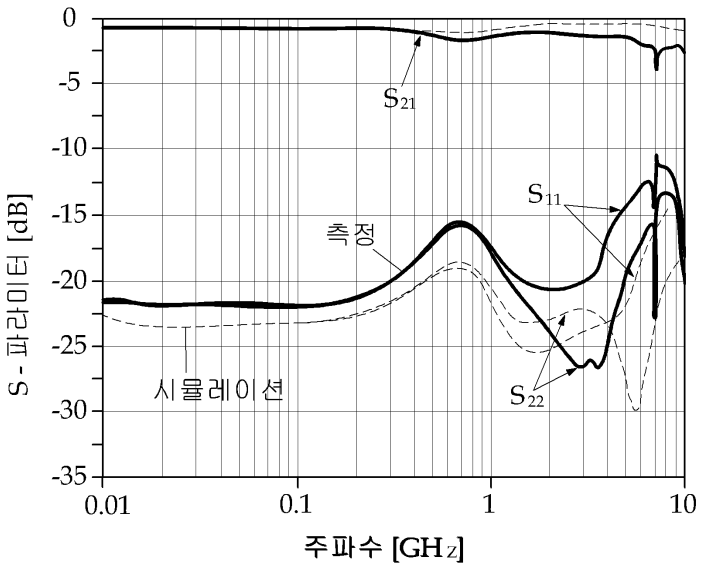
도면10b


0
-5
-10
-15
-20
-25
-30
-35
-40
S-파라미터 [dB]
0.01
0.1
1
10
주파수 [GHz]
S21
S11
S22

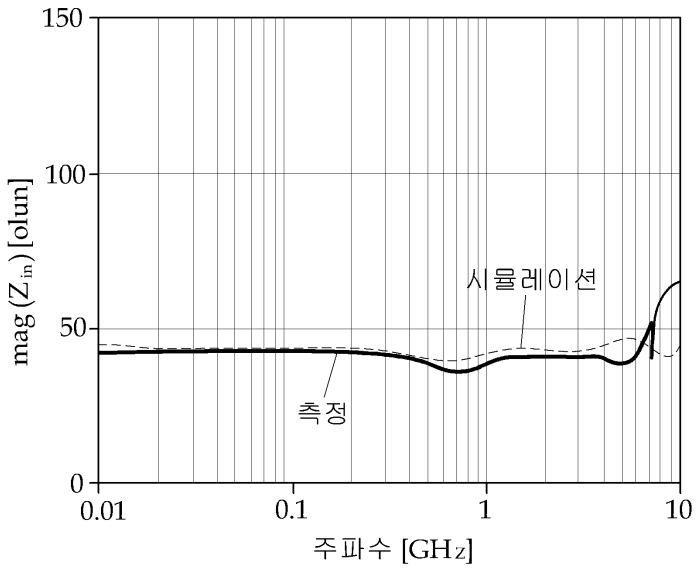
도면11


인덕터
DC
페라이트
비드
RF+DC
RF
지그
REF
REF
커패시터칩

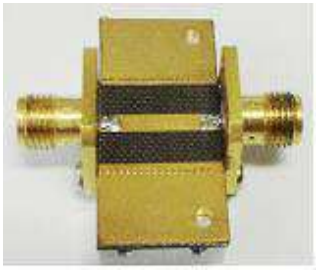
도면12a


0
-5
-10
-15
-20
-25
-30
-35
S-파라미터 [dB]
0.01
0.1
1
10
주파수 [GHz]
S21
S11
S22
측정
시뮬레이션

도면12b



도면13a



도면13b

