

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

H01L 45/00 (2006.01)

H01L 27/24 (2006.01)

G11C 11/34 (2006.01)

专利号 ZL 03810021.5

[45] 授权公告日 2009年7月15日

[11] 授权公告号 CN 100514695C

[22] 申请日 2003.3.17 [21] 申请号 03810021.5

[30] 优先权

[32] 2002.3.15 [33] US [31] 60/364,547

[32] 2002.3.18 [33] US [31] 60/365,551

[32] 2002.3.18 [33] US [31] 60/365,601

[32] 2002.3.18 [33] US [31] 60/365,602

[86] 国际申请 PCT/US2003/008152 2003.3.17

[87] 国际公布 WO2003/079463 英 2003.9.25

[85] 进入国家阶段日期 2004.11.3

[73] 专利权人 阿克松技术公司

地址 美国亚利桑那州

[72] 发明人 迈克尔·N·科齐基

[56] 参考文献

WO00/48196A1 2000.8.17

CN1226990A 1999.8.25

CN1194716A 1998.9.30

WO02/21542A1 2002.3.14

US6084796A 2000.7.4

审查员 杨永

[74] 专利代理机构 北京市柳沈律师事务所

代理人 马高平 杨梧

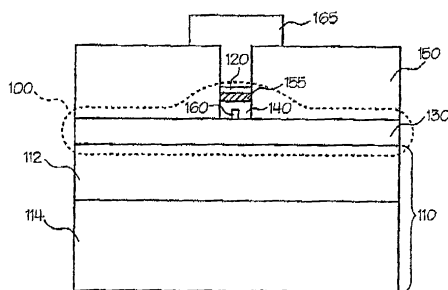
权利要求书1页 说明书28页 附图26页

[54] 发明名称

微电子可编程构件

[57] 摘要

公开一种用于存储信息的微电子可编程构件(100)、包括该构件的阵列以及形成和对该构件编程的方法。可编程构件通常包括离子导体(140)和多个电极(120, 130)。该构件的电气性质可通过向该构件施加能量而改变,并因此可使用该构件存储信息。



1. 一种微电子可编程构件，其中包括：
 - 一离子导体，其包括一电解质和一传导材料；
 - 一可氧化电极，其与所述离子导体耦接；
 - 一无关电极，其与所述离子导体耦接；以及
 - 一检测电极，其与所述离子导体的至少一部分交叠，用于确定所述可编程构件的状态。
2. 如权利要求 1 所述的微电子可编程构件，其特征在于，所述检测电极平行于所述可氧化电极形成。
3. 如权利要求 1 所述的微电子可编程构件，其特征在于，所述检测电极垂直于所述可氧化电极形成。
4. 如权利要求 1 所述的微电子可编程构件，其特征在于，利用所述可编程构件，通过改变所述构件的电容，来存储信息。
5. 如权利要求 1 所述的微电子可编程构件，其特征在于，利用所述可编程构件，通过改变所述构件的电阻，来存储信息。
6. 一种包括权利要求 1 所述的可编程构件的阵列。

微电子可编程构件

技术领域

本发明一般涉及可编程的微电子装置。特别地，本发明涉及的可编程的微电子构件和装置具有这样的电气性质：通过操控在编程功能期间输入给构件以及包括此构件的存储器阵列的能量大小，该电气性质能被可变地编程。

背景技术

存储器装置经常在电子系统和计算机中用于存储二进制的信息。这些存储器可被分为不同的类型，每种类型具有其各自的优点和缺点。

例如，经常用在个人计算机中的随机存储器（“RAM”）一般是易失性半导体存储器；换句话说，如果不接通或者断开电源，存储的数据就会丢失。动态RAM（“DRAM”）的独特易失性在于为了保存存储的数据，必须每隔几百毫秒就更新（也就是重新装入）。静态RAM（“SRAM”）在一次写入数据后只要接通电源就能保持数据；但是，一旦断开电源，数据就丢失。这样，在这些易失性存储器构造中，只有在未切断电源时，信息才能保留。一般，这些RAM装置占据相当大的芯片面积，因此制造非常昂贵并相对地要消耗大量能量用于数据存储。因此，需要改进适用于个人计算机及其同类设备中的存储器装置。

诸如磁存储装置（例如，软盘、硬盘和磁带）和诸如光盘、CD-RM和DVD-RW的其它系统的其它非易失性存储装置，都具有非常大的容量，并且可以多次重写。但是，这些存储器装置体积大、对冲击/震动敏感、需要昂贵的机械装置并且相对消耗大量电力。这些负面因素就使得这样的存储器装置对于低功耗便携设备来说不是理想的装置，该便携式设备例如是膝上型或掌上型计算机、个人数字助理（“PDA”）及其同类产品。

由于存储的信息规律地改变的小型、小功率便携式计算机系统和掌上设备数量的快速增长，至少其部分原因于此，所以低能量读/写半导体存储器日益令人满意，并且已经被广泛接受。此外，由于这些便携式系统在关断电源时通常需要存储数据，因此在这样的系统中就需要使用非易失性存储器装

置。

适用于此系统的可编程半导体非易失性存储器装置的一种类型是可编程只读存储器(“PROM”)装置。一种PROM,即一次写入多次读取(“WORM”)装置中的使用一种熔性连接(fusible link)阵列。一旦被编程,该WORM装置就不能被重新编程。

其它形式的PROM装置包括可擦除PROM(“EPROM”)和电子可擦除PROM(“EEPROM”)装置,其在初始编程后是可改写的。EPROM装置通常在对该装置编程之前需要一个暴露于紫外线的擦除步骤。因而,这样的装置通常不适合用在便携电子装置中。EEPROM装置通常更容易编程,但是具有其它缺陷。特别地,EEPROM装置相对复杂,制造相对困难,并且体积相对要大。此外,包括EEPROM的电路必须要经得起编程该装置所需的高电压。因此,与数据存储的其它装置相比,EEPROM每位存储容量的造价就要高很多。EEPROM的另一个缺点就是:尽管它们在没有电源连接时也可以保存数据,但是其相对需要大量编程功率。在使用电池供电的小型便携系统中,此耗电量是相当可观的。

与其它电子系统一样,诸如PDA、便携电话及其同类产品的各种掌上设备通常包括存储器装置,其与在形成在单独衬底上的存储器装置与微处理器和/或微控制器相连。例如,便携计算系统包括与印刷电路板相连的一个或多个存储器芯片以及微处理器。

在单独的衬底上形成存储器装置和微处理器是不可取的,其原因有多个。例如,在单独衬底上形成不同类型的存储器相对昂贵,为了在存储器件和任何相关电子装置间通信需要相对长的传输路径,并且系统内需要相对大的空间。因此,需要作为另一电子装置在同一衬底上形成存储器构件以及形成该构件的方法。此外,此存储器技术需要在相对低的电压下工作,同时提供具有高存储密度和低制造成本的高速存储器。

发明内容

本发明提供了改进的微电子可编程装置、构件和系统,及其形成方法。更特别地,本发明提供的可编程构件其可以根据用于对该装置编程的能量的大小被可变地编程。此构件可替代传统的非易失性和易失性存储器,并且可以与另一微电子装置形成在同一个衬底上和/或叠置其上。

本发明如何克服现有公知的可编程装置的缺陷的方式将在后面详细描述。但是，一般来说，本发明提供一种制造相对容易并廉价的可编程装置，其编程相对容易，并且可以被可变地编程。

根据本发明的一个示例性实施例，一可编程构件包括一离子导体以及至少两个电极。该构件被配置为：当在两个电极间施加一偏压时，就改变该构件的一个或多个电气性质。根据本实施例的一个方面，当在电极间施加偏压时，此构件的电阻就会改变。根据此实施例的另一方面，当在电极之间施加偏压时，此构件的电容或其它电气性质将会改变。根据本实施例的又一方面，通过改变（例如，利用热或电）用于编程该构件的能量来操作该可编程特性改变的数量。可适当的检测到一个或多个电气性质的改变和/或改变的数量。这样，存储的信息就可以从包括该构件的电路中重取得。

根据本发明的另一个实施例，一种可编程的构件包括一离子导体、至少两个电极以及置于一个电极的至少一部分和该离子导体之间的阻挡物。根据此实施例的一个方面，该阻挡物的材料包括一种可减少该离子导体和至少一个电极之间的离子扩散的材料。根据另一方面，该阻挡物的材料包括一种隔绝（insulating）或高电阻率的材料。根据此实施例的另一方面，该阻挡物包括可传导离子但相对不传导电子的材料。

根据本发明的另一示例性实施例，一种可编程微电子构件被形成在一衬底的一表面上，其通过在一衬底上形成一第一电极、在该第一电极上沉积一个离子导体材料层并且在该离子导体材料上沉积传导材料而形成。根据此实施例的一个方面，通过将一部分传导材料溶入（例如通过加热或光溶解（photodissolution））离子导体中，形成一种包括该离子导体和剩余传导材料的固溶体。根据又一方面，仅仅溶解该传导材料的一部分，这样就在该离子导体的表面上保留一部分传导材料，从而在该离子导体材料的一个表面上形成了一电极。根据本发明此实施例的另一方面，形成一种包括一高电阻率区域的构件，其形成方法为：溶解该电极的一部分，用以使一部分离子导体包括高浓度的电极材料，而该离子导体的另一部分包括一低浓度的电极材料，从而使具有低浓度电极材料的那部分离子导体在该构件中形成一高电阻率区域。

根据本发明的另一实施例，通过形成覆盖在一衬底上的一个离子导体层并形成与该离子导体层相接触的两个或多个电极结构，来形成一种横向可编

程构件。根据此实施例的一个方面，该构件包括一与该离子导体邻接的传导层，用以促进位于该离子导体中或上的传导区域的快速扩展。

根据本发明的另一实施例，一种可编程装置可形成在一衬底的一个表面上。根据此实施例的一个方面，该衬底包括一微电子电路。根据此实施例的又一方面，形成存储器装置，该存储器装置覆盖该微电子电路，并且该微电子电路和该存储器之间的导线通过利用传导布线图（conductive wiring schemes）形成在该衬底和该存储器装置之中。此设置允许在每根总线上传输信息的多个位。

根据本发明又一示例性实施例，信息的多个位被存储在单一的可编程构件中。根据此实施例的一个方面，一可编程构件包括被置于两个附加电极之间的浮动电极。

仍然根据本发明另一实施例，利用一公共电极（例如一公共阳极或公共阴极）将多个可编程装置耦连在一起。

根据本发明又一示例性实施例，通过转移该构件中的一离子导体中的离子，改变一可编程构件的电容。

根据本发明的另一实施例，通过改变该存储器的写处理期间使用的能量，可控制根据本发明的存储元件的易失性。根据本发明的此实施例，较高能量用于形成非易失性存储器，而较低能量用于形成易失性存储器。从而，形成在单一衬底上的单一存储器装置可包括非易失性和易失性部分。根据此实施例的又一方面，该存储器的一个和多个部分的相对易失性，可在任何时刻，通过改变在写处理期间提供给该存储器的一部分的能量而转换。

根据本发明的再一实施例，该构件包括一紧邻一个或多个电极的附加传导层，用以提高读或写处理的速度。

根据本发明的另一实施例，脉冲形式的编程用于读和写信息。在这种情况下，可利用破坏性读或破坏性写处理从该装置中得到信息。

根据本发明的另一实施例，一种可编程构件包括一附加电极，用于检测该可编程装置的状态（0或1）。

附图说明

通过参考与附图相结合的详细说明和权利要求书，将对本发明有更完全的理解，其中，在附图中，相同的附图标记表示相似的元件。

图1和2是表示根据本发明的形成在衬底的一个表面上的可编程构件的横截面;

图3-5是表示根据本发明另一实施例的可编程构件的横截面,其中示出了分相(phase-separated)离子导体;

图6、8和9是表示本发明的装置的电流和电压特性的电流-电压图;

图7、18、19和25-27表示根据本发明的可编程构件的阵列;

图10-14表示根据本发明示例性实施例中包括阻挡层的可编程构件;

图15是表示根据本发明另一实施例的可编程构件的横截面;

图16和17是表示根据本发明一示例性实施例的存储器装置的一部分的示图;

图20-24是表示具有检测构件的状态的附加电极的可编程构件的示图;

图28-30是根据本发明其它实施例的可编程构件的示图;

图31表示利用一个根据本发明的构件形成的可调谐振器(tunable resonator)。

本领域的技术人员应当注意到,图中的元件是为了简单、清楚的解释,因此并不需要表示出比例。例如,为了有助于对本发明的实施例的理解,图中一些元件的尺寸可能相对于其它元件是夸大的。

具体实施方式

本发明一般涉及可编程的微电子装置、包括该装置的阵列以及形成该装置和阵列的方法。

图1和2是表示根据本发明一示例性实施例,形成在衬底110的一表面上的可编程微电子构件100和200。构件100和200包括电极120和130、离子导体140,并且可选择地包括缓冲或阻挡层或区域155和/或255。

通常,构件100和200被配置为:当在电极120和130之间施加大于一阈值电压(V_T)的偏压时,构件100的电气性质就会改变,下面将详细讨论。例如,根据本发明的一个实施例,当电极120和130间施加电压 $V \geq V_T$ 时,离子导体140中的传导离子就开始转移,并形成一区域160,与位于电极120和130中的更负的一个极(more negative)处或其附近的大块离子导体(例如,电解沉积物)相比,该区域具有增加的传导性。随着区域160的形成,电极120和130之间的电阻减小,并且其它电气性质也会改变。

下面详细描述在不具有任何阻挡物的情况下,用以使区域160从一个电极向另一个电极生长从而显著地减小装置的电阻的阈值电压大约是几百毫伏。如果反向提供相同的电压,区域160将消失返回为离子导体,并且该装置返回高电阻状态。类似的方式,在离子导体和电极之间形成的二极管的有效阻挡高度可以通过区域160的生长而减小;这样,通过该构件的电流就会增加,甚至是该构件的阻抗大致相同。

构件100和200可用于存储信息,因而就可以用于存储器电路。例如构件100和其它根据本发明的可编程构件可用于存储器装置,代替DRAM, SRAM, PROM, EPROM, EEPROM装置或这些存储器的组合。另外,本发明的可编程构件可用于需要编程或改变一部分电路电气性质的其它应用。

根据本发明的多个实施例,可通过改变在写处理期间提供的能量数量(例如,改变时间、电流、电压、热量和/或等等)控制可编程存储器(例如,元件100或200)的易失性。在写处理期间形成区域160的情况下,在写处理期间提供能量越大(其电压大于写处理时的阈值电压),区域160增长的越大,失去的存储就越少。相反地,通过向元件提供相对小的能量,就可以形成相对易失、容易擦除的存储器。因此,利用与形成非易失性存储器相同或相似的构件,就可以形成相对易失的存储器,并且可使用较少的能量形成易失/容易擦除存储器。在依靠存储能量进行操作的便携电子装置中,特别需要使用较少的能量。易失性和非易失性存储器可以形成在同一个衬底上,并且彼此隔离或分开,这样每部分就可以专用于易失性或非易失性存储器,或者可利用编程技术将存储单元阵列配置为易失性或非易失性存储器,从而,通过改变对存储器各个部分进行编程时提供的能量数量,就可以转换存储器的配置(例如,易失性或非易失性)。

再参考图1和2,衬底110可包括任何适用的材料。例如,衬底110可包括半导体、导体、半绝缘、绝缘材料或者这些材料的任意组合。根据本发明的一个实施例,衬底110包括一绝缘材料112以及一个包括一微电子装置的部分114,该微电子装置利用一部分衬底形成。层112和部分114由附加层(未示出)隔开,该附加层例如是一般用于形成集成电路的层。由于可编程构件可在绝缘或其它材料上形成,本发明的可编程构件特别适用于衬底(例如,半导体材料)空间宝贵的应用。另外,在一微电子装置上形成存储单元的优点在于,利用例如形成在层112和150中的传导插头(conductive

plug)，此构造允许在存储单元阵列和微电子装置之间传输更大量的数据。

电极 120 和 130 可由任何合适的传导材料制成。例如，电极 120 和 130 可由掺杂多晶硅或金属制成。

根据本发明的一个示例性实施例，电极 120 和 130 之一由包括一金属的材料制成，当在电极（易氧化电极）间施加一足够的偏压（ $V \geq V_T$ ）、并且另一金属相对中性并且在可编程装置（一无关电极）操作中不溶解时，该金属溶入离子导体 140 中。例如，电极 120 在写处理时是阳极，并且由包括可溶入离子导体 140 的银材料组成，而电极 130 在写处理期间是阴极，并由中性材料组成，例如钨、镍、钼、铂、金属硅化物等等。具有至少一个由可包括溶入离子导体 140 的材料制成的电极，有助于保持离子导体 140 中的所需的溶解金属浓度，反过来也有助于在离子导体 140 快速稳定的形成区域 160 或者使用构件 100 和/或 200 时其它电气性质的改变。而且另一电极（写操作中的阴极）使用中性金属，有助于已形成的任何区域 160 的电解溶解和/或在应用一足够电压后使可编程装置恢复到被擦除状态。

在擦除操作期间，优选地，已形成的任何区域 160 的溶解可在可氧化电极/区域 160 界面处或附近开始形成。通过形成构件 100，有助于在可氧化电极/区域 160 界面处区域 160 的初始溶解，从而，在可氧化电极/区域 160 界面处的电阻要大于沿区域 160 的任何其它点处的电阻，特别是区域 160 和无关电极之间的界面的电阻。

在无关电极处获得较低电阻的一种方法是，形成由相对中性、非氧化材料诸如铂制成的电极。这种材料的使用既减少了在离子导体 140 和无关电极间界面处形成氧化物，又减少了电极材料和离子导体 140 材料的化合物或混合物的形成，其一般具有比离子导体 140 或电极材料高的电阻。

通过在可氧化电极（写操作时的阳极）和离子导体之间形成阻挡层，也可以在无关电极处获得较低的电阻，其中阻挡层由较高电阻的材料形成。示例性的高电阻材料将在下面详细描述。

通过在电极/离子导体界面提供一粗糙的无关电极表面（例如，粗糙度的均方根大于大约 1nm），也有助于区域 160 的可靠生长和溶解。通过控制薄膜沉积参数和/或蚀刻电极或离子导体表面之一的一部分，形成粗糙表面。在写操作期间，在粗糙表面的尖峰或顶点处形成相对较高的电场，这样，更容易在尖峰或顶点处形成区域 160。结果，通过在无关电极（写操作时的阴极）

和离子导体 140 之间提供一粗糙表面,可获得电极 120 和 130 之间施加的电压的电气性质的可靠均匀的改变。

可氧化电极材料可易于热溶解或扩散到离子导体 140 中,特别是在构件 100 的制作和/或工作期间。由于热扩散会减少构件 100 的电阻,并且从而在构件 100 的操作期间,减少电气性质的改变,因此这种热扩散是不希望的。

为了减小不希望的可氧化电极材料扩散到离子导体 140 内,并且依据本发明的另一实施例,该可氧化电极包括一插入一过渡金属硫化物或硒化物材料的金属,该硫化物或硒化物例如是 $A_x(MB_2)_{1-x}$, 其中 A 是 Ag 或 Cu, B 是 S 或 Se, M 是一种过渡金属,例如 Ta、V 和 Ti, 并且 x 的范围是从大约 0.1 至大约 0.7。插入的金属缓和了不希望的金属 (Ag 或 Cu) 向离子导体材料的热扩散,而允许在电极 120 和 130 间施加足够电压时,该金属参与区域 160 的生长。例如,当将银插入一 TaS_2 薄膜中时,该 TaS_2 薄膜可包括高至大约百分之 67 的原子百分比的银。为了防止不希望的金属向材料的扩散,优选地,该 $A_x(MB_2)_{1-x}$ 材料为无定形 (amorphous) 的。例如,该无定形材料可由一种包括 $A_x(MB_2)_{1-x}$ 的目标材料的物理汽相淀积而形成。

α -AgI 是另一种适用于可氧化电极的材料。与上述 $A_x(MB_2)_{1-x}$ 相似,在操作构件 100 期间,例如应用一足够偏压时, α -AgI 可作为 Ag 的来源,但是 AgI 材料中的银并不易于热溶解到离子导体 140 中。AgI 具有较低的传导激活能量,并且不需要掺杂来达到较高的传导率。当由 AgI 制成可氧化电极时,构件 100 的操作期间,可升高 AgI 层中的银消耗,除非电极中有过量的银。提供过量的银的一种方法是,形成一个紧邻 AgI 层的银层。当在一银层和离子导体 140 之间插入 AgI 层时,该 AgI 层就减少了 Ag 向离子导体 140 的热扩散,但并不显著影响构件 100 操作期间 Ag 的传导性。另外,由于 AgI 减轻了法拉第传导 (faradic conduction, 不参与电化学反应的电子的传导), AgI 的使用增加了构件 100 的操作效率。

依据本发明的一实施例,电极 120 和 130 之一由适用作互连金属的材料制成。例如,电极 130 可以是半导体集成电路内的互连构件的一部分。依据此实施例的一方面,电极 130 由一种材料制成,而该材料大致不溶于包括离子导体 140 的材料。适用于互连和电极 130 的示例性材料包括金属和化合物,诸如,钨、镍、钼、铂、金属硅化物,等等。

如上所述,本发明的可编程构件可包括一个或多个阻挡物或缓冲层 155、

255, 其介于至少离子导体 140 的一部分和电极 120、130 中的一个之间。层 155、255 可包括离子导体, 例如, Ag_xO 、 Ag_xS_2 、 Ag_xSe 、 Ag_xTe , 其中 $x > 2$, Ag_yI , 其中 $x \geq 1$, CuI_2 、 CuO 、 CuS 、 CuSe 、 CuTe 、 GeO_2 、 $\text{Ge}_z\text{S}_{1-z}$ 、 $\text{Ge}_z\text{Se}_{1-z}$ 、 $\text{Ge}_z\text{Te}_{1-z}$ 、 $\text{As}_z\text{S}_{1-z}$ 、 $\text{As}_z\text{Se}_{1-z}$ 、 $\text{As}_z\text{Te}_{1-z}$, 其中 z 大于或等于大约 0.1, SiO_x 、以及这些材料的组合, 其置于离子导体 140 和诸如银的金属层之间。

适用于缓冲层 155 和/或 255 的其他材料包括 GeO_2 。无定形 GeO_2 相对可渗透, 在装置 100 操作时容易“吸收”银, 但是, 与不包括缓冲层的构件或装置相比, 其会延迟银向离子导体 140 中热扩散。当离子导体 140 包括锗时, 通过在大约 300°C 至大约 800°C 的温度下将离子导体 140 暴露在一氧化环境中, 或者通过将离子导体 140 在存在辐射时暴露在氧化环境中而形成 GeO_2 , 其中, 该辐射的能量大于离子导体材料的能带隙。也可以通过(从一 GeO_2 目标)物理汽相沉积或(从 GeH_4 和 O_2)化学蒸汽沉积而沉积 GeO_2 。

通过在离子导体 140 和无关电极之间放置一高电阻缓冲层(例如 GeO_2 、 SiO_x 、空气、真空等), 缓冲层也可用于增加关态电阻和“写电压”。在这种情况下, 该高电阻材料允许诸如银的金属扩散或涂覆(plate)该缓冲, 并参与电化学反应。

当无关电极和离子导体之间的阻挡层包含一高电阻材料时, 该阻挡物可包括促使电沉积物的增长的离子, 或者该阻挡物可不具有离子。在任一种情况下, 该阻挡物必须可以通过传导或隧道效应传导电子, 这样就发生氧化还原反应, 而允许区域 160 增长。

在某些情况下, 一种电沉积物可形成在高电阻阻挡物层中。示例性的支持电沉积物的增长的高电阻阻挡物层可包括其他高电阻玻璃所具有的充气或真空间隙区域、可渗透氧化物薄膜以及半导体材料, 只要该阻挡物薄得允许电子在一适度电压(例如小于或等于大约 1 伏)下从阴极隧穿到达离子导体, 其可支持电子传送并允许在该阻挡物材料体积中减少离子。

层 155 和/或层 255 也可包括一种限制离子在导体 140 和电极之间迁移的材料。依据本发明示例性实施例, 一阻挡物层包括传导材料, 诸如, 氮化钛、钛钨、其化合物等等。阻挡物可为电中性的, 例如, 其允许通过构件 100 或 200 传导子, 但是不允许其本身提供被传导通过构件 200 的电子。中性阻挡物可在该可编程构件的操作期间减少不希望的电沉积物的增长, 从而可在施加与用于增长区域 160 的偏压相反的偏压时, 便于“擦除”或溶解区域 160。

另外，使用传导阻挡物允许由可氧化材料形成“中性”电极，其原因是该阻挡物阻碍电极材料向离子导体扩散。

离子导体 140 由在施加足够电压时传导离子的材料形成。适用于离子导体 140 的材料包括玻璃和半导体材料。通常，依据本发明的离子导体无需改变相 (phase) 就可以传导离子，可以在相对低的温度下 (例如，低于 125°C) 传导离子，可以在相对低的电流下传导离子，并且具有相对高的迁移数，并且显示了相对高的离子传导率。在一个依据本发明的示例性实施例中，离子导体 140 由硫属化物材料形成。但是，依据本发明的不同实施例，其他材料也可用作离子导体。

离子导体 140 也可适当的包括溶解的传导材料。例如，离子导体 140 可包括一种固溶体，其包括溶解的金属和/或金属离子。依据本发明的一个示例性实施例里，导体 140 包括溶解在硫属化物玻璃中的金属离子和/或金属。依据本发明，一示例性的具有溶解金属的硫属化物玻璃包括： $As_xS_{1-x}-Ag$ 、 $As_xSe_{1-x}-Ag$ 、 $As_xTe_{1-x}-Ag$ 、 $Ge_xSe_{1-x}-Ag$ 、 $Ge_xS_{1-x}-Ag$ 、 $Ge_xTe_{1-x}-Ag$ 、 $As_xS_{1-x}-Cu$ 、 $As_xSe_{1-x}-Cu$ 、 $As_xTe_{1-x}-Cu$ 、 $Ge_xSe_{1-x}-Cu$ 、 $Ge_xS_{1-x}-Cu$ 、 $Ge_xTe_{1-x}-Cu$ 的固溶体，其中 x 的范围为从大约 0.1 至大约 0.5，其他包括银、铜或银铜组合物等的硫属化物。另外，导体 140 可包括网络改良剂 (network modifier)，其影响通过导体 140 的离子的迁移率。例如，可在导体 140 中添加材料，例如，金属 (如银)、卤素、卤化物或氢，用以提高离子迁移性，从而增加构件擦除/写的速度。此外，如下面的详细描述，离子导体 140 可包括多个具有不同电阻值的区域，例如，离子导体 140 可包括一第一区域，其位于可氧化电极附近并具有相对低的电阻，以及一第二区域，其位于无关电极附近并具有相对高的电阻。

为了增加离子导体的热稳定性，用掺杂氧化物和/或掺杂氧化物的硫族化物作为离子导体 140。用于硫族化物材料的掺杂氧化物例如包括氧、 GeO_2 、 As_2O_3 、 Ag_2O 、 $Cu_{(1,2)}O$ 以及 SiO_2 ，并且适用于掺杂的氧化物例如包括银或铜掺杂的 GeO_2 、 As_2O_3 、 Ag_2O 、 $Cu_{(1,2)}O$ 、 WO_x 以及其他过渡金属氧化物和 SiO_x 。在掺杂氧的情况下，优选地，离子导体 140 的厚度小于大约 10nm。

离子导体 140 也可包括填充材料，该填充材料填充空隙或空间。适合的填充材料包括不可氧化和非银基化的材料，例如，不传导、不溶解的二氧化硅和/或氮化硅，其横截面尺寸小于大约 1nm，该填充材料对区域 160 的增

长不起作用。在这种情况下，在装置暴露于升高的温度时，区域 160 将要自发地溶入支持三元材料 (supporting ternary material) 中，为了减小此可能性，此填充材料在离子导体中的体积百分比高达大约百分之五，而这导致不影响装置的性能的更稳定的装置操作。离子导体 140 也可包括用于减少离子导体的有效横截面面积的填充材料。在这种情况下，填充材料可以与上述填充材料相同，但其具有高达大约 5nm 的横截面尺寸，该填充材料在离子导体材料中的浓度在体积上高达大约 50%。

依据本发明的一个示例性实施例，离子导体 140 包括硒化锗玻璃，其中该玻璃中溶解了银。硒化锗材料一般来自可以以各种方式组合的硒和 $\text{Ge}(\text{Se})_{4/2}$ 四面体。在硒丰富的区域，Ge 是 4 配位 (4-fold coordinated) 而 Se 是 2 配位 (2-fold coordinated)，其含义是 $\text{Ge}_{0.20}\text{Se}_{0.80}$ 附近的玻璃成分具有一平均配位数 2.4。具有此配位数的玻璃是经过约束计数理论 (constraint counting theory) 最优约束得到，因此对于玻璃化作用 (devitrification) 是稳定的。公知的，此玻璃的网状结构是自组织的，并且没有应力 (stress-free)，因此更容易地使例如银的添加物更好地散布，并形成混合玻璃固溶体。因此，根据本发明的一个实施例，离子导体 140 包括一种具有 $\text{Ge}_{0.17}\text{Se}_{0.83}$ 至 $\text{Ge}_{0.25}\text{Se}_{0.75}$ 成分的玻璃。

当在一离子导体材料中添加例如金属的传导材料时，可形成掺杂金属的离子导体的分相区域。在这种情况下，尽管小的分相区域形成了，但其掺杂离子导体宏观表现为玻璃状。

图 3-5 表示依据本发明不同实施例的可编程构件的部分，该可编程构件包括分相离子导体材料。图 3 描述了一分相离子导体区域 302，其包括高电阻部分 304 和低电阻部分 306。在特定示例中，当离子导体 302 包括银掺杂的 $\text{Ge}_x\text{Se}_{1-x}$ 时，其中，x 小于大约 0.33，并且其优选的范围是大约 0.17 至大约 0.3，更优选地值是从大约 0.17 至大约 0.25，这时，离子导体就分离成 Ge-Se (例如 Ge_2Se_3) 的第一相 304，其具有大于 10^3ohm-cm 的较高的电阻，以及 Ag_2Se 的第二相 306，其比 Ge-Se 部分 304 更传导，并具有大约 0.3ohm-cm 离子阻抗，以及大约 $10^{-4}\text{cm}^2/\text{V.s}$ 的离子迁移率。在这种情况下，分相离子导体具有大约 100ohm-cm 的总体电阻系数，并且在室温下是稳定的。

分相离子导体被认为有助于大的关态阻抗并且有助于高速切换诸如装置 100 的可编程装置。其原因是：来自可溶电极的金属离子可在区域 304 内

迁移，而越过低电阻区域 306。由于局部场在离子导体 302 的此区域中是最高的，所以金属离子的减少优先发生在高电阻区域 304 中。由于低电阻区域之间通常间隙为大约 1nm 或者更小的大小，所以此过程相对地要快。

其它适用于分相离子导体材料的材料例如包括：银和/或铜掺杂的硫族化锗 (germanium) (例如，硫化物和碲化物) 以及这些化合物的混合物、银和/或铜掺杂的硫族化砷 (例如，硒化物、硫化物和碲化物) 以及这些化合物的混合物。分相离子导体的其它材料例如包括：散布在 AgI 或一诸如 (乙烯氧化物) 离子传导聚合物中的 Ag_2Se ，并且适用于部分 304 的额外示例性低电阻材料包括： SiO_x 、 GeO_2 和 Ag_2O 。但是应当注意的是，任何包括散布在一低电阻相的低电阻相的离子导体材料将依据在此描述的本发明而起作用。

图 4 表示包括相位分离离子导体 402 的构件 400。离子导体 402 包括高电阻部分 404 和低电阻部分 406。部分 404 和 406 可相应地由上述与部分 304 和 306 相关的高电阻和低电阻材料形成。构件 400 可通过连续沉积高电阻材料和低电阻材料而形成。尽管仅表示出两个高电阻部分和两个低电阻部分，依据本发明的构件可包括任何需要数量的低和高电阻部分。

与构件 300 的操作相似，相似地，构件 400 的操作速度受到高电阻部分 404 的电阻改变的限制。因此构件 400 的操作速度可由改变层 404 的厚度而操纵。

图 5 表示了另一个构件，其包括相位分离离子导体材料 502。除构件 500 包括粒子 508 外，构件 500 与构件 300 和 400 相似，构件 500 也包括高电阻部分 504 和低电阻部分 506，该高电阻部分 504 和低电阻部分 506 由在此描述的低和高电阻材料形成。

再参照图 1 和 2，依据本发明一个示例性实施例，构件 100 的至少一个部分形成在一绝缘材料 150 的一个通道 (via) 中。需要在绝缘材料 150 的一个通道中形成一部分构件，其原因之一是，这样的形成允许形成相对小的构件，例如，10 毫微米大小。另外，绝缘材料 150 有利于将各种构件 100 与其他电子元件相隔离。

绝缘材料 150 适当的包括可阻止不希望的来自构件 100 的电子和/或离子的扩散的材料。依据本发明的一个实施例，材料 150 包括氮化硅、氧氮化硅、诸如聚酰亚胺或聚对二甲苯的聚合材料、或者它们的任意组合。

触点 165 用于与一个或多个电极 120、130 相连以便于形成与各自电极

相连的电触点。触点 165 可由任何传导材料形成，并且优选地由金属、合金或包括铝、钨或铜的化合物形成。

依据本发明的一个实施例，构件 100 通过在衬底 110 上形成电极 130 而形成。可利用任何适用的方法形成电极 130，例如沉积电极 130 材料层，制作电极材料的电路图案、蚀刻该材料来形成电极。通过在电极 130 和衬底 110 上沉积绝缘材料，并且利用任何恰当的制作布线图案和蚀刻处理在绝缘材料中形成通道，从而可形成绝缘层 150。通过在通道内沉积离子导体 140 材料和电极 120 的材料，离子导体 140 和电极 120 可形成在绝缘层 150 内。此离子导体和电极材料的沉积是可选择的，也就是说，该材料大致上只在该通道内沉积，或者该沉积处理可相对是非选择的。如果使用一个或多个非选择的沉积方法，利用例如化学机械磨光和/或蚀刻技术可擦除在材料层 150 表面上残余的任何过量材料。可利用任何适用的沉积和/或蚀刻处理，相似地形成阻挡层 155 和/或 255。

适合用作离子导体 140 的固溶物可以各种方法形成。例如，通过在硫族化物玻璃上沉积一个例如金属的传导材料层可形成该固溶物，而无需破坏真空并且无需将金属和玻璃暴露于热和/或光溶解（photo dissolution）处理。依据本发明的一个示例性实施例，通过在衬底上沉积 As_2S_3-Ag ，在 As_2S_3-Ag 上沉积一层薄膜，将该薄膜暴露在能量大于 As_2S_3-Ag 的光缝隙（optical gap）的光下 - 例如，波长小于大约 500 毫微米的光（例如，具有波长为大约 436nm 强度大约为 $6.5mW/cm_2$ 的光），从而形成固溶体 As_2S_3-Ag 。经过此处理，硫族化物玻璃可混合超过百分之 30 的原子百分比的银，同时保持在宏观上保持玻璃状以及微观的分相。如果需要，可给导体 140 添加网格改良剂，这可在沉积导体 140 时（例如，在导体 140 材料沉积中，改良剂处于在沉积的材料中）或沉积导体材料 140 之后（例如，将导体 140 暴露在大气中，其包括该改良剂）进行。

依据本发明的另一个实施例，可通过在一衬底或另一材料层上，沉积一种来自一原材料的组分的一种，并且使第一组分和第二组分进行反应，而形成一固溶物。例如，锗（优选为无定形的）可沉积在一部分衬底上，并且，锗可以与 H_2Se 反应而形成 Ge-Se 玻璃。类似的，可沉积砷，并且使砷与 H_2Se 气体反应，或者可沉积砷或锗并使其与 H_2S 气体反应。然后如上所述，可以将银或其他金属添加到该玻璃中。

当使用时,通过将一种氧化物添加到一种用于形成硫族化物离子导体源的溶料(melt)中,就可将氧化物添加到离子导体材料中。例如,可将 GeO_2 、 As_2O_3 、 Ag_2O 、 $\text{Cu}_{(1,2)}\text{O}$ 和 SiO_2 添加到 $\text{Ge}_x\text{S}_{1-x}$ 、 $\text{As}_x\text{S}_{1-x}$ 、 $\text{Ge}_x\text{Se}_{1-x}$ 、 $\text{As}_x\text{Se}_{1-x}$ 、 $\text{Ge}_x\text{Te}_{1-x}$ 、 $\text{As}_x\text{Te}_{1-x}$ 中,来形成氧化硫族化物玻璃,该玻璃包括占高达百分之几十的原子百分比的氧。然后,该三元或四元玻璃可用于通过物理汽相淀积或类似技术,在该构件衬底上沉积一层具有相似组分的薄膜。可选择地,可利用反应沉积技术在原地形成该含氧薄膜,在该反应沉积技术中在一活性氧环境中沉积该硫族化物材料,来形成一离子导体,其中该离子导体包括高达百分之几十的原子百分比的界限氧(bound oxygen)。例如银或铜的传导材料可结合到源玻璃溶料中,或者通过上述热或光溶解(photo-dissolution)被引入一沉积薄膜中。

类似地,可从一个合成源(synthesized source)沉积金属掺杂氧化物(metal doped oxides),其中该合成源以恰当的比例包含所有必须的元素(例如, Ag_xO ($x>2$)、 Cu_xO ($x>2$)、 Ag/Cu-GeO_2 、 $\text{Ag/Cu-As}_2\text{O}_3$ 或 Ag/Cu-SiO_2),或者可通过热或光溶解,从一个金属薄表面层将银或铜引入二元氧化物薄膜(Ag_2O 、 $\text{Cu}_{(1,2)}\text{O}$ 、 GeO_2 、 As_2O_3 或 SiO_2)。可选择地,可首先沉积Ag、Cu、Ge、As或Si的基本层,然后与氧反应而形成合适的氧化物,然后如上所述扩散Ag或Cu。氧化反应可纯粹利用热或者是利用等离子辅助,后者产生更多孔的氧化物。

在掺杂该离子导体140期间,可通过如下方式形成一个电极,即通过在一离子导体材料上沉积足够的金属并且向该层施加足够的电压或热量,从而使一部分金属溶入离子导体中并且一部分金属保留在该离子导体的表面上,从而形成一电极(例如,电极120)。通过给构件施加一足够大的能量,使接近该可溶电极的离子导体的第一部分的含有具有较大传导率的材料,该传导率大于接近无关电极(indifferent electrode)的离子导体的第二部分的传导率,利用此技术,可形成离子导体140内具有不同传导率的区域。如果离子起始的导体层具有的厚度足以使一部分薄膜被浸透,而一部分薄膜没有被浸透,那么该处理就可以自我限制(self-limiting)。

依据本发明的可选择实施例,包括已溶解金属的固溶体可直接沉积在衬底110上,之后将电极覆盖形成在离子导体上。例如,包括硫属化物玻璃和传导材料的源可用于利用物理汽相淀积或类似方法形成离子导体140。

溶解在离子传导材料比如硫属化物中诸如金属的传导材料的数量可依赖于几个因素，例如可溶解的金属的数量以及在溶解处理中施加的能量。但是，当有足够的金属和能量可利用光溶解溶入硫族化物材料中时，该溶解处理被认为是可自我限制的，当金属阳离子已经被减少到其最低氧化状态时，就大致停止了。在 $\text{As}_2\text{S}_3\text{-Ag}$ 的情况下，在 $\text{Ag}_4\text{As}_2\text{S}_3 = 2\text{Ag}_2\text{S} + \text{As}_2\text{S}$ 时发生这种情况，其中银的浓度为大约 47 个原子百分比。如果另一方面，利用热溶解将金属溶解在硫属化物材料中，在固溶体中就具有较高的原子百分比，为溶解提供了充分的金属数量。

依据本发明的再一实施例，光溶解形成该固溶物，来形成一种宏观均匀的三元混合物，并且利用热溶解将其它金属添加到溶液中（例如，在一温度大约为 85°C 至大约 150°C 的中性环境中），从而形成一固溶物，其中包含例如原子百分比占大约百分之 30 至百分之 50，并且优选为百分之 34 的银。金属浓度超过光溶解可溶水平的离子导体有助于形成区域 160，该区域在装置 100 和 200 的操作温度（一般为大约 85°C 至大约 150°C ）下是热稳定的。可选择的，该固溶体可通过在上述温度下将金属热溶解到离子导体中而形成，但是光溶解专门形成的固溶物被认为其均匀性（homogeneous）比薄膜小，该薄膜具有利用光溶解和热溶解而形成的相似的金屬浓度。

通过操纵该构件的一个或多个电气性质，就能利用本发明的可编程构件存储信息。例如，在适当的写操作中，构件的电阻可从“0”或关状态改为“1”或开状态。类似的，在擦除操作中，该装置可从“1”状态变为“0”状态。另外，正如下面将详细描述，该构件可具有多个可编程状态，这样就可以在一个构件中存储信息的多个位。

写操作

图 6 示出了依据本发明的一个可编程构件（例如构件 200）的电流-电压特性。在示出的实施例中，通道直径 D 大约是 4 微米，导体 140 大约是 35 毫微米厚并且由 $\text{Ge}_3\text{Se}_7\text{-Ag}$ （接近 $\text{Ag}_8\text{Ge}_3\text{Se}_7$ ），电极 130 是中性的并且由镍形成，电极 120 由银形成，以及阻挡物 255 是天然氧化镍。如图 6 所示，当施加大于 1 伏的偏压时，流过关状态构件 200 的电流（曲线 610）开始增加；但是，一旦写步骤完成（即形成了一电沉积物），导体 140 的电阻就显著地降低（即至大约 200ohms），如图 6 的曲线 620 所示。如上面所指出的，当

电极 130 耦接到电源的负极端时,与电极 120 相比,传导区域开始在电极 130 附近形成,并且向电极 120 增长。由于阻挡物 255,足够阈值电压(即时传导区域生长并突破阻挡物 255、从而使电极 120 和 130 耦接在一起所需的电压,)就要相对高一些。特别地,必须向构件 200 提供足够的电压 $V \geq V_T$,从而使电极隧穿阻挡物 255(当阻挡物 255 包括一绝缘层时)以形成传导区域同时越过阻挡物(例如隧穿或渗漏(leakage)),并且通过导体 140 和阻挡物 255 的至少一部分传导。

依据本发明一个可选则实施例,其中,不具有绝缘阻挡物,由于例如在离子导体 140 和电极 120、130 之一之间没有绝缘阻挡物,所以初始“写”阈值电压就相对低一些。

如上所述,通过在写处理期间给构件施加不同数量的能量,本发明的存储器构件的相对易失性是可改变的。例如,为了形成一相对非易失性存储单元,要给图 1 和图 2 中所示的构件施加一个相对高的电流脉冲,在几百毫微秒内该电流脉冲大约为几百微安。可选择地,可在更少的时间,例如几毫微秒向相同或相似存储器构件施加同样的电流,来形成一相对易失性存储器构件。在任一情况下,可以相对高的速度编程本发明的存储器,甚至是与传统的 DRAM 相比,该“易失性”存储器也是相对非易失的。例如,易失性存储器可在与操作 DRAM 相当的速度下进行操作,并且只需要隔几小时刷新一次。

读操作

例如通过施加一个用于电沉积的小于电压阈值(图 6 所示构件的大约 1.4V)的正向或反向偏压或者通过利用一小于或等于最小编程电流(该电流将产生开电阻的最大值)的电流限制(current limited),就可以读取存储单元的一个状态(例如 1 或 0),而无需显著地干扰该状态。图 6 中示出了电流限制(至大约 1 毫安)读操作。在这种情况下,电压从 0 到大约 2V,并且电流上升到设置的限度(从 0 到 0.2V),该限度表示低电阻(欧姆/线性电流电压)“开”状态。执行无干扰读操作的另一种方式是施加一相对短持续的脉冲,该脉冲电压高于电沉积阈值电压,这样就没有明显的法拉第电流流过,也就是说,几乎所有的电流都用于极化/充电该装置,而不用于电沉积处理。

根据本发明的不同实施例,包括可编程构件的电路包括:温度补偿装置,其用于减轻温度变化对可编程构件的性能的影响。一个示例性温度补偿电路包括一已知为擦除状态的可编程构件。在这种情况下,在一读操作期间,向一具有未知的状态的可编程构件以及向具有已知的擦除状态的可编程构件施加一逐渐增加的电压。如果该未知的构件已经被写入,该构件在该公知的擦除装置之前切换为开,并且如果该未知构件处于擦除状态,这两个装置就几乎同时转换为开。可选择地,温度补偿电路可用于产生一比较电压或电流,该比较电压或电流在读处理期间与一电压或电流向比较,该电压或电流是由一个处于未知状态的可编程构件产生的。

擦除操作

通过在一写操作处理期间施加一反向偏压,一可编程构件(例如构件200)就被适当的擦除了,其中施加的偏压的大小等于或大于在相反方向上的用于电沉积的阈值电压。依据本发明的一个示例性实施例,对构件200施加一段时间的充足的擦除电压($V \geq V_T$),其依赖于写操作处理期间提供的能量,但是该时间一般都小于1毫秒,就使构件200返回到其“关”状态,构件200的在“关”状态下具有超过一百万 ohms。在该可编程构件在导体140和电极120之间没有阻挡物的情况下,擦除该构件的阈值电压远小于用于写该构件的阈值电压,这是由于,与写操作不同,擦除操作不需要电子通过阻挡物或阻挡突破(barrier breakdown)。

脉冲模式读/写

依据本发明的一个可替换的实施例,脉冲模式编程用于对一可编程构件进行写和读。在这种情况下,与上述的处理相似,在写处理期间形成区域160;但是,与上述处理不同的是,在写处理期间,区域160的至少一部分被移去或溶解。在擦除/读处理期间,要检测电流脉冲的大小,用以确定该装置的状态(1或0)。如果该设备先前没有被写入或没有被擦除,在该构件的还原/氧化电势处或其上就检测不到离子电流脉冲。但是,如果该装置处于写状态,在破坏性读/擦除步骤期间,就会检测到一个升高的电流。由于这是一个破坏性读操作,因此与DRAM读/写操作相似,在每次读处理后,都要将信息写入每个构件中。但是,与DRAM装置不同的是,本发明的构件稳定得足以

允许一定范围的值被存储（例如，区域 160 的各种数值）。因此，可以使用部分破坏性的读，这种读是减少但不完全消除区域 160。依据本发明的一个可替换的方面，可以使用一破坏性写处理，而不是破坏性擦除处理，来读该装置。在这种情况下，如果该元件处于“关”状态，在形成区域 160 时写脉冲将产生一离子电流尖峰，然而，如果该处理已经由于缺少氧化银而受到限制，那么已经包括一区域 160 的装置将不产生该离子电流尖峰。

图 7 说明了可编程构件 702-708 的阵列 700，该阵列形成了可编程构件的行 R_1 - R_3 和列 C_1 - C_3 。当使用脉冲模式编程对阵列 700 读和写时，只要构件的区域 160 没有增长到他们使构件短路的情况下，就需要使用额外的二极管和晶体管用于构件隔绝。获得非桥接区域可通过如下方式获得，通过使用有限的写的次数，通过限制促成区域 160 的形成的可氧化电极处的可氧化材料的数量，以及/或者通过利用电极间的电阻区域，其中该电极允许足量的电子电流但是阻止或减小沿着离子导体 140 的电沉积。

在阵列 700 中，非桥接区域 160 在所选择的构件中增长，其通过例如对所有其它保持在或接近零伏特的行和列施加偏压 $C_2 = +V_t/2$, $R_2 = -V_t/2$ ，其中 V_t 是还原/氧化电势，从而阵列中的其他装置就不存在完全正向写电压 (full forward write voltage)。由于电沉积（区域 160）没有桥接电极，所以写之后仍保持高电阻。读/擦除偏压为 $C_2 = -V_t/2$, $R_2 = +V_t/2$ ，同时其它的都保持为零伏特。如果该装置处于关状态，并且施加了擦除脉冲，非常小的电流就会流过高电阻电解液。但是，如果一部分电沉积物是由写操作形成，那么由于电沉积材料被氧化了并且重新覆在阴极电极上（写处理中的可氧化阳极），所以擦除脉冲会通过 C_2 和 R_2 产生一离子电流尖峰。此电流尖峰可被检测，因此通过此处理可确定选择的元件的状态。注意，当非选择的行和列被允许浮动 (float)（通过使用三个状态的驱动器 (tri-state drivers)）时，也可以使用全部而不是一半或部分电压；例如， $C_2 = V_t$ 并且 $R_2 = 0$ 用于写， $C_2 = 0$ 并且 $R_2 = +V_t$ 用于读/擦除。

可操作参数的控制

通过对可编程装置施加偏压，可控制离子导体中传导材料的浓度。例如，通过施加一个超过该传导材料的还原电势的负电压，可以从溶体中分离出诸如银的金属。相反的，通过施加一个超过材料氧化电势的偏压，可以将传导

材料添加到离子导体中（从一个电极）。因此，举例来说，如果传导材料的浓度大于特定装置应用的浓度，通过将该装置反向偏压以减小该浓度，就可减小传导材料的浓度。相似的，通过施加一个足够大的正向偏压，金属也可以从一个可氧化电极添加到溶体中。另外，通过施加一个延时(extended time)反向偏压或者大于在正常操作状况下擦除该装置所需的偏压的扩充偏压(extended bias)，就可以擦除无关电极处堆积的金属。利用适当的微处理器可以实现传导材料的自动控制。

特别参照图 3-5，不足时间和/或电流的正向或反向编程脉冲引起的使足量的银大量减少高电阻区域的电阻的部分写和部分擦除，使额外的银从可溶电极向高电阻区域转移。即使在该装置表现为高电阻状态，利用这些剩余的银也可以改变这些区域的传导性和激活能量。激活能量的改变导致了较高的离子迁移率，因而部分编程导致了与完全写或擦除状态的装置相比更快的转换，反过来，其也允许适当规模的装置以 SRAM 的速度操作（毫微米或更小的时间）。

另外，由于使电沉积材料从低电阻路径离开的热溶解，一个写入装置就“减弱”，在该写入装置中，本地剩余的银仍然会促进一个较低的激活能量，但是在这种情况下，也有足量的银存在使得重新形成传导连接（conducting link）所需的电压低于正常写状态下的电压。由于关闭连接所需的银已经在材料中并且也不必从可氧化电极中释放出来，因此“再次接入”电压要比系统的正常写阈值电势要低几十 mV。这就意味着，包含低于写阈值电势的短脉冲的简单“读”操作足以重新产生系统的已减弱的开状态，但是其不足以干扰已经被完全擦除的装置（并且因此不具有过量的银）。这将允许通过读操作自动重新产生已减弱的轻微写（lightly write）（低编程电流）状态，因此扩展了该装置的足够保存能力。

此技术也可用于从在离子导体材料内的材料形成一个电极。例如，来自离子导体的银可被析出，用以形成可氧化的电极。这也允许在完全形成装置后形成可氧化电极，因此减轻了在制造装置时传导材料从可氧化电极扩散的问题。

依据本发明的各个实施例，可编程装置的阈值电压是可操纵的。阈值电压的操纵允许为需要的读和写电压配置该可编程装置。一般，如上所述，阈值电压的依赖因素之一是离子导体和/或任何阻挡物中的传导材料的数量。

操纵电沉积阈值电压的一种方法是：操纵扩散在离子导体材料中的传导材料。操纵该阈值电压的另一技术是：在无关电极处或其附近改变可氧化材料的数量。在这种情况下，通过在无关电极处或其附近首先形成电沉积物，然后施加足以溶解一部分电沉积物的反向偏压，就可以改变阴极处的可氧化金属。一般，随着阴极的可氧化金属的量的增加，阈值电压就会下降。例如，在离子导体是 $\text{Ge}_{0.3}\text{Se}_{0.7}$ 并且可溶电极是银的情况下，形成电沉积物的阈值电压大约是 $310 \pm 10\text{mV}$ 至大约 $90 \pm 10\text{mV}$ ，其中 $310 \pm 10\text{mV}$ 用于没有预先沉积的银， $90 \pm 10\text{mV}$ 用于银渗透电极 (silver saturated electrode)。可选择地，一写处理可用于在阴极处或其附近形成需要的电沉积物。此阈值电压的电化学控制可用于修复或重新产生电沉积物，该沉积物已经被热或电学损坏或重新分配。作为如果起作用的一个示例，需要下列步骤：

1. 利用一写电压在电解质中或之上形成一电沉积物，其中该写电压通过阴极附近的银浓度确定，例如， 0.32V 用在银耗尽阴极区域 (silver depleted cathode region)。

2. 低于写电压的读电压可用于确定该装置的状态，而不会干扰关状态装置 (off device)。

3. 通过热溶解 (例如在装置外部额外加热) 连续“破坏”电沉积物，从而使电沉积物不再持续存在或停留在局部。

4. 阴极附近的银浓度将仍然高于在非写或完全擦除的装置情况下的银浓度，其原因是银不能违背扩散梯度而扩散。

5. 增长的阴极银导致了重写电压的减小，例如，低于读电压，而该读电压被选择用于干扰关状态，但又高得足以“重新产生”失败 (failed) 的电沉积物。

因此，读操作可用于自动将银重新电沉积，并通过电沉积的材料重新产生存储在该装置中的数据状态。这将保证可编程构件足够地连续长时间地保存数据。

另一种用于操纵阈值电压的技术是：在无关电极和离子导体层之间形成一个层，其中，该材料层能够传导离子并形成电沉积，并且具有比该离子导体低的可氧化材料浓度。适合此层的示例性材料包括不掺杂或轻微掺杂例如 Ge-S 或 Ge-Se 的硫族化物的材料，并且包括多种其它不掺杂或轻微掺杂离子导体的材料，该材料对可氧化材料具有较低的溶解度。在该可编程构件的

处理或操作中，无关电极和该离子导体之间的材料层减少了在无关电极附近堆积的可氧化材料。

图 8 (1 μ A 编程电流的电流电压关系) 和图 9 (1 μ A 编程电流的电阻电压关系) 说明了一装置上的写操作的例子，其中该装置包括一银饱和富含硫 Ge-S 起始玻璃 (silver saturated sulfurrich Ge-S starting glass)，以及一个具有相对低的银含量的层，其厚度小于 10nm，该层位于无关电极和饱和离子导体之间。在图所示的情况下，写电压大约 320mV。注意，此层可从富含银的电解质中分离沉积，或者如上面所描述的那样，在可氧化金属渗透整个薄膜厚度之前停止金属光扩散而形成。

为了减少不希望的在写处理期间形成的电沉积，需要使离子导体在写处理期间充满传导材料，这样该构件的电阻就不会由于传导材料的扩散而大致地改变。在离子导体包括掺杂银的锗硒化物并且由银形成电沉积物的情况下，对于 10nm 厚的掺杂银的锗硒化物固态电解质，下面给出了适当的最小“饱和”编程电流，其用以保持电沉积直到电解质具有作为电解质区域的功能的均匀的银浓度以及相应的电阻。

面积 (nm^2)	饱和电流 (μA)	电阻 ($\text{k}\Omega$)
1	0.3	1,000
10	3	100
100	30	10
1000	300	1
10,000	3,000	0.1

图 10 和 11 表示了横向构件，依据本发明的进一步示例性实施例，该构件被配置成阻止不希望的传导材料在离子导体中的扩散。通常，图 10 和 11 中所示的构件包括一个相对狭窄的离子导体 (与该离子导体的高度相比)，该离子导体周围是一种材料，该材料与该离子导体相比具有较低的离子传导性。

构件 900 包括一第一电极 902、一绝缘层 904、一扩散阻挡物 906、一离子导体 908 以及一第二电极 910。电极 902 和 910、绝缘层 904 以及离子导体 908 可利用与图 1 和 2 所述相同的技术由相应的材料形成。阻挡物可如此配置：仅仅一“列”离子导体材料横跨在电极之间，或者，构件可包括多个横跨电极的离子导体列。在后一种情况下，如果适当的限制电流，仅仅在一

列中出现电沉积物。在另一种情况下，由于条的直径相对小（例如小于大约50nm），使区域饱和所需的电流也要相应的小（例如，大约30 μ A）。

扩散阻挡物906可下列步骤形成：如上述结合层155和255所述内容以及图11中所示，一致地沉积一阻挡物材料1002以及移除一部分阻挡物材料（使用各向异性蚀刻）来形成图10所示的阻挡物906，其中，该阻挡物材料1002例如是氮化硅或任一阻挡物材料。

图12和13中示出了另一种形成扩散阻挡物的技术。在此情况下，就在衬底1104的表面上形成可渗透阻挡物材料1102，并且在阻挡物材料1102的可渗透区域中形成离子导体材料。可选地，可渗透材料1102可被用作蚀刻掩膜，来蚀刻（利用各向异性蚀刻）离子导体材料而形成离子导体材料条。然后用适当的阻挡物材料例如氮化硅填充条之间的空间。如在此所述的，在一条或多条离子导体材料周围形成电极，从而形成本发明的可编程装置。

图14说明了仍然是适用于形成扩散电阻可编程构件的构件1300。构件1300包括一第一电极1302、一第二电极1304、一离子导体1306以及一材料层1308，该材料层支持大致在一个方向上的电沉积物的生长。电极1302和1304以及离子导体可用在此所述的任何相应的电极和离子导体形成。材料层1308的适合材料例如包括薄（例如几nm）的无定形薄膜和多晶薄膜，无定形薄膜的材料可以是：氧化物和氮化物（例如SiO₂, GeO₂, Si₃N₄）、半导体（Si, Ge），而多晶薄膜的材料可以是氧化物、氮化物和半导体。依据本发明此实施例的一个方面，在离子导体1306和无关电极之间形成层1308。

正如上面所指出的，依据本发明的另一个实施例，通过控制在写处理期间形成的区域160的大小，数据的多位可存储在一个可编程构件中。在写处理期间形成的区域160的大小依赖于在写处理中施加给构件的库仑或电荷的量，并且可以利用限制电流的电源来控制。在这种情况下，可编程构件的电阻可由方程式1决定，其中R_{on}是“开”状态电阻，V_T是电沉积的阈值电压，而I_{LIM}是写操作期间允许流过的最大电流。

$$R_{on} = \frac{V_T}{I_{LIM}}$$

方程式 1

实际中，每个元件中存储信息的数量的限制依赖于每个电阻状态随时间

的稳定性。例如，如果一个构件具有范围大约是 $3.5\text{k}\Omega$ 的已编程电阻，并且在每个状态的特定时间内电阻漂移 (resistance drift) 是大约 $\pm 250\Omega$ ，那么就可形成具有 7 个相等尺寸的电阻段 (7 个状态)，该构件允许在一个构件内存储 3 位数据。在此限制中，对于在每个特定时间限制内电阻漂移接近为 0 的情况，信息可存储为一个连续统一的状态，也就是模拟形式。

图 15 表示了一集成电路 1402 的一部分，其包括一可编程构件 1400，并被配置为提供与电子部件相绝缘的附加绝缘。构件 1400 包括电极 1420 和 1430、一离子导体 1440、一触点 1460 以及一形成在触点 1460 和电极 1420 之间的无定形硅二极管 1470，例如，肖特基 (Schottky) 二极管或 p-n 结二极管。可编程构件 1400 的行和列被构造成一高密度配置，用以提供适用于存储电路的超大存储器密度。一般，存储器装置的最大存储密度由行和列解码电路的尺寸和复杂性限制。但是，由于构件 1400 不需要使用占有任何实际衬底，所以一个可编程构件存储堆栈被构造为覆盖一个集成电路，而该集成电路的整个半导体芯片区域用于行/列编码、传感放大器以及数据管理电路 (未示出)。在此方式中，利用本发明的可编程构件，可获得每平方厘米几千兆位的存储器密度。使用此方式，可编程构件基本上是一种附加技术，其为现有的半导体集成电路技术添加了能力和功能。

图 16 示意性地表示了一部分存储器装置，该存储器装置包括位于存储器电路的位线 1510 和字线 1520 的交叉点的绝缘 p-n 结 1470。图 17 表示了一个可选择的绝缘配置，在该配置中使用了位于一可编程构件的一个电极和一个触点之间的晶体管 1610，而该可编程构件位于一存储器装置的位线 1610 和字线 1620 的交叉点。

图 18 表示另一个依据本发明的阵列 1800，该阵列包括可编程构件 1802-1808 和齐纳 (Zener) 二极管 1810-1816 (优选的具有低反转开电压 (reverse turn on voltage))。例如，通过使 $C_2 = +V_W/2$ ， $R_2 = -V_W/2$ (其中， V_W 大于和等于该装置的写阈值)，而所有其它行和列都保持为零伏特，从而其它的装置就不能经历全部正向的写电压 (full forward write voltage)，这样就可写一个选择的元件。为了擦除所选择的元件， C_2 被设置为 $-V_E/2$ ，而 $R_2 = +V_E/2$ (其中 V_E 大于或等于齐纳二极管的反转开电压和该装置的擦除域值的和)，其它所有的行和列再次保持为零伏特。利用基本上相同的方式读取所选择的装置，即，通过使 $C_2 = +V_R/2$ ， $R_2 = -V_R/2$ (其中 V_R 低于写阈值)，

而其它行和列保持为零伏特。当没有选择行和列允许浮动 (float) (通过使用三态驱动器) 时, 利用满电压而不是半电压也是可能的; 例如, $C_2 = +V_W$, $R_2 = 0$ 用于写, $C_2 = 0$, $R_2 = +V_E$ 用于擦除, 并且 $C_2 = +V_R$, $R_2 = 0$ 用于读。

图 19 表示了使用构件 1902-1908 的另一个阵列 1900, 该阵列存储了电容改变而不是电阻改变形式的信息。这就允许通过非短路电沉积 (non-shorting electrodeposit) 的生长而完成, 即, 一种不是全部沿阳极向阴极的路径扩展的方式。非短路电沉积是减少电荷写脉冲的结果, 其中该电荷写脉冲产生了仅仅从阴极扩展一小段距离的沉积物。电介质/通道阻挡物 (dielectric/tunnel barrier) 允许足量的电子流流入电解液, 但阻止横跨该构件的电沉积, 因此该电解质/通道阻挡物可用于阻止形成短路电沉积。可选择地, 通过在用于区域 160 生长的阳极处提供的适量的可氧化的银, 限制了横跨电解液的电沉积的增长。

电容存储器结构 1902-1908 可位于不具有二极管或其它隔绝装置的阵列中, 其原因是这些二极管或装置不创建从一行或一列到另一行或列的短路路径。构件 1902-1908 与上述二极管阵列相同的方式编程, 但是此时擦除电压恰好是用于溶解电沉积物的阈值电压。

图 20-23 示例性地表示另一种用于在横向 (lateral) 可编程构件阵列中的存储信息的技术, 其中该横向可编程构件包括附加检测电极。每个构件包括一阳极 2002、一阴极 2004、一检测电极 2006 以及一连接件 2008。信息存储为电沉积物和检测电极 2006 的几何交叠处的电容, 该电沉积物和检测电极通过一适当的电解质彼此分离。在这种情况下, 每个装置中的阳极 2002 和阴极 2004 通过阵列中的一行和列供电 (fed)。由于电极在横向的 PMC 装置中是共面的, 所以一个电极 (例如阳极) 必须利用一连接触点或连接件 2008 通过中间金属电介质连接到阵列。每个图 20-23 都表示了一个装置的配置图表, 每个图表中阳极连接到一 3 级列 (检测为 1 级) (图 20) 或者 1 级列 (检测为 3 级) (图 22)。图 21 和 23 所示的配置具有检测线作为 1 级或 3 级偏置行 (level 1 or level 3 offset line) (在电解质上或下), 其它电极都同前面配置。在所有情况下, 阴极都是 2 级行 (电介质没有示出并且该装置不是按比例画出的)。

图 24 和 25 表示利用图 20 或图 22 所示任一的配置形成的另一阵列 2400。如图 25 所示, 如上所述, 通过 R_2 和 C_2 写入和擦除选择的单元 2502, 但是

通过检测 R_2 和 C_2^* 之间的电容而被读取。

另一种形成无源(passive)可编程阵列的方法是：形成一个不完整的或者另外的高电阻沉积物，来产生一个“开”状态，其电阻足够高以防止潜通路(sneak paths)。利用一个图 19 所示的两终端构件或图 20-23 所示的三终端构件，可实现上述方法。

图 26 表示一个两终端构件阵列 2600，其中通过和上述的相同方法生长部分电沉积物，例如，在限制的写时间、限制的氧化金属或者在电极（例如在阴极）之间具有电阻阻挡物时，使 $C_2 = +V_w/2$ ， $R_2 = -V_w/2$ 。电沉积物还没有桥接电极，写入后电阻保持为高。由于流过装置的电流因电沉积物的存在而改变，因此该相对高的电阻状态与完全关的状态是不同的。一种检测部分电沉积物的存在的方法是：如上所述，利用擦除脉冲，破坏性地读该设备。可选择地，写操作可相似地用于破坏性地读状态。

图 27 表示本发明另一实施例的三终端构件 2700。构件 2700 包括一电阻材料，例如位于电沉积物和检测电极之间的电流路径。在这种情况下，如上所述，生长了部分电沉淀，并且由于电沉积物和检测电极的几何交叠，信息存储为电阻的改变。如图 27 所示，正如前面所述的那样，通过 R_2 和 C_2 写选择的元件 2702，并且通过 R_2 和 C_2^* 检测该元件的状态（电阻）。电沉积物和检测电极之间的材料的电阻必须保持足够高使得可阻止在检测线(sense lines)之间形成低电阻路径。

图 28 表示横向可编程构件 2800，该包括第一电极 2802、第二电极 2804、一离子导体 2806 以及一传导层 2808，其叠加在衬底 2810 上形成。

例如，通过光溶解银到富含 Ch 的 Ge-Ch 玻璃中，其中 Ch 是 S 或 Se，直到最终三元物金属“饱和”，可形成离子导体 2806。在这种情况下，银很大大地改变了传输特性，并且可移动通过电解质的银的可利用率很高。当一离子流动时，银的运动被视为离子的协调运动---其本质上是类似于电子学上的移位寄存器的“连锁反应”(ripple effect)。为了被减少，离子银必须与来自阴极的电子流合并，这就意味着首先减少最接近阴极的离子，并且在随后的减少中，如此形成的传导沉积物将成为阴极电子的来源。在这种方式中，随着电沉积物从阴极处的增长，生长的电沉积物从电解质中“获得”离子，为其边界处的本地银的减少而提供电子，并且因此进一步扩展横过电解质的电沉积物。除非可氧化银的来源耗尽，或者除非电极之间的电阻降至一点，其

中在该点处电压降 (voltage drop) 低于还原/氧化电势, 该处理都将继续进行。为了连接该增长的电沉积, 单个离子仅仅需要在电解质中移动最多几 nm。通过从阳极的协同离子移动在电解质中替换了移动和减少的离子, 从而使电解质中的金属总量为原始量加上由于离子流动而添加的量。因此电沉积率的限制因素包括: 离子活动性、离子移动距离以及向减少区域提供的电子。由于离子传输中的短距离以及相当的离子在高区 (high area) 的活动性, 电子流是影响电沉积率的主要因素, 特别是在长横向装置 (long lateral device) 中。在此装置中, 由于电解质一般形成为薄的膜并具有相对高的电阻, 因此串连电阻将非常大。例如一个 10nm 厚 $100\Omega\cdot\text{cm}$ 的薄膜具有大约 $10^8\Omega/\text{平方}$ (square) 的薄膜电阻, 因此 1V 的偏压在一方形几何装置元件 (square geometry device element) 中初始仅仅施加了 10nA, 其相应于每秒大约 6.25×10^{10} 个电子。如果假设这是在这种情况下离子可以减少的最大速率, 并且假设在电沉积期间其保持不变, 具有 $10 \times 10 \mu\text{m}^2$ 和 1nm 厚的有效面积的电沉积将在 93msec 内形成。如果需要在一个如上所述面积上形成均匀的电沉积物, 这是不可能实现的, 原因是易于发生的伸长或分支的生长——因为生长的电沉积是电子的主要来源, 一旦生长开始, 所有的沉积都发生在其边界, 特别是在其尖端, 进一步延伸该构件。

因此, 依据本发明的一个实施例, 为提高速度和电沉积覆盖面积, 提供了一个重要的连接件 2808 来分布电流, 甚至是图 28 所示的横向电场 (lateral field)。

在此示例中, 电解质及其共面阳极和阴极形成在薄的高电阻层, 该层将电解质与平行导体相分离。此电阻层的参数是被选择的, 来防止电极被传导层连接在一起而短路, 并且也允许一些电流流过该导体, 这样就可以在电解质中重新分配电流。与电解质平面垂直的附加电流源意味着: 电流不再由电解质的横向电阻限制, 所以电沉积物可以使成数量级 (orders of magnitude) 的加快发生。此外, 由于生长的电沉积物不再是电子的唯一源, 所以电沉积的影响可多于两维 (two dimensional), 其允许更好地覆盖表面。

注意, 此方法也可用于垂直装置, 诸如图 29 中所示的构件 2900。在这种情况下, 电子通过图中箭头所示的平行高传导区域, 流过离子导体 2902, 该离子导体 2902 位于第一电极 2904 和第二电极 2906 之间。

图 30 表示一个构件 3000, 其包括电极 3002、3004、离子导体 3006 以

及一平行传导层 3008。电极 3008 配置为方便仅在离子导体之中或之上形成的部分电沉积。这可以通过平行导体 3008 实现，如图所示该平行导体 3008 仅仅一部分从阴极延伸出来。如果此电极于阴极连接（或者与单独电子源连接），这有助于快速的以及朝向在电解质上的一点的二维生长，在此处生长结束。在此点之外，大多数是由电子将生长从表面电沉积（现在的阴极）返回，因此生长就被减缓。这样，我们就可以仅仅生长部分 2-维金属构件。通过使用最低可写电压，即高于还原/氧化电势几 mV，来保持写区域低（low），可在具有厚电解质的横向装置或垂直装置中获得非桥接电沉积。

依据本发明的可编程构件可用于许多另外可用例如，EEPROM、FLASH 或者 DRAM 的传统的技术的应用。与现有的存储器技术相比，本发明所提供了优点，其中之一包括：更低的生产成本、可使用柔性制造技术，这容易适用各种应用。本发明的可编程构件的特别适用于首要关注成本的应用，例如智能卡和电子存储标签（electronic inventory tags）。另外，这些应用中的重要优点是可直接在塑料卡上形成存储器的能力，这对其他半导体存储器方式通常是不可能的。

此外，依据本发明的可编程构件，存储单元的尺寸可小于几平方微米，此装置的有效部分小于一平方微米。与传统半导体技术相比，这点具有重要的优点：每个装置及其相互连接仅仅占几十平方微米。

由于此可编程构件需要相对较小的内电压来执行写和擦除功能，需要相对较小的电流执行写和擦除功能，（写和读操作）相对更快，几乎不需要刷新（甚至对于“易失性”存储器），可在高密度阵列中形成，制造相对廉价，坚固而且抗振动，并且不需要单晶体起始材料（monocrystalline starting material）并因此而可添加到其他电子电路，所以包括在此描述的可编程构件的可编程构件及其装置和系统是有利的。

通过溶解阳极以及析出传导材料（例如银）来重新分配构件质量（mass），这里描述的可编程构件也可用于制造微构件，其中质量分配的数量依赖于施加给电极的法拉第电流。此构件可用于形成非易失性光开关、MEMS 继电器触点等等。图 31 表示利用本发明的可编程构件形成的可调谐振器。谐振器 3100 包括一质量贮藏器或阳极 3102、沉积电极或阴极 3104、悬臂 3106、输入 3108 和输出 3110。

尽管在此已经在联系附图的上下文中描述了本发明，但是应当理解是

的，本发明并不局限于所示的这些形式。例如，在上文中，联系可编程存储器装置描述可编程构件，但是本发明并不局限于此；另外或者可选择地，本发明的构件可用作微电子电路中的可编程有源或无源（active or passive）装置。此外，尽管一些示出的装置包括缓存、阻挡物或晶体管部件，但是本发明的装置可任意添加这些部件。不在背离如附加的权利要求所示的本发明的精神和范围下，可以在此对本方法和装置在设计和排列上所作出的各种修改、改变和提高。

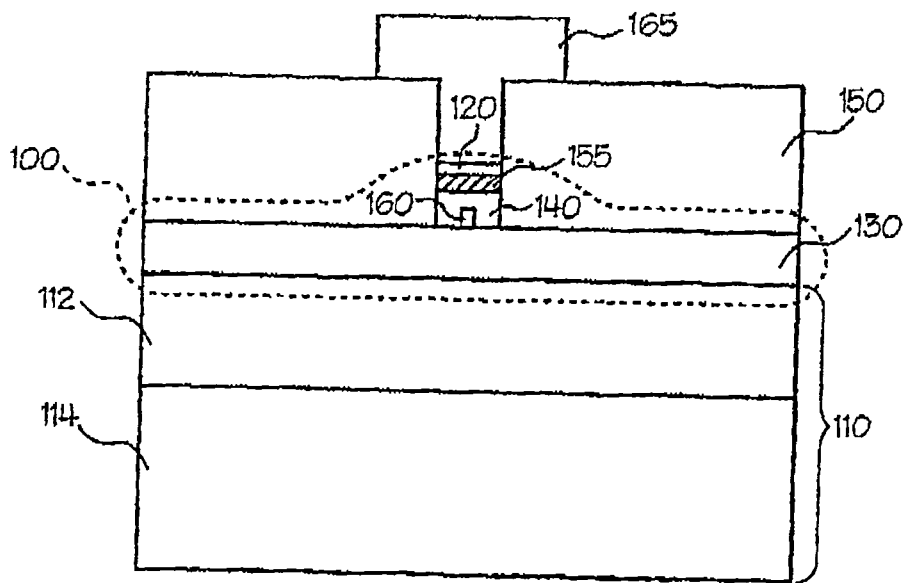


图 1

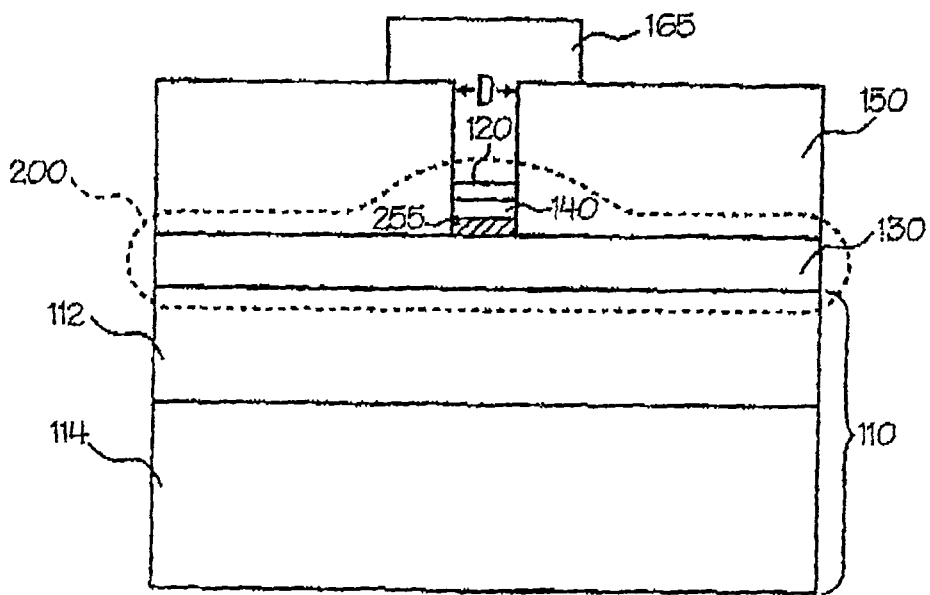


图 2

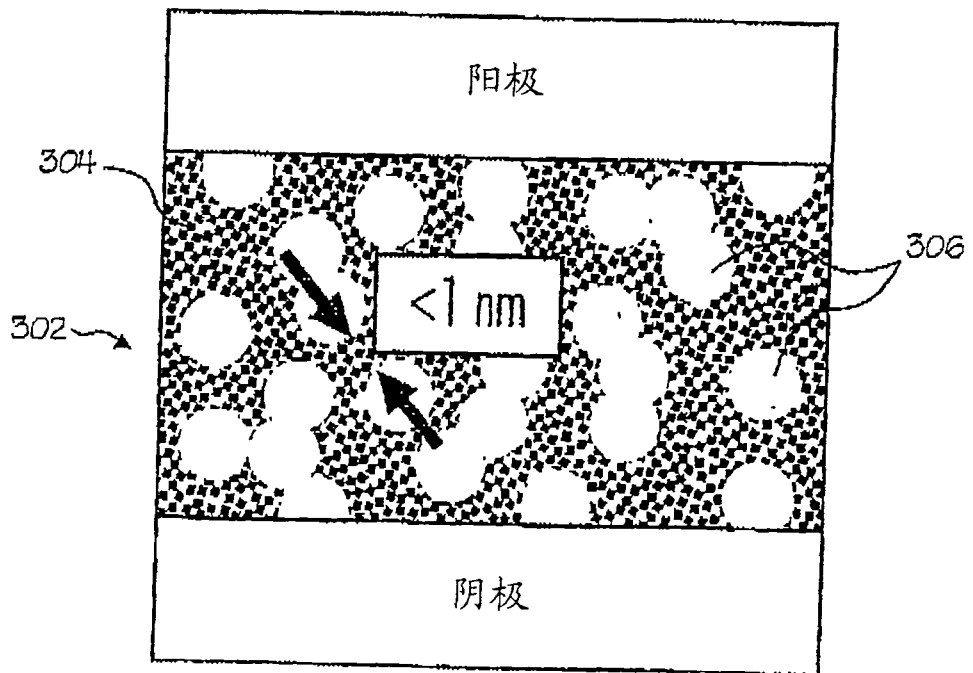


图 3

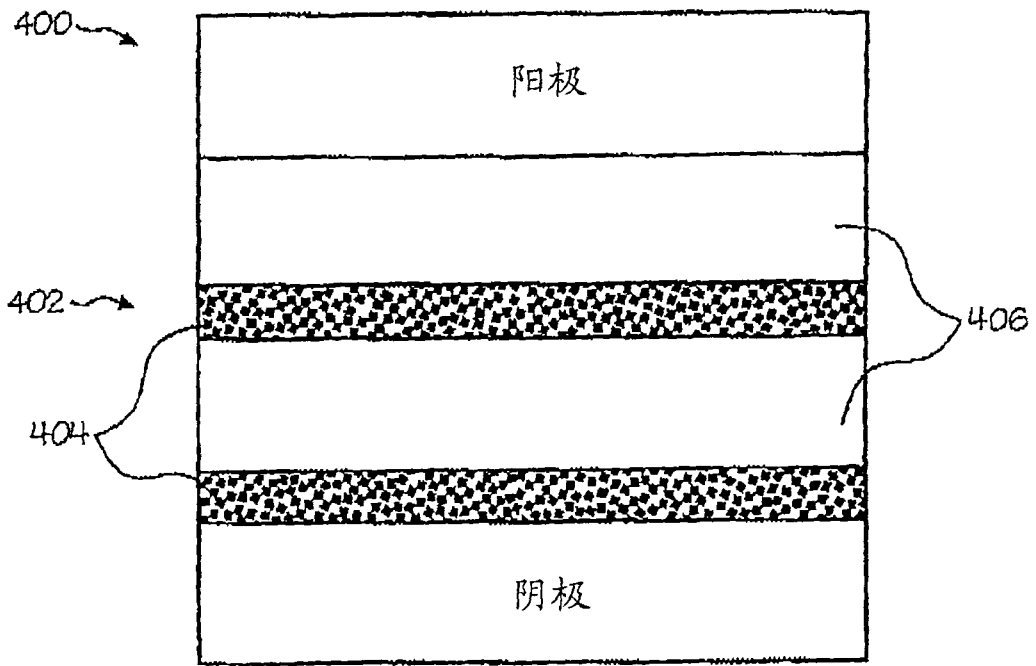


图 4

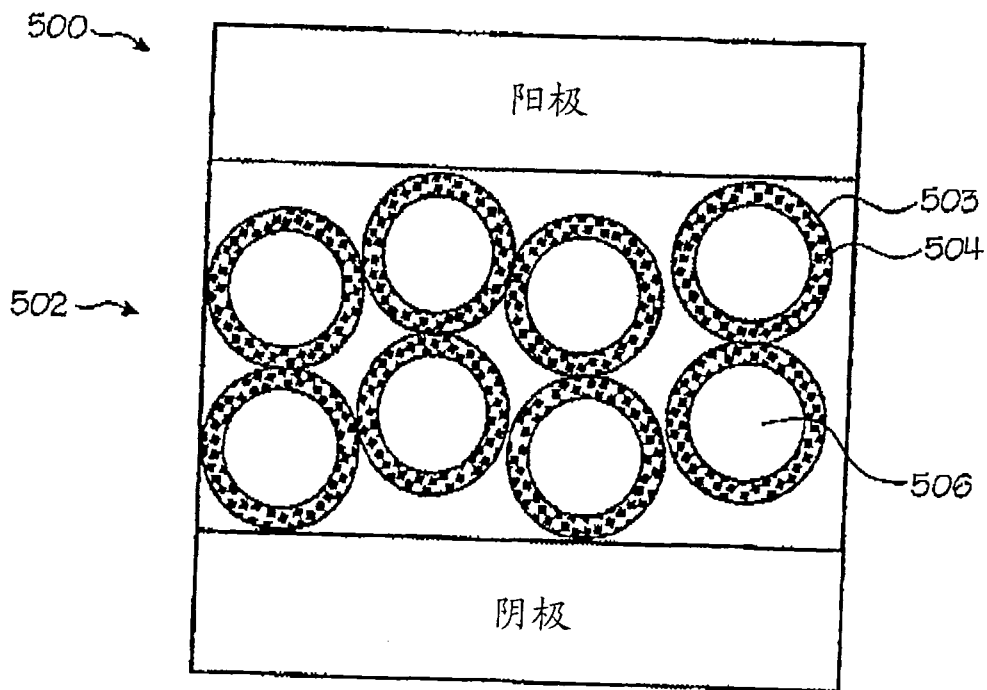


图 5

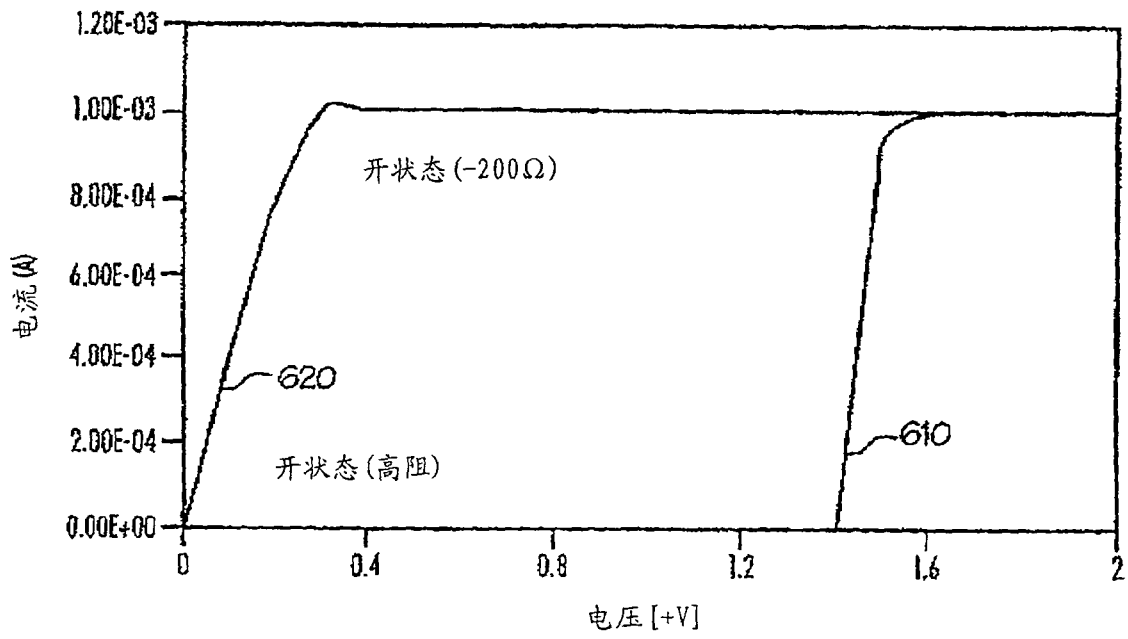


图 6

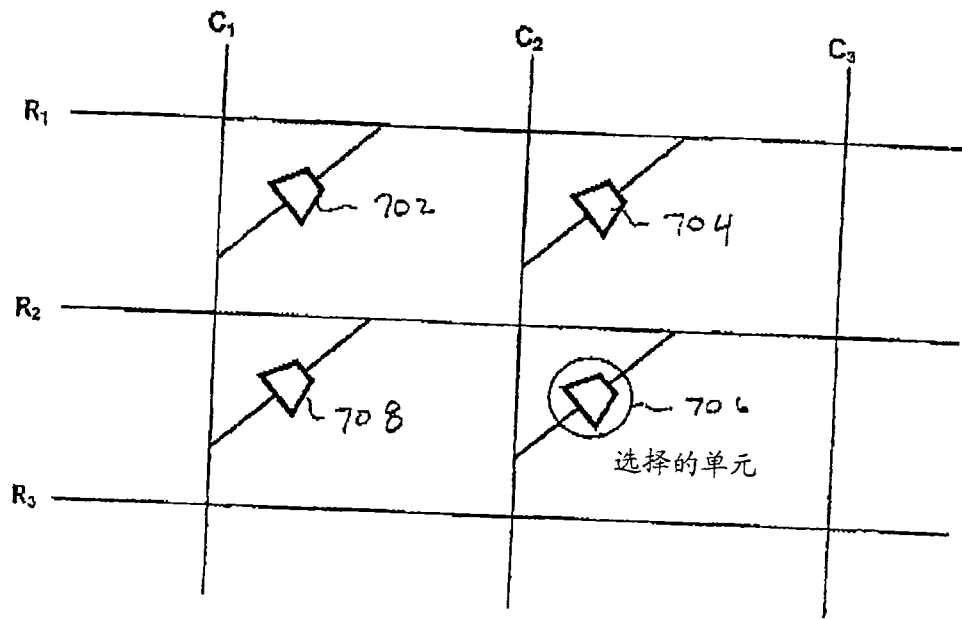


图 7

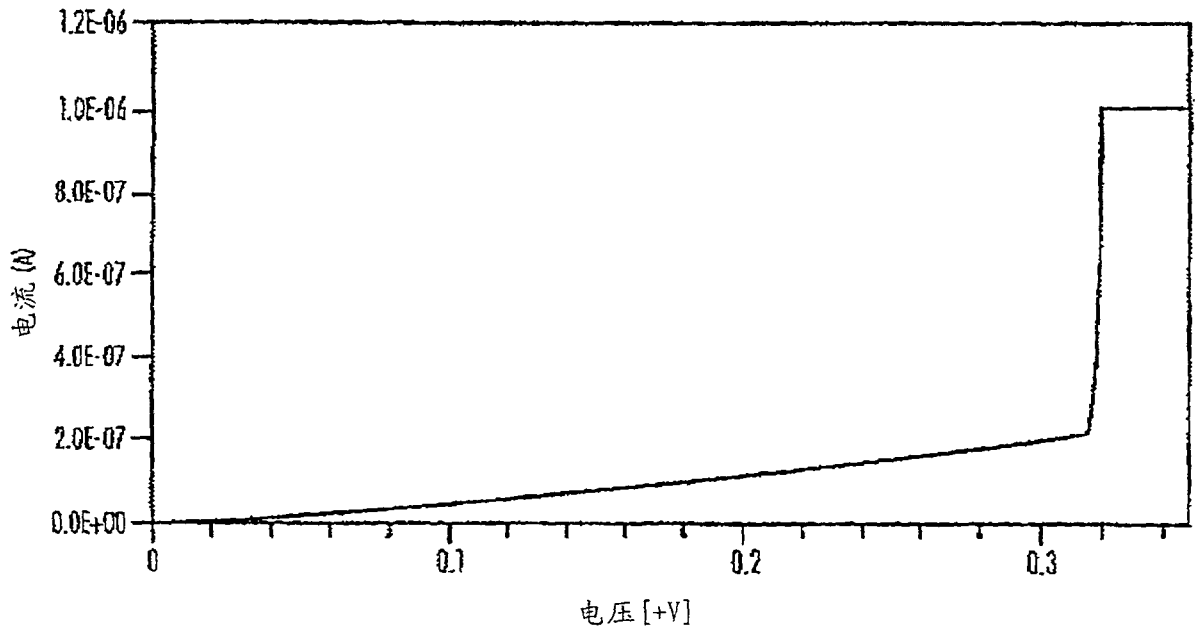


图 8

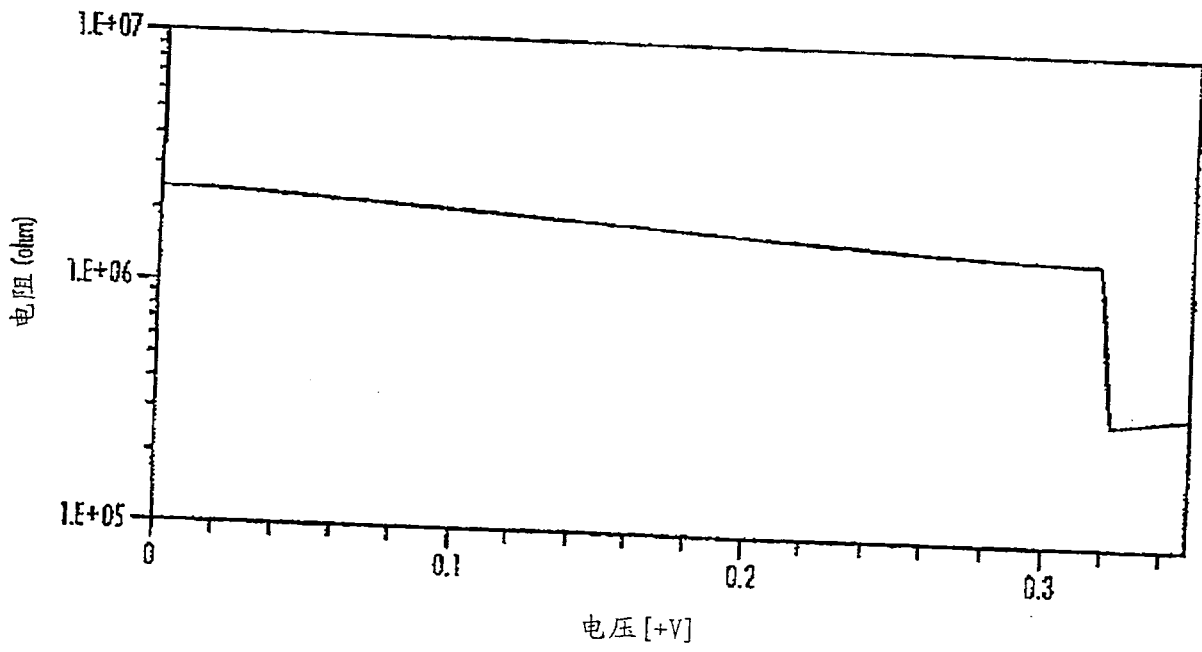


图 9

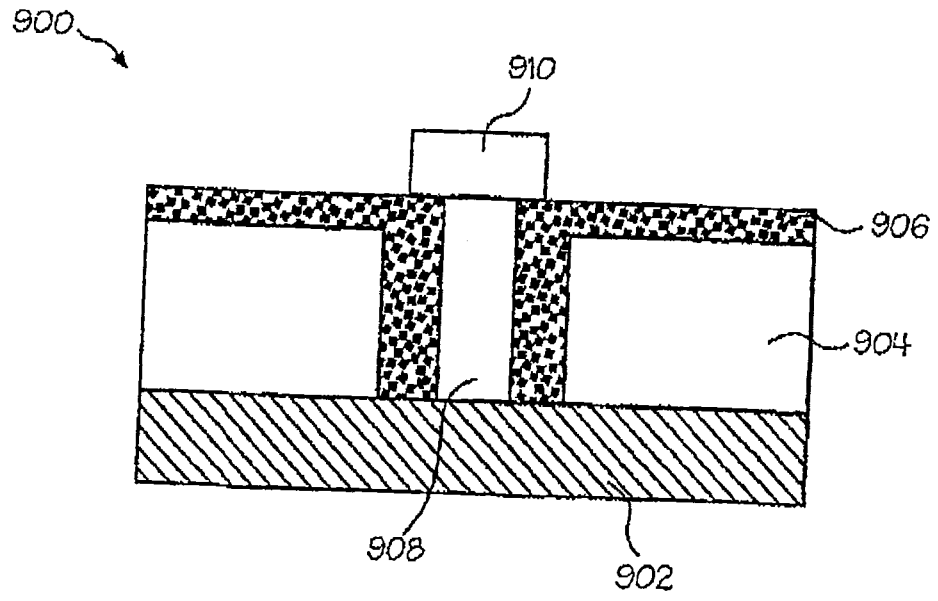


图 10

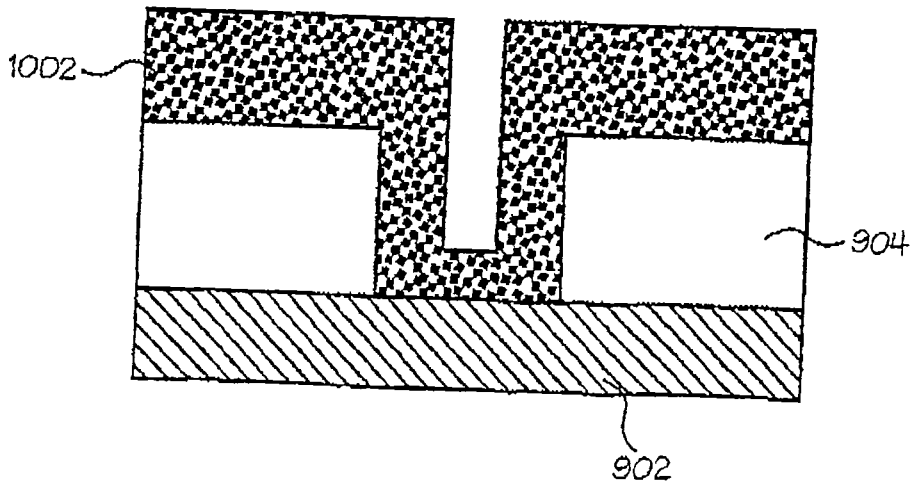


图 11

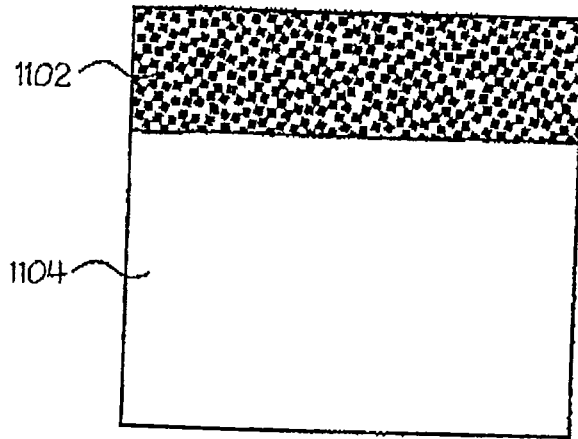


图 12

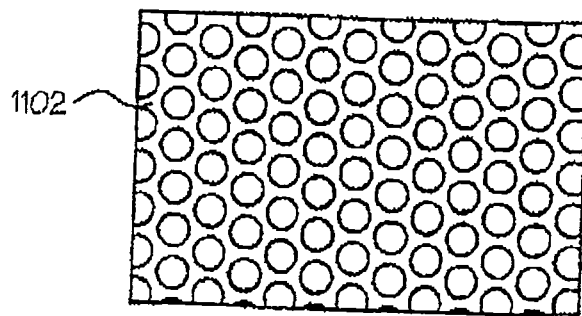


图 13

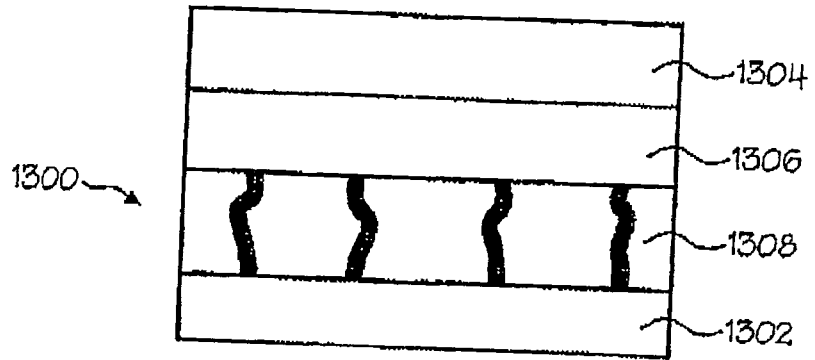


图 14

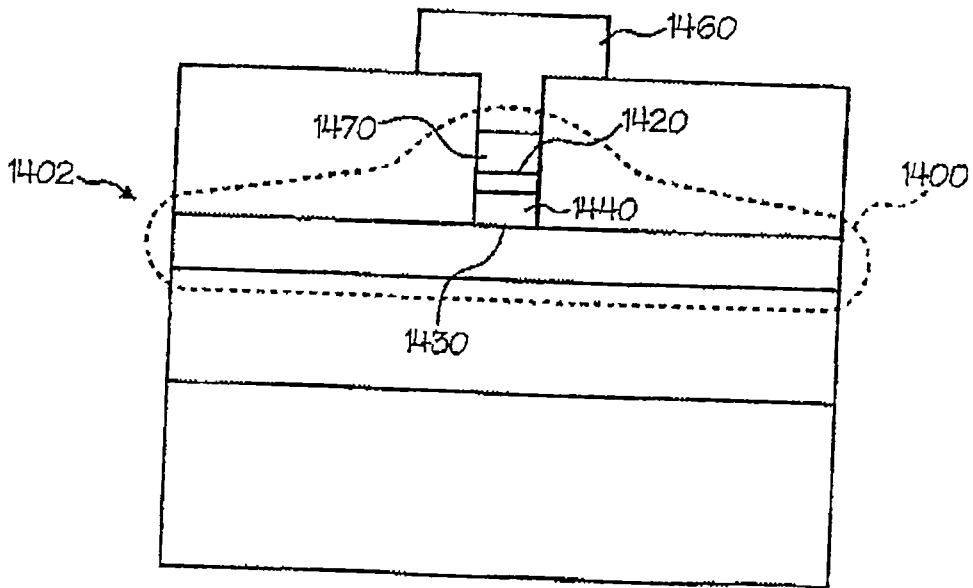


图 15

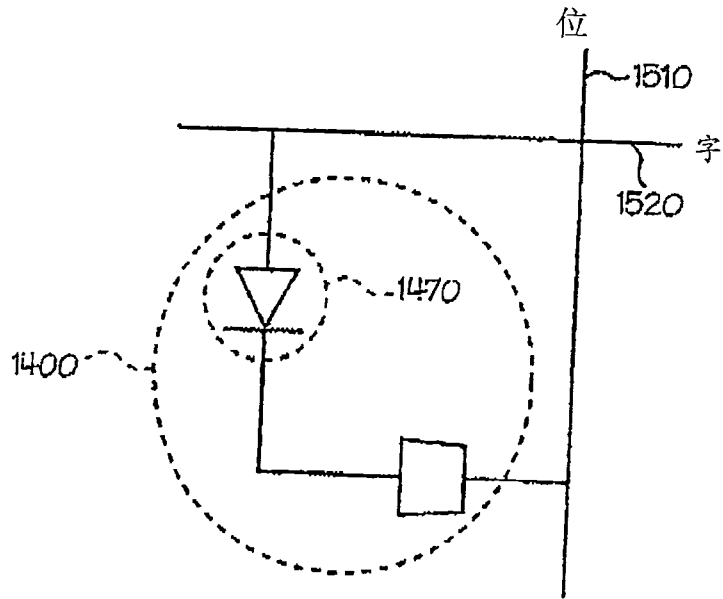


图 16

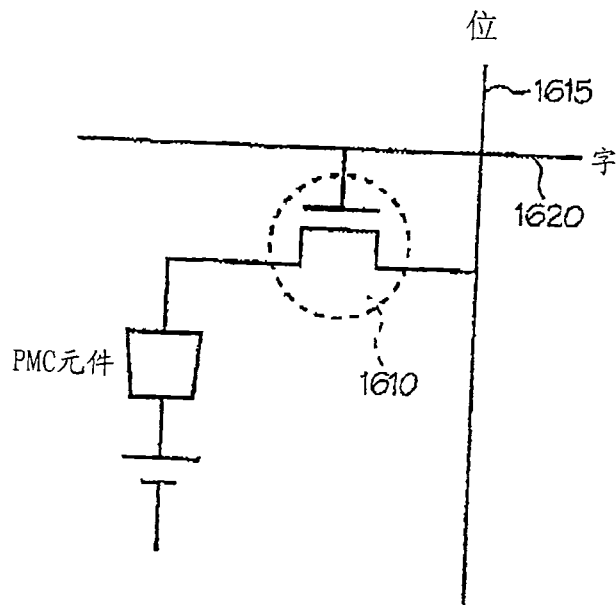


图 17

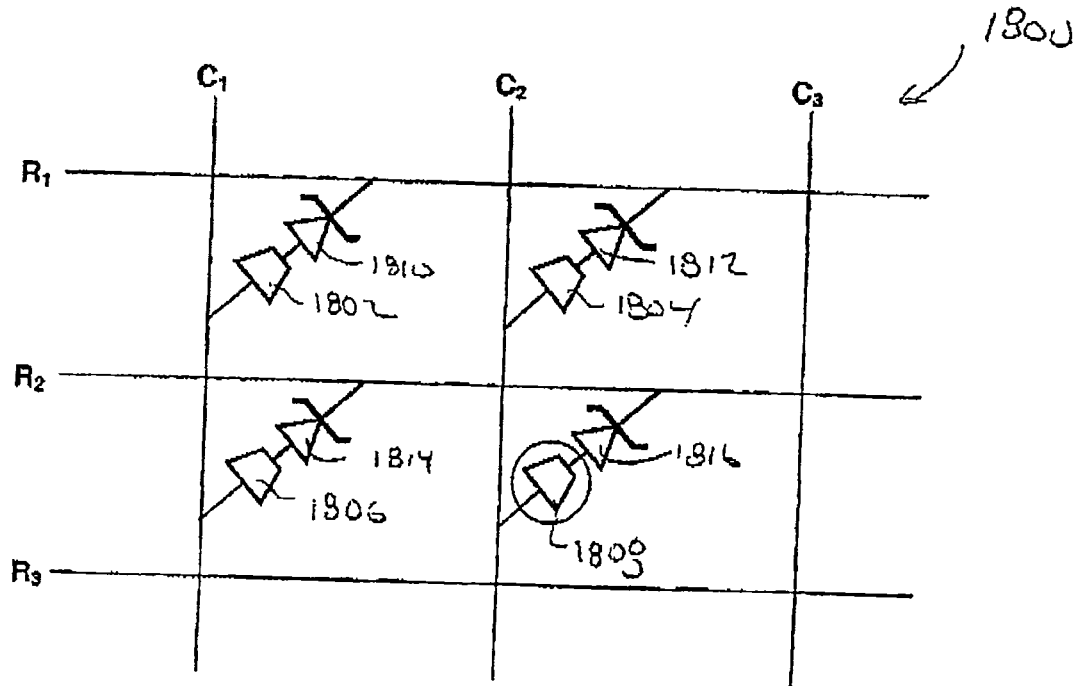


图 18

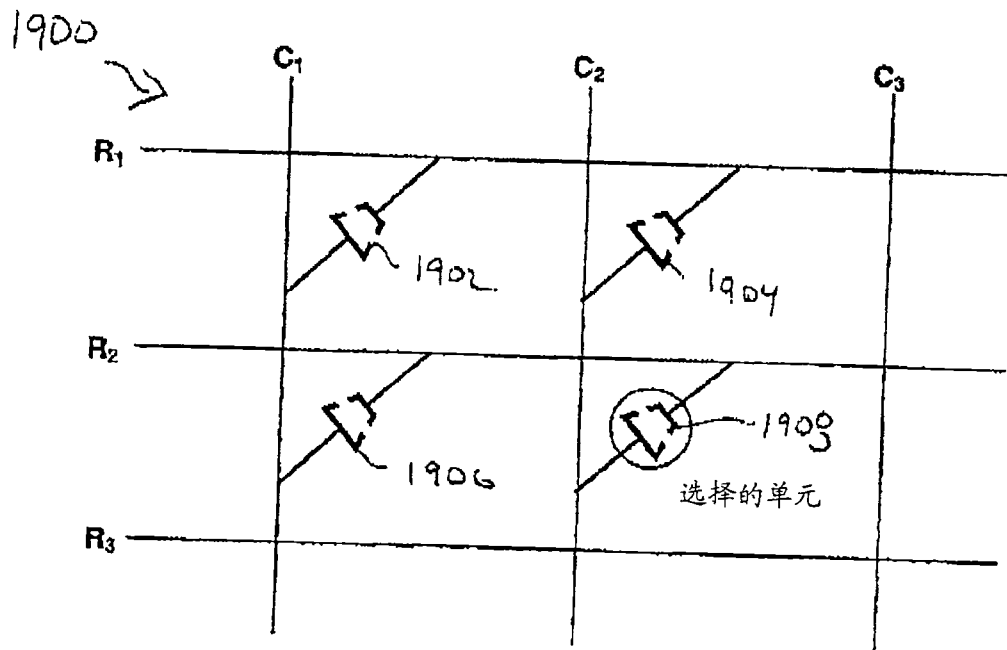


图 19

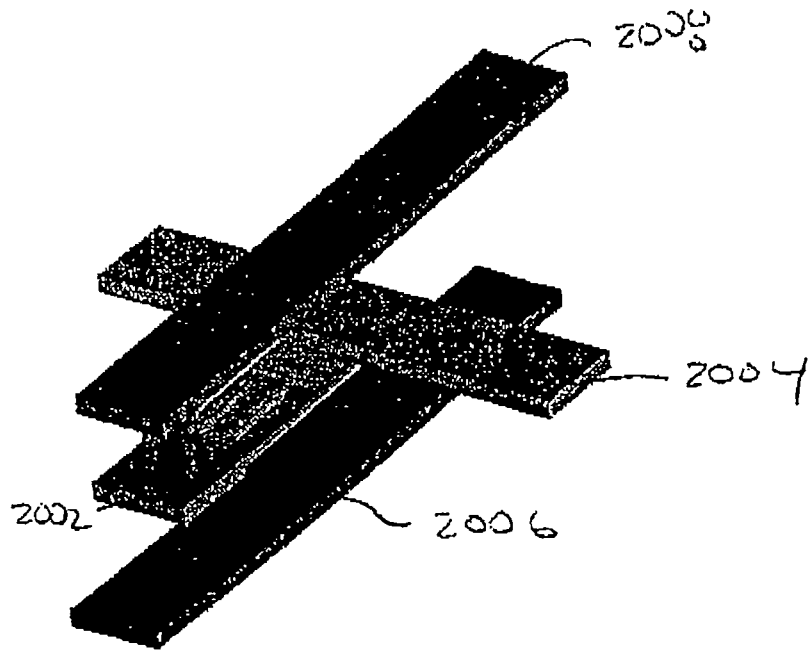


图 20

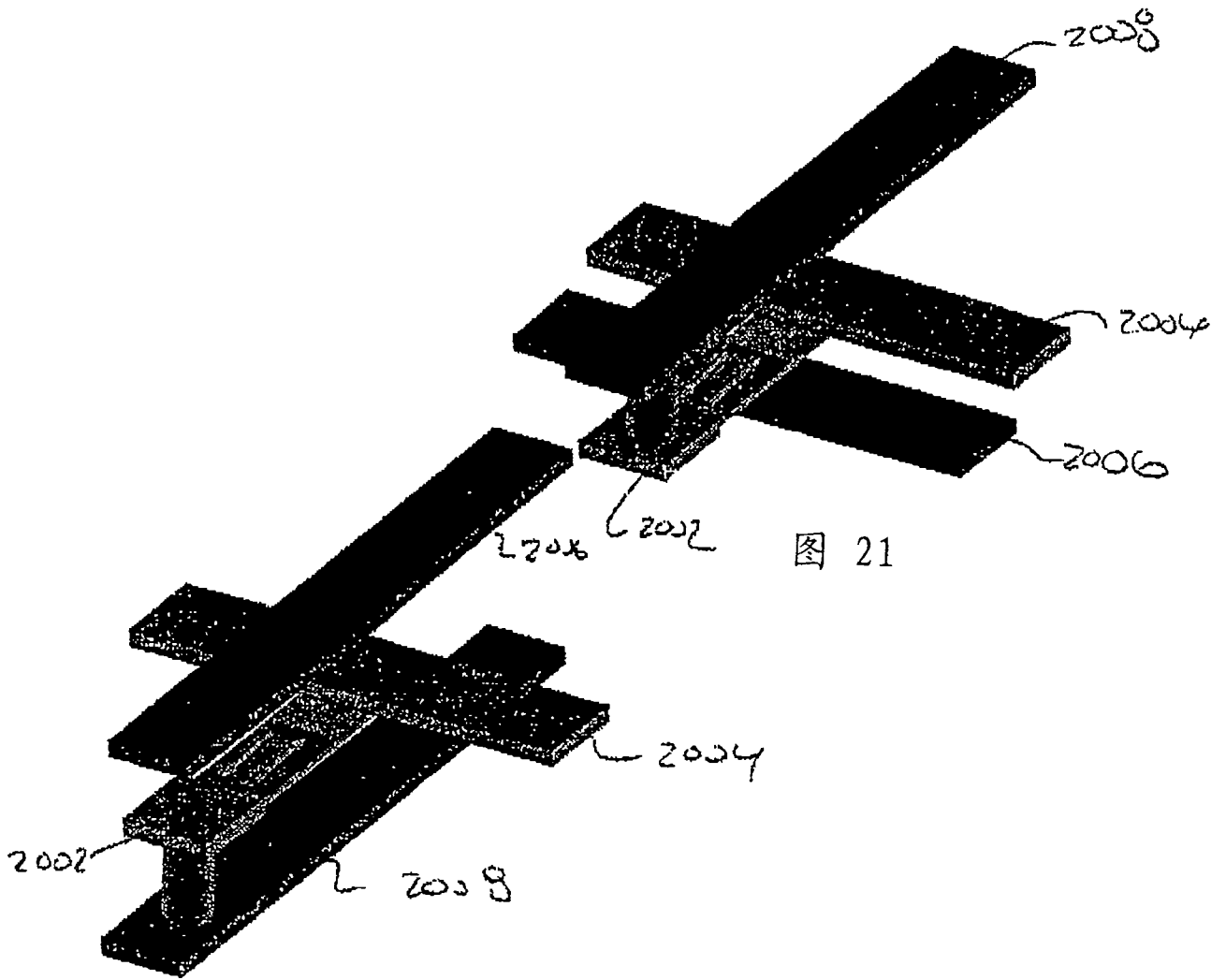


图 21

图 22

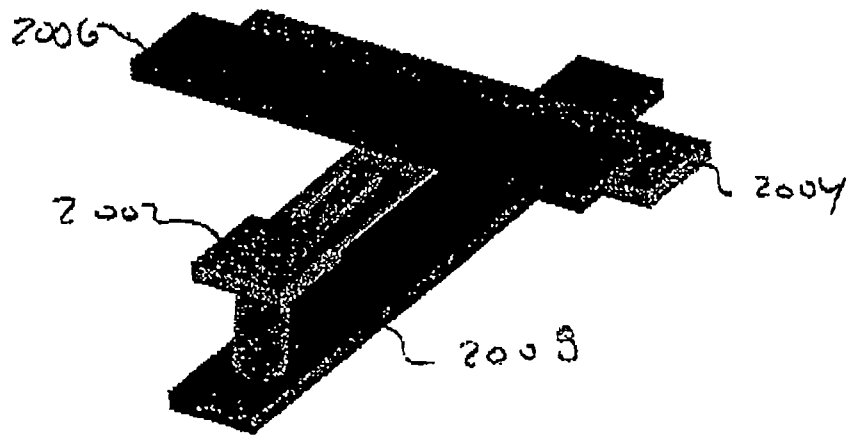


图 23

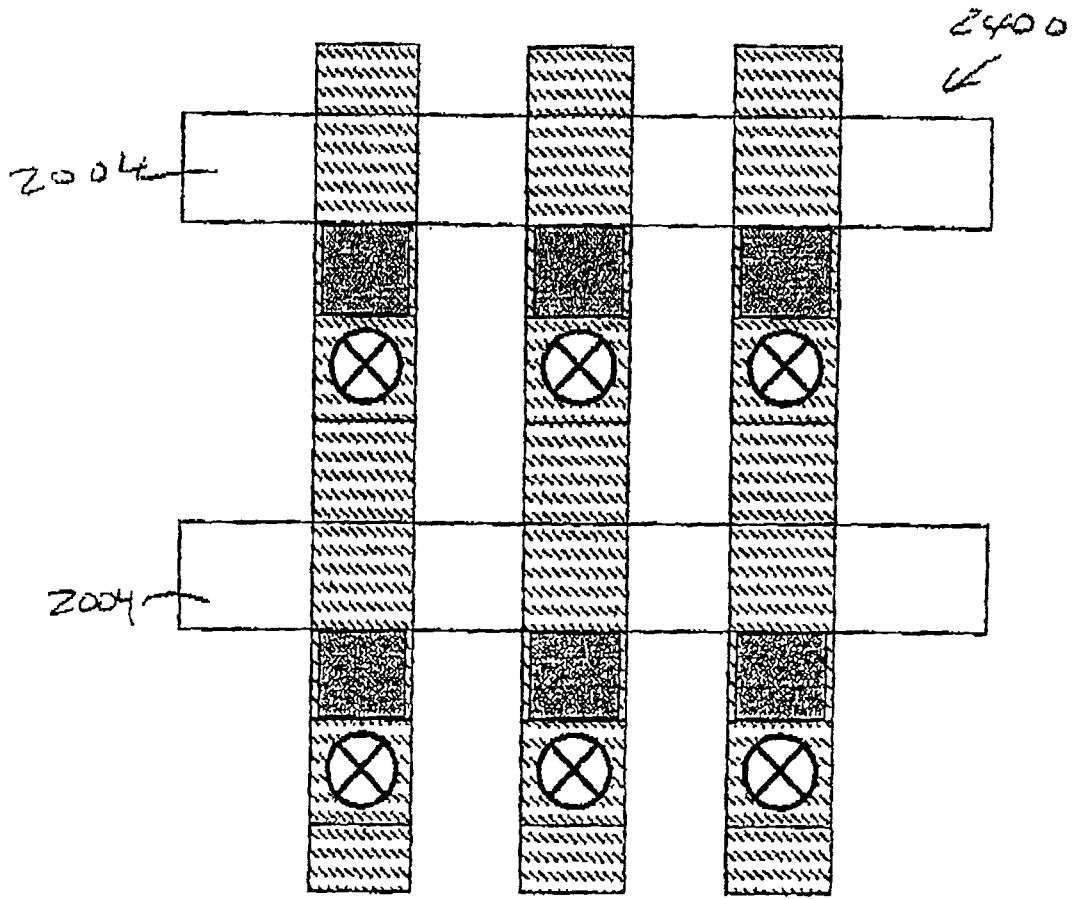


图 24

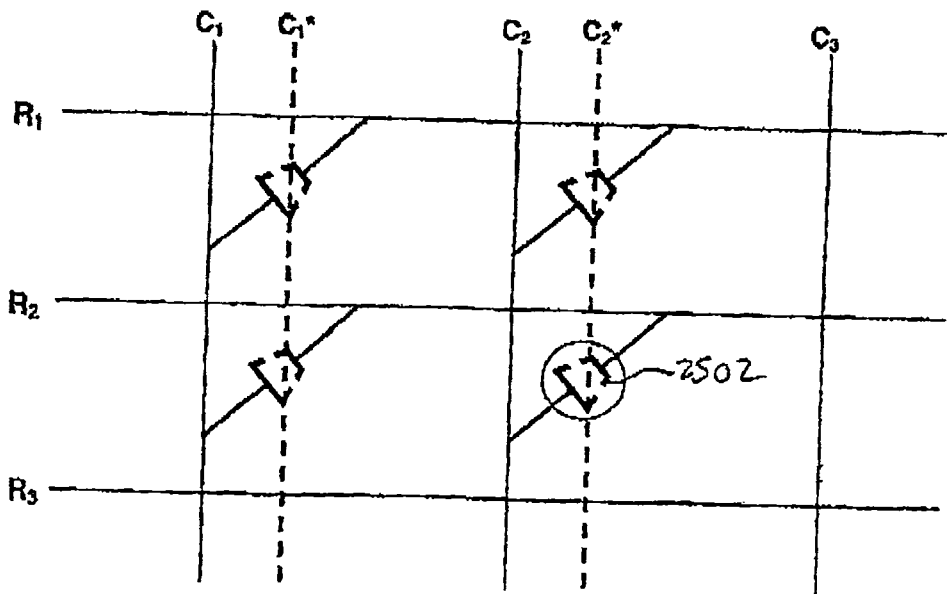


图 25

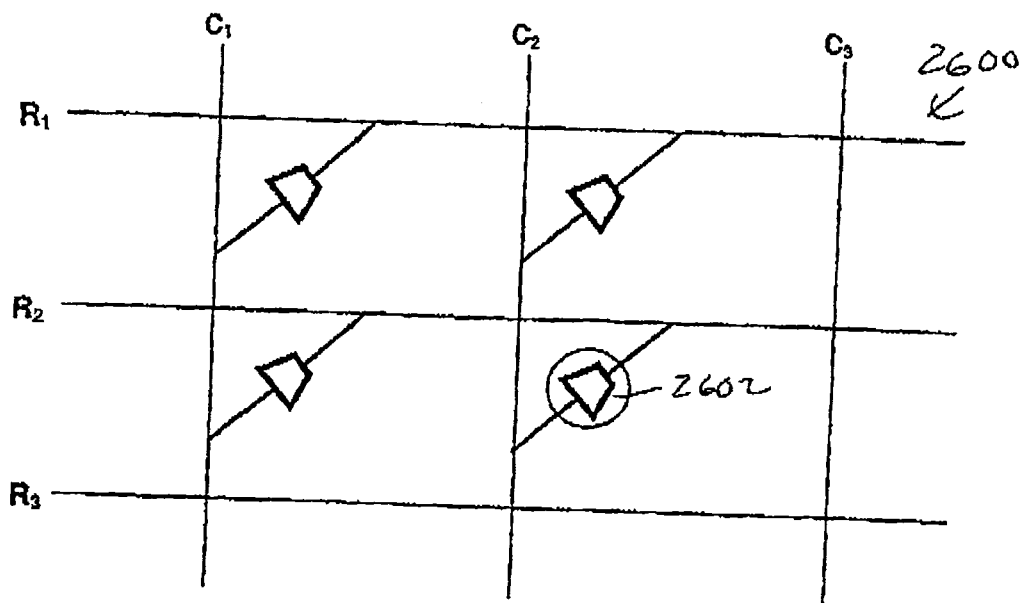


图 26

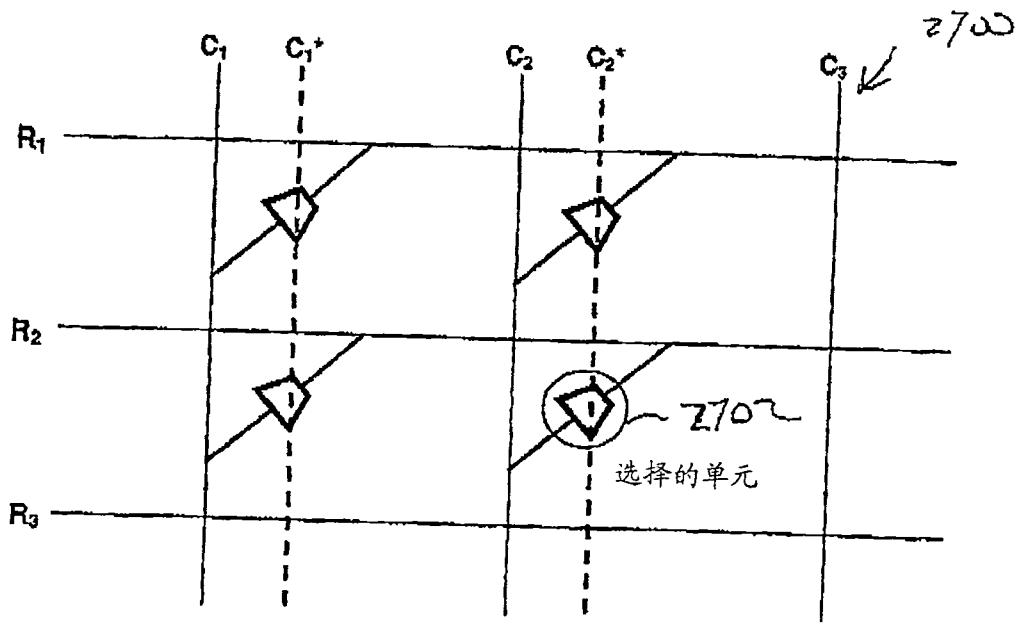


图 27

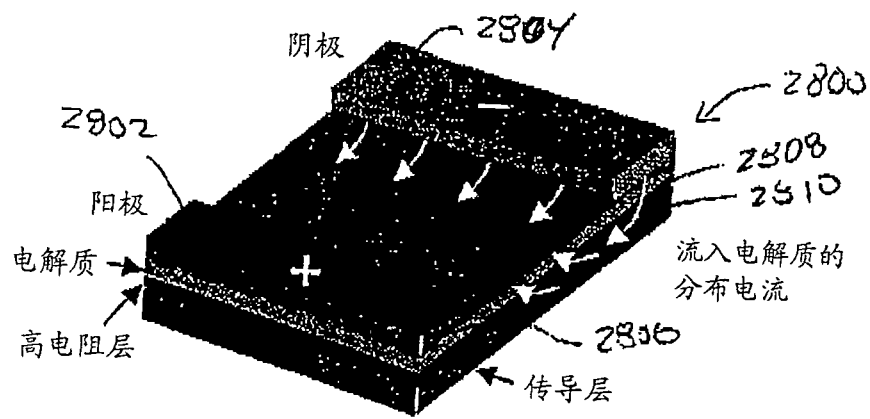


图 28

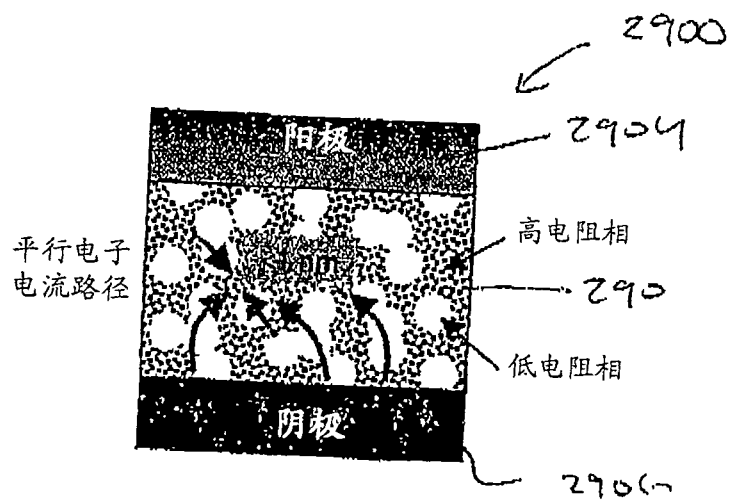


图 29

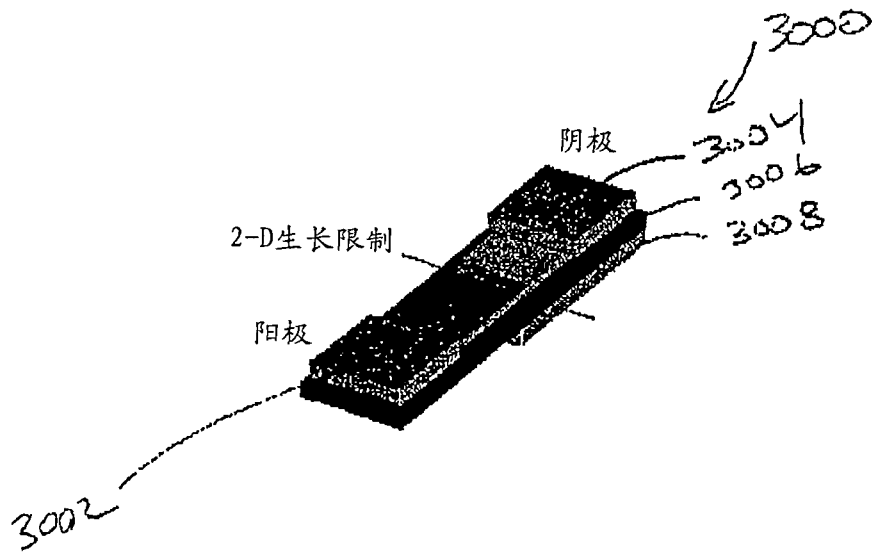


图 30

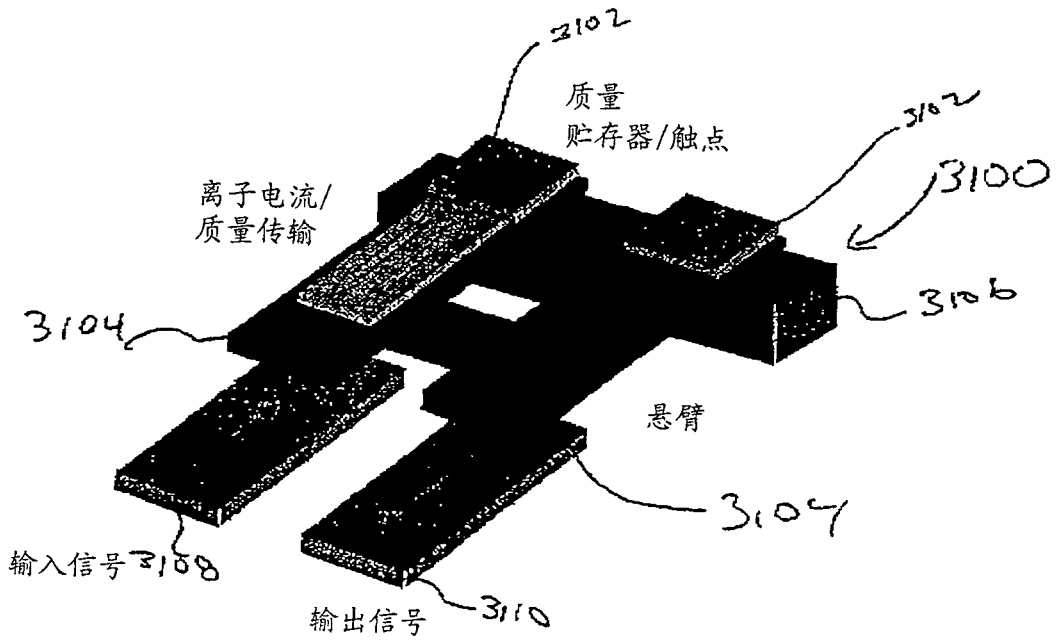


图 31