



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I482274 B

(45)公告日：中華民國 104 (2015) 年 04 月 21 日

(21)申請案號：101109137

(22)申請日：中華民國 101 (2012) 年 03 月 16 日

(51)Int. Cl. : H01L27/32 (2006.01)

H01L51/50 (2006.01)

H01L29/786 (2006.01)

(30)優先權：2011/03/29 日本

2011-071487

(71)申請人：新力股份有限公司 (日本) SONY CORPORATION (JP)

日本

(72)發明人：諸澤成浩 MOROSAWA, NARIHIRO (JP)

(74)代理人：林志剛

(56)參考文獻：

TW I256106

TW 201036163A

TW 201107820A

審查人員：鄭敬偉

申請專利範圍項數：9 項 圖式數：22 共 59 頁

(54)名稱

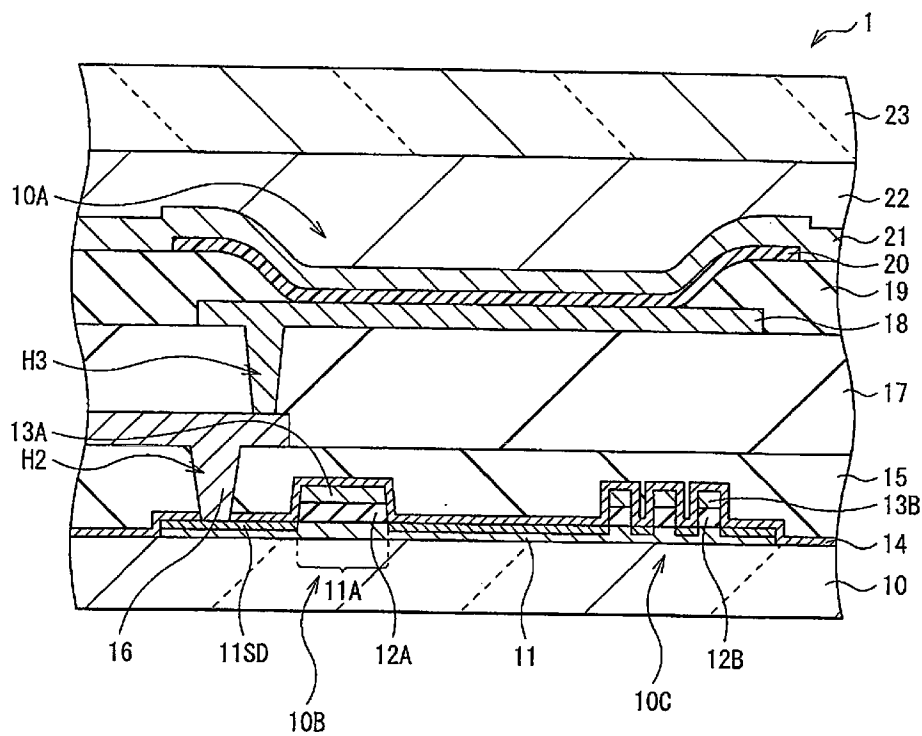
顯示裝置及電子裝置

DISPLAY DEVICE AND ELECTRONIC APPARATUS

(57)摘要

本發明揭示一種顯示裝置，包括一基板、一顯示元件、一作為該顯示元件的一驅動元件之電晶體，以及一對應一視訊訊號以保持電荷的保持電容元件。該顯示元件、該電晶體，以及該保持電容元件係設置於該基板上。該保持電容元件包括一包括一氧化物半導體的第一半導體層、一設置於該第一半導體層上的第一導電薄膜、一設置於該第一半導體層與該第一導電薄膜之間的第一絕緣薄膜，以及一藉由將該第一半導體層上的一選擇區域內的部分或所有的該第一導電薄膜與該第一絕緣薄膜之厚度移除而形成之凹口。

A display device includes a substrate, a display element, a transistor as a drive element of the display element, and a holding capacitance element holding electric charge corresponding to a video signal. The display element, the transistor, and the holding capacitance element are provided on the substrate. The holding capacitance element includes a first semiconductor layer including an oxide semiconductor, a first conductive film provided on the first semiconductor layer, a first insulating film provided between the first semiconductor layer and the first conductive film, and a recess formed by removing part or all in thickness of the first conductive film and the first insulating film in a selective region on the first semiconductor layer.



第1圖

- 1 . . . 有機 EL 顯示裝置
- 10 . . . 基板
- 10A . . . 有機 EL 元件
- 10B . . . 電晶體
- 10C . . . 保持電容元件
- 11 . . . 半導體層
- 11A . . . 通道區域
- 11SD . . . 源/汲極區域
- 12A . . . 閘絕緣薄膜
- 12B . . . 絕緣薄膜
- 13A . . . 閘電極
- 13B . . . 導電薄膜
- 14 . . . 高電阻薄膜
- 15 . . . 層間絕緣薄膜
- 16 . . . 源/汲極電極層
- 17 . . . 平坦化膜
- 18 . . . 第一電極
- 19 . . . 像素分隔膜
- 20 . . . 有機層
- 21 . . . 第二電極
- 22 . . . 保護層
- 23 . . . 密封基板
- H2、H3 . . . 接觸孔

公告本

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：101109137

※申請日：101 年 03 月 16 日

※IPC 分類：H01L 27/32 (2006.01)

H01L 51/50 (2006.01)

一、發明名稱：(中文／英文)

H01L 29/786 (2006.01)

顯示裝置及電子裝置

Display device and electronic apparatus

二、中文發明摘要：

本發明揭示一種顯示裝置，包括一基板、一顯示元件、一作為該顯示元件的一驅動元件之電晶體，以及一對應一視訊訊號以保持電荷的保持電容元件。該顯示元件、該電晶體，以及該保持電容元件係設置於該基板上。該保持電容元件包括一包括一氧化物半導體的第一半導體層、一設置於該第一半導體層上的第一導電薄膜、一設置於該第一半導體層與該第一導電薄膜之間的第一絕緣薄膜，以及一藉由將該第一半導體層上的一選擇區域內的部分或所有的該第一導電薄膜與該第一絕緣薄膜之厚度移除而形成之凹口。

三、英文發明摘要：

A display device includes a substrate, a display element, a transistor as a drive element of the display element, and a holding capacitance element holding electric charge corresponding to a video signal. The display element, the transistor, and the holding capacitance element are provided on the substrate. The holding capacitance element includes a first semiconductor layer including an oxide semiconductor, a first conductive film provided on the first semiconductor layer, a first insulating film provided between the first semiconductor layer and the first conductive film, and a recess formed by removing part or all in thickness of the first conductive film and the first insulating film in a selective region on the first semiconductor layer.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

1：有機 EL 顯示裝置

10：基板

10A：有機 EL 元件

10B：電晶體

10C：保持電容元件

11：半導體層

11A：通道區域

11SD：源/汲極區域

12A：閘絕緣薄膜

12B：絕緣薄膜

13A：閘電極

13B：導電薄膜

14：高電阻薄膜

15：層間絕緣薄膜

16：源/汲極電極層

17：平坦化膜

18：第一電極

19：像素分隔膜

20：有機層

21：第二電極

22：保護層

23：密封基板

H2、H3：接觸孔

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明係關於一顯示裝置，較佳為一有機電致發光(EL)顯示裝置和一液晶顯示裝置，以及關於包括該顯示裝置之電子裝置。

【先前技術】

在主動式液晶顯示裝置或有機 EL 顯示裝置中，係採用薄膜電晶體作為驅動元件，以及保持電容元件對應一訊號電壓以保持電荷，用以寫入視訊影像。如果在薄膜電晶體的閘電極，和源或汲極電極之間的交叉區域的寄生電容增加，則訊號電壓可能會發生變化，造成影像品質劣化。

特別地，有機 EL 顯示裝置需要用於大寄生電容的大保持電容，因此會造成像素佈置時接線面積增加，導致接線間短路或其他情況增加，使得良率降低。

過去有人嘗試降低形成於薄膜電晶體的閘電極和源、或汲極電極之間的交叉區域之寄生電容，此種薄膜電晶體使用氧化物半導體像是氧化鋅(ZnO)或氧化銦鎵鋅(IGZO)作為通道。

舉例來說，在日本專利申請公開案第 2007-220817 號，以及 J. Park 等人於美國物理學會(American Institute of Physics)應用物理期刊編號 2008, 93, 053501，題為「自行排列的頂閘非結晶氧化銦鎵鋅薄膜電晶體(Self-Aligned Top-Gate Amorphous Gallium Indium Zinc Oxide Thin Film

Transistors)」中描述了一種自行排列的頂閘薄膜電晶體，其中閘電極和閘絕緣薄膜係以同一形狀形成於一氧化物半導體薄膜層的通道區域，而氧化物半導體薄膜層沒有被閘電極和閘絕緣薄膜覆蓋的區域的電阻會下降，進而形成源/汲極區域。R. Hayashi 等人在資訊顯示學會(SID)的 2008 年學刊編號 42.1、第 621 至 624 頁提出「改良的非結晶氧化銦鎵鋅薄膜電晶體(Improved Amorphous In-Ga-Zn-O TFTs)」，其中描述了一種自行排列的底閘薄膜電晶體，其中源極和汲極區域係以閘電極作為光罩，經由背面曝光形成於氧化物半導體薄膜內。

【發明內容】

同樣位於基板上的保持電容元件與包括氧化物半導體的電晶體，係用以提供所需的電容以抑制影像品質的劣化。

本發明係提供一種可以抑制影像品質劣化的顯示裝置，以及包括該顯示裝置的電子設備。

根據本發明的一實施例的顯示裝置包括一基板；一顯示元件；一電晶體，作為該顯示元件的一驅動元件；以及一保持電容元件，對應一視訊訊號以保持電荷，其中該顯示元件、該電晶體，以及該保持電容元件係設置於該基板上，以及該保持電容元件包括一包括一氧化物半導體的第一半導體層，一設置於該第一半導體層上的第一導電薄膜，一設置於該第一半導體層與該第一導電薄膜之間的第一

絕緣薄膜，以及一凹口，藉由將該第一半導體層上的一選擇區域內的部分或所有的該第一導電薄膜與該第一絕緣薄膜之厚度移除而形成。

根據本發明的實施例之電子裝置包括一顯示裝置，該顯示裝置包括一基板；一在該基板上的顯示元件；一電晶體，作為該顯示元件的一驅動元件；以及一保持電容元件，對應一視訊訊號以保持電荷，以及該保持電容元件包括一包括一氧化物半導體的第一半導體層，一設置於該第一半導體層上的第一導電薄膜，一設置於該第一半導體層與該第一導電薄膜之間的第一絕緣薄膜，以及一凹口，藉由將該第一半導體層上的一選擇區域內的部分或所有的該第一導電薄膜與該第一絕緣薄膜之厚度移除而形成。

在根據本發明的實施例之顯示裝置和電子裝置中，與顯示元件和電晶體同樣位於基板上的保持電容元件，具有包括氧化物半導體的第一半導體層，設置於該第一半導體層上的第一導電薄膜，以及設置於第一半導體層與第一導電薄膜之間的第一絕緣薄膜，並且具有凹口，其係藉由將第一半導體層上的一選擇區域內的部分或所有的第一導電薄膜與第一絕緣薄膜之厚度移除而形成。經由凹口可輕易地分隔氧氣和第一半導體層的氧化物半導體。如此可抑制保持電容元件的電容不會因為一施加電壓而變化。

根據本發明的實施例的顯示裝置和電子裝置，與顯示元件和電晶體同樣位於基板上的保持電容元件，具有包括氧化物半導體的第一半導體層，設置於該第一半導體層上

的第一導電薄膜，以及設置於第一半導體層與第一導電薄膜之間的第一絕緣薄膜，並且具有凹口，其係藉由將第一半導體層上的一選擇區域內的部分或所有的第一導電薄膜與第一絕緣薄膜之厚度移除而形成。如此可抑制保持電容元件的電容不會因為一施加電壓而變化，所以保持電容元件可維持一所需的電容。因此，可以抑制影像品質的劣化。

應可了解的是，前述的一般敘述與後續的實施例說明僅用以舉例，只是為了進一步說明本技術。

【實施方式】

以下將參考附屬圖表敘述本發明的一實施例，其中敘述係以此順序呈現。

1.實施例(具有保持電容元件與氧化物半導體的有機 EL 顯示裝置之範例)。

2.修改(具有保持電容元件與氧化物半導體的液晶顯示裝置之範例)。

3.應用範例(模組與電子裝置的範例)。

[實施例]

[組態]

第 1 圖所示為根據本發明的實施例之一顯示裝置(有機 EL 顯示裝置 1)的剖面結構。舉例來說，有機 EL 顯示裝置 1 包括複數個以主動矩陣驅動方式驅動之像素(有機

EL 元件 10A)。要注意的是第 1 圖僅顯示出對應一個像素(子像素)的區域。在有機 EL 顯示裝置 1 中，舉例來說，電晶體 10B 和保持電容元件 10C 係位於一基板 10 上，而有機 EL 元件 10A 係位於這些組件上。有機 EL 元件 10A 係由，舉例來說，一保護層 22 所密封，而一密封基板 23 係以一未顯示於圖中的黏著層附接於保護層 22 上。有機 EL 顯示裝置 1 可為頂發射型或底發射型。有機 EL 元件 10A、電晶體 10B，以及保持電容元件 10C 的個別組態將於後續特別敘述。

[有機 EL 元件 10A]

有機 EL 元件 10A 具有像素分隔膜 19，針對每一個在第一電極 18 上的像素都有一開口，並於像素分隔膜 19 的開口內具有一有機層 20。第二電極 21 係位於有機層 20 上。

第一電極 18 係作為，舉例來說，每一像素的陽極。在底發射型中，第一電極 18 係以透明導電薄膜組成，舉例來說，一單層薄膜包括氧化銦錫(ITO)、氧化銦鋅(IZO)，以及氧化銦/鋅(InZnO)的其中之一，或包括其中二或更多種的疊層薄膜。在頂發射型中，第一電極 18 係以一包括簡單金屬的單層薄膜所組成，其包括鋁(Al)、鎂(Mg)、鈣(Ca)，以及鈉(Na)其中的一或更多種，或者一包括一或更多種金屬的合金之單層薄膜，或者一包括二或更多個單層薄膜的疊層之多層薄膜。

像素分隔膜 19 定義每一像素的發光區域，並包括，舉例來說，光敏性樹脂，像是聚醯亞胺樹脂、壓克力樹脂、或酚醛清漆樹脂。

有機層 20 包括有機電致發光層(有機 EL 層)，並因應一驅動電流而發光。有機層 20 包括，舉例來說，根據接近基板 10 的順序，一電洞注入層、一電洞傳送層、有機 EL 層，以及電子傳送層，上述皆未顯示於圖中。在有機 EL 層中，電子與電洞因應施加的電場而重合並發光。有機 EL 層的材料可為典型、低分子數或高分子數的有機材料，在此並無限制。舉例來說，藉由對每一像素鍍膜可個別提供紅、綠、藍光的彩色發光層。替代地，白光發光層(舉例來說，紅、綠、藍光的彩色發光疊層)可位於整個基板的表面。電洞注入層提升電洞注入效率，並防止漏電。電洞傳送層提升對有機 EL 層的電洞傳送效率。除了有機 EL 層的其他層可視需要提供。

第二電極 21 係作為，舉例來說，陰極，並以金屬導電薄膜組成。在底發射型中，第二電極 21 係以一包括簡單金屬的單層薄膜所組成，其包括鋁、鎂、鈣，以及鈉其中的一或更多種，或者一包括一或更多種金屬的合金之單層薄膜，或者一包括二或更多個單層薄膜的疊層之多層薄膜。在頂發射型中，第二電極 21 係以包括 ITO 或 IZO 的透明導電薄膜形成。第二電極 21 係與第一電極 18 隔絕，並且提供給有機層 20 上的所有像素。

保護層 22 可由絕緣材料或導電材料組成。絕緣材料

包括，舉例來說，非晶矽(a-Si)、非晶碳化矽(a-SiC)、非晶氮化矽(a-Si_{1-x}N_x)，以及非晶碳(a-C)。

基板 10 和密封基板 23 包括，舉例來說，石英、玻璃、矽，以及塑膠等片狀材料。便宜的塑膠薄膜可作為基板，因為在用後續會提到的濺鍍製程沉積半導體層 11 時不需要加熱基板 10。塑膠材料包括，舉例來說，聚對苯二甲酸乙二酯(PET)和聚萘二甲酸乙二酯(PEN)。替代地，可視目的而定使用包括不鏽鋼(SUS)的金屬基板。在頂發射型中，密封基板 23 係由包括玻璃或塑膠的透明基板組成，其上也可具有圖中未顯示的彩色濾光片或遮光膜。在底發射型中，基板 10 係由透明基板組成。

[電晶體 10B]

電晶體 10B 對應在像素驅動電路 50a(以下將敘述)內的取樣電晶體 Tr1 或驅動電晶體 Tr2，電晶體 10B 為具有交錯結構的薄膜電晶體，或者是所謂的頂閘薄膜電晶體。電晶體 10B 具有位於基板 10 上的半導體層 11，並具有在半導體層 11 上的選擇區域內的閘電極 13A 與位於其間的閘絕緣薄膜 12A。一層間絕緣薄膜 15 係用來覆蓋半導體層 11、閘絕緣薄膜 12A，以及閘電極 13A。層間絕緣薄膜 15 具有接觸孔 H2，被組態用以相對半導體層 11，而一源/汲極電極層 16 係位於層間絕緣薄膜 15 上，以便填補接觸孔 H2。因此，源/汲極電極層 16 係與半導體層 11 的一預先決定的區域(以下會敘述的源/汲極區域 11SD)電氣連接

電晶體 10B 的閘電極 13A 對應本發明中的「第二導電薄膜」的特定範例，而閘絕緣薄膜 12A 對應「第二絕緣薄膜」的特定範例。在此實施例中，半導體層 11 係由電晶體 10B 一直到保持電容元件 10C。特別地，半導體層 11 對應電晶體 10B 的一部份對應至「第二半導體層」，半導體層 11 對應至保持電容元件 10C 的一部分對應至「第一半導體層」。半導體層 11 對應一特定的組態範例，其中「第一半導體層」與「第二半導體層」係整合地形成。

半導體層 11 在受到閘電壓時會形成一通道，並包括一包括銦(In)、鎵(Ga)、鋅(Zn)、矽(Si)，以及錫(Sn)其中一或更多種元素的氧化物半導體。此種氧化物半導體包括，舉例來說，非結晶氧化物半導體，像是氧化銦鎵鋅(IGZO, InGaZnO)。結晶氧化物半導體包括氧化鋅(ZnO)、氧化銦鋅(IZO)、氧化銦鎵(IGO)、ITO，以及氧化銦(InO)。半導體層 11 具有連接源/汲極電極層 16 並鄰接相對於閘電極 13A 的區域(通道區域 11A)之源/汲極區域 11SD。半導體層 11 的厚度為，舉例來說，約 50 nm。

源/汲極區域 11SD 是從上往一深度方向看位於半導體層 11 的一部分之上，為一低電阻區域，其電阻較通道區域 11A 要低。源/汲極區域 11SD 的低電阻是在製造過程中藉由金屬的反應在氧化物半導體內擴散像是鋁的金屬而達成。因此，電晶體 10B 可具有所謂的自行排列結構與穩定的特性。

閘絕緣薄膜 12A 包括，舉例來說，氧化矽 (SiO_x) 薄膜、氮化矽 (SiN_x) 薄膜、氮氧化矽 (SiON) 薄膜，以及氧化鋁 (AlO_x) 薄膜的其中之一之單層薄膜，或包括二或多層的單層薄膜之疊層薄膜。其中較佳是使用氧化矽薄膜或氧化鋁薄膜，因為氧化物不易還原。閘絕緣薄膜 12A 的厚度，舉例來說，約為 300 nm。在實施例中，由於保持電容元件 10C 的閘絕緣薄膜 12A 和絕緣薄膜 12B 係於同一步驟中以相同材料形成，閘絕緣薄膜 12A 的厚度與絕緣薄膜 12B 的厚度實質相同。由於保持電容元件 10C 的電容與絕緣薄膜 12B 的厚度有關，閘絕緣薄膜 12A 的厚度會考慮到與電容相關的厚度而設定。

閘電極 13A 將閘電壓 (V_g) 施加於電晶體 10B 以控制半導體層 11 內的載體濃度，並且作為供應電位的接線。閘電極 13A 包括，舉例來說，鉬 (Mo)、鈦 (Ti)、鋁、銀、釹 (Nd)，以及銅 (Cu) 等簡單金屬的其中之一，或其合金，或者是包括其中二或更多種金屬的疊層薄膜。特別地，閘電極 13A 包括一疊層結構，其中低電阻金屬像是鋁或銀會被鉬或鈦夾在中間，並包括鋁和釹的合金 (AlNd alloy)。替代地，閘電極 13A 可由像是 ITO 的透明導電薄膜組成。閘電極 13A 的厚度為，舉例來說，約 10 nm 至 500 nm，兩者也包括在內。

層間絕緣薄膜 15 具有，舉例來說，約 2 μm 的厚度，並包括，舉例來說，氧化矽薄膜、氮化矽薄膜、氮氧化矽薄膜，以及氧化鋁薄膜的其中之一之單層薄膜，或包括二

或多層的單層薄膜之疊層薄膜。替代地，層間絕緣薄膜 15 可包括一包括壓克力或聚醯亞胺樹脂的有機絕緣薄膜。尤其是，使用氧化矽薄膜和氧化鋁薄膜會抑制水滲透或擴散半導體層 11，如此一來可提升電晶體 10B 的電氣特性和可靠度。

源/汲極電極層 16 係作為電晶體 10B 的源極或汲極電極。源/汲極電極層 16 具有，舉例來說，約 200 nm 的厚度，並包括和閘電極 13A 或透明導電薄膜所列同樣的金屬。源/汲極電極層 16 較佳為以像是鋁或是銅的低電阻金屬組成，更佳為以一疊層薄膜組成，其中低電阻金屬會被包括鉬或鈦的障壁層夾在中間。使用此種疊層薄膜可以降低驅動時的接線延遲。源/汲極電極層 16 理想的是不在直接位於閘電極 12A 之上的區域，以避免在閘電極 12A 與源/汲極電極層 16 的交叉區域內形成寄生電容。

平坦化膜 17 係用來覆蓋層間絕緣薄膜 15 與源/汲極電極層 16。平坦化膜 17 包括，舉例來說，聚醯亞胺或壓克力為主的樹脂，並覆蓋整個顯示區域。然而，平坦化膜 17 具有一接觸孔 H3 用以將電晶體 10B 的源/汲極電極層 16 電氣連接至有機 EL 元件 10A 的第一電極 18。第一電極 18 係位於平坦化膜 17 之上以填滿接觸孔 H3。

[保持電容元件 10C]

保持電容元件 10C 對應，舉例來說，一像素驅動電路 50a 的視訊訊號以保持電荷。在此實施例中，保持電容元

件 10C 具有，根據與基板 10 的接近程度，依序為半導體層 11、絕緣薄膜 12B，以及導電薄膜 13B 的疊層結構。在保持電容元件 10C 中，半導體層 11(整合地)從電晶體 10B 延伸，而絕緣薄膜 12B 和導電薄膜 13B 係位於與電晶體 10B 隔開的選擇區域內。此種包括半導體層 11、絕緣薄膜 12B 和導電薄膜 13B 的疊層結構形成電容。特別地，保持電容元件 10C 利用在電晶體 10B 內形成通道的半導體層 11 的一部分來形成電容。

保持電容元件 10C 的導電薄膜 13B 對應說明書中的「第一導電薄膜」的特定範例，而絕緣薄膜 12B 對應「第一絕緣薄膜」的特定範例。

絕緣薄膜 12B 和電晶體 10B 的閘絕緣薄膜 12A 是以同一材料形成，並可與閘絕緣薄膜 12A 於同一步驟中一起形成。類似地，舉例來說，導電薄膜 13B 與閘電極 13A 是以同一材料形成，並可與閘電極 13A 於同一步驟中一起形成。在實施例中，絕緣薄膜 12B 和導電薄膜 13B 可用以提供預先決定的凹口。

第 2 圖所示為第 1 圖的保持電容元件 10C 的放大剖面結構。如圖示，保持電容元件 10C 具有凹口(一開口)H1，其係藉由於一厚度方向在半導體層 11 的選擇區域內移除絕緣薄膜 12B 和導電薄膜 13B 所形成。半導體層 11 的表面係從對應凹口 H1 的區域暴露於絕緣薄膜 12B 和導電薄膜 13B 外。凹口 H1 可僅有一個或有複數個。此外，凹口 H1 的開口形狀並無限制。第 3A 圖與第 3B 圖所示為凹口

的示範開口形狀。第 3A 圖與第 3B 圖為保持電容元件 10C 從導電薄膜 13B 側所看到的平面圖，如第 3A 圖所示，複數個(在此為四個)凹口 H1 可以預先決定的間距 d (凹口間的距離)被排列為晶格樣式。替代地，如第 3B 圖所示，複數個(在此為二個)凹口 H1 可以預先決定的間距 d 被平行排列為條紋樣式。要注意的是第 2 圖對應第 3A 圖的 IA-IA 線段與第 3B 圖的 IB-IB 線段的剖面箭頭圖示。

[高電阻薄膜 14]

高電阻薄膜 14 係用以覆蓋電晶體 10B 的保持電容元件 10C、閘絕緣薄膜 12A，以及閘電極 13A，以及半導體層 11 上沒有相對每一個閘電極 13A 和保持電容元件 10C 之區域。詳細地說，高電阻薄膜 14 係用以覆蓋保持電容元件 10C 內的凹口 H1 的內部。高電阻薄膜 14 相對源/汲極電極層 16 的一部分會被選擇性移除。

高電阻薄膜 14 係由金屬薄膜轉變的氧化物薄膜，在一製造過程中用作擴散至半導體層 11 的低電阻區域(舉例來說，源/汲極區域 11SD)的金屬的供應源。此種高電阻薄膜 14 包括，舉例來說，氧化鈦、氧化鋁、氧化銦，以及氧化錫。除了在製造流程中所述的功能外，高電阻薄膜 14 對外部空氣具有高障壁效能。因此可降低氧氣和水對電晶體 10B 的半導體層 11 的電氣特性所產生的影響。高電阻薄膜 14 可穩定每一個電晶體 10B 和保持電容元件 10C 的電氣特性，並有可能強化層間絕緣薄膜 15 的功效。高電

阻薄膜 14 的厚度可為，舉例來說，20 nm 或更低。

[週邊電路與像素電路的組態配置]

以下將敘述有機 EL 顯示裝置 1 的週邊電路與像素電路之組態。第 4 圖所示為有機 EL 顯示裝置 1 與其週邊電路的整體組態。如圖示，舉例來說，一顯示區域 50 中被排列為一矩陣的複數個包括有機 EL 元件 10A 的像素 PXLC 係被設置在基板 10 上，作為一訊號線驅動電路的水平選擇器 (HSEL) 51，作為一掃描線驅動電路的寫入掃描器 (WSCN) 52，以及作為電力供應線驅動電路的電源供應掃描器 (DSCN) 53，係被設置在顯示區域 50 的周圍。

在顯示區域 50 中，複數條(整數 n)訊號線 DTL1 至 DTL n 係被排列成行，而複數條(整數 m)掃描線 WSL1 至 WSL m 和複數條(整數 m)電力供應線 DSL1 至 DSL m 係被排列成列。每一個像素 PXLC(對應 R、G、B 的像素之一)係被設置在每一條訊號線 DTL 和每一條掃描線 WSL 的交叉點。每一條訊號線 DTL 係連接至水平選擇器 51，其供應一視訊訊號給每一條訊號線 DTL。每一條掃描線 WSL 係連接至寫入掃描器 52，其供應一掃描訊號(選擇脈衝)給每一條掃描線 WSL。每一條電力供應線 DSL 係連接至電源供應掃描器 53，其供應電力供應訊號(控制脈衝)給每一條電力供應線 DSL。

第 5 圖特別地說明像素 PXLC 的示範電路組態，每一個像素 PXLC 具有包括有機 EL 元件 10A 的像素驅動電路

50a。像素驅動電路 50a 是包括取樣電晶體 Tr1、驅動電晶體 Tr2、保持電容元件 10C，以及有機 EL 元件 10A 的主動驅動電路的主動驅動電路。取樣電晶體 Tr1(或驅動電晶體 Tr2)在所述的實施例極其類似者中係對應電晶體 10B。

取樣電晶體 Tr1 的閘極係連接至對應的掃描線 WSL，其源極或汲極的其中之一係連接至對應的訊號線 DTL，而另一個係連接至驅動電晶體 Tr2。驅動電晶體 Tr2 的汲極係連接至一對應的電源供應線 DSL，而其源極係連接至有機 EL 元件 10A 的陽極。有機 EL 元件 10A 的陰極係連接至接地線 5H。要注意的是接地線 5H 係連接至所有像素 PXLC。保持電容元件 10C 係設置於驅動電晶體 Tr2 的源極和閘極之間。

取樣電晶體 Tr1 因應掃描線 WSL 所提供的掃描訊號(選擇脈衝)而導通，因此而對訊號線 DTL 所提供的視訊訊號的訊號電位取樣，並且在保持電容元件 10C 中保持該訊號電位。驅動電晶體 Tr2 接收來自電源供應線 DSL 預設的第一電位的電流(圖中未顯示)，並根據保持電容元件 10C 的訊號電位供應一驅動電流給有機 EL 元件 10A。有機 EL 元件 10A 因應驅動電晶體 Tr2 的驅動電流，根據視訊訊號的訊號電位發出一亮度的光。

在此電路組態中，取樣電晶體 Tr1 因應掃描線 WSL 所提供的掃描訊號(選擇脈衝)而導通，因此而對訊號線 DTL 所提供的視訊訊號的訊號電位取樣，並且在保持電容元件 10C 中保持該訊號電位。設定為第一電位的電源供應

線 DSL 所供應的電流會流至驅動電晶體 Tr2，並且根據保持電容元件 10C 內保持的訊號電位供應給有機 EL 元件 10A(每一個紅、綠、藍的有機 EL 元件)。每一個有機 EL 元件 10A 因應驅動電流，根據視訊訊號的訊號電位發出一亮度的光。因此，顯示裝置利用視訊訊號顯示一視訊影像。

[製造方法]

上述的有機 EL 顯示裝置 1 可以利用，舉例來說，以下的方式製造。首先，電晶體 10B 和保持電容元件 10C 係形成於基板 10 上。

特別地，首先，包括上述氧化物半導體的半導體層 11 係藉由，舉例來說，在基板 10 的整個表面上進行濺鍍製程而沉積，如第 6A 圖所示。在此種沉積過程中，具有與目標氧化物半導體相同組成的陶瓷係作為靶材。由於在氧化物半導體內的載體濃度主要視在濺鍍中的氧氣分壓而定，因此氧氣分壓會受到控制以達到理想的電晶體特性。接著，沉積的半導體層 11 係藉由，舉例來說，光微影和蝕刻而圖樣化為預先決定的形狀。在圖樣化中，半導體層較佳係以混合磷酸、硝酸，以及醋酸的溶液進行濕蝕刻。磷酸、硝酸，以及醋酸混合溶液可大幅增加對基板的半導體層的蝕刻選擇性，所以可以相當容易地處理半導體層。

接著，包括像是氧化矽薄膜的絕緣薄膜 12(閘絕緣薄膜 12A 和絕緣薄膜 12B)係藉由，舉例來說，電漿化學氣

相沉積 (CVD) 製程，沉積在整個基板 10 的表面，如第 6B 圖所示。替代地，氧化矽薄膜可藉由反應濺鍍製程形成。氧化鋁薄膜不只可透過反應濺鍍製程或 CVD 製程，同時也可透過原子層沉積形成。

接著，導電薄膜 13 (閘電極 13A 和導電薄膜 13B) 包括，舉例來說，一包括鉬或鈦和鋁的疊層薄膜，係藉由一濺鍍製程沉積在整個絕緣薄膜 12 的表面，如第 6B 圖所示。

接著導電薄膜 13 係藉由，舉例來說，光微影和蝕刻而圖樣化，以便在半導體層 11 的選擇區域形成閘電極 13A 和導電薄膜 13B，如第 7A 圖所示。在此，開口 H1A (組成一部分的凹口 H1 的開口) 係形成於導電薄膜 13B 的選擇區域。

接著，絕緣薄膜 12 利用閘電極 13A 和導電薄膜 13B 作為光罩而被蝕刻，如第 7B 圖所示。在半導體層 11 係由像是 ZnO、IZO，以及 IGO 等結晶材料所形成的例子中，氫氟酸或其類似者可用來維持相當大的蝕刻選擇性，因此可以很容易處理半導體層 11。因此閘絕緣薄膜 12A 和閘電極 13A 會被圖樣化為相同的形狀，而凹口 H1 係經由導電薄膜 13B 和絕緣薄膜 12B 而形成。如此一來，會形成一疊層結構，其中閘電極 13A 係被設置於半導體層 11 上的選擇區域內，而閘絕緣薄膜 12A 係介於其間，而保持電容元件 10C 跟著形成。

接著，包括會與氧氣在相當低的溫度下作用的金屬，像是鈦、鋁，和銦之金屬薄膜 14a 係藉由，舉例來說，濺

鍍製程沉積在整個基板 10 的表面，厚度是在 5 nm 至 10 nm，並包括兩者，如第 8A 圖所示。

接著，金屬薄膜 14a 在一溫度，舉例來說，約 300℃ 下經由熱處理而氧化，因此形成包括氧化物金屬薄膜的高電阻薄膜 14。同時，低電阻區域(包括源/汲極區域 11SD)係形成於不相對閘電極 12A 和保持電容元件 10C 的區域。由於氧化物半導體內所包括的氧有部分用於金屬薄膜 14a 的氧化作用中，半導體層 11 內的氧氣濃度會從與金屬薄膜 14a 接觸的表面開始，隨著金屬薄膜 14a 的氧化逐漸減少。此外，像是鋁的金屬會從金屬薄膜 14a 擴散至半導體層 11。金屬元件的作用有如摻雜物，用以降低半導體層 11 的區域中，與其頂面上的金屬薄膜 14a 接觸的區域之電阻。如此會使得所產生的源/汲極區域 11SD 具有低電阻。

金屬薄膜 14a 較佳為，舉例來說，在約 300℃ 下經過退火的熱處理。在此，金屬薄膜 14a 係於一包含氧氣或其類似者的氧化氣體中退火，如此可抑制低電阻區域的氧氣濃度過度減少，並且能夠提供足夠的氧氣給半導體層 11。如此可省略一後續的退火步驟，簡化本發明的製程。

替代地，高電阻薄膜 14 可以接下來的方式形成。舉例來說，在第 8A 圖所示的步驟中，金屬薄膜 14a 可以在基板 10 維持於約 200℃ 的相對高溫下進行沉積。如此可以降低半導體層 11 的預先決定區域的電阻，而不須用到第 8B 圖的熱處理。在此情形下，半導體層 11 內的載體濃度可被降低到電晶體所需的程度。

金屬薄膜 14a 較佳係具有，舉例來說，10 nm 或更少的沉積厚度。這是因為，如果金屬薄膜 14a 的厚度為 10 nm 或更少，金屬薄膜 14a 在熱處理過程中可完全被氧化（可形成高電阻薄膜 14）。如果金屬薄膜 14a 沒有完全氧化，就需要用額外的蝕刻步驟移除未氧化的金屬薄膜 14a。這是因為，金屬薄膜 14a 也同樣被沉積在閘電極 13A 是，如果金屬薄膜沒有被充分氧化，可能會產生漏電流。如果金屬薄膜 14a 有完全氧化而形成高電阻薄膜 14，就不需要額外的移除步驟，進而可簡化製造流程。也就是，即使沒有蝕刻的移除步驟，也可以避免漏電流。要注意的是，在金屬薄膜 14a 具有 10 nm 或更少的沉積厚度時，經熱處理過後的高電阻薄膜 14 的厚度為約 20 nm 或更少。

氧化金屬薄膜 14a 的方法可包括除了熱處理外，讓金屬薄膜 14a 在蒸氣環境中氧化或電漿氧化，藉以加速氧化。尤其是，電漿氧化具有以下的優點。特別地，在金屬薄膜 14a 經由電漿氧化以形成高電阻薄膜 14 後，可藉由電漿 CVD 製程接著（連續地）形成層間絕緣薄膜 15。因此可以簡化步驟。在電漿氧化中，舉例來說，金屬薄膜 14a 較佳為暴露在包含氧氣的氣體，像是氧氣和氮氧化物（dinitroxide）的混合氣體所產生的電漿中，而基板 10 的溫度大約在 200 °C 至 400 °C，並包括兩者。這是因為經由此種電漿氧化過程形成的高電阻薄膜 14 對於外部大氣具有高障壁效能，如前所述。

此外，降低半導體層 11 的預先決定區域的電阻的方

法，除了讓金屬薄膜 14a 和半導體層 11 反應以降低電阻的方法之外，還可包括透過電漿處理降低電阻的方法，以及透過用電漿 CVD 製程沉積的氮化矽薄膜來擴散氫以降低電阻的方法。

接著，層間絕緣薄膜 15 係如第 9A 圖所示形成。特別地，層間絕緣薄膜 15 可以是，包括壓克力樹脂的有機薄膜，包括氧化矽薄膜或氧化鋁薄膜的無機薄膜，或有機與無機薄膜的疊層薄膜，層間絕緣薄膜 15 係以前述的厚度沉積在高電阻薄膜 14 的整個表面上。無機薄膜像是氧化矽薄膜，較佳係以電漿 CVD 製程沉積，而氧化鋁薄膜較佳係以反應濺鍍製程，使用 DC 或 AC 電源和鋁靶材來沉積。這是因為在這些製程下，無機薄膜可以高速沉積。無機薄膜係以塗佈方式沉積，舉例來說，像是旋轉塗佈或狹縫塗佈。

接著，接觸孔 H2 係藉由將相對半導體層 11 的源/汲極區域 11SD 的區域的一部分予以光微影和蝕刻，而形成穿過層間絕緣薄膜 15 和高電阻薄膜 14 的接觸孔。

接著，如第 9B 圖所示，包括上述材料的源/汲極電極層 16 係藉由，舉例來說，在層間絕緣薄膜 15 上進行濺鍍製程，以便填補接觸孔 H2，接著源/汲極電極層 16 會以光微影和蝕刻而圖樣化為預先決定的形狀。因此，源/汲極電極層 16 係與半導體層 11 的源/汲極區域 11SD 電氣連接。如前述，電晶體 10B 和保持電容元件 10C 係形成於基板 10 上。

接著，包括前述材料的平坦化膜 17 係藉由，舉例來說，旋轉塗佈或狹縫塗佈以沉積覆蓋於層間絕緣薄膜 15 和源/汲極電極層 16，而接觸孔 H3 係形成於相對源/汲極電極層 16 的區域的一部分。

接著，有機 EL 元件 10A 係形成於平坦化膜 17 上。特別地，包括上述材料的第一電極 18 係藉由，舉例來說，一濺鍍製程而沉積在平坦化膜 17 上，以便填補接觸孔 H3，以及接著第一電極 18 係經由光微影與蝕刻圖樣化。接著具有開口的像素分隔膜 19 係形成於第一電極上，而有機層 20 係藉由，舉例來說，真空蒸鍍製程沉積。接著，包括上述材料的第二電極 21 係藉由，舉例來說，一濺鍍製程而沉積在有機層 20 上。接著，保護層 22 係藉由，舉例來說，一 CVD 製程沉積在第二電極 21 上，然後密封基板 23 係附接至保護層 22 上。這是第 1 圖所示的有機 EL 顯示裝置 1 的最後製程。

[運作與功效]

在本實施例的有機 EL 顯示裝置 1 中，舉例來說，當對應每一色彩的視訊訊號之驅動電流係施加於對應 R、G 和 B 的其中一個的像素時，電子和電洞係透過第一和第二電極 18 和 21 注入有機層 20。電子和電洞會在有機 EL 的有機層 20 重合並發光。如此一來，有機 EL 顯示裝置 1 就可，舉例來說，顯示 R、G 及 B 之全彩的視訊畫面。

在有機 EL 顯示裝置 1 中，對應一視訊訊號的電位係

於視訊顯示操作中施加於保持電容元件 10C 的一端，所以對應視訊訊號的電荷會累積在保持電容元件 10C 內。在此實施例中，保持電容元件 10C 具有一疊層結構，其中絕緣薄膜 12B 會被夾在包括氧化物半導體的半導體層 11 和導電薄膜 13B 之間。特別地，保持電容元件 10C 係用到部分的半導體層 11 而形成。

第 10 圖所示為根據比較範例 1 的保持電容元件 100 的剖面結構概要圖。在比較範例 1 中，舉例來說，一絕緣薄膜 102 是使用基板 101 上的部分閘絕緣薄膜，以及導電薄膜 103 係設置於絕緣薄膜 102(與電晶體的閘電極在同一層)上。具有較大厚度的層間絕緣薄膜 104 係設置於導電薄膜 103 上，而導電薄膜 105 係作為一源/汲極電極層而被設置於層間絕緣薄膜 104 上。如此一來，比較範例 1 的保持電容元件 100 具有一結構，其中層間絕緣薄膜 104 係被夾在導電薄膜 103 與 105 之間，而導電薄膜 103 與 105 分別被設置為電晶體的閘電極與源/汲極電極，透過此一疊層結構也可形成電容。然而，在此種保持電容元件 100 中，層間絕緣薄膜 104 的厚度相當大(大概是 mm 等級)，因此電容很小，對於寄生電容非常敏感。

另一方面，在本發明的實施例中，保持電容元件 10C 在設置時係使用部分的半導體層 11，因此被夾在半導體層 11 和導電薄膜 13B 之間的絕緣薄膜 12B 可作為閘絕緣薄膜。也就是說，閘絕緣薄膜的厚度和閘絕緣薄膜 12A 相同(比層間絕緣薄膜 15 的厚度要小)，因此，在本發明的實施

例中，和比較範例 1 相較下，可確保大電容的效果。

第 11A 圖所示為根據另一比較範例 2 的保持電容元件 100A 的疊層結構的剖面圖。第 11B 圖所示從導電薄膜 103 的一側看到的疊層結構的平面圖。在保持電容元件 100A 中，導電薄膜 103 係被設置在半導體層 101 上，而介於其間的絕緣薄膜 102 係使用閘絕緣薄膜形成。透過此一疊層結構可形成電容。保持電容元件 100A 中，儘管如同本發明的實施例一樣可提供相當大的電容，但是電容可能會因為半導體層 101 和導電薄膜 103 之間所施加的電壓而改變。如果電容改變，就有可能沒有辦法在驅動像素電路的情形下提供足夠的電容，使得影像品質降低。

相反地，本實施例的保持電容元件 10C 具有凹口 H1，其係藉由移除在半導體層 11 上的選擇區域的導電薄膜 13B 和絕緣薄膜 12B 而形成。因此，由於在半導體層 11 上的凹口 H1 不具有導電薄膜 13B 或絕緣薄膜 12B，因此氧氣可輕易地從凹口 H1 脫離氧化物半導體。因此，氧化物半導體的載體濃度可以增加。換句話說，TFT 特性中的初始電壓會往負的一端移動。第 12 圖所示為根據比較範例 2 的施加電壓與保持電容元件的電容之間的關係。第 13 圖所示為本實施例中施加電壓與保持電容元件 10C 的電容之間的關係。如此一來，本實施例中的電壓特性和比較範例相較下，係往負的一端移動，所以可以得到一個電容對電壓的變化小的範圍(舉例來說，接近 0V 的區域)，因此降低了電容對電壓的依存性。

第 14 圖所示為一凹口間距離 d (一包括導電薄膜 13B 和絕緣薄膜 12B 的部分的寬度) 以及保持電容元件 10C 的初始電壓 (V_{th}) 之間的關係。如圖所示，較小的凹口間距離 d 對像素電路的操作較為理想，因為它提供較大的電容。尤其是，在凹口間距離 d 為 $8\mu m$ 或更少的情況下， V_{th} 會隨著凹口間距離 d 減少而往負端移動。這表示保持電容元件 10C 的凹口間距離 d 較佳為 $8\mu m$ 或更少。

如上述，在實施例中，保持電容元件 10C 與有機 EL 元件 10A 和電晶體 10B 同被設置於基板 10，其具有一疊層結構，其中導電薄膜 13B (與閘電極 13A 同一層) 係被設置在包括氧化物半導體的半導體層 11 上，而絕緣薄膜 12B (與閘絕緣薄膜 12A 同一層) 被夾在其中。凹口 H1 係藉由移除在半導體層 11 上的選擇區域內的導電薄膜 13B 和絕緣薄膜 12B 而形成。這麼做可以抑制與施加電壓相關的保持電容元件 10C 的電容變化，達到理想的電容。因此，也可以抑制影像品質的劣化。

此外，本發明可以讓主動驅動式顯示器可以顯示高品質影像，達到大螢幕、高解析度，以及高訊框率。更有甚者，由於可以獲得相當大的電容，因此可減少像素佈置中繞線所占的面積，所以能夠以高良率製造具有極少缺陷的面板。

[實施例修改]

以下將敘述根據本發明的實施例做一修改的顯示裝置

(液晶顯示裝置 2)。第 15 圖所示為液晶顯示裝置 2 的剖面結構。液晶顯示裝置 2 包括在基板 10 上的顯示元件、電晶體 10B，以及保持電容元件 10C，如同採用有機 EL 顯示裝置的先前實施例一樣，只不過顯示元件為一液晶顯示元件 20A 而非有機 EL 元件。特別地，在顯示裝置 2 中，電晶體 10B 和保持電容元件 10C 係設置於基板 10 上，而液晶顯示元件 20A 係設置在這些組件上。一背光 27 被設置在基板 10 下，而偏光板 (polarizing plate) 28a 與 28b 係附接在基板 10 的背光 27 側，並附接在密封基板 23 上。在實施例中相同的組件係以相同的符號表示，在此不另行贅述。

在液晶顯示元件中，舉例來說，液晶層 25 係被封裝在像素電極 29 和相對電極 26 間，而配向膜 (alignment film) 24a 和 24b 係分別被設置在像素電極 29 和相對電極 26 的液晶層 25 側的表面。像素電極 29 係針對每一像素設置，並且電氣地連接到，舉例來說，電晶體 10B 的源/汲極電極層 16。相對電極 26 係同樣提供給複數個像素，並且維持共同的電位。液晶層 25 包括，舉例來說，以垂直配向 (VA) 模式、扭轉向列 (TN) 模式，或者是平面內交換 (IPS) 模式驅動的液晶。

背光 27 是將光發射至液晶層 25，並且包括，舉例來說，複數個發光二極體 (LED) 或冷陰極螢光燈 (CCFL)。背光 27 係由背光驅動區段控制開啓或關閉。

偏光板 28a 和 28b (偏光器與分析器) 係以正交偏光

(crossed-Nicol)型態設置，舉例來說，所以從背光 27 所發出的光在沒有施加電壓(關閉狀態)時會被阻擋，而在有施加電壓(開啓狀態)時會被傳送。

在此種顯示裝置 2 中，保持電容元件 10C 係使用電晶體 10B 內的部分的半導體層 11 來設置，而凹口 H1 係藉由移除在半導體層 11 上的選擇區域內的導電薄膜 13B 和絕緣薄膜 12B 而設置，如實施例中的有機 EL 顯示裝置 1 一樣。所以，在此修改實施例中的保持電容元件 10C 也具有相當大的保持電容，並可達到降低電容的電壓依存性的效果。特別是，本說明書中的顯示裝置不僅可應用在上述的有機 EL 顯示裝置 1 上，同時也可以用於液晶顯示裝置 2。

[應用範例]

以下將描述將上述顯示裝置(有機 EL 顯示裝置 1 和液晶顯示裝置 2)應用於電子裝置的範例。這些電子裝置包括，舉例來說，電視裝置、數位相機、筆記型電腦、行動終端裝置像是行動電話，以及視訊攝錄影機。換句話說，上述的顯示裝置可應用於各種領域內的電子裝置，用以顯示外部接收或內部產生的視訊訊號，作為靜止或視訊影像。

[模組]

顯示裝置係內建於各種電子裝置，像是以下敘述的應用範例 1 至 5，舉例來說，像是第 16 圖所示的模組。在模

組中，舉例來說，基板 10 的一側具有從密封基板 23 暴露的區域 210，以及外部連接終端(圖中未顯示)係被設置在暴露的區域 210，並將接線延伸至水平選擇器 51、寫入掃描器 52，以及電源供應掃描器 53。外部連接終端可附接於可撓性印刷電路(FPC)220，用以輸入/輸出訊號。

[應用範例 1]

第 17 圖所示為電視裝置的外觀。電視裝置具有，舉例來說，包括前方面板 310 和玻璃濾光片 320 的影像顯示螢幕區 300，以及影像顯示螢幕區 300 對應上述的顯示裝置。

[應用範例 2]

第 18A 圖與 18B 圖所示為數位相機的外觀。數位相機具有，舉例來說，用於閃光燈的發光區 410、顯示區 420、選單開關 430，以及快門按鈕 440，以及顯示區 420 對應上述的顯示裝置。

[應用範例 3]

第 19 圖所示為筆記型電腦的外觀。筆記型電腦具有，舉例來說，主體 510、用以輸入字母或其類似者的鍵盤 520，以及顯示影像用的顯示區 530，以及顯示區 530 對應上述的顯示裝置。

[應用範例 4]

第 20 圖所示為視訊攝錄影機的外觀。視訊攝錄影機具有，舉例來說，主體區 610、被設置在主體區 610 前方表面的物體拍攝鏡頭 620，用以拍攝的開始/停止開關 630，以及一顯示區 640，以及顯示區 640 對應上述的顯示裝置。

[應用範例 5]

第 21A 圖至 21G 圖所示為一行動電話的外觀。舉例來說，行動電話係設置為具有一上外殼 710 以及一下外殼 720，彼此透過一鉸鍊區 730 連接，並具有一顯示幕 740、一子顯示幕 750，一補光燈 760，以及一相機 770。顯示幕 740 或子顯示幕 750 對應上述的顯示裝置。

儘管本說明書已經透過上述實施例與修改實施例加以敘述，然而本發明並不限於此實施例及其類似者，而本發明也可有各種修改或替代。舉例來說，儘管在實施例中所示的配置是，開口是藉由完全移除導體層 11 上的選擇區域內的導電膜 13B 和絕緣薄膜 12B(開口是從導電薄膜 13B 的表面一直到半導體層 11 的表面)而作為本說明書的凹口的範例，然而導電薄膜 13B 和絕緣薄膜 12B 可以不完全被移除。特別地，導電薄膜 13B 和絕緣薄膜 12B 可在半導體層 11 上的選擇區域內的厚度(深度)方向被部分移除(開口可能不會從導電薄膜 13B 的表面一直到半導體層 11 的表面)。

舉例來說，凹口 H1 可被設置為選擇性地僅移除在厚度方向的導電薄膜 13B(或部分的導電薄膜 13B)，如第 22A 圖所示。替代地，凹口 H1 可被設置為移除所有的導電薄膜 13B 和絕緣薄膜 12B 的上端部分，如第 22B 圖所示。然而，如實施例中的結構，當凹口 H1 一直延伸到半導體層 11 的表面，較有效地降低電壓依存性，因為讓氧氣與半導體層 11 分離的關係，並且讓製造過程更為簡化。

此外，在實施例或其類似者的組態中，儘管保持電容元件 10C 的絕緣薄膜 12B 係與電晶體 10B 的閘絕緣薄膜 12A 分開圖樣化，但是閘絕緣薄膜 12A 和絕緣薄膜 12B 並不一定要分開，而可以形成在電晶體 10B 一直到保持電容元件 10C 上。此外，儘管半導體層 11 在範例中是整合地(連續地)形成在電晶體 10B 到保持電容元件 10C，但是半導體層 11 也可分別設置於電晶體 10B 和保持電容元件 10C。

此外，儘管本實施例及其類似者已透過具有高電阻薄膜 14 的示範結構加以說明，不過本發明也有可能不設置高電阻薄膜 14。然而，具有高電阻薄膜 14 的結構較為理想的原因，是如前所述，它可以穩定地保持電晶體 10B 和保持電容元件 10C 的電氣特性。

此外，在本實施例或其類似者中，儘管半導體層 11 的預先決定區域的電阻係藉由金屬薄膜 14a 和半導體層 11 的反應而降低，在此也可使用其他方法，舉例來說，透過

電漿處理降低電阻，以及透過用電漿 CVD 製程沉積的氮化矽薄膜來擴散氫以降低電阻，或其類似者。

此外，儘管設置於保持電容元件 10C 內的凹口 H1 在範例中從上方看是採用正方形(第 3A 圖)或矩形(第 3B 圖)的開口形狀，然而凹口 H1 的開口形狀並不限於此，可包括各種其中形狀(舉例來說，圓形或多邊形)。

根據上述的示範實施例與說明書的修正，應可達成至少以下組態(1)至(9)。

(1)一種顯示裝置，包括一基板、一顯示元件、一作為該顯示元件的一驅動元件之電晶體；以及一保持電容元件，對應一視訊訊號以保持電荷，其中該顯示元件、該電晶體，以及該保持電容元件係設置於該基板上，以及該保持電容元件包括一第一半導體層，包括一氧化物半導體，一第一導電薄膜，設置於該第一半導體層上，一第一絕緣薄膜，設置於該第一半導體層與該第一導電薄膜之間，以及一凹口，藉由將該第一半導體層上的一選擇區域內的部分或所有的該第一導電薄膜與該第一絕緣薄膜之厚度移除而形成。

(2)根據組態(1)的顯示裝置，其中該電晶體包括，根據接近該基板的順序，一第二半導體層，包括一氧化物半導體，一第二絕緣薄膜，設置於在該第二半導體層上的一選擇區域作為一閘絕緣薄膜，一設置於一對應該第二絕緣薄膜的區域作為一閘電極之第二導電薄膜，以及一源極/汲極電極層，與該第一半導體層電氣連接。

(3)根據組態(2)的顯示裝置，其中該第一與第二半導體層係以一相同材料形成，該第一與第二導電薄膜係以一相同材料形成，以及該第一與第二絕緣薄膜係以一相同材料形成。

(4)根據組態(2)或(3)的顯示裝置，其中該第一半導體層係與該第二半導體層整合設置。

(5)根據組態(2)至(4)的任一組態之顯示裝置，其中該第一與第二半導體層具有一低電阻區域，其具有一較其他區域較低的電阻，位於一非相對於該第一導電薄膜與該保持電容元件的每一個之區域內。

(6)根據組態(5)的顯示裝置，其中該源極/汲極電極層係電氣連接至該第一半導體層的該低電阻區域。

(7)根據組態(1)至(6)的任一組態之顯示裝置，其中該保持電容元件係被一高電阻薄膜覆蓋。

(8)根據組態(1)至(7)的任一組態之顯示裝置，其中該顯示元件係一有機電致發光元件。

(9)如根據組態(1)至(7)的任何一項之顯示裝置，其中該顯示元件係一液晶顯示元件。

本發明以 2011 年 3 月 29 日所提出的日本專利申請案第 2011-071487 號主張優先權，在此並完整引用作為參考。

熟悉此技藝者應可了解，在本發明的申請專利範圍及其等效範圍內，可根據設計需求以及其他因素進行各種修改、組合、次組合，以及替代等動作。

【圖式簡單說明】

在此所附的圖表係用以更深入了解本發明，在此引用並構成本說明書的一部分。在圖表中所示的實施例，和說明書本身，係用以解釋本發明的原則。

第 1 圖所示為根據本發明的實施例之一有機 EL 顯示裝置的剖面結構；

第 2 圖所示為第 1 圖的保持電容元件的放大剖面結構；

第 3A 圖與第 3B 圖為第 1 圖的保持電容元件的概要平面圖；

第 4 圖所示為第 1 圖的有機 EL 顯示裝置的整體組態與其周邊電路；

第 5 圖所示為第 4 圖所示的一像素的電路組態；

第 6A 圖與第 6B 圖所示為第 1 圖中所示的有機 EL 顯示裝置的製造流程的步驟；

第 7A 圖與第 7B 圖所示為第 6B 圖之後的步驟；

第 8A 圖與第 8B 圖所示為第 7B 圖之後的步驟；

第 9A 圖與第 9B 圖所示為第 8B 圖之後的步驟；

第 10 圖所示為根據比較範例 1 的保持電容元件的剖面結構概要圖；

第 11A 圖與第 11B 圖所示為根據比較範例 2 的保持電容元件的剖面結構和平面結構的概要圖；

第 12 圖所示為在比較範例中電容隨電壓變化的特性

圖；

第 13 圖所示為在實施例中電容隨電壓變化的特性圖

；

第 14 圖所示為凹口間距離與初始電壓之間關係的特性圖；

第 15 圖所示為經修改過的液晶顯示裝置的剖面結構

；

第 16 圖所示為一具有顯示裝置的模組的概要組態的平面圖；

第 17 圖所示為應用範例 1 的外觀透視圖；

第 18A 圖所示為應用範例 2 的正面透視圖，而第 18B 圖所示為其後方透視圖；

第 19 圖所示為應用範例 3 的透視圖；

第 20 圖所示為應用範例 4 的透視圖；

第 21A 圖所示為應用範例 5 在一開啓狀態的正面圖，第 21B 圖所示為其側視圖，第 21C 圖所示為其關閉狀態的正面圖，第 21D 圖所示為其左側視圖；第 21E 圖所示為其右側視圖；第 21F 圖所示為其頂視圖；以及第 21G 圖所示為其底視圖；以及

第 22A 圖與第 22B 圖所示為根據其他範例的保持電容元件的剖面結構。

【主要元件符號說明】

1：有機 EL 顯示裝置

- 2：液晶顯示裝置
- 10：基板
- 10A：有機 EL 元件
- 10B：電晶體
- 10C：保持電容元件
- 11：半導體層
- 11A：通道區域
- 11SD：源/汲極區域
- 12A：閘絕緣薄膜
- 12B：絕緣薄膜
- 13：導電薄膜
- 13A：閘電極
- 13B：導電薄膜
- 14：高電阻薄膜
- 14a：金屬薄膜
- 15：層間絕緣薄膜
- 16：源/汲極電極層
- 17：平坦化膜
- 18：第一電極
- 19：像素分隔膜
- 20：有機層
- 20A：液晶顯示元件
- 21：第二電極
- 22：保護層

23：密封基板
 24a：配向膜
 24b：配向膜
 25：液晶層
 26：相對電極
 27：背光
 28a：偏光板
 28b：偏光板
 29：像素電極
 31：水平選擇器
 50：顯示區域
 50a：像素驅動電路
 51：水平選擇器
 52：寫入掃描器
 53：電源供應掃描器
 100：保持電容元件
 100A：保持電容元件
 101：基板
 102：絕緣薄膜
 103：導電薄膜
 104：層間絕緣薄膜
 105：導電薄膜
 210：暴露的區域
 220：可撓性印刷電路

300：影像顯示螢幕區

310：前方面板

320：玻璃濾光片

410：發光區

420：顯示區

430：選單開關

440：快門按鈕

510：主體

520：鍵盤

530：顯示區

610：主體區

620：物體拍攝鏡頭

630：開始/停止開關

640：顯示區

710：上外殼

720：下外殼

730：鉸鍊區

740：顯示幕

750：子顯示幕

760：補光燈

770：相機

空白頁

七、申請專利範圍：

1. 一種顯示裝置，包含：

一基板；

一顯示元件；

一電晶體，作為該顯示元件的一驅動元件；以及

一保持電容元件，對應一視訊訊號以保持電荷，

其中該顯示元件、該電晶體，以及該保持電容元件係設置於該基板上，以及

該保持電容元件包括

一第一半導體層，包括一氧化物半導體，

一第一導電薄膜，設置於該第一半導體層上，

一第一絕緣薄膜，設置於該第一半導體層與該第一導電薄膜之間，以及

一凹口，藉由將該第一半導體層上的一選擇區域內的部分或所有的該第一導電薄膜與該第一絕緣薄膜之厚度移除而形成，

其中，該第一半導體層的表面係從該選擇區域暴露於該第一導電膜和該第一絕緣薄膜。

2. 如申請專利範圍第 1 項所述之顯示裝置，

其中該電晶體包括，根據接近該基板的順序，

一第二半導體層，包括一氧化物半導體，

一第二絕緣薄膜，設置於一在該第二半導體層上的一選擇區域作為一閘絕緣薄膜，

一第二導電薄膜，設置於一對應該第二絕緣薄膜的區

域作為一閘電極，以及

一源極/汲極電極層，與該第一半導體層電氣連接。

3.如申請專利範圍第 2 項所述之顯示裝置，

其中該第一與第二半導體層係以一相同材料形成，

該第一與第二導電薄膜係以一相同材料形成，以及

該第一與第二絕緣薄膜係以一相同材料形成。

4.如申請專利範圍第 3 項所述之顯示裝置，其中該第一半導體層係與該第二半導體層整合設置。

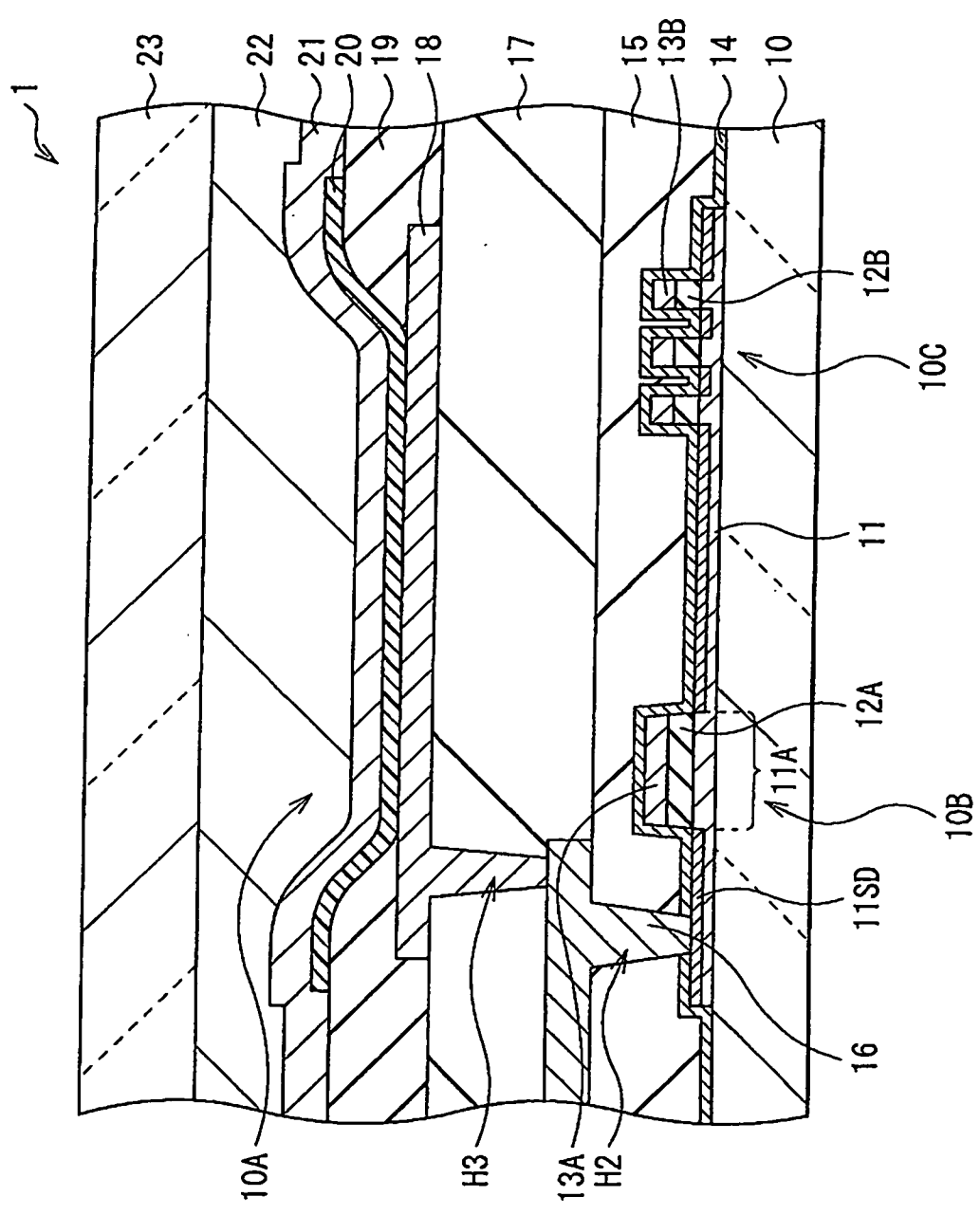
5.如申請專利範圍第 4 項所述之顯示裝置，其中該第一與第二半導體層具有一低電阻區域，其具有一較其他區域低的電阻，位於一非相對於該第一導電薄膜與該保持電容元件的每一個之區域內。

6.如申請專利範圍第 5 項所述之顯示裝置，其中該源極/汲極電極層係電氣連接至該第二半導體層的該低電阻區域。

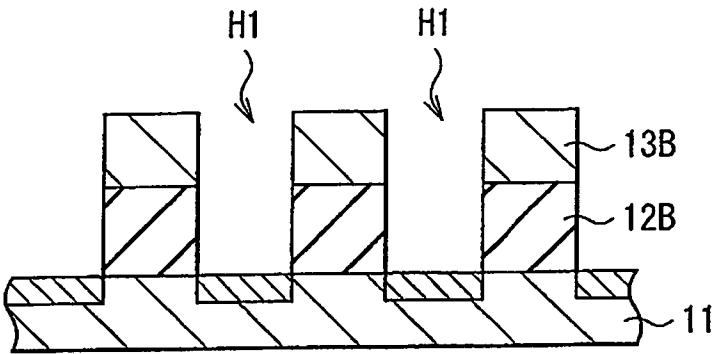
7.如申請專利範圍第 1 項所述之顯示裝置，其中該保持電容元件係被一由金屬薄膜轉變的氧化物薄膜覆蓋。

8.如申請專利範圍第 1 項所述之顯示裝置，其中該顯示元件係一有機電致發光元件。

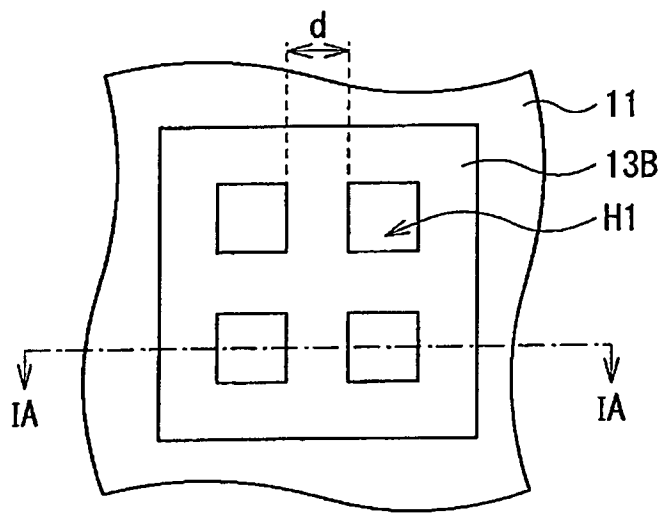
9.如申請專利範圍第 1 項所述之顯示裝置，其中該顯示元件係一液晶顯示元件。



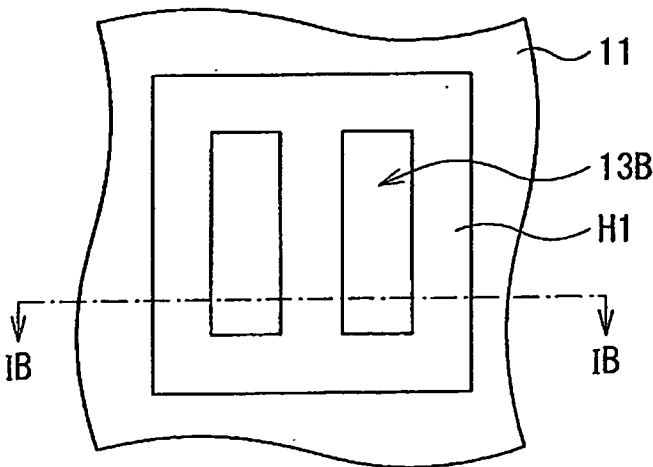
第1圖



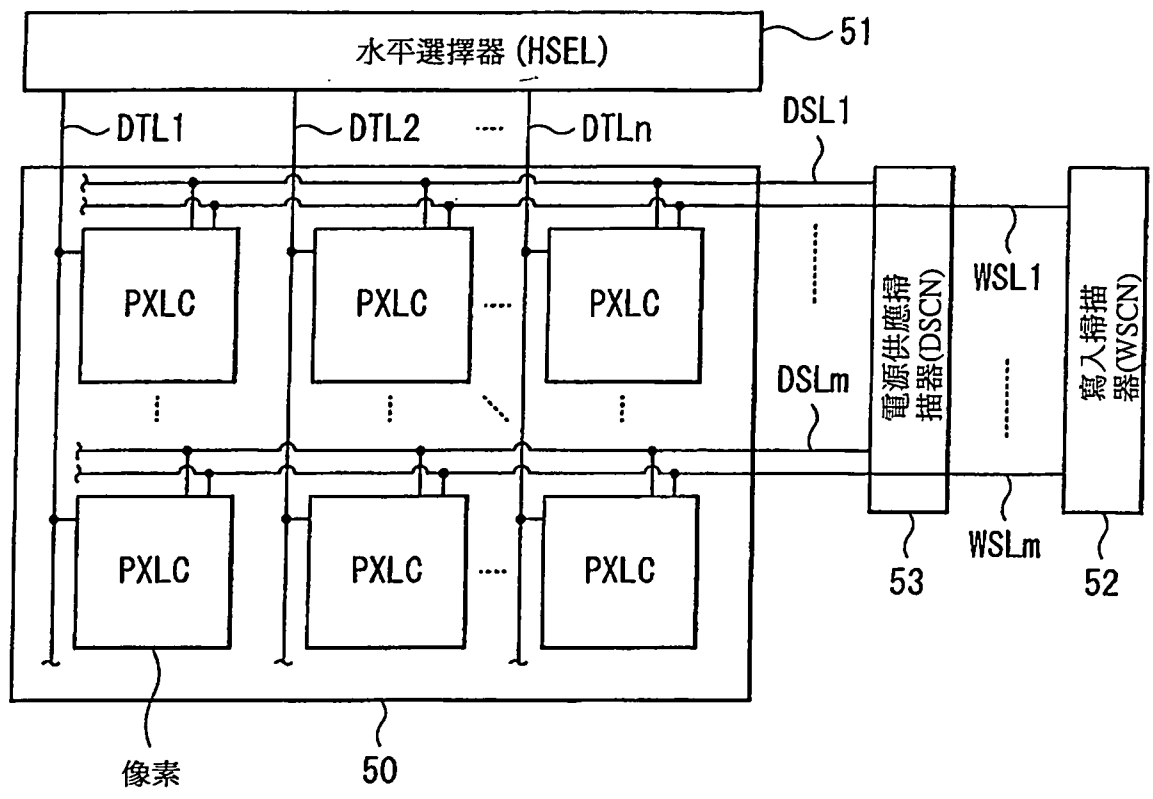
第2圖



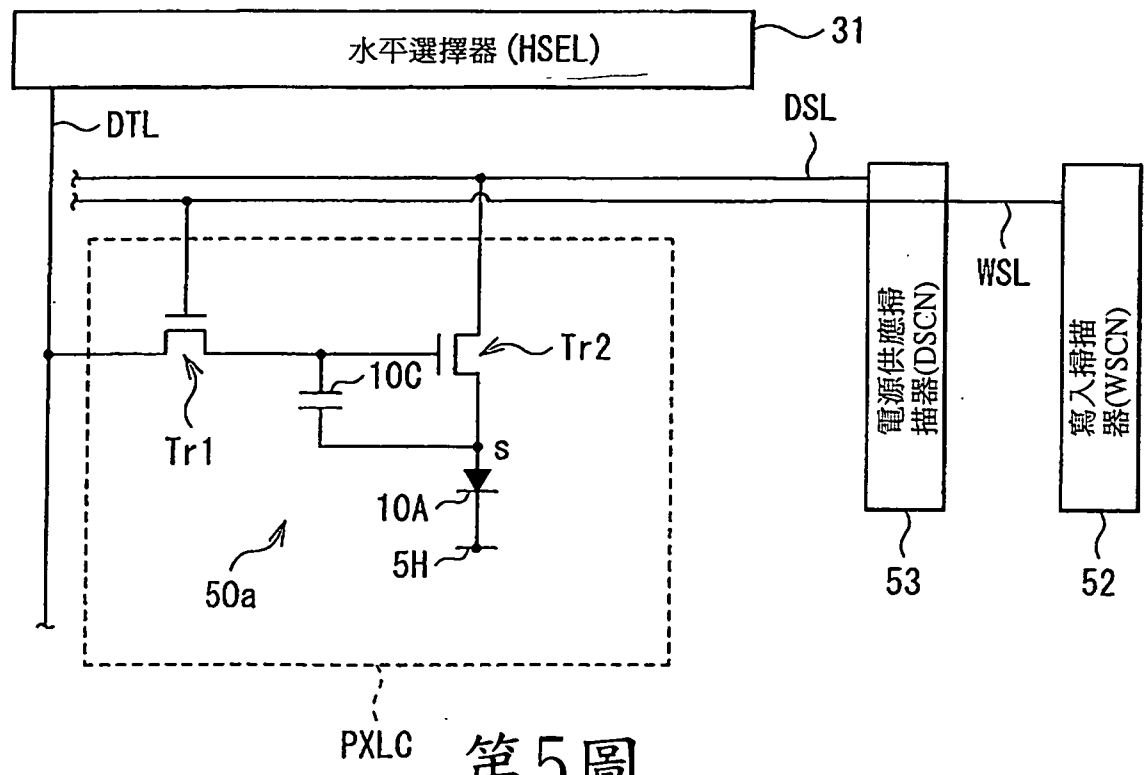
第3A圖



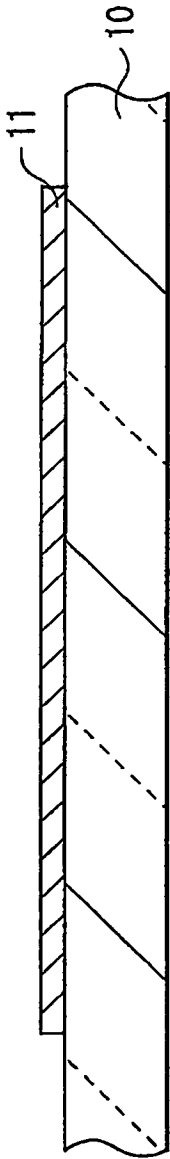
第3B圖



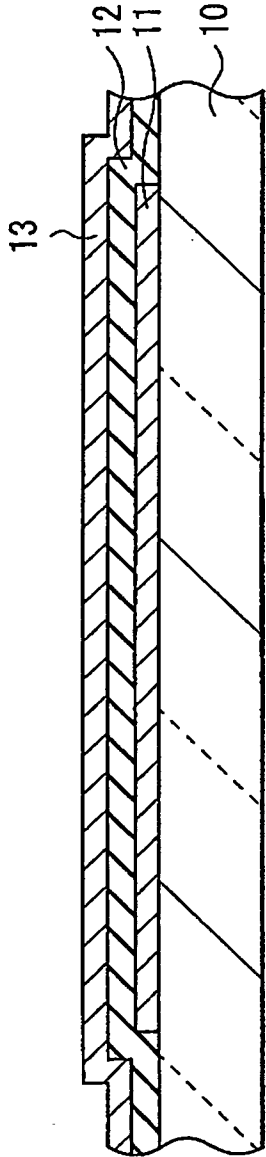
第4圖



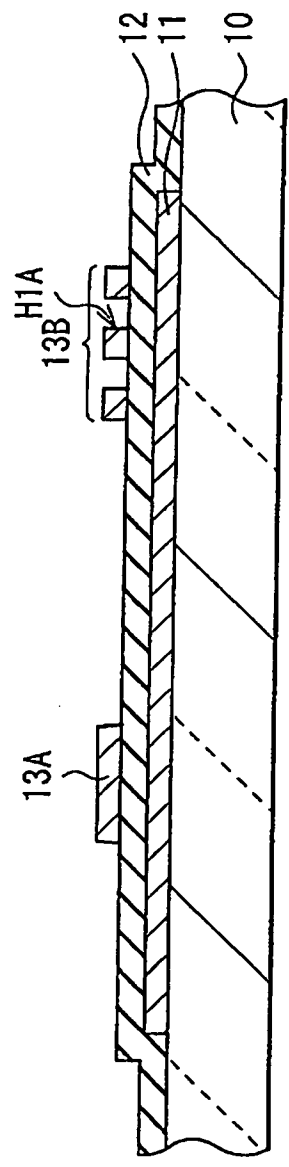
第5圖



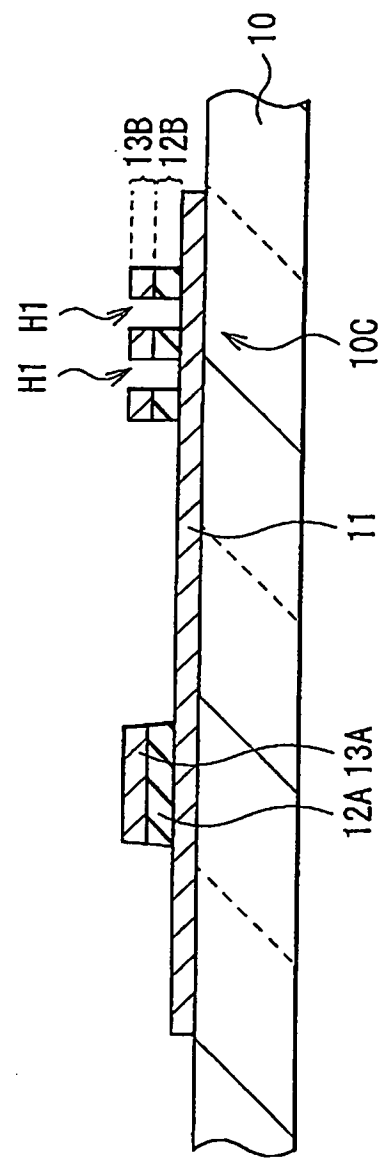
第6A圖



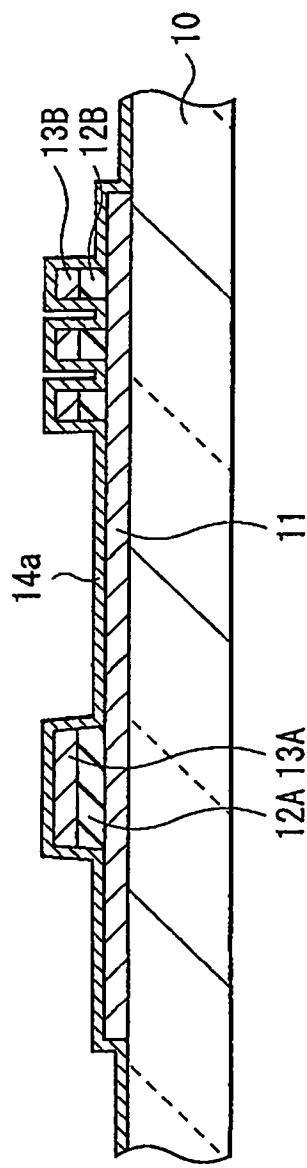
第6B圖



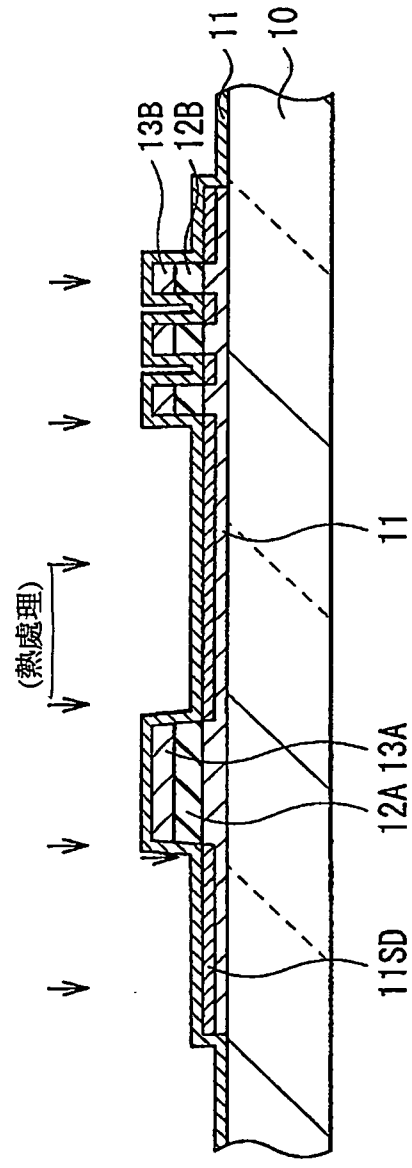
第7A圖



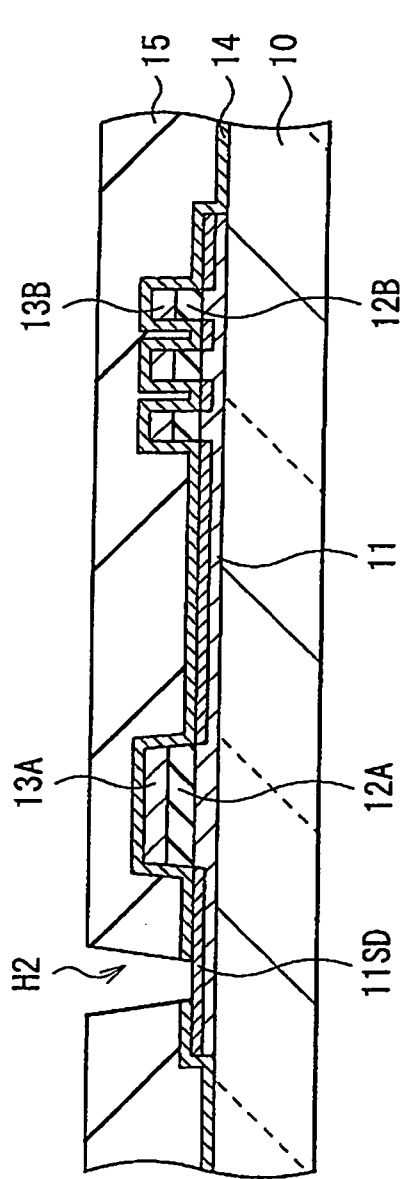
第7B圖



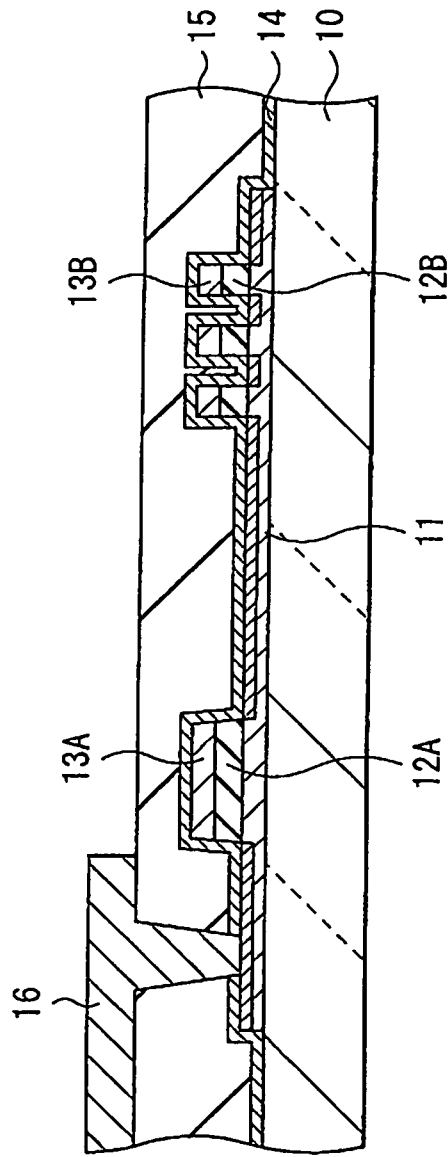
第8A圖



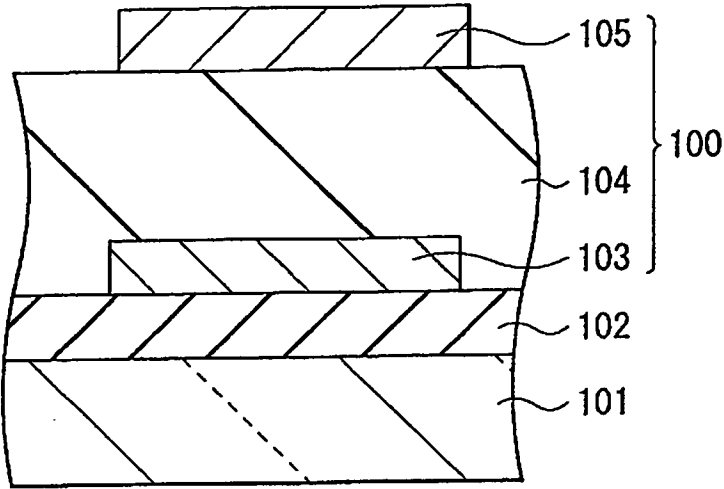
第8B圖



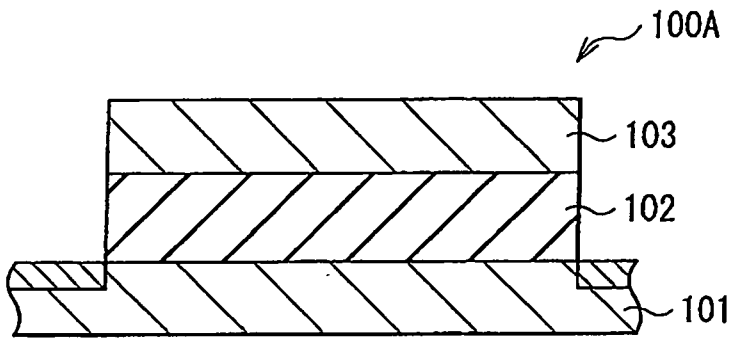
第9A圖



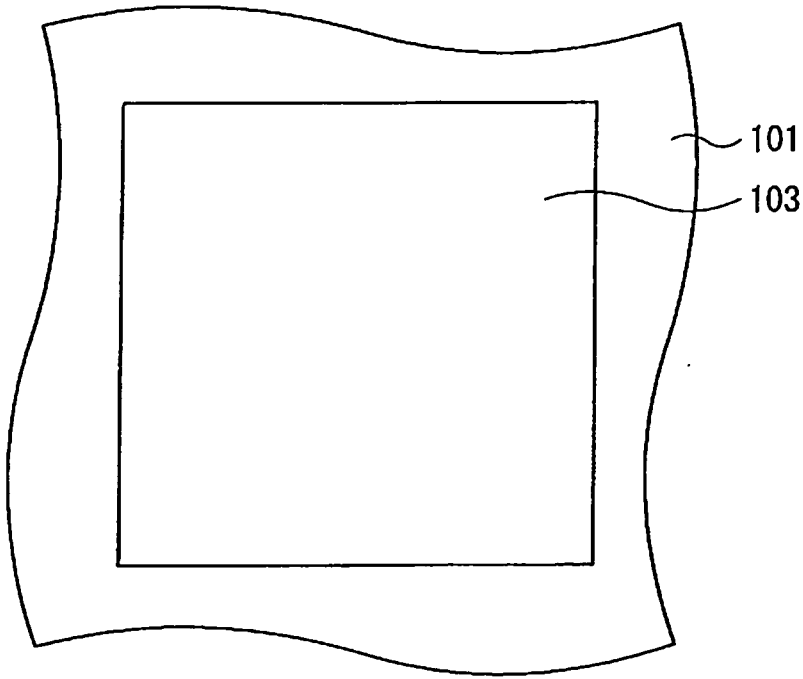
第9B圖



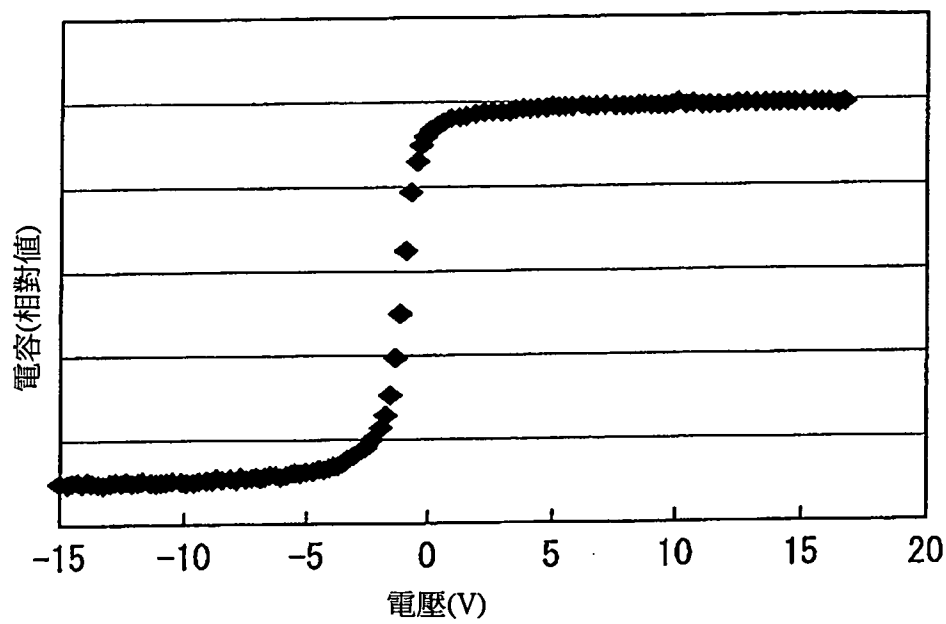
第10圖
相關技術



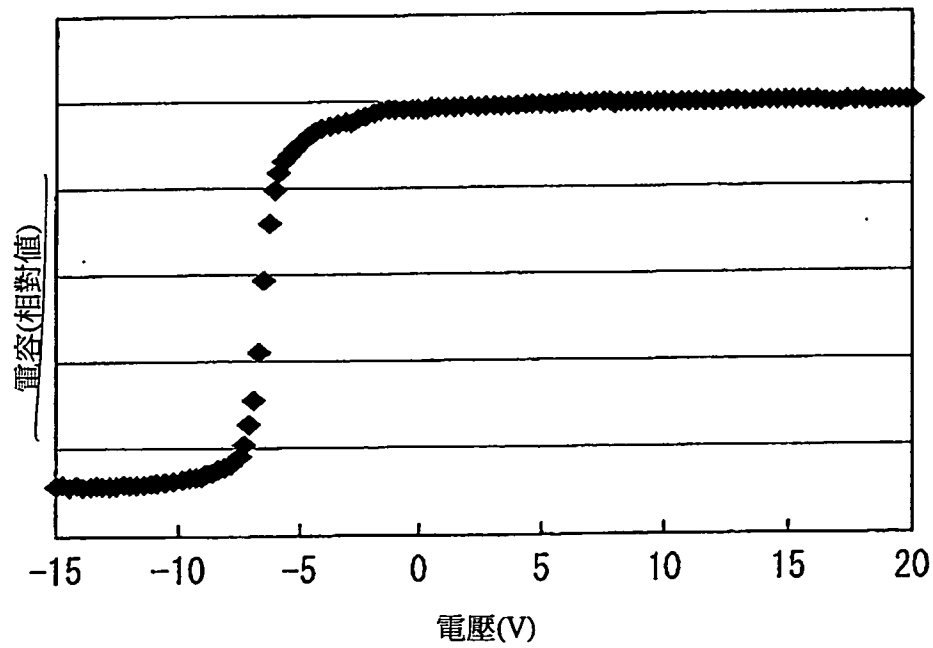
第11A圖
相關技術



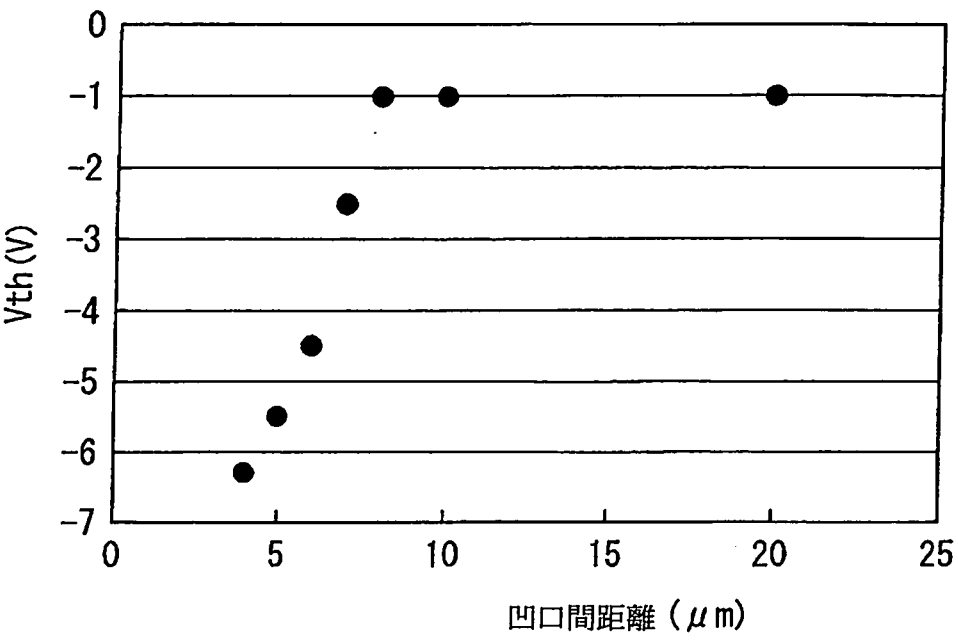
第11B圖
相關技術



第12圖



第13圖



第14圖

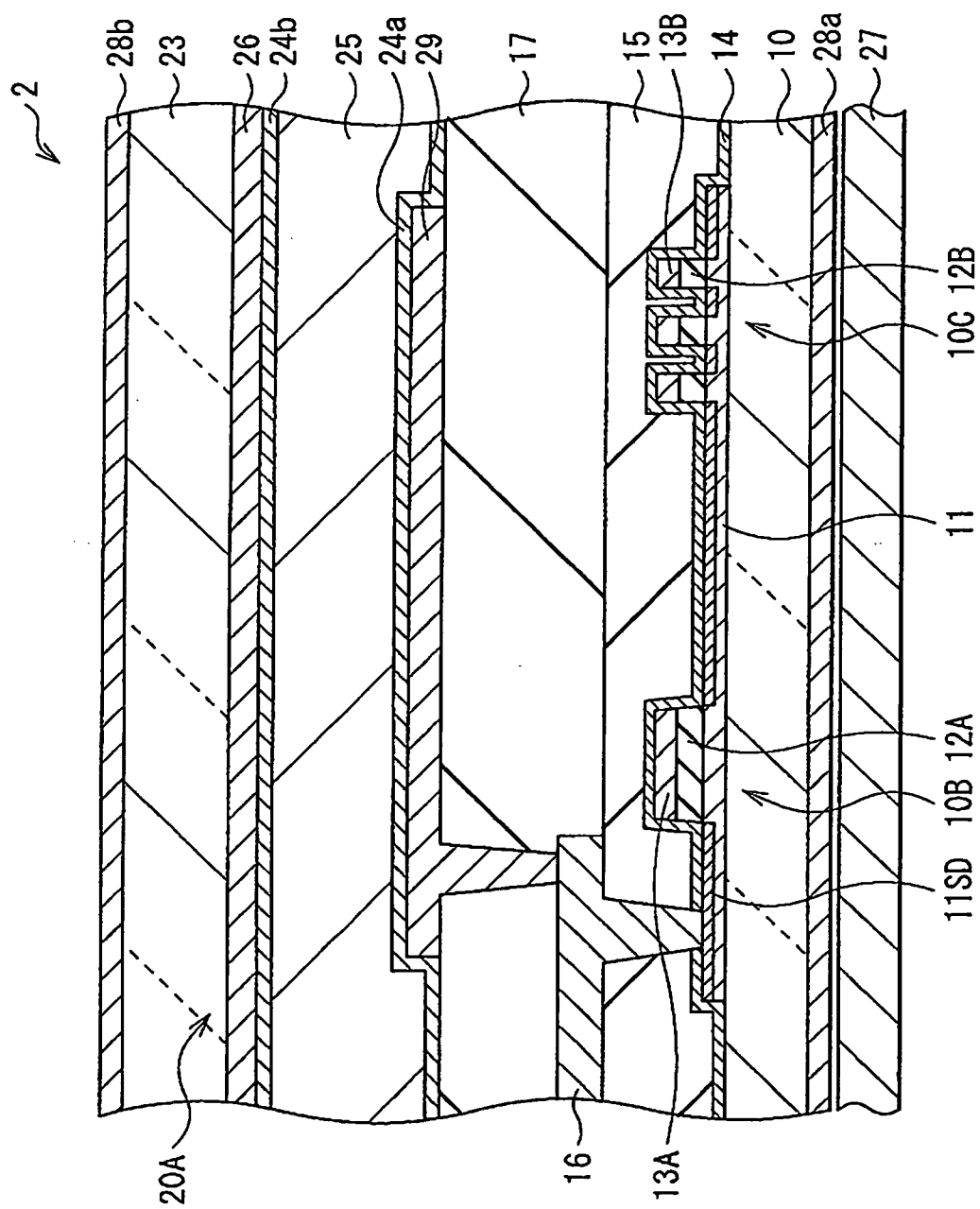
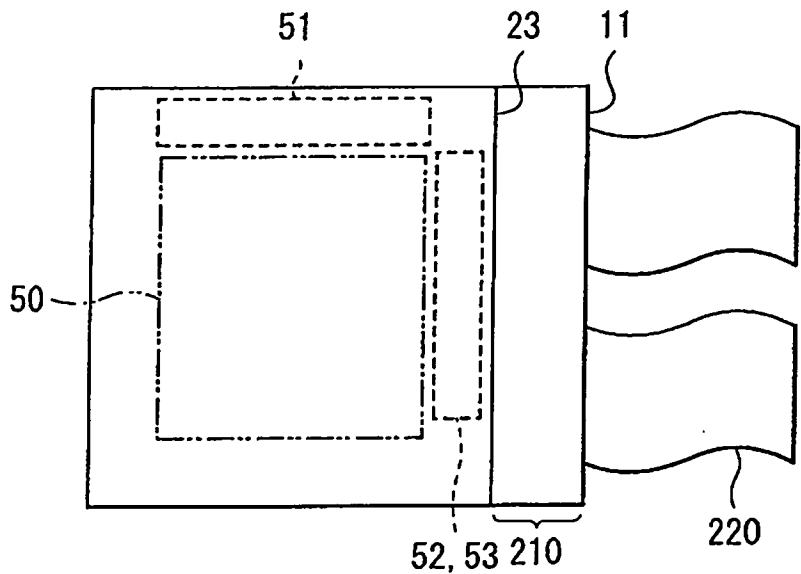
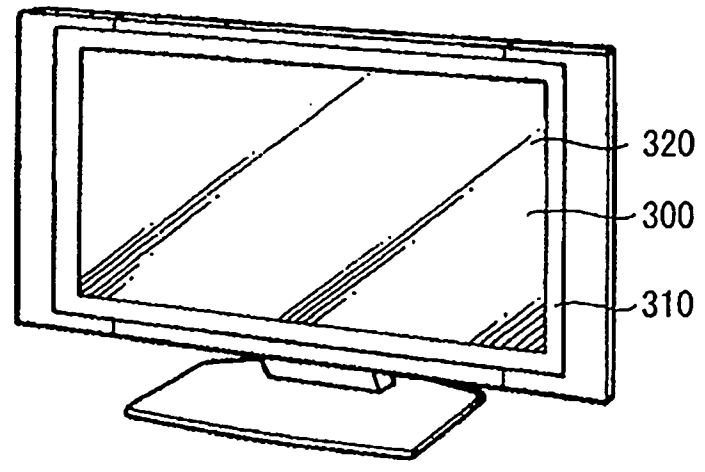


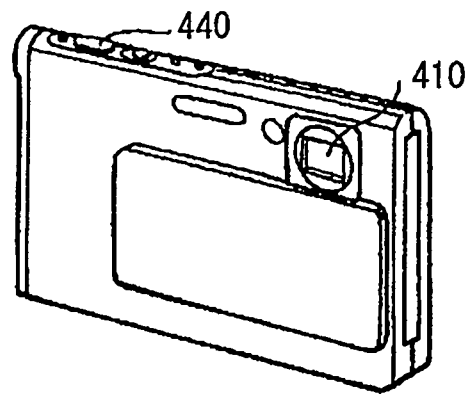
圖 15 第



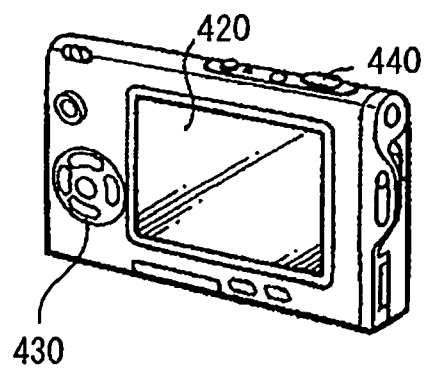
第16圖



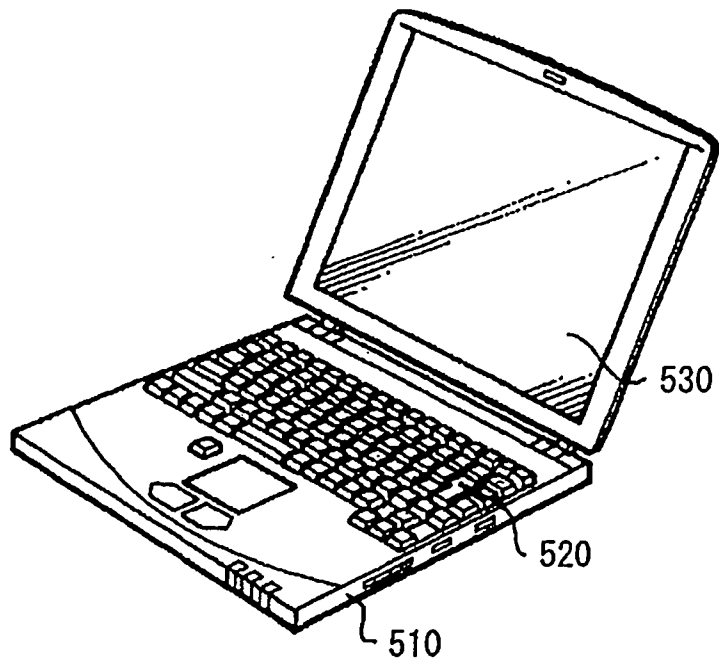
第17圖



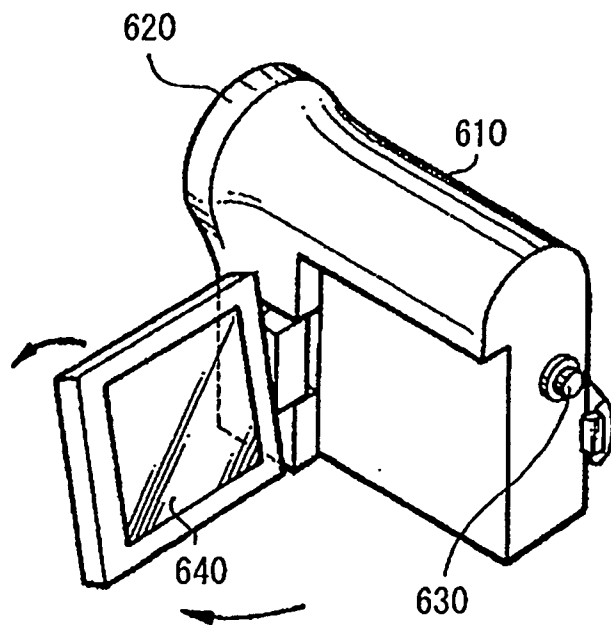
第18A圖



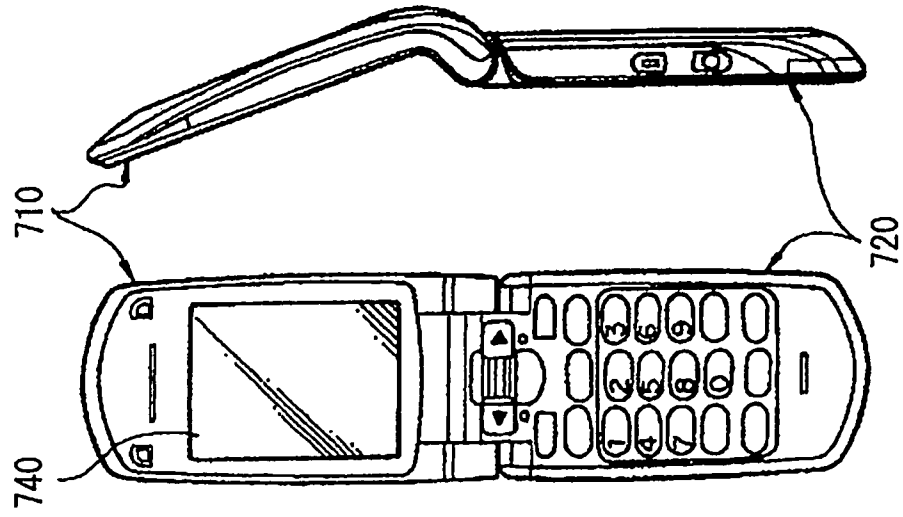
第18B圖



第19圖

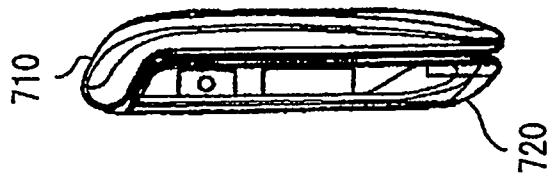


第20圖

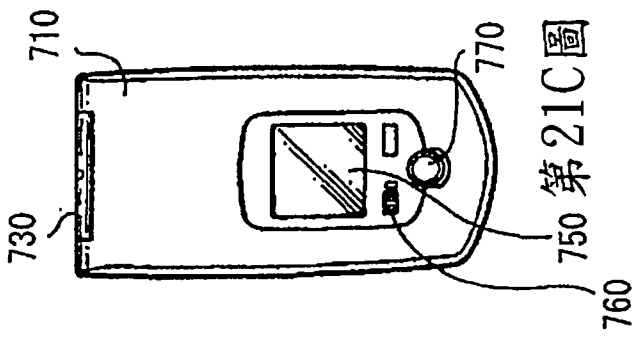


第21A圖

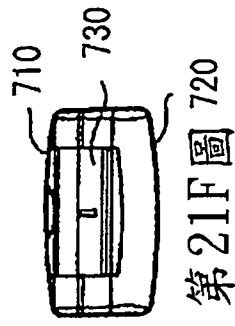
第21B圖



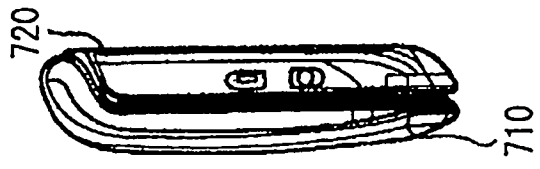
第21D圖



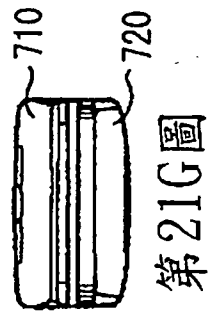
第21C圖



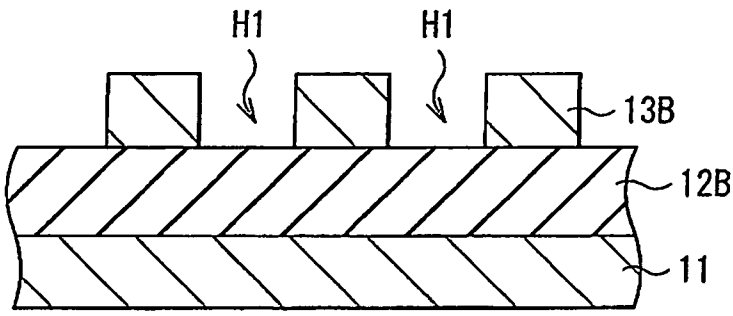
第21F圖



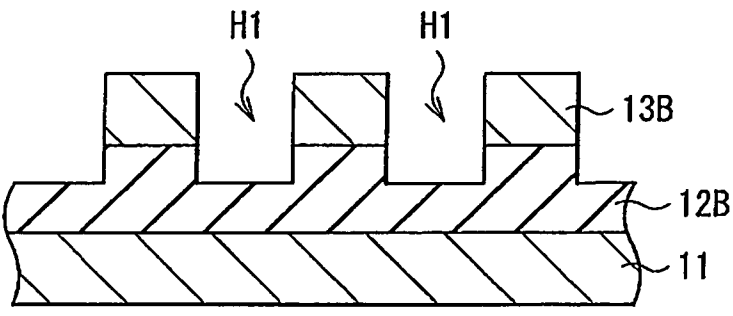
第21E圖



第21G圖



第22A圖



第22B圖