PCT WELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales Büro
INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 6 :		(11) Internationale Veröffentlichungsnummer: WO 98/07190
H01L 21/78, 23/31	A1	(43) Internationales Veröffentlichungsdatum: 19. Februar 1998 (19.02.98)

(21) Internationales Aktenzeichen: PCT/DE97/01756

(22) Internationales Anmeldedatum: 14. August 1997 (14.08.97)

(30) Prioritätsdaten:
196 32 815.2 14. August 1996 (14.08.96) DE

(71) Anmelder *(für alle Bestimmungsstaaten ausser US)*: SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).

(72) Erfinder; und
(75) Erfinder/Anmelder *(nur für US)*: LANG, Gisela [DE/DE]; Am Schmiedberg 2A, D-93057 Regensburg (DE). MAURER, Josef [DE/DE]; Rosenweg 3, D-93186 Pettendorf (DE).

(81) Bestimmungsstaaten: JP, US, europäisches Patent (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

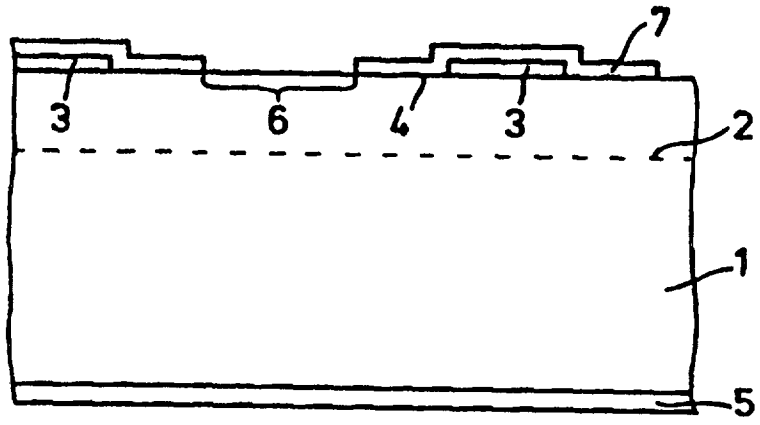
Veröffentlicht
Mit internationalem Recherchenbericht.
Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist. Veröffentlichung wird wiederholt falls Änderungen eintreffen.

(54) Title: PROCESS FOR DIVIDING A SEMICONDUCTOR WAFER

(54) Bezeichnung: VERFAHREN ZUM TRENNEN EINER HALBLEITERSCHEIBE

(57) Abstract

This invention concerns a process for dividing a semiconductor wafer (1) containing a plurality of optoelectronic semiconductor component structures into a number of individual chips (9, 10). This is done using abrasive cutting and subsequent etching of the chip flanks with a protected chip surface using the following steps: deposition of a covering layer on the entire surface (4) of the semiconductor wafer (1) containing diode structures; structuring of the covering layer so the covering layer is removed in the area of the cutting tracks (6), and dividing the semiconductor wafer (1) into the number of single chips (9, 10) by abrasive cutting using a cutting tool, the cutting tool and the semiconductor wafer (1) being guided along the cutting tracks (6) relative to each other.



(57) Zusammenfassung

Die Erfindung bezieht sich auf Verfahren zum Trennen einer mit einer Vielzahl von optoelektronischen Halbleiterbauelement-Strukturen versehenen Halbleiterscheibe (1) in eine Anzahl von Einzelchips (9, 10) durch Trennschleifen und anschließend möglichem Chipflankenätzen mit geschützter Chipoberfläche, mit den Schritten: ganzflächiges Abscheiden einer Abdeckschicht auf der Oberfläche (4) der mit den Diodenstrukturen versehenen Halbleiterscheibe (1); Strukturieren der Abdeckschicht dergestalt, dass an den Bereichen von Schneidspuren (6) die Abdeckschicht entfernt wird; und Trennen der Halbleiterscheibe (1) in die Anzahl von Einzelchips (9, 10) durch Trennschleifen vermittels einem Schneidwerkzeug, wobei das Schneidwerkzeug und die Halbleiterscheibe (1) relativ zueinander entlang der Schneidspuren (6) geführt werden.

LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland			TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	MX	Mexiko		
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun			PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

Beschreibung

Bezeichnung der Erfindung: Verfahren zum Trennen einer Halbleiterscheibe

Die Erfindung bezieht sich auf ein Verfahren zum Trennen einer mit einer Vielzahl von optoelektronischen Halbleiterstrukturen versehenen Halbleiterscheibe in eine Anzahl von Einzelchips durch Trennschleifen vermittels einem Schneidwerkzeug, wobei Schneidwerkzeug und Halbleiterscheibe relativ zueinander entlang von Schneidspuren geführt werden.

Halbleiterscheiben können je nach Chip- und Scheibengröße eine große Anzahl von Einzelchips enthalten, die vor der Montage getrennt bzw. vereinzelt werden müssen. Das heute fast ausschließlich angewandte Trennverfahren für integrierte Schaltungen ist das Sägen, genauer gesagt das Trennschleifen, welches mit Abstand die genauesten und saubersten Chipkanten liefert und im Gegensatz zu Ritz- bzw. Brechverfahren unabhängig von der Kristallorientierung der Halbleiterscheibe gute Ergebnisse liefert. Das Prinzip des Trennschleifverfahrens beruht darauf, dass die Halbleiterscheibe auf einem in X-Richtung verfahrbaren Tisch befestigt und unter einer hochtourig drehenden Diamantschleifscheibe hindurch bewegt wird. Zur Vermeidung einer Beeinträchtigung der elektronischen und optischen Eigenschaften der Diodenstrukturen nach Durchführung des Trennschleifprozesses ist die Erzeugung möglichst sauberer Seitenkanten der vereinzelten Chips erforderlich. Insbesondere bei Halbleiterscheiben (Wafer) mit einem III-V-Halbleiter-Grundmaterial werden nach dem Vereinzeln durch Trennschleifen üblicherweise die so erzeugten Chipflanken nass-chemisch geätzt, um das beim Trennschleifen erzeugte Kristalldamage zu entfernen. Dies ist insbesondere bei Lumineszenzdioden erforderlich, um zum Einen die Lichtauskopplung zu verbessern, und zum Anderen Kristallschäden, die im Betrieb aufgrund des beim Trennen erzeugten Damage induziert werden und die Lebensdauer der Lumineszenzdiode verkürzen, zu

vermeiden. Um zu verhindern, dass beim Chipflankenätzen auch die Halbleiteroberflächen mit der partiell vorhandenen, strukturierten Vorderseiten-Kontaktmetallisierung angeätzt werden, muss diese Oberfläche geschützt werden. Bisher wurden die beim Vereinzeln durch Trennschleifen verursachten Schädigungen der Diodenstrukturen dadurch vermindert, dass vor dem Vereinzeln auf der Halbleiterscheibe eine ganzflächig aufgebrachte Schutzschicht aus Photolack vorgesehen wurde, die mindestens so dick sein musste, dass die Vorderseitenmetallisierung auch an den Kanten abgedeckt ist. Diese Photolack-Schutzschicht musste allerdings beim Vereinzeln ebenfalls durchtrennt werden. Dadurch werden die Spanräume der Diamantschleifwerkzeuge, mit denen der Trennschleifprozess durchgeführt wird, zum Teil zugesetzt. Dies führte insbesondere bei den III-V-Materialien GaAlAs und InP zu einer deutlich schlechteren Trennschleifqualität verglichen mit einer Halbleiteroberfläche ohne zu durchtrennende Photolackabtrennung.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zum Trennen einer mit einer Vielzahl von optoelektronischen Halbleiterbauelement-Strukturen, insbesondere Diodenstrukturen versehenen Halbleiterscheibe in eine Anzahl von Einzelchips durch Trennschleifen vermittels einem Schneidwerkzeug anzugeben, bei dem Beeinträchtigungen des Trennschleifergebnisses durch die für das spätere Chipflankenätzen notwendige Vorderseitenabdeckung vermieden werden können.

Diese Aufgabe wird durch ein Verfahren gemäß Anspruch 1 gelöst.

Das erfindungsgemäße Verfahren zeichnet sich durch folgende Schritte aus:

- Ganzflächiges Abscheiden einer Abdeckschicht auf der Oberfläche der mit den optoelektronischen Halbleiterstrukturen versehenen Halbleiterscheibe;

- Strukturieren der Abdeckschicht dergestalt, dass an den Bereichen von Schneidspuren die Abdeckschicht entfernt wird; und
- Trennen der Halbleiterscheibe in die Anzahl von Einzelchips durch Trennschleifen vermittels einem Schneidwerkzeug, wobei das Schneidwerkzeug und die Halbleiterscheibe relativ zueinander entlang der Schneidspuren geführt werden.

Dadurch, dass die Abdeckschicht entlang der Schneidspuren, an denen später der Trennschleifprozess durchgeführt wird, entfernt wird, kommt das Schneidwerkzeug beim Trennschleifen nicht in Kontakt mit dem Material der Abdeckschicht, und das Trennschleifergebnis wird nicht beeinträchtigt.

Die Chipflanken werden nach dem Trennen der Halbleiterscheibe angeätzt, wobei die Chipoberfläche durch die Abdeckschicht vor einem Angriff des verwendeten Ätzmittels geschützt bleibt.

Bei einer besonders bevorzugten Ausführung der Erfindung ist vorgesehen, dass die Abdeckschicht aus einem Photolackmaterial besteht, und die Strukturierung der Abdeckschicht durch einen phototechnischen Belichtungsprozess vermittels einer Photomaske und einem nachfolgenden Entwicklungsprozess durchgeführt wird. Die ganzflächige Abscheidung und die phototechnischen Belichtungs- und Entwicklungsprozesse des Photolackes kann hierbei nach an sich bekannten Halbleiterstandard-Prozessschritten unter Verwendung einer geeignet strukturierten Photomaske erfolgen.

Damit die auf der Hauptoberfläche der Halbleiterscheibe aufgebrachte Vorderseitenmetallisierung auch an den Kanten vollständig abgedeckt ist, ist es von Vorteil, wenn die Dicke der ganzflächig abgeschiedenen Abdeckschicht wenigstens etwa 5 µm beträgt.

Das erfindungsgemäße Verfahren findet insbesondere bei III-V-Halbleitermaterialien Anwendung, insbesondere bei der Herstellung von Lumineszenzdioden.

Weitere Merkmale, Vorteile und Zweckmäßigkeiten der Erfindung ergeben sich aus der nachfolgenden Beschreibung eines Ausführungsbeispiels anhand der Zeichnung. Es zeigt:

Figur 1 eine schematische Schnittansicht einer Halbleiterscheibe vor dem Vereinzeln der Halbleiterchips;

Figur 2 eine schematische Schnittansicht der Halbleiterscheibe während des Trennschleifprozesses vermittels einem Schneidwerkzeug; und

Figur 3 eine schematische Schnittansicht der Halbleiterscheibe nach dem Vereinzeln und Chipflankenätzen.

Figur 1 zeigt schematisch einen Ausschnitt einer mit einer Vielzahl von Diodenstrukturen versehenen Halbleiterscheibe 1 vor dem Trennen in die Anzahl von Einzelchips. Die Halbleiterscheibe 1 besteht aus einem III-V-Halbleitergrundmaterial wie insbesondere GaAlAs oder InP, in welchem Lumineszenzdioden mit einem schematisch angedeuteten pn-Übergang 2 ausgebildet sind. Die Bezugsziffer 3 bezeichnet schematisch die auf der Hauptoberfläche 4 der Halbleiterscheibe ausgebildete Vorderseitenmetallisierung, das Bezugszeichen 5 eine auf der rückseitigen Oberfläche der Halbleiterscheibe abgeschiedene Rückseitenmetallisierung. Der mit dem Bezugszeichen 6 gekennzeichnete Bereich der Hauptoberfläche 4 der Halbleiterscheibe 1 bezeichnet die Schneidspuren, entlang denen beim späteren Trennschleifprozess die Halbleiterscheibe 1 und das Schneidwerkzeug relativ zueinander geführt werden. Auf der Hauptoberfläche 4 der mit den Diodenstrukturen versehenen Halbleiterscheibe 1 wird ganzflächig eine Photolackschicht 7 abgeschieden, vorzugsweise im Schleuderverfahren, und vermittels einer entsprechend ausgebildeten Photomaske nach Halbleiter-

standardverfahren phototechnisch belichtet, anschließend entwickelt, und danach entlang der Schneidspuren 6, an denen später der Trennschleifprozess durchgeführt wird, entfernt.

Figur 2 zeigt den nachfolgenden Trennschleifprozeß vermittels einer Diamantschleifscheibe 8, welche wie dargestellt entlang der Schneidspuren 6 im Sinne einer vollständigen Durchtrennung der Halbleiterscheibe 1 geführt wird. Aus der Figur 2 ist ohne weiteres ersichtlich, dass die Diamantschleifscheibe 8 beim Trennschleifprozess nicht in Kontakt mit der Photolackschicht 7 gelangt, wodurch das Trennschleifergebnis nicht beeinträchtigt wird.

Figur 3 zeigt schließlich die nach Durchführung des Trennschleifprozesses sowie anschließendem Ätzen der Chipflanken 11 vereinzelten Halbleiterchips 9 und 10.

Bezugszeichenliste

1	Halbleiterscheibe
2	pn-Übergang
3	Vorderseitenmetallisierung
4	Hauptoberfläche
5	Rückseitenmetallisierung
6	Schneidspuren
7	Photolackschicht
8	Diamantschleifscheibe
9, 10	Halbleiterchips
11	geätzte Chipflanke

Patentansprüche

1. Verfahren zum Trennen einer mit einer Vielzahl von optoelektronischen Halbleiterstrukturen versehenen Halbleiterscheibe (1) in eine Anzahl von Einzelchips (9, 10) durch Trennschleifen, mit den Schritten:
- Ganzflächiges Abscheiden einer Abdeckschicht (7) auf der Oberfläche (4) der mit den optoelektronischen Halbleiterstrukturen versehenen Halbleiterscheibe (1);
- Strukturieren der Abdeckschicht (7) dergestalt, dass an den Bereichen von Schneidspuren (6) die Abdeckschicht (7) entfernt wird;
- Trennen der Halbleiterscheibe (1) in die Anzahl von Einzelchips (9, 10) durch Trennschleifen vermittels einem Schneidwerkzeug, wobei das Schneidwerkzeug und die Halbleiterscheibe (1) relativ zueinander entlang der Schneidspuren (6) geführt werden;
- Anätzen der Chipflanken (11) nach dem Trennen der Halbleiterscheibe (1); und
- Entfernen der Abdeckschicht (7).

2. Verfahren nach Anspruch 1, bei dem die Abdeckschicht aus einem Photolackmaterial besteht, und die Strukturierung der Abdeckschicht durch einen phototechnischen Belichtungsprozess vermittels einer Photomaske und einem nachfolgenden Entwicklungsprozess durchgeführt wird.

3. Verfahren nach Anspruch 1 oder 2, bei dem die Dicke der ganzflächig abgeschiedenen Abdeckschicht (7) wenigstens etwa 5 µm beträgt.

4. Verfahren nach Anspruch 1 bis 3, bei dem die Halbleiterscheibe (1) als Grundmaterial einen III-V-Halbleiter, insbesondere GaAlAs oder InP aufweist.

5. Verfahren nach einem der Ansprüche 1 bis 4,bei dem die in der Halbleiterscheibe (1) gefertigten Diodenstrukturen insbesondere Lumineszenzdioden aufweisen.

Fig 1

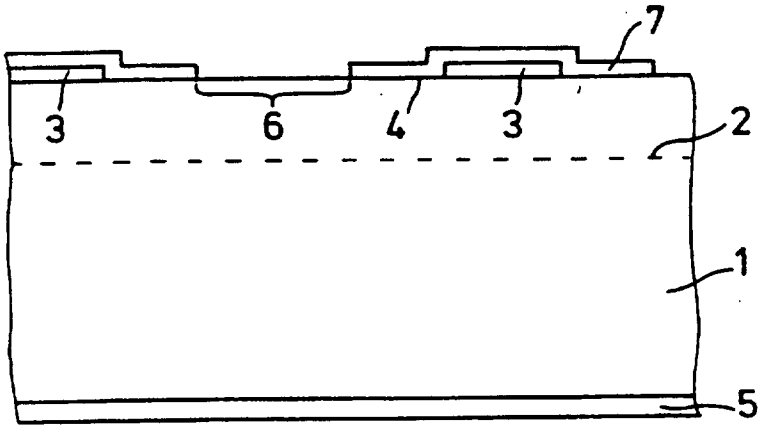


Fig 2

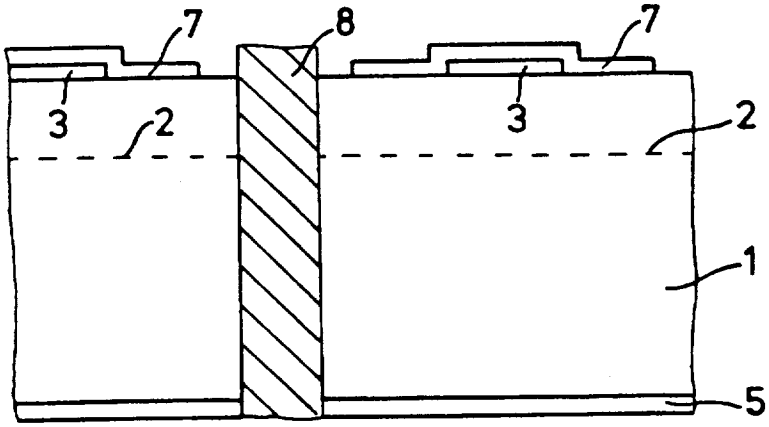
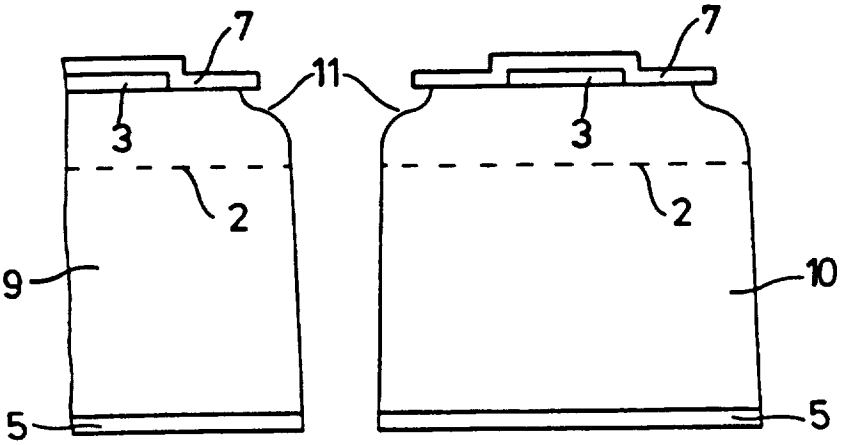


Fig 3



INTERNATIONAL SEARCH REPORT

Inte ..ional Application No
PCT/DE 97/01756

A. CLASSIFICATION OF SUBJECT MATTER
IPC 6 H01L21/78 H01L23/31

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 6 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 661 737 A (TEXAS INSTRUMENTS INC) 5 July 1995 see column 7, line 24 - column 8, line 42 see claims 1-6; figure 12	1
A	DE 33 35 395 A (SIEMENS AG) 18 April 1985 see claims 1-4	1
A	US 5 171 716 A (CAGAN MYRON R ET AL) 15 December 1992 see column 6, line 16-17; claims 11,15; figure 2	1-3

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

° Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

1

Date of the actual completion of the international search	Date of mailing of the international search report
4 November 1997	08/12/1997

Name and mailing address of the ISA	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Hammel, E

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE 97/01756

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0661737 A	05-07-95	US 5435876 A	25-07-95
		CA 2119505 A	30-09-94
		CN 1100563 A	22-03-95
		JP 7099172 A	11-04-95
DE 3335395 A	18-04-85	NONE	
US 5171716 A	15-12-92	US 5045918 A	03-09-91
		CN 1014380 B	16-10-91
		DE 3788119 D	16-12-93
		DE 3788119 T	11-05-94
		EP 0275588 A	27-07-88
		ES 2046984 T	16-02-94
		HK 163795 A	27-10-95
		JP 63226046 A	20-09-88
		KR 9616238 B	07-12-96

INTERNATIONALER RECHERCHENBERICHT

Int. ...tionales Aktenzeichen
PCT/DE 97/01756

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 6 H01L21/78 H01L23/31

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 6 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie°	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 0 661 737 A (TEXAS INSTRUMENTS INC) 5.Juli 1995 siehe Spalte 7, Zeile 24 - Spalte 8, Zeile 42 siehe Ansprüche 1-6; Abbildung 12	1
A	DE 33 35 395 A (SIEMENS AG) 18.April 1985 siehe Ansprüche 1-4	1
A	US 5 171 716 A (CAGAN MYRON R ET AL) 15.Dezember 1992 siehe Spalte 6, Zeile 16-17; Ansprüche 11,15; Abbildung 2	1-3

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

° Besondere Kategorien von angegebenen Veröffentlichungen :
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist
"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

1

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
4.November 1997	08/12/1997

Name und Postanschrift der Internationalen Recherchenbehörde	Bevollmächtigter Bediensteter
Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl. Fax: (+31-70) 340-3016	Hammel, E

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/DE 97/01756

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0661737 A	05-07-95	US 5435876 A	25-07-95
		CA 2119505 A	30-09-94
		CN 1100563 A	22-03-95
		JP 7099172 A	11-04-95
DE 3335395 A	18-04-85	KEINE	
US 5171716 A	15-12-92	US 5045918 A	03-09-91
		CN 1014380 B	16-10-91
		DE 3788119 D	16-12-93
		DE 3788119 T	11-05-94
		EP 0275588 A	27-07-88
		ES 2046984 T	16-02-94
		HK 163795 A	27-10-95
		JP 63226046 A	20-09-88
		KR 9616238 B	07-12-96