

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成 26 年 9 月 4 日 (2014.9.4)

【公表番号】特表 2013-515394 (P2013-515394A)

【公表日】平成 25 年 5 月 2 日 (2013.5.2)

【年通号数】公開・登録公報 2013-021

【出願番号】特願 2012-544832 (P2012-544832)

【国際特許分類】

H 0 3 M 3/02 (2006.01)

H 0 3 M 7/32 (2006.01)

H 0 3 M 1/78 (2006.01)

【F I】

H 0 3 M 3/02

H 0 3 M 7/32

H 0 3 M 1/78

【手続補正書】

【提出日】平成 26 年 7 月 15 日 (2014.7.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

離散時間量子化信号を連続時間連続可変信号に変換する装置であって、

時間及び値に関して離散的な入力信号を受け入れる入力線と、

前記入力線に結合された複数の処理ブランチであって、各処理ブランチが、(a) 離散時間ノイズシェーピング/量子化回路、(b) 前記離散時間ノイズシェーピング/量子化回路の出力に結合されたマルチビット-可変レベル信号変換器、(c) 前記マルチビット-可変レベル信号変換器の出力に結合されたアナログ・バンドパスフィルタを含む、複数の処理ブランチと、

前記複数の処理ブランチの各々における前記アナログ・バンドパスフィルタの出力に結合された加算器と、

を備え、

前記複数の処理ブランチのうちの異なる処理ブランチにおける前記離散時間ノイズシェーピング/量子化回路は、異なる周波数で変換雑音周波数応答最小値を有し、

前記離散時間ノイズシェーピング/量子化回路の各々は、同一の処理ブランチにおける前記アナログ・バンドパスフィルタにより選択された周波数帯域に対応する変換雑音周波数応答最小値を有する

ことを特徴とする装置。

【請求項 2】

前記複数の処理ブランチの各々における前記離散時間ノイズシェーピング/量子化回路は、

入力と、

前記離散時間ノイズシェーピング/量子化回路の前記入力に結合された第 1 の入力、第 2 の入力及び出力を有する第 2 の加算器と、

信号のビット幅分解能を低下し、前記第 2 の加算器の前記出力に結合された入力を有し、且つ前記離散時間ノイズシェーピング/量子化回路の前記出力に結合された出力を有す

る量子化回路と、

前記量子化回路の前記出力に結合された入力及び前記第 2 の加算器の前記第 2 の入力に結合された出力を有するフィードバックループフィルタと、

を備えることを特徴とする請求項 1 に記載の装置。

【請求項 3】

前記量子化回路の前記入力は、前記量子化回路の前記入力及び前記出力の双方が前記フィードバックループフィルタを介して前記加算器の前記第 2 の入力に結合されるように前記フィードバックループフィルタの前記入力に結合されることを特徴とする請求項 2 に記載の装置。

【請求項 4】

前記量子化回路の前記出力は少なくとも 4 ビットを含むことを特徴とする請求項 2 に記載の装置。

【請求項 5】

前記複数の処理ブランチのうちの少なくとも 1 つに対して、請求項 2 に記載の構成全体が複数の並列パスにわたり複製され、前記並列パスの各々は前記離散時間ノイズシェーピング / 量子化回路により出力される完全な信号の異なるサブサンプリング位相を生成することを特徴とする請求項 2 に記載の装置。

【請求項 6】

前記複数の処理ブランチの各々における前記フィードバックループフィルタは、複数の零点を含む変換雑音伝達関数を有し、前記零点のいずれも他の零点と等しくないことを特徴とする請求項 2 に記載の装置。

【請求項 7】

前記零点の各々は、6 ビット以下で表される前記フィードバックループフィルタの設定可能なパラメータにより生成されることを特徴とする請求項 6 に記載の装置。

【請求項 8】

前記フィードバックループフィルタは、前記複数の処理ブランチにわたり同一の構造を有するが、少なくとも 1 つの設定可能なパラメータに対して異なる値を有することを特徴とする請求項 2 に記載の装置。

【請求項 9】

前記複数の処理ブランチのうちの少なくとも 1 つは、前記複数の処理ブランチのうちの当該少なくとも 1 つにおける前記マルチビット - 可変レベル信号変換器の倍率パラメータの不完全性を補償するために非線形ビットマッピングを含むことを特徴とする請求項 2 に記載の装置。

【請求項 10】

前記非線形ビットマッピングは、出力変換雑音を最小限にする誤差計測値に基づいて動的に調整されることを特徴とする請求項 9 に記載の装置。

【請求項 11】

前記複数の処理ブランチの各々における前記マルチビット - 可変レベル信号変換器は、重み付き抵抗器の回路網、重み付き電圧源の回路網又は重み付き電流源の回路網のうちの少なくとも 1 つを含むことを特徴とする請求項 1 に記載の装置。

【請求項 12】

前記入力線に結合された入力と前記処理ブランチに結合された出力とを有するデジタル・プリディストーション線形フィルタを更に備え、前記デジタル・プリディストーション線形フィルタは、前記処理ブランチにおける前記アナログ・バンドパスフィルタの組み合わせ伝達関数を表す合成伝達関数と畳み込まれる場合に少なくともほぼオールパス応答を生成する伝達関数を有することを特徴とする請求項 1 に記載の装置。

【請求項 13】

前記デジタル・プリディストーション線形フィルタは、ポリフェーズ構造として実現され、サブサンプリング位相毎に、前記デジタル・プリディストーション線形フィルタ全体のクロックレートの約数であるクロックレートで動作する部分構造を含むことを特徴とす

る請求項 12 に記載の装置。

【請求項 14】

前記デジタル・プリディストーション線形フィルタは、フィードフォワード成分及びフィードバック成分の双方を含むことを特徴とする請求項 12 に記載の装置。

【請求項 15】

前記アナログ・バンドパスフィルタは、バターワース、ベッセル及び楕円フィルタ構造のうちの少なくとも 1 つを含むことを特徴とする請求項 1 に記載の装置。

【請求項 16】

前記複数の処理ブランチの各々における前記離散時間ノイズシェーピング/量子化回路は、ポリフェーズ構造として実現され、前記離散時間ノイズシェーピング/量子化回路全体により出力される完全な信号の対応する種々のサブサンプリング位相を生成する別個の並列な部分構造を含むことを特徴とする請求項 1 に記載の装置。

【請求項 17】

前記部分構造の出力は、少なくとも 1 つのマルチプレクサを使用して単一の合成出力に組み合わせられることを特徴とする請求項 16 に記載の装置。

【請求項 18】

前記部分構造の出力は、少なくとも 1 つの加算演算と少なくとも 1 つの遅延演算とを含む手段を使用して、連続時間信号として単一の合成出力に組み合わせられることを特徴とする請求項 16 に記載の装置。

【請求項 19】

前記部分構造の出力は、加算演算を含む手段と共に逆移動平均フィルタを使用して単一の合成出力に組み合わせられることを特徴とする請求項 16 に記載の装置。

【請求項 20】

離散時間量子化信号を連続時間連続可変信号に変換する装置であって、

時間及び値に関して離散的な入力信号を受け入れる入力線と、

前記入力線に結合された入力を有し、複数の並列パスを有する離散時間ノイズシェーピング/量子化回路であって、前記複数の並列パスの各々が前記離散時間ノイズシェーピング/量子化回路により出力される完全な信号の異なるサブサンプリング位相を生成する離散時間ノイズシェーピング/量子化回路と、

前記離散時間ノイズシェーピング/量子化回路の出力に結合されたマルチビット - 可変レベル信号変換器と、

前記マルチビット - 可変レベル信号変換器の出力に結合されたアナログ・バンドパスフィルタと、

を備え、

前記複数の並列パスのうちの所与の 1 つの現在の出力は、前記入力線から結合された信号サンプルと、前記所与の並列パスにおいて生成された信号サンプルと、他の並列パスからの過去の出力サンプルとの関数であり、

前記離散時間ノイズシェーピング/量子化回路は、前記アナログ・バンドパスフィルタにより選択された周波数帯域に対応する変換雑音周波数応答最小値を有する

ことを特徴とする装置。

【請求項 21】

前記複数の並列パスの各々は、

入力と、

前記離散時間ノイズシェーピング/量子化回路の入力に結合された第 1 の入力、第 2 の入力及び出力を有する加算器と、

信号のビット幅分解能を低下し、前記加算器の前記出力に結合された入力及び出力を有する量子化回路と、

前記量子化回路の前記出力に結合された入力及び前記加算器の前記第 2 の入力に結合された出力を有するフィードバックループフィルタと、

を備えることを特徴とする請求項 20 に記載の装置。

【請求項 22】

前記複数の並列パスの各々における前記フィードバックループフィルタは、複数の零点を含む変換雑音伝達関数を有し、前記零点のいずれも他の零点と等しくないことを特徴とする請求項 21 に記載の装置。

【請求項 23】

前記複数の並列パスの各々は、前記マルチビット - 可変レベル信号変換器の倍率パラメータの不完全性を補償するために非線形ビットマッピングを含むことを特徴とする請求項 20 に記載の装置。

【請求項 24】

前記非線形ビットマッピング機能は、出力変換雑音を最小限にする誤差計測値に基づいて動的に調整されることを特徴とする請求項 23 に記載の装置。

【請求項 25】

前記複数の並列パスの出力は、少なくとも 1 つのマルチプレクサを使用して単一の出力に組み合わせられることを特徴とする請求項 20 に記載の装置。

【請求項 26】

前記複数の並列パスの出力は、少なくとも 1 つの加算演算と少なくとも 1 つの遅延演算とを含む手段を使用して、連続時間信号として単一の出力に組み合わせられることを特徴とする請求項 20 に記載の装置。

【請求項 27】

前記複数の並列パスの出力は、加算演算を含む手段と共に逆移動平均フィルタを使用して単一の合成出力に組み合わせられることを特徴とする請求項 20 に記載の装置。

【請求項 28】

前記複数の並列パスの各々の出力は、前記複数の並列パスのうちの他の並列パスにおいて生成されたいずれの現在の信号にも依存しないことを特徴とする請求項 20 に記載の装置。

【請求項 29】

離散時間量子化信号を連続時間連続可変信号に変換する装置であって、
時間及び値に関して離散的な入力信号を受け入れる入力線と、
前記入力線に結合された第 1 の入力、第 2 の入力及び出力を有する加算器と、
前記加算器の前記出力に結合されたマルチビット - 可変レベル信号変換器と、
前記マルチビット - 可変レベル信号変換器の出力に結合されたアナログ・バンドパスフィルタと、
前記加算器の前記出力に結合された入力を有し、出力を更に有し、且つ入力においてマルチビット信号の種々のビットを種々のマルチビットファクタで倍率変更する非線形ビットマッピング部と、
前記非線形ビットマッピング部の前記出力に結合された入力及び前記加算器の前記第 2 の入力に結合された出力を有するフィードバックループフィルタと、
を備えることを特徴とする装置。

【請求項 30】

前記マルチビット - 可変レベル信号変換器における対応するビット不整合を近似するように前記種々のマルチビットファクタが選択されることを特徴とする請求項 29 に記載の装置。

【請求項 31】

入力において信号強度を測定するセンサを更に備え、前記種々のマルチビットファクタは、前記センサにより測定された前記信号強度を最小にするように動的に調整されることを特徴とする請求項 29 に記載の装置。

【請求項 32】

前記センサの前記入力は、前記アナログ・バンドパスフィルタの前記出力に結合されることを特徴とする請求項 31 に記載の装置。

【請求項 33】

信号のビット幅分解能を低下させ、前記加算器の前記出力に結合された入力を有するとともに、前記マルチビット - 可変レベル信号変換器の前記入力に結合され且つ前記非線形ビットマッピング部を介して前記フィードバックループフィルタの前記入力にも結合された出力を有する、量子化回路を更に備えることを特徴とする請求項 29 に記載の装置。

【請求項 34】

前記量子化回路の前記入力は、前記量子化回路の前記入力及び前記非線形ビットマップ出力の双方が前記フィードバックループフィルタを介して前記加算器の前記第 2 の入力に結合されるように前記フィードバックループフィルタの前記入力に更に結合されることを特徴とする請求項 33 に記載の装置。