

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.⁷
G09G 3/30

(45) 공고일자 2005년03월15일
(11) 등록번호 10-0476131
(24) 등록일자 2005년03월03일

(21) 출원번호 10-2002-0050569
(22) 출원일자 2002년08월26일

(65) 공개번호 10-2003-0022693
(43) 공개일자 2003년03월17일

(30) 우선권주장 JP-P-2001-00274140 2001년09월10일 일본(JP)
JP-P-2002-00160245 2002년05월31일 일본(JP)
JP-P-2002-00223165 2002년07월31일 일본(JP)

(73) 특허권자 세이코 앱슨 가부시키가이샤
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 미야자와다카시
일본국나가노켄스와시오와3-3-5세이코앱슨가부시키가이샤내

(74) 대리인 문두현
문기상

심사관 : 천대식

(54) 단위 회로, 전자 회로, 전자 장치, 전기 광학 장치, 구동방법 및 전자 기기

요약

구동 트랜지스터(Tr1)의 편차를 보상한다.

전류형 피구동 소자(L)와, 이것에 공급하는 전류량을 제어하는 구동 트랜지스터(Tr1)와, 그의 게이트에 접속된 용량 소자(C)와, 구동 트랜지스터(Tr1)의 게이트에 접속된 스위칭 트랜지스터(Tr3)와, 스위칭 트랜지스터(Tr3)의 게이트에 접속된 주사선(S)과, 스위칭 트랜지스터(Tr3)의 소스 또는 드레인과 접속된 데이터선(D)과, 스위칭 트랜지스터(Tr3)를 거쳐서 신호선과 접속되는 전원선(V)을 구비하는 화소 회로에 있어서, 전원선(V)과 스위칭 트랜지스터(Tr3) 사이에 다이오드 접속된 보상 트랜지스터(Tr4)를 개재시킨다.

대표도

도 2

색인어

단위 회로, 전자 회로, 전자 장치, 전기 광학 장치, 구동 방법, 전자 기기, 보상 트랜지스터, 스위칭 트랜지스터, 구동 트랜지스터

명세서

도면의 간단한 설명

도 1은 본 발명의 제 1 실시예에 따른 단위 회로를 적용한 전기 광학 장치의 구성을 나타내는 블록도.

도 2의 (a) 및 도 2의 (b)는 각각 단위 회로로서의 화소 회로의 구성을 나타내는 도면.

도 3은 상기 화소 회로의 구동 방법을 설명하기 위한 타이밍차트.

도 4의 (a) 내지 도 4의 (d)는 각각 상기 전기 광학 장치의 제조 프로세스의 일부를 나타내는 도면.

도 5의 (a) 및 도 5의 (b)는 각각 상기 전기 광학 장치의 제조 프로세스의 일부를 나타내는 도면.

도 6은 본 발명의 제 2 실시예에 따른 단위 회로를 적용한 전기 광학 장치의 구성을 나타내는 블록도.

도 7은 상기 전기 광학 장치에서의 표시 패널 등의 구성을 나타내는 도면.

도 8은 상기 단위 회로로서의 화소 회로의 구성을 나타내는 도면.

도 9는 상기 화소 회로의 구동 방법을 설명하기 위한 타이밍차트.

도 10은 제 2 실시예의 응용예에 따른 전기 광학 장치 중의 표시 패널 등의 구성을 나타내는 도면.

도 11은 실시예에 따른 단위 회로를 포함하는 전기 광학 장치를 적용한 이동형 퍼스널 컴퓨터의 구성을 나타내는 사시도.

도 12는 상기 전기 광학 장치를 적용한 휴대 전화기의 구성을 나타내는 사시도.

도 13은 상기 전기 광학 장치를 적용한 디지털 스틸 카메라의 구성을 나타내는 사시도.

도 14는 전류형 피구동 소자를 구동하는 종래의 단위 회로의 일례를 나타내는 도면.

* 도면의 주요부분에 대한 부호의 설명 *

C : 커패시터

L : 피구동 소자

Tr1 : 구동 트랜지스터

Tr2 : 스위칭 트랜지스터(제 2 스위칭 트랜지스터)

Tr2 : 스위칭 트랜지스터(제 1 스위칭 트랜지스터)

Tr4 : 보상(補償) 트랜지스터

V : 전원선

D : 데이터선

S : 주사선

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 일렉트로루미네센스 소자 등과 같은 전류형 피구동 소자를 구동하는 트랜지스터의 특성 편차를 보상하는 단위 회로, 전자 회로, 전기 광학 장치, 구동 방법, 전자 기기에 관한 것이다.

최근, 종래의 LCD(Liquid Crystal Display) 소자를 대신하는 차세대 발광 디바이스로서, 유기 EL(Electronic Luminescence) 소자가 주목되고 있다. 유기 EL 소자는 자발광형이기 때문에 시야각 의존성이 적으며, 백라이트 또는 반사광이 불필요하기 때문에 소비전력이 낮다는 등의 표시 패널로서 우수한 특성을 갖고 있다.

이러한 유기 EL 소자를 구동하기 위한 종래의 회로로서는, 예를 들어, 도 14에 나타낸 구성을 들 수 있다. 이 회로에 있어서, 구동 트랜지스터(Tr1)의 드레인은 정공(正孔) 주입용 전극을 거쳐서 전류형 피구동 소자(L)(유기 EL 소자)에 접속되어 있다. 스위칭 트랜지스터(Tr3)의 게이트는 주사선(S)에, 소스는 데이터선(D)에, 드레인은 구동 트랜지스터(Tr1)의 게이트와 용량 소자(C)의 일단에 각각 접속되어 있다. 용량 소자(C)의 타단은 전원선(V)에 접속되어 있다. 스위칭 트랜지스터(Tr3)는 주사선(S)으로부터 게이트에 공급되는 선택 전위에 의해 온(On) 오프(Off) 제어되고, 이 온(on)의 기간 중에 데이터선(D)으로부터 공급되는 신호 전압에 의해 용량 소자(C)에 전하가 축전된다.

그리고, 이 전하에 의해 생기는 용량 소자(C)의 단자간 전압에 의해 구동 트랜지스터(Tr1)의 게이트에 전압이 인가되고, 이 전압에 따른 양(量)의 전류(IDs)가 전원선(V)으로부터 피구동 소자(L)에 공급된다. 또한, 구동 트랜지스터(Tr1)의 게이트에 인가되는 전압에 따라 구동 트랜지스터(Tr1)의 소스·드레인 사이의 커터턴스가 제어되고, 이것에 의해 피구동 소자(L)로서의 유기 EL 소자의 휘도가 결정된다.

발명이 이루고자 하는 기술적 과제

그러나, 상기 회로를 적용한 표시 패널의 제조 프로세스에 있어서, 화소를 구성하는 피구동 소자(L)의 특성에 대해서는 표시 패널의 각 화소에 걸쳐 비교적 균일하게 구성할 수 있는 것에 대하여, 구동 트랜지스터(Tr1)의 특성에 대해서는 반도체막의 막질, 막 두께, 불순물 농도 또는 확산 영역, 게이트 절연막 등의 재질, 막 두께, 동작 온도 등의 각종 조건에 의해, 표시 패널의 각 화소에 걸쳐 균질화하는 것은 어렵다.

여기서, 상기 회로에서의 각 트랜지스터를 박막 트랜지스터에 의해 구성할 경우, 각 트랜지스터의 특성에 편차가 생기기 쉽고, 특히 상기 회로를 사용하여 표시 패널을 구성했을 때에는, 구동 트랜지스터(Tr1)의 게이트 전압에 대한 드레인·소스 사이의 전류 특성의 편차가 문제로 된다. 즉, 각 화소의 구동 트랜지스터(Tr1)의 게이트에 공통 전압을 인가하여도, 유기 EL 소자를 흐르는 전류량은 상기 편차의 존재에 의해 화소마다 상이하기 때문에, 각 화소의 발광 휘도에 불균일이 발생하여 표시 패널의 화상 품질이 현저하게 손상된다.

이러한 사정 때문에, 전류형 피구동 소자를 구동하는 구동 트랜지스터의 편차를 보상하기 위한 회로가 필요하게 된다.

본 발명은 이러한 사정을 감안하여 안출된 것으로서, 구동 트랜지스터의 특성 편차의 영향을 받기 어렵게 하여, 유기 EL 소자 등과 같은 전류형 피구동 소자에 목적으로 하는 전류를 공급할 수 있는 단위 회로, 전자 회로, 전기 광학 장치, 구동 방법, 전자 기기를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위해, 본 발명은 피구동 소자와, 상기 피구동 소자로의 전류량을 제어하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트에 접속된 용량 소자와, 상기 게이트에 직접 접속되어, 다이오드 접속된 보상 트랜지스터를 포함하고, 상기 보상 트랜지스터를 통과하는, 데이터 신호로서 공급되는 데이터 전류에 따라 상기 구동 트랜지스터의 도통 상태가 설정되는 것을 특징으로 한다. 이 구성에 의하면, 예를 들어, 보상 트랜지스터가 구동 트랜지스터의 게이트에 직접 접속되어 있기 때문에, 이들 2개의 트랜지스터는 서로 근접하여 설치되는 결과, 그 2개의 트랜지스터의 특성을 일치시키는 것, 또는 특성비(特性比)를 조정하는 것이 용이해진다. 또한, 보상 트랜지스터를 통과하는 데이터 전류가 구동 트랜지스터에 의해 제어되는 전류량에 직접 반영된다. 여기서, 소스 또는 드레인 중 어느 한쪽을 거쳐서 상기 보상 트랜지스터와 직렬로 접속된 제 1 스위칭 트랜지스터를 포함하고, 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인의 다른 쪽은 신호선에 접속되며, 상기 제 1 스위칭 트랜지스터를 거쳐서 상기 신호선과 상기 보상 트랜지스터가 전기적으로 접속되었을 때에 상기 데이터 전류가 상기 보상 트랜지스터를 통과하는 구성이 바람직하다.

또한, 상기 목적을 달성하기 위해, 본 발명은 피구동 소자와, 상기 피구동 소자로의 전류량을 제어하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트에 접속된 용량 소자와, 상기 구동 트랜지스터의 게이트에 접속된 제 1 스위칭 트랜지스터와, 상기 제 1 스위칭 트랜지스터의 게이트에 접속된 제 1 신호선과, 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 어느 한쪽에 접속된 제 2 신호선과, 전원 전압이 인가된 전원선을 구비한 단위 회로로서, 상기 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 직렬로 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터를 가지며, 상기 보상 트랜지스터는 다이오드 접속되어, 상기 제 2 스위칭 트랜지스터의 게이트는 상기 제 1 신호선과는 상이한 제 3 신호선에 접속되어 있는 구성을 특징으로 한다. 또한, 본 발명은 전류 구동되는 피구동 소자와, 상기 피구동 소자로의 전류량을 제어하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트에 접속된 용량 소자와, 상기 구동 트랜지스터의 게이트에 접속된 제 1 스위칭 트랜지스터와, 상기 제 1 스위칭 트랜지스터의 게이트에 접속된 제 1 신호선과, 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 어느 한쪽에 접속된 제 2 신호선과, 전원 전압이 인가된 전원선을 구비한 단위 회로로서, 상기 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 직렬로 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터를 가지며, 상기 보상 트랜지스터는 다이오드 접속되어, 상기 제 2 스위칭 트랜지스터의 게이트는 상기 제 1 신호선에 접속되어 있는 구성을 특징으로 한다. 양쪽 구성에 있어서, 구동 트랜지스터의 편차를 보상하는 것이 가능해진다. 여기서, 전자와 후자에 따른 구성에서는, 제 1 및 제 2 스위칭 트랜지스터의 게이트가 동일한 제 1 신호선에 접속되기 때문에, 제 3 신호선이 불필요해져, 배선 수를 약간하는 것이 가능해진다. 또한, 다이오드 접속된 트랜지스터는, 그 소스 또는 드레인 중 어느 한쪽이 게이트에 접속된 상태에 있는 트랜지스터를 의미한다. 또한, 전자에 따른 구성에 있어서, 상기 제 1 스위칭 트랜지스터 및 상기 제 2 스위칭 트랜지스터가 함께 온 상태로 되는 기간이 마련되어 있는 구성이 바람직하다.

여기서, 전자 및 후자에 따른 구성에 있어서, 상기 제 2 신호선은 데이터 신호로서 전류를 공급하는 데이터선인 구성이 바람직하다.

또한, 상기 보상 트랜지스터에 흐르는 전류량에 따른 전하가 상기 용량 소자에 충전되는 구성일 수도 있다.

상기 구동 트랜지스터와 상기 보상 트랜지스터에서 게이트 전압에 대한 소스·드레인 사이의 전류 특성이 대략 동일한 것도 바람직하나, 상기 보상 트랜지스터에 흐르는 전류량은 상기 구동 트랜지스터에 의해 제어된 전류량보다 큰 구성일 수도 있다.

또한, 상기 피구동 소자가 유기 일렉트로루미네센스 소자인 것이 바람직하다.

또한, 상기 구동 트랜지스터, 상기 제 1 및 제 2 스위칭 트랜지스터, 상기 보상 트랜지스터는 각각 박막 트래지스턴인 것이 바람직하나, 상기 구동 트랜지스터에 대해서는 경년(經年) 변화가 적은 p 채널형인 것이 바람직하다.

상기 목적을 달성하기 위해, 본 발명은 제 1 주사선에 공급되는 주사 신호에 따라 온 또는 오프하는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 제 1 스위칭 트랜지스터와, 전원 전압이 인가되는 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 직렬로 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터로서, 다이오드로서 기능하는 보상 트랜지스터와, 상기 제 1 주사선과는 상이한 제 2 주사선에 공급되는 주사 신호에 따라 온 또는 오프하는 제 2 스위칭 트랜지스터와, 게이트가 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽에 접속되어 피구동 소자를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트 전압을 유지하는 용량 소자를 구비하는 구성을 특징으로 한다.

또한, 본 발명은 제 1 주사선에 공급되는 주사 신호에 따라 온 또는 오프하는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 제 1 스위칭 트랜지스터와, 전원 전압이 인가되는 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 직렬로 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터로서, 다이오드로서 기능하는 보상 트랜지스터와, 상기 제 1 주사선에 공급되는 주사 신호에 따라 온 또는 오프하는 제 2 스위칭 트랜지스터와, 게이트가 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽에 접속되어, 피구동 소자를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트 전압을 유지하는 용량 소자를 구비하는 구성을 특징으로 한다. 양쪽 구성에 있어서, 구동 트랜지스터의 편차를 보상하는 것이 가능해진다. 여기서, 전자와 후자를 비교하면, 후자에 따른 구성에서는, 제 1 및 제 2 스위칭 트랜지스터의 게이트가 동일한 주사선에 접속되기 때문에, 제 2 주사선이 불필요해져, 배선 수를 약간하는 것이 가능해진다.

상기 목적을 달성하기 위해, 본 발명은 주사 선호에 따라 온 또는 오프하는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 스위칭 트랜지스터와, 상기 스위칭 트랜지스터가 온하는 기간의 적어도 일부 또는 전부의 기간에서 제 1 전원 전압이 인가되는 제 1 전원선과 상기 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 다이오드로서 기능하는 보상 트랜지스터와, 게이트가 상기 스위칭 트랜지스터의 소스 또는 드레인의 다른 쪽에 접속되는 동시에, 자기의 소스 또는 드레인 중 한쪽이 제 2 전원 전압이 인가된 제 2 전원선에 접속되어, 피구동 소자를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트 전압을 유지하는 용량 소자를 구비하는 구성을 특징으로 한다.

또한, 본 발명은 주사 신호가 공급되는 주사선에 게이트가 접속되는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 스위칭 트랜지스터와, 소스 또는 드레인에 게이트가 접속된 보상 트랜지스터로서, 상기 주사 신호에 따라 상기 스위칭 트랜지스터가 온하는 기간의 적어도 일부 또는 전부의 기간에서 제 1 전원 전압이 인가되는 제 1 전원선에 소스 또는 드레인 중 어느 한쪽이 접속되어, 상기 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽에 자기의 소스 또는 드레인 중 다른 쪽에 접속된 보상 트랜지스터와, 게이트가 상기 스위칭 트랜지스터의 소스 또는 드레인의 다른 쪽에 접속되는 동시에, 자기의 소스 또는 드레인의 한쪽이 제 2 전원 전압이 인가된 제 2 전원선에 접속되어, 피구동 소자를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 구비하는 구성을 특징으로 한다. 양쪽 구성에 있어서, 구동 트랜지스터의 편차를 보상하는 동시에, 트랜지스터를 1개 감소시키는 것이 가능해진다.

여기서, 상기 제 1 전원 전압과 상기 제 2 전원 전압은 대략 동일한 것이 바람직하다.

또한, 상기 단위 회로를 적어도 1개 사용하여, 전기 광학 장치, 기억 장치, 센서 장치 등의 다양한 전자 장치를 구성할 수도 있다. 예를 들면, 상기 단위 회로를 화소 회로로서 사용하면 전기 광학 장치를 구성하는 것이 가능하다. 이러한 전기 광학 장치를 전자 기기에 실장할 수도 있다.

상기 목적을 달성하기 위해, 본 발명은 복수의 단위 회로를 포함하는 전자 회로로서, 상기 복수의 단위 회로의 각각은, 제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와, 제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와, 제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자와 상기 제 5 단자에 상기 제 1 전원 전압이 인가된 제 1 전원선에 접속된 스위칭 트랜지스터와, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 흐르는 전류에 따른 전하량을 유지하는 동시에, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하고, 상기 제 4 단자는 상기 복수의 단위 회로 중 다른 단위 회로의 상기 제 4 단자와 함께 제 1 전원선에 접속되어, 상기 제 2 단자는 제 2 전원선에 접속되어, 상기 제 1 전원선을 복수의 전위로 설정하는, 또는 상기 제 1 전원선과 전원 전위와의 절단·접속을 제어하는 제어 회로를 구비하는 구성을 특징으로 한다. 이 구성에 의하면, 간소한 구성에 의해 구동 트랜지스터의 문턱치 전압을 보상할 수 있다.

이 전자 회로에 있어서, 각각의 상기 단위 회로에는 상기 구동 트랜지스터, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터 이외의 드랜지스터는 존재하지 않는다. 따라서, 구동 트랜지스터의 문턱치 전압을 보상하면서, 사용하는 트랜지스터의 개수를 종래의 것과 비교하여 1개 저감시킬 수 있다.

이 전자 회로에 있어서, 상기 보상 트랜지스터는 그 게이트가 상기 제 3 단자에 접속되어 있다. 따라서, 구동 트랜지스터를 흐르는 전류는 용량 소자에 충전되는 전압에 의해 제어할 수 있다.

이 전자 회로에 있어서, 상기 구동 트랜지스터와 상기 보상 트랜지스터의 도전형은 동일하다. 이것에 의하면, 구동 트랜지스터를 용이하게 보상할 수 있다.

이 전자 회로에 있어서, 상기 제 1 단자에는 전자 소자가 접속되어 있다. 구동 트랜지스터의 문턱치 전압은 보상되어 있기 때문에, 전자 소자에 흐르는 전류값을 양호한 정밀도로 제어할 수 있다. 또한, 전자 소자는 전류 구동되는 피구동 소자이다.

이 전자 회로에 있어서, 상기 제어 회로는 제 7 단자 및 제 8 단자를 포함하는 트랜지스터이고, 상기 제 7 단자는 전원에 접속되어, 상기 제 8 단자는 상기 제 1 전원선에 접속되어 있다. 이것에 의하면, 제어 회로를 용이하게 구성할 수 있다.

이 전자 회로에 있어서, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 전류가 흐르고 있는 기간, 적어도 상기 제 1 전원선 및 상기 제 2 전원선의 전위는 실질적으로 동일한 전위가 되도록 설정되어 있다. 이것에 의하면, 보상 트랜지스터에서 생성된 구동 트랜지스터의 문턱치 전압과 대략 동일한 전압을 상기 구동 트랜지스터의 게이트에 확실하게 공급할 수 있다.

이 전자 회로에 있어서, 상기 제 1 전원선과 상기 제 2 전원선이 동일한 전위를 갖는 전원에 전기적으로 접속 가능하다. 이것에 의하면, 제 1 전원선과 제 2 전원선에 공급되는 전압을 용이하게 대략 동일하게 할 수 있다.

이 전자 회로에 있어서, 상기 구동 트랜지스터의 문턱치 전압은 상기 보상 트랜지스터의 문턱치 전압보다 높게 되지 않도록 설정되어 있다. 이것에 의하면, 구동 트랜지스터의 문턱치 전압을 확실하게 보상할 수 있다.

이 전자 회로에 있어서, 상기 보상 트랜지스터에 흐르는 전류량이 상기 구동 트랜지스터에 의해 제어된 전류량보다 큰 구성이 바람직하다. 이 구성에 의하면, 스위칭 트랜지스터가 온했을 때에, 상기 스위칭 트랜지스터 및 보상 트랜지스터에 흐르는 전류량에 따른 전하를 신속하게 용량 소자에 축적하는 것이 가능해진다.

상기의 전자 회로를 적어도 1개 사용하여, 예를 들어, 전기 광학 장치, 기억 장치, 센서 장치 등의 다양한 전자 장치를 구성할 수도 있다.

또한, 본 발명은 복수의 단위 회로를 구비한 전기 광학 장치로서, 상기 복수의 단위 회로의 각각은, 제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와, 제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와, 제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와, 상기 제 1 단자에 접속된 전기 광학 소자와, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 흐르는 전류에 따른 전하량을 유지하고, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하고, 상기 제 4 단자에 접속된 제 1 전원선은 상기 복수의 단위 회로 중 적어도 한개의 다른 단위 회로의 상기 제 4 단자에도 공통 접속되어, 상기 제 2 단자는 제 2 전원선에 접속되어, 상기 제 1 전원선을 복수의 전위로 설정하는, 또는 상기 제 1 전원선과 전원 전위와의 절단·접속을 제어하는 제어 회로를 구비한다. 이것에 의하면, 구동 트랜지스터의 문턱치 전압을 보상하면서, 종래의 것과 비교하여 사용하는 트랜지스터가 1개 저감되기 때문에, 개구율을 향상시켜, 표시 품질을 향상시키는 것이 가능해진다. 또한, 단위 회로를 구성하는 트랜지스터의 수를 종래의 것과 비교하여 1개 저감시킬 수 있기 때문에, 제조 수율을 향상시킬 수 있다.

이 전기 광학 장치에 있어서, 상기 전기 광학 소자는 유기 EL 소자이다. 이것에 의하면, 종래의 것과 비교하여 사용하는 트랜지스터를 1개 저감시킴으로써 개구율이 높고, 또한, 유기 EL 소자의 휘도 계조를 양호한 정밀도로 제어할 수 있다.

이 전기 광학 장치에 있어서, 상기 제어 회로는 제 7 단자 및 제 8 단자를 포함하는 트랜지스터이고, 상기 제 7 단자는 전원에 접속되어, 상기 제 8 단자는 상기 제 1 전원선에 접속되어 있다. 구동 트랜지스터의 문턱치 전압을 보상하면서, 종래의 것과 비교하여 사용하는 트랜지스터를 1개 저감시킨 단위를 용이하게 구성할 수 있다.

이 전기 광학 장치에 있어서, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 전류가 흐르고 있는 기간은 적어도 상기 제 1 전원선 및 상기 제 2 전원선의 전위가 실질적으로 동일한 전위가 되도록 설정되어 있다. 이것에 의하면, 보상 트랜지스터에서 생성된 구동 트랜지스터의 문턱치 전압과 대략 동일한 전압을 상기 구동 트랜지스터의 게이트에 확실하게 공급할 수 있다. 이 전기 광학 장치에 있어서, 상기 제 1 전원선과 상기 제 2 전원선이 동일한 전위를 갖는 전원에 전기적으로 접속 가능하다. 이것에 의하면, 단위 회로에 접속되는 제 1 전원선과 제 2 전원선에 공급되는 전압을 용이하게 대략 동일하게 할 수 있다.

이 전기 광학 장치에 있어서, 상기 구동 트랜지스터의 문턱치 전압은 상기 보상 트랜지스터의 문턱치 전압보다 높게 되지 않도록 설정되어 있다. 이것에 의하면, 구동 트랜지스터의 문턱치 전압을 확실하게 보상할 수 있다. 따라서, 전기 광학 소자의 휘도 계조를 양호한 정밀도로 제어할 수 있다.

본 발명은 복수의 주사선과, 복수의 데이터선과, 상기 복수의 주사선과 상기 복수의 데이터선과의 각 교차부에 대응하여 각각 배치된 단위 회로와, 복수의 제 1 전원선을 포함하는 전기 광학 장치로서, 상기 단위 회로의 각각은, 제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와, 제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와, 제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와, 상기 제 1 단자에 접속된 전기 광학 소자와, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 흐르는 전류값에 따른 전하량을 유지하고, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하고, 일련의 단위 회로에 포함되는 스위칭 트랜지스터의 게이트는 한개의 주사선에 공통 접속되어, 상기 일련의 단위 회로에서의 제 4 단자는 한개의 제 1 전원선에 공통 접속되어, 상기 제 1 전원선의 각각을 복수의 전위로 설정하는, 또는 한개의 제 1 전원선과 전원 전위와의 절단·접속을 제어하는 제어 회로를 구비한다. 이것에 의하면, 단위 회로 내에 설치된 모든 구동 트랜지스터의 문턱치 전압을 보상하면서, 종래의 것과 비교하여 사용하는 트랜지스터가 1개 저감되기 때문에, 개구율을 향상시켜, 표시 품질을 향상시키는 것이 가능해진다. 또한, 단위 회로를 구성하는 트랜지스터의 수를 종래의 것과 비교하여 1개 저감시킬 수 있기 때문에, 제조 수율을 향상시킬 수 있다.

이 전기 광학 장치에 있어서, 상기 일련의 단위 회로에서의 제 2 단자는 한개의 제 2 전원선에 공통 접속되어 있다. 이것에 의하면, 표시 품질을 향상시키는 것이 가능해진다.

이 전기 광학 장치에 있어서, 상기 보상 트랜지스터의 게이트는 자기의 제 3 단자에 접속되어 있다. 이것에 의하면, 보상 트랜지스터에서 생성된 구동 트랜지스터의 문턱치 전압과 대략 동일한 전압을 상기 구동 트랜지스터의 게이트에 확실하게 공급할 수 있다.

이 전기 광학 장치에 있어서, 상기 전기 광학 소자는 유기 EL 소자이다. 이것에 의하면, 유기 EL 소자의 회로 계조를 양호한 정밀도로 제어할 수 있다. 이 전기 광학 장치에 있어서, 상기 주사선을 따라 동일한 색의 전기 광학 소자가 배치되도록 했다. 이것에 의하면, 개구율을 더 향상시킬 수 있다.

본 발명은 제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와, 제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와, 제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하는 단위 회로를 복수 구비하고, 일련의 단위 회로에서의 제 4 단자는 제 1 전원선에 공통 접속된 전자 회로의 구동 방법으로서, 상기 일련의 단위 회로의 제 4 단자의 각각을 소정 전위로 전기적 접속하고, 또한 상기 일련의 단위 회로에 포함되는 스위칭 트랜지스터의 각각을 온 상태로 함으로써, 상기 보상 트랜지스터를 경유하여 흐르는 전류에 따른 전하량을 용량 소자에 유지하고, 상기 전하량에 따른 전압을 상기 구동 트랜지스터에 인가하여, 상기 제 1 단자와 상기 제 2 단자 사이의 도통 상태를 설정하는 스텝과, 상기 일련의 단위 회로의 제 4 단자의 각각을 상기 소정 전위로부터 전기적으로 분리하는 스텝을 포함한다. 이것에 의하면, 구동 트랜지스터의 문턱치 전압을 보상하여 전자 회로를 구동시킬 수 있다.

본 발명은 제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와, 제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와, 제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와, 상기 제 1 단자에 접속된 전기 광학 소자와, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하는 단위 회로가, 복수의 주사선과 복수의 데이터선의 각 교차부에 대응하여 각각 배치되고, 일련의 단위 회로에 포함되는 스위칭 트랜지스터의 게이트가 한개의 주사선에 공통 접속되어, 상기 일련의 단위 회로에서의 제 4 단자가 한개의 제 1 전원선에 공통 접속된 전기 광학 장치의 구동 방법으로서, 상기 일련의 단위 회로의 제 4 단자의 각각을 소정 전위로 전기적으로 접속하고, 또한 상기 일련의 단위 회로에 포함되는 스위칭 트랜지스터의 게이트에 각각 주사 신호를 공급하여 온 상태로 하고, 상기 복수의 데이터선의 대응하는 데이터선과 전기적으로 접속하는 기간에, 상기 보상 트랜지스터를 경유하여 흐르는 전류의 전류 레벨에 따른 전하량을 용량 소자에 유지하고, 상기 전하량에 따른 전압을 상기 구동 트랜지스터의 게이트에 인가하여, 상기 제 1 단자와 상기 제 2 단자 사이의 도통 상태를 설정하는 스텝과, 상기 일련의 단위 회로의 제 4 단자의 각각을 상기 소정 전위로부터 전기적으로 분리하는 스텝을 포함한다. 이것에 의하면, 구동 트랜지스터의 문턱치 전압을 보상하여 전기 광학 장치를 구동시킬 수 있다.

본 발명의 전자 기기는 상기 전자 회로 또는 상기 전기 광학 장치를 실장하고 있기 때문에, 회로 내에서의 구동 트랜지스터의 문턱치 전압을 보상할 수 있고, 종래의 것과 비교하여 사용하는 트랜지스터를 1개 저감시킬 수 있기 때문에, 전자 기기의 제조 수율을 향상시킬 수 있다.

이하, 본 발명의 실시예에 대해서 도면을 참조하여 설명한다.

<제 1 실시예>

먼저, 본 발명의 제 1 실시예에 대해서 설명한다. 도 1은 제 1 실시예에 따른 단위 회로가 적용되는 전기 광학 장치의 구성을 나타내는 도면이다. 도 1에 도시되는 바와 같이, 이 전기 광학 장치에 있어서는, 복수의 주사선(S₁, S₂, S₃, ...) 및 복수의 데이터선(D₁, D₂, D₃, ...)이 서로 교차하도록 설치되는 동시에, 그 교차의 각각에 본 실시예에 따른 단위 회로의 일례인 화소 회로(20)가 각각 매트릭스 형상으로 설치되어 있다.

주사선 구동 회로(130)는, 주사선(S₁, S₂, S₃, ...)에 대하여 소정의 타이밍으로 선택 전위(Vsel)를 각각 인가한다. 데이터선 구동 회로(140)는, 데이터선(D₁, D₂, D₃, ...)에 대하여 데이터 전류(Idata)를 각각 데이터 신호로서 공급한다.

또한, 도 1에 있어서는, 후술하는 전원선(V)이 생략되어 있다. 또한, 이 설명에 있어서는, 화소 회로(20)가 매트릭스 형상으로 배열되어 있는 부분을 표시 패널이라고 부르기도 한다. 본 실시예에 있어서는, 표시해야 하는 화소의 하나가 1개의 화소 회로(20)에 대응하고 있으나, 하나의 화소를 복수의 서브 화소에 의해 표시하는 구성으로 할 수도 있다.

도 2의 (a)는 본 실시예에 따른 단위 회로로서의 화소 회로(20)의 상세한 구성을 나타내는 회로도이다. 또한, 이 도면에서의 화소 회로는 일반적인 주사선(S)과 데이터선(D)의 교차에 대응하는 것의 하나이다.

이 도면에 있어서, 피구동 소자(L)는, 예를 들어, 전류 구동되는 유기 EL 소자이며, 이 도면에서는 다이오드로서 표기하고 있다. 이 단위 회로는, 피구동 소자(L) 이외에 구동 트랜지스터(Tr1), 스위칭 트랜지스터(Tr2)(제 2 스위칭 트랜지스터), 스위칭 트랜지스터(Tr3)(제 1 스위칭 트랜지스터), 보상 트랜지스터(Tr4), 전하를 축적하는 용량 소자(C)를 포함하고 있다. 이 중의 구동 트랜지스터(Tr1) 및 보상 트랜지스터(Tr4)는 모두 시간 경과 열화가 적은 p 채널형 박막 트랜지스터(Thin Film Transistor:TFT)이고, 스위칭 트랜지스터(Tr2, Tr3)는 n 채널형 TFT이다.

또한, 각 트랜지스터에 p 채널형 또는 n 채널형 중의 어느쪽 도전형을 사용하는지의 선택은, 여기서 나타낸 것에 한정되지 않는다. 또한, 스위칭 트랜지스터(Tr2, Tr3)의 도전형(n 채널형 또는 p 채널형)은 서로 상이할 수도 있다. 다만, 스위칭 트랜지스터(Tr2, Tr3)의 도전형을 서로 상이하게 할 경우에는, 주사선(S)과 함께, 이것과는 배타적인 논리 레벨을 취하는 주사선을 별도로 설치하여, p 채널형을 취하는 스위칭 트랜지스터의 게이트를 접속할 필요가 있다.

피구동 소자(L)의 일단은 정공 주입용 전극(도시 생략)을 거쳐서 구동 트랜지스터(Tr1)의 드레인에 접속되는 반면, 피구동 소자(L)의 타단은 음극(E)에 접속되어 있다.

또한, 구동 트랜지스터(Tr1)의 소스는 전원선(V)에 접속되는 반면, 그 게이트는 용량 소자(C)의 일단과, 스위칭 트랜지스터(Tr3)의 드레인과, 트랜지스터(Tr4)의 드레인에 각각 접속되어 있다. 용량 소자(C)의 타단은 전원선(V)에 접속되어 있다.

보상 트랜지스터(Tr4)의 드레인은 자기의 게이트에 접속되어 있다. 따라서, 보상 트랜지스터(Tr4)는 다이오드 접속으로 되어 있다.

또한, 보상 트랜지스터(Tr4)의 드레인과 게이트는 용량 소자(C)의 일단(구동 트랜지스터(Tr1)의 게이트, 스위칭 트랜지스터(Tr3)의 드레인)에 접속되며, 보상 트랜지스터(Tr4)의 소스는 스위칭 트랜지스터(Tr2)의 소스에 접속되어 있다. 스위칭 트랜지스터(Tr2)의 드레인은 전원선(V)에 접속되어 있다. 스위칭 트랜지스터(Tr3)의 소스는 데이터선(D)에 접속되고, 스위칭 트랜지스터(Tr2, Tr3)의 게이트는 각각 주사선(S)에 접속되어 있다.

다음으로, 도 2의 (a)의 단위 회로의 동작에 대해서 설명한다. 스위칭 트랜지스터(Tr2, Tr3)는 주사선(S)을 거쳐서 각 게이트에 인가되는 선택 전위(Vsel)에 의해 온·오프 제어된다. 여기서 본 실시예에 있어서, 스위칭 트랜지스터(Tr2, Tr3)는 모두 n 채널형이기 때문에, 선택 전위(Vsel)가 하이 레벨일 때에 각각 온으로 된다. 스위칭 트랜지스터(Tr2, Tr3)가 온의 상태일 때에 데이터선(D)을 거쳐서 데이터 전류(Idata)가 공급되면, 보상 트랜지스터(Tr4)의 게이트와 소스의 전위가 동일해지기 때문에, 보상 트랜지스터(Tr4)에서는, V_{gs} (게이트와 소스의 전위차) = V_{ds} (드레인과 소스의 전위차)로 되고, 이 상태에 대응한 전하가 용량 소자(C)에 축전되고, 이것에 의해 용량 소자(C)의 단자간 전압이 구동 트랜지스터(Tr1)의 게이트에 인가된다. 즉, 데이터선(D)으로부터 공급되는 데이터 전류(Idata)의 양에 의해 구동 트랜지스터(Tr1)의 게이트 전압이 제어되고, 이것에 의해 구동 트랜지스터(Tr1)의 드레인·소스간에서의 전류량이 제어되어, 피구동 소자(L)를 흐르는 전류(Ids)의 값이 제어된다.

상기 회로에 있어서, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)는 이른바 전류(current) 미러 회로를 구성하고 있으며, 구동 트랜지스터(Tr1)의 드레인·소스간에서의 전류(Ids) 값, 즉, 피구동 소자(L)에 공급되는 전류 값은 보상 트랜지스터(Tr4)의 드레인·소스간에서의 전류량에 비례한다.

또한, 구동 트랜지스터(Tr1)의 드레인·소스간에서의 전류(Ids)와 보상 트랜지스터(Tr4)의 드레인·소스간을 흐르는 데이터 전류(Idata)와의 비는, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)의 특성에 의해 결정된다. 따라서, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)의 특성 중의 하나인 이득 계수(트랜지스터의 게이트 및 소스에 일정한 전압을 인가했을 때에 그 트랜지스터에 흐르는 전류량)를 일치시켜 둘로써, 구동 트랜지스터(Tr1)에 흐르는 전류(Ids)와 보상 트랜지스터(Tr4)를 흐르는 데이터 전류(Idata)를 일치시킬 수 있다. 특히, 본 실시예에서는, 보상 트랜지스터(Tr4)의 드레인은 구동 트랜지스터(Tr1)의 게이트에 직접 접속되어 있기 때문에, 보상 트랜지스터(Tr4)를 통과하는 데이터 전류(Idata)가 구동 트랜지스터에 의해 제어되는 전류(Ids)에 직접 반영되어, 양자의 일치성을 높일 수 있다.

따라서, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)의 이득 계수를 일치시키도록 표시 패널을 구성하면, 표시 패널의 화소마다 형성되어 있는 구동 트랜지스터(Tr1)에 편차가 발생하여도, 표시 패널의 각 화소에 포함되는 피구동 소자(L)에 동일한 크기의 전류(Ids)를 공급할 수 있다. 따라서, 구동 트랜지스터(Tr1)의 특성 편차에 기인하는 휘도 불균일을 억제할 수 있다.

잘 알려져 있는 바와 같이, 피구동 소자(L)를 포함하는 표시 패널의 제조 프로세스에 있어서, 근접하는 트랜지스터의 특성을 서로 일치시키는 것은 용이하다. 상술한 바와 같이 본 실시예에서는, 보상 트랜지스터(Tr4)의 드레인은 구동 트랜지스터(Tr1)의 게이트에 직접 접속되어 있을 정도로 근접하고 있다. 따라서, 동일한 화소 회로에 있어서, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)의 이득 계수를 일치시키도록 구성하는 것은 곤란하지 않기 때문에, 휘도 불균일이 적은 표시 패널을 제조하는 것은 비교적 용이하다.

또한, 본 실시예에서는, 데이터선 구동 회로(140)에 의해 공급되는 데이터 전류(Idata)에 따라 구동 트랜지스터(Tr1)의 게이트 전압이 설정되나, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)가 이른바 전류 미러 회로를 구성하고 있기 때문에, 온도 변화 등에 의한 구동 트랜지스터(Tr1)의 드레인·소스간에서의 전류(Ids) 변동이 억제되어, 안정화가 도모된다.

도 2의 (a)의 회로에서는, 보상 트랜지스터(Tr4)를 스위칭 트랜지스터(Tr2)와 스위칭 트랜지스터(Tr3) 사이에 개재시키고 있으나, 도 2의 (b)에 나타낸 바와 같이, 스위칭 트랜지스터(Tr2)와 전원선(V) 사이에 개재시키도록 할 수도 있다. 또한, 이 회로에 있어서도 구동 트랜지스터(Tr1)의 드레인·소스간 전류(Ids)가 보상 트랜지스터(Tr4)를 흐르는 데이터 전류(Idata)에 의해 결정되는 것은, 도 2의 (a)에 도시되는 회로와 동일하다.

도 3은 도 2의 (a)에 나타낸 단위 회로의 동작을 설명하기 위한 타이밍차트이다.

먼저, 주사선 구동 회로(130)가 주사선(S)에 공급하는 선택 전위(Vsel)를 하이 레벨로 하는 한면, 데이터선 구동 회로(140)가 데이터선(D)에 데이터 전류(Idata)를 공급한다.

선택 전위(Vsel)가 하이 레벨로 되면, 스위칭 트랜지스터(Tr2, Tr3)가 모두 온 상태로 되기 때문에, 데이터 전류(Idata)는 전원선(V), 스위칭 트랜지스터(Tr2), 보상 트랜지스터(Tr4), 스위칭 트랜지스터(Tr3), 및 데이터선(D)이라는 경로에 의해 흐른다.

이 데이터 전류(Idata)에 따라 구동 트랜지스터(Tr1)의 게이트 전압이 결정되어, 상기 게이트 전압에 따른 전류(Ids)가 전원선(V)으로부터 공급되어 피구동 소자(L)가 발광하는 동시에, 상기 게이트 전압은 용량 소자(C)에 의해 유지된다. 따라서, 선택 전위(Vsel)가 로우 레벨로 되어, 스위칭 트랜지스터(Tr2, Tr3)가 모두 오프 상태로 되어도, 유지된 게이트 전압에 따른 전류(Ids)가 피구동 소자(L)에 계속하여 흐르기 때문에, 피구동 소자(L)의 발광 상태는, 차회(次回) 선택 전위(Vsel)가 다시 하이 레벨로 될 때까지 유지된다.

그런데, 전류 미러 회로를 구성하고 있는 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)의 이득 계수는, 상술한 바와 같이 이것을 일치시키는 경우에 한정되지 않고, 이 단위 회로가 적용되는 표시 패널의 사이즈나 주사 주파수 등의 다양한 요구에 따라 적절히 설정할 수 있다.

예를 들면, 보상 트랜지스터(Tr4)의 이득 계수를 구동 트랜지스터(Tr1)의 이득 계수보다도 크게 한 구성으로 할 수도 있다. 이러한 구성에 의하면, 보상 트랜지스터(Tr4)에 흐르는 전류(Idata)가 구동 트랜지스터(Tr1)에 흐르는 전류(Ids)보다도 커지기 때문에, 용량 소자(C)에서 전하 축적에 필요로 하는 시간을 단축할 수 있다. 따라서, 표시 패널의 화소 수의 증대 또는 사이즈의 대형화에 따라 요구되는 주사 주파수의 고주파수화에 대처하는 것이 가능해진다.

이와는 반대로, 보상 트랜지스터(Tr4)의 이득 계수를 구동 트랜지스터(Tr1)의 이득 계수보다도 작게 한 구성으로 할 수도 있다. 이 구성에 의하면, 보상 트랜지스터(Tr4)에 의한 데이터 전류(Idata)가 구동 트랜지스터(Tr1)에 의한 전류(Ids)보다도 작아지기 때문에, 용량 소자(C)에서의 전하 축적 시에 소비되는 전력을 억제할 수 있다.

또한, 도 2의 (a) 또는 도 2의 (b)에 있어서, 동일 행의 화소 회로(20)에서의 스위칭 트랜지스터(Tr2, Tr3)의 게이트는 서로 동일한 주사선(S)에 접속된 구성으로 되어 있었다. 이 구성에 한정되지 않고, 주사선(S)과는 상이한 주사선을 설치하여, 즉, 1행에 대해 2개의 주사선을 설치하여, 스위칭 트랜지스터(Tr2, Tr3)의 게이트가 서로 다른 주사선(S)에 접속된 구성으로 할 수도 있다. 여기서, 양 구성을 비교하면, 전자에 따른 구성(1행의 화소 회로(20)에 대해 1개의 주사선을 갖는 구성)이 후자에 따른 구성(1행의 화소 회로(20)에 대해 2개의 주사선을 갖는 구성)과 비교하여 배선에 필요로 하는 영역이 더 적어도 되기 때문에, 유효 광학 면적을 확보하는 것에 의한 개구율의 향상이 용이해진다.

다음으로, 상기 화소 회로(20)에서의 제조 프로세스에 대해서, TFT 및 화소의 제조 프로세스에 대해서 설명한다.

먼저, 유리 기판(1) 위에 SiH_4 을 사용한 PECVD 또는 Si_2H_6 을 사용한 LPCVD에 의해 비정질 실리콘을 형성하는 동시에, 상기 비정질 실리콘을 엑시머 레이저 등의 레이저 조사 또는 고상(高相) 성장에 의해 다결정화시켜, 다결정 실리콘층(2)을 형성한다(도 4의 (a) 참조).

다결정 실리콘층(2)을 패터닝하여, 게이트 절연막(3)을 형성한 후, 다시 게이트(4)를 형성한다(도 4의 (b) 참조).

이어서, 인 또는 봉소 등의 불순물을 게이트(4)를 마스크로서 사용하여 자기정합적으로 다결정 실리콘층(2)에 주입하고, 트랜지스터(5a, 5b)를 형성한다. 또한, 여기서는 트랜지스터(5a, 5b)의 도전형은 각각 p형 및 n형이다. 제 1 층 간절연막(6)을 형성한 후, 콘택트 홀을 개구하고, 소스 및 드레인(7)을 형성한다(도 4의 (c) 참조).

그리고, 제 2 층 간절연막(8)을 형성한 후, 콘택트 홀을 개구하고, ITO(Indium Tin Oxide)로 이루어진 화소 전극(9)을 형성한다(도 4의 (d) 참조).

이와 같이 형성된 제 2 층 간절연막(8) 및 화소 전극(9)을 덮도록 밀착층(10)을 형성하고, 발광 영역에 대응하여 개구부를 형성한다. 또한, 층간층(11)을 형성하여, 상기와 동일하게 발광 영역에 대응하여 개구부를 형성한다(도 5의 (a) 참조).

다음으로, 산소 플라즈마 또는 CF_4 플라즈마 등의 플라즈마 처리에 의해, 기판 표면의 습윤성을 제어한다. 그 후, 정공 주입층(12) 및 발광층(13)을 각각 액상(液相) 프로세스 또는 진공 프로세스에 의해 형성한다. 또한, 액상 프로세스에는 스펀 코팅, 스퀴지(squeegee) 도포, 잉크젯 프로세스 등을 들 수 있으며, 진공 프로세스에는 스퍼터링 또는 증착(蒸着) 등을 들 수 있다. 또한, 알루미늄 등의 금속을 함유한 음극(14)을 형성한다. 마지막으로, 밀봉층(15)을 형성하고, 유기 EL 소자를 완성시킨다(도 5의 (b) 참조).

여기서, 밀착층(10)의 역할은 기판과 층간층(11)과의 밀착성을 향상시키며, 정확한 발광 면적을 얻는 것이다. 또한, 층간층(11)의 역할은 게이트(4) 또는 소스, 드레인(7)으로부터 음극(14)을 멀리 떨어지게 하여 기생 용량을 저감시키고, 액상 프로세스에서 정공 주입층(12) 또는 발광층(13)을 형성할 때에, 표면의 습윤성을 제어하여 정확한 패터닝이 가능하도록 하는 것이다. 또한, 발광층(13) 위에 전자 수송층(도시 생략)을 설치할 수도 있다.

<제 2 실시예>

상술한 제 1 실시예에서는, 예를 들어, 구동 트랜지스터(Tr1)와 보상 트랜지스터(Tr4)의 이득 계수가 동일해지도록 형성함으로써, 구동 트랜지스터(Tr1)의 드레인·소스간에서의 전류(Ids)를 보상 트랜지스터(Tr4)의 드레인·소스간을 흐르는 데이터 전류(Idata)와 일치시킬 수 있었다. 따라서, 구동 트랜지스터(Tr1)에 특성 편차가 발생하여도, 각 화소에 걸쳐 피구동 소자(L)에 동일한 크기의 전류(Ids)를 공급할 수 있고, 구동 트랜지스터의 특성 편차에 기인하는 휘도 불균일 억제하는 것이 가능해졌다.

그러나, 제 1 실시예에서는, 도 2의 (a) 또는 도 2의 (b)로부터 명확히 알 수 있듯이, 1개의 화소에서 합계 4개의 트랜지스터가 필요하다. 따라서, 표시 패널로서 본 경우, 트랜지스터의 수만큼 제조 수율의 저하 또는 개구율의 저하를 초래하기 쉽다.

그래서, 구동 트랜지스터(Tr1)의 특성 편차에 기인하는 휘도 불균일을 억제하고, 1개의 화소에서 필요하게 되는 트랜지스터의 개수를 감소시킨 제 2 실시예에 대해서 설명하기로 한다.

도 6은 제 2 실시예에 따른 단위 회로가 적용되는 유기 EL 디스플레이의 구성을 나타내는 블록도이다.

도 6에 도시되는 바와 같이, 유기 EL 디스플레이(100)는 신호 생성 회로(110), 표시 패널부(120), 주사선 구동 회로(130), 데이터선 구동 회로(140) 및 전원선 제어 회로(150)를 구비하고 있다.

유기 EL 디스플레이(100)에서의 신호 생성 회로(110), 주사선 구동 회로(130), 데이터선 구동 회로(140) 및 전원선 제어 회로(150)는 각각이 독립된 전자 부품에 의해 구성되어 있을 수도 있다. 예를 들면, 신호 생성 회로(110), 주사선 구동 회로(130), 데이터선 구동 회로(140) 및 전원선 제어 회로(150)가 각각 1칩의 반도체 집적회로 장치에 의해 구성되어 있을 수도 있다. 또한, 신호 생성 회로(110), 주사선 구동 회로(130), 데이터선 구동 회로(140) 및 전원선 제어 회로(150)의 전부 또는 일부가 프로그래머블 IC 칩으로 구성되고, 그 기능이 상기 IC 칩에 기록된 프로그램에 의해 소프트웨어적으로 실현될 수도 있다.

신호 생성 회로(110)는, 외부 장치(도시 생략)로부터의 화상 데이터에 의거하여, 표시 패널부(120)에 화상을 표시시키기 위한 주사 제어 신호 및 데이터 제어 신호를 작성한다. 그리고, 신호 생성 회로(110)는 상기 주사 제어 신호를 주사선 구동 회로(130)에 출력하는 동시에, 상기 데이터 제어 신호를 데이터선 구동 회로(140)에 출력한다. 또한, 신호 생성 회로(110)는 전원선 제어 회로(150)에 대하여 타이밍 제어 신호를 출력한다.

도 7은 표시 패널부(120) 및 데이터선 구동 회로(140)의 내부 구성을 나타내는 도면이다. 도 7에 도시되는 바와 같이, 표시 패널부(120)는, 열방향을 따라 연장되는 M개의 데이터선(Xm($m=1 \sim M$; m은 정수(整數)))과 행방향을 따라 연장되는 N개의 주사선(Yn($n=1 \sim N$; n은 정수(整數)))과의 교차부에 대응하는 위치에 단위 회로로서의 화소 회로(200)를 각각 갖고 있다. 즉, 각 화소 회로(200)는, 열방향을 따라 연장되는 데이터선(Xm)과 행방향을 따라 연장되는 주사선(Yn)에 각각 접속됨으로써 매트릭스 형상으로 배열되어, 전자 회로를 구성하고 있다.

또한, 행마다 각각 행방향(주사선의 연장 방향)을 따라 제 1 전원선(L1)과 제 2 전원선(L2)이 설치되어 있다.

화소 회로(200)는 제 1 실시예의 피구동 소자(L)와 동일한 유기 EL 소자(210)를 포함한다. 1행분의 화소 회로(200)는, 해당 행에 대응하는 제 1 전원선(L1) 및 제 2 전원선(L2)에 접속되어 있다. 즉, 1행분의 화소 회로(200)는 제 1 전원선(L1) 및 제 2 전원선(L2)을 서로 공용하고 있다.

여기서, 각 행에서의 제 1 전원선(L1)은 각각 트랜지스터(Q)를 거쳐서 간접적으로 전압 공급선(VL)에 접속되어 있으나, 각 행에서의 제 2 전원선(L2)은 각각 직접적으로 전압 공급선(VL)에 접속되어, 화소 회로(200)에 구동 전압(Vdd)을 공급하는 구성으로 되어 있다.

주사선 구동 회로(130)는, 신호 생성 회로(110)로부터 출력되는 주사 제어 신호에 따라, 복수의 주사선(Yn) 중에서 차례로 1개씩 주사선을 선택하는 동시에, 선택한 주사선에 대하여, 그 선택을 나타내는 주사 신호를 공급한다.

데이터선 구동 회로(140)는 1개의 데이터선마다 라인 드라이버(230)를 구비하고, 1개의 라인 드라이버(230)는 그에 대응하는 데이터선의 일단에 접속되어 있다. 여기서, 라인 드라이버(230)는 신호 생성 회로(110)로부터 출력된 데이터 제어 신호에 의거하여 데이터 전류(Idata)를 생성하고, 대응하는 데이터선에 공급한다.

일반적으로 말하면, m열째의 라인 드라이버(230)는, n행째의 주사선(Yn)이 선택되었을 때에, n행 m열에 위치하는 화소 회로(200)에 포함되는 유기 EL 소자(210)의 휘도를 지시하는 데이터 전류(Idata)를 m열째의 데이터선(Xm)에 공급한다.

또한, 화소 회로(200)에서는, 후술하는 바와 같이, 대응하는 데이터선에 공급되는 데이터 전류(Idata)에 따라 내부 상태가 설정되면, 그 내부 상태에 따라 유기 EL 소자(210)에 공급되는 구동 전류(Ids)가 제어되는 구성으로 되어 있다.

전원선 제어 회로(150)는 행마다 설치되는 전원선 제어선(F)에 전원선 제어 신호를 각각 공급하여, 각 행의 트랜지스터(Q)의 온·오프를 제어한다. 상세하게는, 전원선 제어 회로(150)는, 신호 생성 회로(110)로부터 출력되는 주사 제어 신호에 의거하여, 일정 행의 전원선 제어 신호를 해당 행의 주사선의 선택을 나타내는 주사 신호와 완전히 일치하도록 생성하거나, 또는 그 선택 상태가 시간적으로 일부 중복되도록 생성하여, 해당 행에 대응하는 전원선 제어선(F)에 공급한다.

도 8은 제 2 실시예에 따른 단위 회로로서의 화소 회로(200)의 상세한 구성을 나타내는 회로도이다. 도 8에 있어서는, 각 화소 회로(200) 중에서, n행째의 주사선(Yn)과 m열째의 데이터선(Xm)과의 교차에 대응하는 것이 예시되어 있다.

도 8에 도시되는 바와 같이, 화소 회로(200)는 3개의 트랜지스터와 1개의 용량 소자를 포함하고 있다. 상세하게는, 화소 회로(200)는 구동 트랜지스터(Trd), 보상 트랜지스터(Trc), 스위칭 트랜지스터(Trs) 및 용량 소자로서의 유지용 커패시터(C1)를 포함하고 있다.

또한, 본 실시예에서는, 구동 트랜지스터(Trd) 및 보상 트랜지스터(Trc)의 도전형은 각각 p형(p 채널)이고, 스위칭 트랜지스터(Trs)의 도전형은 n형(n 채널)이나, 이들 도전형의 선택이 상기에 한정되지는 않는다. 또한, 화소 회로(200)에 포함되는 트랜지스터는 통상 TFT(박막 트랜지스터)로 형성된다.

구동 트랜지스터(Trd)의 드레인(제 1 단자)은 유기 EL 소자(210)의 양극(陽極)에 접속되어 있다. 유기 EL 소자(210)의 음극(陰極)은 접지되어 있다. 구동 트랜지스터(Trd)의 소스(제 2 단자)는 제 2 전원선(L2)에 접속되어 있다. 제 2 전원선(L2)은 표시 패널부(120)의 오른쪽 끝에 설치된 전압 공급선(VL)에 접속되어 있다. 구동 트랜지스터(Trd)의 게이트(제 1 게이트)는 노드(N)에 접속되어 있다. 또한, 노드(N)는 구동 트랜지스터(Trd)의 게이트와, 유지용 커패시터(C1)의 일단과, 스위칭 트랜지스터(Trs)의 드레인과, 보상 트랜지스터(Trc)의 드레인과의 접속점이다. 유지용 커패시터(C1)의 타단은 구동 트랜지스터(Trd)의 소스, 즉, 제 2 전원선(L2)에 접속되어 있다.

스위칭 트랜지스터(Trs)의 드레인(제 6 단자)은 데이터선(Xm)과 접속되고, 그 드레인(제 5 단자)은 노드(N)에 접속되어 있다. 또한, 스위칭 트랜지스터(Trs)의 게이트는 주사선(Yn)에 접속되어 있다. 따라서, 주사선(Yn)에 해당 주사선(Yn)이 선택되었음을 나타내는 주사 신호가 공급되면(하이 레벨로 되면), 스위칭 트랜지스터(Trs)는 도통 상태로 된다.

노드(N)에는 보상 트랜지스터(Trc)의 드레인(제 3 단자)뿐만 아니라, 그 게이트도 접속되어 있다. 또한, 보상 트랜지스터(Trc)의 소스(제 4 단자)는 제 1 전원선(L1)에 접속되어 있다. 따라서, 보상 트랜지스터(Trc)는, 제 1 전원선(L1)으로부터 노드(N)까지를 순방향으로 하는 다이오드로서 기능한다.

또한, 각 화소 회로(200) 내에 배치 형성되는 트랜지스터는, 통상 TFT(박막 트랜지스터)로 구성되어 있다.

제 1 전원선(L1)은, 제어 회로로서의 트랜지스터(Q)를 거쳐서 전압 공급선(VL)에 접속되어 있다. 또한, 제 1 전원선(L1)과 제 2 전원선(L2)에 의해 전원선(L)이 구성되어 있다.

트랜지스터(Q)의 게이트는 전원선 제어선(F)에 접속되어 있다. 트랜지스터(Q)는, 전원선 제어 회로(150)로부터 전원선 제어선(F)을 거쳐서 공급되는 전원선 제어 신호에 따라, 전기적 차단의 상태(오프 상태) 또는 전기적 접속의 상태(온 상태) 중의 어느 하나로 된다. 트랜지스터(Q)의 도전형은 p형(p 채널)이기 때문에, 전원선 제어 신호가 로우 레벨로 되었을 때에, 트랜지스터(Q)가 온 상태로 된다.

다음으로, 유기 EL 디스플레이(100)에서의 화소 회로(200)의 구동 방법에 대해서 도 9를 참조하여 설명한다. 도 9는 이 구동 방법을 설명하기 위한 타이밍차트이다.

먼저, 데이터 기록 기간(Trp)에 있어서, 주사선(Yn)의 선택을 나타내는 주사 신호가 주사선 구동 회로(130)에 의해 공급되면(주사선(Yn)이 하이 레벨로 되면), 스위칭 트랜지스터(Trs)가 온 상태로 된다. 이러한 주사 신호의 공급에 맞추어, 트랜지스터(Q)를 온 상태로 하는 로우 레벨의 전원선 제어 신호가 전원선 제어선(F)에 공급되기 때문에, 데이터 기록 기간(Trp)에서는 트랜지스터(Q)도 온 상태로 된다.

따라서, 전류가 전압 공급선(VL), 트랜지스터(Q), 제 1 전원선(L1), 보상 트랜지스터(Trc), 스위칭 트랜지스터(Trs) 및 데이터선(Xm)이라는 경로에 의해 흐른다. 이 때에 흐르는 전류는, 라인 드라이버(230)에 의해 생성되는 데이터 전류(Idata), 즉, n행 m열의 화소 회로(200)에 포함되는 유기 EL 소자(210)의 휘도를 지시하는 데이터 전류(Idata)이다.

그리고, 이 때에 흐르는 데이터 전류(Idata)에 따른 전압(VC1)이 노드(N)에 발생하여, 유지용 커패시터(C1)에 유지되는 동시에, 구동 트랜지스터(Trd)의 게이트에 인가된다. 따라서, 구동용 트랜지스터(Trd)에 구동 전류(Ids)가 흘러, 유기 EL 소자(210)가 발광을 개시한다.

다음으로, 데이터 기록 기간(Trp)이 종료하여, 발광 기간(Tel)에 도달하면, 주사선(Yn)이 로우 레벨로 된다. 따라서, 스위칭 트랜지스터(Trs)가 오프 상태로 된다. 이러한 주사 신호의 상태 천이에 맞추어, 전원선 제어 신호가 하이 레벨로 변화하기 때문에, 트랜지스터(Q)도 오프 상태로 된다. 스위칭 트랜지스터(Trs) 및 트랜지스터(Q)가 모두 오프 상태로 되어도, 구동 트랜지스터(Trd)의 게이트에는 유지용 커패시터(C1)에 의해 유지된 전압(VC1)이 인가되기 때문에, 유기 EL 소자(210)의 발광 상태는, 차회 주사선(Yn)이 다시 선택될 때까지(트랜지스터(Q)가 다시 온으로 될 때까지) 유지된다.

또한, 이러한 동작은, 주사선(Yn)에 대응하는 1행분의 화소 회로(200)의 각각에 있어서도, 각각 동시에 실행된다. 또한, 화소 회로(200)의 전체에 대해서 살펴보면, 1, 2, 3, …, N행째의 주사선에 대해서 차례로 실행된다.

또한, 데이터 기록 기간(Trp)과 발광 기간(Tel)에 의해 구동 주기(Tc)가 구성된다. 이 구동 주기(Tc)는 유기 EL 소자(210)의 휘도가 1회씩 갱신되는 주기를 의미하고 있으며, 이를바 프레임 기간(수직 주사 기간)과 동일한 의미이다.

상기 화소 회로의 동작 기구를 간단하게 설명하기 위해, 보상용 트랜지스터(Trc)의 문턱치 전압(Vth2)을 고려하여 나타내면, 상기 노드(N)에서의 전위(Vn)는, 유지용 커패시터(C1)에 발생한 전압(VC1)과, 구동 전압(Vdd)으로부터 보상 트랜지스터(Trc)의 문턱치 전압(Vth2)을 뺀 값($Vn = Vdd - Vth2$)을 가산한 값으로 표현된다. 즉, 다음 식 (1)로 표현된다.

$$Vg = VC1 + Vdd - Vth2 \quad \dots (1)$$

구동 트랜지스터(Trd)의 게이트·소스간 전압(Vgs)은, 그 게이트 전위(Vg)와 구동 트랜지스터(Trd)의 소스 전위($Vs (=Vdd)$)와의 차($Vg - Vs$)이기 때문에, 구동 트랜지스터의 게이트·소스간 전압(Vgs)은 다음 식 (2)와 같이 변형 할 수 있다.

$$V_{gs} = V_g - V_s \dots (2)$$

이 식 (2)에 식 (1)로 표현되는 V_g 및 $V_s (=V_{dd})$ 를 대입하면, 다음 식 (3)이 얻어진다.

$$V_{gs} = V_{C1} + V_{dd} - V_{th2} - V_{dd}$$

$$= V_{C1} - V_{th2} \dots (3)$$

여기서, 상술한 바와 같이 보상 트랜지스터(Tr_c)의 문턱치 전압(V_{th2})을 구동 트랜지스터(Tr_d)의 문턱치 전압(V_{th1})과 대략 동일하다고 하면, 식 (3)으로 표현되는 게이트·소스간 전압(V_{gs})은 다음 식 (4)와 같이 표현할 수 있다.

$$V_{gs} = V_{C1} - V_{th1} \dots (4)$$

한편, 구동 트랜지스터(Tr_d)의 소스·드레인간에 흐르는 전류(I_{ds})는 다음 식 (5)로 표현된다.

$$I_{ds} = (1/2)\beta(-V_{gs} - V_{th1})^2 \dots (5)$$

이 식에서의 β 는 이득 계수이고, $\beta = (\mu A W / L)$ 로 표현된다. 여기서, μ 는 캐리어의 이동도, A 는 게이트 용량, W 는 채널 폭, L 은 채널 길이를 각각 나타내고 있다.

식 (5)에 식 (4)로 표현되는 V_{gs} 를 대입하면,

$$I_{ds} = (1/2)\beta(-V_{C1} + V_{th1} - V_{th1})^2$$

$$= (1/2)\beta(-V_{C1})^2 \dots (6)$$

이 식 (6)을 보아도 알 수 있듯이, 구동 트랜지스터(Tr_d)의 소스·드레인간에 흐르는 전류(I_{ds})는, 유지용 커패시터(C_1)에 발생한 전압(V_{C1})만으로 결정된다.

일반적으로, 서로 근접하는 트랜지스터의 문턱치 특성 등을 일치시키는 것은 용이하다. 따라서, 동일한 화소 회로와 같은 상당히 근접하는 보상 트랜지스터(Tr_c)와 구동 트랜지스터(Tr_d)의 문턱치 전압 특성을 일치시키는 것도 용이하기 때문에, 유기 EL 소자(210)에 흐르는 구동 전류(I_{ds})를 구동 트랜지스터(Tr_d)의 문턱치 전압 특성에 의존하지 않고, 데이터 전류(I_{data})에 의해 결정할 수 있다.

즉, 제 2 실시예에 있어서도, 보상 트랜지스터(Tr_c)의 드레인은 구동 트랜지스터(Tr_d)의 게이트에 직접 접속되어 있기 때문에, 근접하는 결과, 양 트랜지스터의 특성을 일치시키는 것이 용이한 동시에, 보상 트랜지스터(Tr_c)를 통과하는 데이터 전류(I_{data})가 구동 트랜지스터(Tr_d)에 의해 제어되는 전류(I_{ds})에 직접 반영되어, 양자의 일치성을 높일 수 있다.

따라서, 표시 패널부(120)에 있어서 화소 회로(200)마다 구동 트랜지스터(Tr_d)의 문턱치 전압이 편차에 의해 상이하여도, 유기 EL 소자(210)에 흐르는 전류(I_{ds})에 영향을 주지 않기 때문에, 구동 트랜지스터의 특성 편차에 기인하는 휘도 불균일을 억제하는 것이 장기 제 1 실시예와 마찬가지로 가능해진다.

또한, 제 2 실시예에서는, 1개의 화소 회로(200)에 형성되는 트랜지스터는 3개이며, 제 1 실시예의 화소 회로(20)의 4개와 비교하여, 1개 적게 할 수 있다. 따라서, 제 2 실시예에 의하면, 구동 트랜지스터의 특성 편차에 기인하는 휘도 불균일을 억제할 수 있고, 트랜지스터의 불량에 의한 제조 수율 저하를 억제할 수 있는 동시에, 1화소당 개구 면적을 확보하여 개구율을 향상시키는 것이 가능해진다.

또한, 제 2 실시예에 있어서도, 제 1 실시예와 동일하게 적절히 설정할 수도 있다. 예를 들면, 보상 트랜지스터(Tr_c)의 이득 계수를 구동 트랜지스터(Tr_d)의 이득 계수보다도 크게 한 구성으로 할 수도 있다. 이러한 구성에 의하면, 보상 트랜지스터(Tr_c)에 흐르는 전류(I_{data})가 구동 트랜지스터(Tr_d)에 흐르는 전류(I_{ds})보다도 커지기 때문에, 용량 소자(C)에서 전하 축적에 필요로 하는 시간을 단축할 수 있다. 따라서, 표시 패널의 화소 수의 증대 또는 사이즈의 대형화에 따라 요구되는 주사 주파수의 고주파수화에 대처하는 것이 가능해진다.

이와는 반대로, 보상 트랜지스터(Tr_c)의 이득 계수를 구동 트랜지스터(Tr_d)의 이득 계수보다도 작게 한 구성으로 할 수도 있다. 이 구성에 의하면, 보상 트랜지스터(Tr_c)에 의한 데이터 전류(I_{data})가 구동 트랜지스터(Tr_d)에 의한 전류(I_{ds})보다도 작아지기 때문에, 용량 소자(C)에서의 전하 축적시에 소비되는 전력을 억제할 수 있다.

제 2 실시예에서는, 스위칭 트랜지스터(Tr_s) 및 트랜지스터(Q)는 데이터 기록 기간(T_{rp})에 있어서 모두 온 상태로 되고, 발광 기간(T_{el})에 있어서 모두 오프 상태로 되도록 설정되어 있는 것이 바람직하나, 특별히 이것에 한정되지 않는다. 또한, 구동 전류(I_{ds})는 유기 EL 소자(210)에 데이터 기록 기간(T_{rp})에 흐르지 않고, 발광 기간(T_{el})에 흐르도록 설정되어 있는 것이 바람직하나, 특별히 이것에 한정되지는 않는다.

구동 트랜지스터(Trd)에 대하여 보상 트랜지스터(Trc)의 채널 폭 등을 크게 함으로써, 구동 트랜지스터(Trd)와 보상 트랜지스터(Trc)의 사이즈가 동일한 경우와 비교하여, 저계조의 데이터를 공급할 때도 데이터 전류(Idata)로서 상대적으로 높은 전류를 이용할 수 있기 때문에, 기생 용량 등에 의한 동작 지연을 억제할 수 있다.

또한, 화소 회로(200)에 있어서, 구동 트랜지스터(Trd)의 문턱치 전압(Vth1)이 보상 트랜지스터(Trc)의 문턱치 전압(Vth2) 이상으로 되도록 설정되는 것이 바람직하나, 특별히 이것에 한정되지는 않는다. 예를 들면, 유기 EL 소자(210)를 데이터 기록 기간(Trp)에도 발광시킬 때는, 구동 트랜지스터(Trd)의 문턱치 전압(Vth1)을 보상 트랜지스터(Trc)의 문턱치 전압(Vth2)보다 낮아지도록 설정할 수도 있다.

또한, 전원선 제어 신호가 공급되는 기간과 주사 신호가 공급되는 기간은 완전히 또는 일부 시간적으로 중복되도록 설정된다. 즉, 트랜지스터(Q)는 데이터 기록 기간(Trp)과 대략 동일한 기간에서 온 상태로 되도록 설정되어 있다. 그러나, 트랜지스터(Q)를 온시키는 전원선 제어 신호를 주사선의 선택을 나타내는 주사 신호보다 먼저 공급함으로써, 데이터 전류(Idata)에 의해 설정된 구동 트랜지스터(Trd)의 게이트 전압이 구동 전압(Vdd)에 의해 변화하는 것을 억제할 수 있기 때문에, 바람직한 경우가 있다.

또한, 도 7에 있어서, 전압 공급선(VL)을 표시 패널부(120)의 오른쪽 끝에 설치했으나, 이것에 한정되지는 않고, 예를 들어, 표시 패널부(120)의 왼쪽 끝에 설치할 수도 있으며, 트랜지스터(Q) 및 전압 공급선(VL)을 전원선 제어 회로(150)와는 별개로서 구성했으나, 전원선 제어 회로(150)의 내부에 설치하도록 할 수도 있다.

또한, 제어 회로로서 트랜지스터(Q)를 사용했으나, 트랜지스터(Q) 대신에 저전위와 고전위 사이에서 전환 가능한 스위치를 설치할 수도 있다. 구동 트랜지스터(Trd)의 구동 능력을 향상시키기 위해 버퍼 회로 또는 소스 풀로우 회로를 포함하는 전압 풀로우 회로 등을 사용하여, 제 2 전원선(L2) 또는 전압 공급선(VL)의 임피던스를 충분히 낮게 할 수도 있다.

<제 2 실시예의 응용>

도 7에 나타낸 표시 패널에서는, 설명의 간략화를 위해 단색으로 계조를 표시하는 예를 들어 설명했으나, 실제 표시 패널로서의 기능을 생각한 경우에는, 컬러 표시하는 것이 요구되는 경우가 있다. 그래서, 컬러 표시를 위한 전기 광학 장치를 제 2 실시예의 응용예로서 설명한다.

도 10은 이 응용예에 따른 전기 광학 장치의 구성을 나타내는 블록도이다. 또한, 도 10에서의 전기 광학 장치는 전기 광학 소자로서 유기 EL 소자를 사용한 유기 EL 디스플레이이며, 도 7과 동일한 구성부재에 대해서는 동일 부호를 첨부하여, 그 상세한 설명을 생략한다.

도 10에 있어서, 표시 패널부(120)는 적색의 광을 방사하는 유기 EL 소자(210)를 가진 적색용 화소 회로(200R)와, 녹색의 광을 방사하는 유기 EL 소자(210)를 가진 녹색용 화소 회로(200G)와, 청색의 광을 방사하는 유기 EL 소자(210)를 가진 청색용 화소 회로(200B)로 구성된다.

여기서, 표시 패널부(120)에 있어서, 1행째에는 적색용 화소 회로(200R)가 배열되고, 2행째에는 녹색용 화소 회로(200G)가 배열되고, 3행째에는 청색용 화소 회로(200B)가 배열되고, 4행째에는 적색용 화소 회로(200R)가 배열되며, 이후, 이 배열이 반복된다. 즉, 동일한 색의 화소 회로는 주사선의 연장 방향을 따라 1행분 배열되는 동시에, 1행분의 동색(同色) 화소 회로가 주사선, 제 1 전원선(L1) 및 제 2 전원선(L2)을 겸용한다.

또한, 각색의 화소 회로(200R, 200G, 200B)의 회로 구성은, 각각 도 8에 나타낸 화소 회로(200)의 회로 구성과 동일하다.

이 응용예에서 전압 공급선은, 색마다 전용 구동 전압을 공급하기 위해 3개 설치되어 있다. 즉, 전압 공급선(VLR)은 적색용 화소 회로(200R)의 구동 전압(VddR)을 공급하고, 전압 공급선(VLG)은 녹색용 화소 회로(200G)의 구동 전압(VddG)을 공급하며, 전압 공급선(VLB)은 청색용 화소 회로(200B)의 구동 전압(Vddb)을 공급한다.

또한, 제 1 전원선(L1) 및 제 2 전원선(L2)이 각각 행방향을 따라 행마다 설치되어 있다. 여기서, 동일 행에 위치하는 적색용 화소 회로(200R)에 대응하는 제 1 전원선(L1)은, 트랜지스터(QR)를 거쳐서 전압 공급선(VLR)과는 간접적으로 접속되어, 상기 트랜지스터(QR)가 온했을 때에 구동 전압(VddR)을 공급하는 반면, 제 2 전원선(L2)은, 전압 공급선(VLR)과는 직접적으로 접속되어, 구동 전압(VddR)을 항상 공급한다.

동일 행에 위치하는 녹색용 화소 회로(200G) 및 청색용 화소 회로(200B)에 대해서도 각각 동일하다. 즉, 동일 행에 위치하는 녹색용 화소 회로(200G)에 대한 제 1 전원선(L1)은, 트랜지스터(QG)가 온했을 때에 구동 전압(VddG)을 공급하는 반면, 제 2 전원선(L2)은 구동 전압(VddG)을 항상 공급하고, 또한, 동일 행에 위치하는 청색용 화소 회로(200B)에 대한 제 1 전원선(L1)은, 트랜지스터(QB)가 온했을 때에 구동 전압(VddB)을 공급하는 반면, 제 2 전원선(L2)은 구동 전압(VddB)을 항상 공급한다.

다음으로, 응용예에 따른 전기 광학 장치에 있어서, 화소 회로(200R, 200G, 200B)의 구동 방법에 대해서 설명한다.

먼저, 1행째의 주사선(Y1)이 선택되어, 그 선택을 나타내는 주사 신호가 공급되면(주사선(Y1)이 하이 레벨로 되면), 1행째에 위치하는 적색용 화소 회로(200R)의 각각에 있어서 스위칭 트랜지스터(Trs)가 온 상태로 된다. 이러한 주사 신호의 공급에 맞추어, 1행째의 전원선 제어 신호가 로우 레벨로 되기 때문에, 1행째의 트랜지스터(QR)도 온 상태로 된다.

또한, 상기 주사 신호의 공급에 맞추어, 1행째의 화소 회로(200R)에 포함되는 유기 EL 소자(210)의 휘도를 지시하는 데이터 전류(Idata)가 각 열의 데이터선에 각각 공급된다.

따라서, 1행째의 화소 회로(200R)의 각각에 있어서는, 데이터 전류(Idata)에 따른 전하가 유지용 커패시터(C1)에 축적됨으로써 구동 트랜지스터(Trd)의 게이트 전압이 유지된다. 따라서, 구동 트랜지스터(Trd)는 상기 게이트 전압에 따른 구동 전류(Ids)를 적색용 유기 EL 소자(210)에 공급하기 시작하고, 이것에 의해, 적색용 유기 EL 소자(210)의 발광이 개시된다.

이어서, 2행째의 주사선(Y2)이 선택되어, 그 선택을 나타내는 주사 신호가 공급되면(주사선(Y2)이 하이 레벨로 되면), 2행째에 위치하는 녹색용 화소 회로(200G)의 각각에 있어서 스위칭 트랜지스터(Trs)가 온 상태로 된다. 이러한 주사 신호의 공급에 맞추어, 2행째의 전원선 제어 신호가 로우 레벨로 되기 때문에, 2행째의 트랜지스터(QG)도 온 상태로 된다.

상기 주사 신호의 공급에 맞추어, 2행째의 화소 회로(200G)에 포함되는 유기 EL 소자(210)의 휘도를 지시하는 데이터 전류(Idata)가 각 열의 데이터선에 각각 공급된다.

따라서, 2행째의 화소 회로(200G)의 각각에 있어서는, 데이터 전류(Idata)에 따른 전하가 유지용 커패시터(C1)에 축적됨으로써 구동 트랜지스터(Trd)의 게이트 전압이 유지된다. 따라서, 구동 트랜지스터(Trd)는 상기 게이트 전압에 따른 구동 전류(Ids)를 녹색용 유기 EL 소자(210)에 공급하기 시작하고, 이것에 의해, 녹색용 유기 EL 소자(210)의 발광이 개시된다.

또한, 2행째의 주사선(Y2)이 선택되면, 1행째의 화소 회로(200R)의 각각에 있어서, 스위칭 트랜지스터(Trs) 및 트랜지스터(QR)가 모두 오프 상태로 되나, 그 구동 트랜지스터(Trd)는 유지용 커패시터(C1)에 의해 유지된 게이트 전압에 따른 구동 전류(Ids)를 적색용 유기 EL 소자(210)에 공급하기 때문에, 적색용 유기 EL 소자(210)의 발광 상태는 유지된다.

다음으로, 3행째의 주사선(Y3)이 선택되어, 그 선택을 나타내는 주사 신호가 공급되면(주사선(Y3)이 하이 레벨로 되면), 3행째에 위치하는 청색용 화소 회로(200B)의 각각에 있어서 스위칭 트랜지스터(Trs)가 온 상태로 된다. 이러한 주사 신호의 공급에 맞추어, 3행째의 전원선 제어 신호가 로우 레벨로 되기 때문에, 3행째의 트랜지스터(QB)도 온 상태로 된다.

상기 주사 신호의 공급에 맞추어, 3행째의 화소 회로(200B)에 포함되는 유기 EL 소자(210)의 휘도를 지시하는 데이터 전류(Idata)가 각 열의 데이터선에 각각 공급된다.

따라서, 3행째의 화소 회로(200B)의 각각에 있어서는, 데이터 전류(Idata)에 따른 전하가 유지용 커패시터(C1)에 축적됨으로써 구동 트랜지스터(Trd)의 게이트 전압이 유지된다. 따라서, 구동 트랜지스터(Trd)는 상기 게이트 전압에 따른 구동 전류(Ids)를 청색용 유기 EL 소자(210)에 공급하기 시작하고, 이것에 의해, 청색용 유기 EL 소자(210)의 발광이 개시된다.

또한, 3행째의 주사선(Y3)이 선택되면, 2행째의 화소 회로(200G)의 각각에 있어서, 스위칭 트랜지스터(Trs) 및 트랜지스터(QG)가 모두 오프 상태로 되나, 그 구동 트랜지스터(Trd)는 유지용 커패시터(C1)에 의해 유지된 게이트 전압에 따른 구동 전류(Ids)를 녹색용 유기 EL 소자(210)에 공급하기 때문에, 녹색용 유기 EL 소자(210)의 발광 상태는 유지된다.

이후 동일한 동작이 4, 5, 6, …, N행째까지 차례로 반복되면, 다시 1행째의 주사선(Y1)이 선택되어, 데이터(유지용 커패시터(C1)에 축적된 데이터 전류(Idata)에 따른 전하)가 개서(改書)된다.

이와 같이 응용예에 따른 유기 EL 디스플레이(100)에 있어서도, 제 2 실시예와 동일한 효과를 얻을 수 있다.

일반적으로, 적색, 녹색, 청색의 유기 EL 소자(210)의 발광 효율은 서로 다르기 때문에, 구동 전압에 대해서도 색마다 최적의 값을 설정할 필요가 있는 경우가 있다. 응용예에서는, 동일 행에 동일한 색의 화소 회로를 배열시키는 동시에, 제 1 전원선(L1) 및 제 2 전원선(L2)을 공용시켜 색마다 구동 전압을 공급하는 구성으로 되어 있기 때문에, 색마다 최적의 구동 전압을 설정하는 것이 용이하다. 또한, 유기 EL 소자(210)가 장기간의 발광에 의해 시간 경과 열화되어, 색마다 구동 전압을 재설정할 필요가 생기는 경우도 있으나, 응용예에서는, 이러한 색마다의 구동 전압 재설정도 용이해진다.

또한, 상술한 제 1 및 제 2 실시예 또는 그 응용예에서는, 단위 회로(전자 회로)로서 화소 회로를 예시했으나, RAM 등(특히, MRAM)의 기억 장치에 적용할 수도 있다. 또한, 피구동 소자로서 유기 EL 소자를 예로 들었으나, 무기 EL 소자일 수도 있고, LED 또는 FED일 수도 있다. 더 나아가서는 광 검출 소자 등의 센서 소자일 수도 있다.

<전자 기기>

다음으로, 제 1 및 제 2 실시예 또는 그 응용예에 따른 단위 회로를 포함하는 전기 광학 장치를 적용한 전자 기기의 몇 가지 사례에 대해서 설명한다.

도 11은 이 전기 광학 장치를 적용한 이동형 퍼스널 컴퓨터의 구성을 나타내는 사시도이다. 도 11에 도시되는 바와 같이, 실시예에 따른 단위 회로를 포함하는 전기 광학 장치(300)는, 퍼스널 컴퓨터(2100)의 표시 유닛으로서도 사용된다. 또한, 퍼스널 컴퓨터(2100)의 본체(2104)에는 키보드(2102)가 구비된다.

도 12는 상기 전기 광학 장치(300)를 적용한 휴대 전화기의 구성을 나타내는 사시도이다. 도 12에 있어서, 휴대 전화기(2200)는 복수의 조작 버튼(2202) 이외에, 수화구(2204) 및 송화구(2206)와 함께 상술한 전기 광학 장치(300)를 구비하고 있다.

도 13은 상술한 전기 광학 장치(300)를 파인더에 적용한 디지털 스틸 카메라의 구성을 나타내는 사시도이다. 감시 카메라는 피사체의 광상(光像)에 의해 필름을 감광시키는 것에 대하여, 디지털 스틸 카메라(2300)는 피사체의 광상을 CCD(Charge Coupled Device) 등의 활상 소자에 의해 광전 변환하여 활상 신호를 생성·기억하는 것이다. 여기서, 디지털 스틸 카메라(2300)에서의 본체(2302) 뒷면에는 상술한 전기 광학 장치(300)가 설치되어 있다. 이 전기 광학 장치(300)는 활상 신호에 의거하여 표시를 행하기 때문에, 피사체를 표시하는 파인더로서 기능하게 된다. 또한, 본체(2302)의 앞면 측(도 13에서는 뒷면 측)에는 광학 렌즈 또는 CCD 등을 포함한 수광(受光) 유닛(2304)이 설치되어 있다.

촬영자가 전기 광학 장치(300)에 표시된 피사체 상을 확인하여 셔터 버튼(2306)을 누르면, 그 시점에서의 CCD 활상 신호가 회로기판(2308)의 메모리에 전송·기억된다.

또한, 이 디지털 스틸 카메라(2300)에 있어서, 본체(2302)의 측면에는 외부 표시를 행하기 위한 비디오 신호 출력 단자(2312)와 데이터 통신용 입출력 단자(2314)가 설치되어 있다.

또한, 상기 전기 광학 장치가 적용되는 전자 기기로서는, 도 11에 도시되는 퍼스널 컴퓨터, 도 12에 도시되는 휴대 전화기, 도 13에 도시되는 디지털 스틸 카메라 이외에도 액정 텔레비전, 뷰파인더(viewfinder)형 또는 모니터 직시형 비디오 테이프 리코더, 자동차 운행(car navigation) 장치, 휴대용 소형 무선 호출기(pager), 전자수첩, 계산기, 워드 프로세서, 워크 스테이션, 화상 전화, POS 단말, 터치 패널을 구비한 기기 등을 들 수 있다. 그리고, 이들 각종 전자 기기의 표시부로서, 실시예에 따른 전기 광학 장치를 적용할 수 있다.

발명의 효과

상술한 바와 같이 본 발명에 의하면, 구동 트랜지스터의 편차의 영향을 받기 어렵게 하여, 유기 EL 소자 등과 같은 전류형 피구동 소자에 목적으로 하는 전류를 공급하는 것이 가능해진다.

(57) 청구의 범위

청구항 1.

피구동 소자와,

상기 피구동 소자로의 전류량을 제어하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트에 접속된 용량 소자와,

상기 게이트에 직접 접속되어, 다이오드 접속된 보상 트랜지스터를 포함하고,

상기 보상 트랜지스터를 통과하는, 데이터 신호로서 공급되는 데이터 전류에 따라서 상기 구동 트랜지스터의 도통 상태가 설정되는 것을 특징으로 하는 단위 회로.

청구항 2.

제 1 항에 있어서,

소스 또는 드레인 중 어느 한쪽을 거쳐서 상기 보상 트랜지스터와 직렬로 접속된 제 1 스위칭 트랜지스터를 더 포함하고,

상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽은 신호선에 접속되어, 상기 제 1 스위칭 트랜지스터를 거쳐서 상기 신호선과 상기 보상 트랜지스터가 전기적으로 접속된 때에 상기 데이터 전류가 상기 보상 트랜지스터를 통과하는 것을 특징으로 하는 단위 회로.

청구항 3.

피구동 소자와,

상기 피구동 소자로의 전류량을 제어하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트에 접속된 용량 소자와,

상기 구동 트랜지스터의 게이트에 접속된 제 1 스위칭 트랜지스터와,

상기 제 1 스위칭 트랜지스터의 게이트에 접속된 제 1 신호선과,

상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 어느 한쪽에 접속된 제 2 신호선과,

전원 전압이 인가된 전원선을 구비한 단위 회로로서,

상기 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터를 가지며,

상기 보상 트랜지스터는 다이오드 접속되고,

상기 제 2 스위칭 트랜지스터의 게이트는 상기 제 1 신호선과는 상이한 제 3 신호선에 접속되어 있는 것을 특징으로 하는 단위 회로.

청구항 4.

제 3 항에 있어서,

상기 제 1 스위칭 트랜지스터 및 상기 제 2 스위칭 트랜지스터가 함께 온 상태로 되는 기간이 마련되어 있는 것을 특징으로 하는 단위 회로.

청구항 5.

피구동 소자와,

상기 피구동 소자로의 전류량을 제어하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트에 접속된 용량 소자와,

상기 구동 트랜지스터의 게이트에 접속된 제 1 스위칭 트랜지스터와,

상기 제 1 스위칭 트랜지스터의 게이트에 접속된 제 1 신호선과,

상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 어느 한쪽에 접속된 제 2 신호선과,

전원 전압이 인가된 전원선을 구비한 단위 회로로서,

보상 트랜지스터와,

상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과 접속된 제 2 스위칭 트랜지스터를 갖고,

상기 보상 트랜지스터는 다이오드 접속되고,

상기 제 2 스위칭 트랜지스터는 상기 보상 트랜지스터와 상기 제 1 스위칭 트랜지스터와의 사이에 배치되어 있는 것을 특징으로 하는 단위 회로.

청구항 6.

제 3 항 또는 제 5 항에 있어서,

상기 제 2 신호선은 데이터 신호로서 전류를 공급하는 것을 특징으로 하는 단위 회로.

청구항 7.

제 6 항에 있어서,

상기 보상 트랜지스터에 흐르는 전류량에 따른 전하가 상기 용량 소자에 축전되는 것을 특징으로 하는 단위 회로.

청구항 8.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 구동 트랜지스터와 상기 보상 트랜지스터에서 게이트 전압에 대한 소스·드레인 사이의 전류 특성이 대략 동일한 것을 특징으로 하는 단위 회로.

청구항 9.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 보상 트랜지스터에 흐르는 전류량은 상기 구동 트랜지스터에 의해서 제어된 전류량보다 큰 것을 특징으로 하는 단위 회로.

청구항 10.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 피구동 소자가 유기 일렉트로루미네선스 소자인 것을 특징으로 하는 단위 회로.

청구항 11.

제 3 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 구동 트랜지스터, 상기 제 1 및 제 2 스위칭 트랜지스터, 상기 보상 트랜지스터는 각각 박막 트래지스턴인 것을 특징으로 하는 단위 회로.

청구항 12.

제 1 항 내지 제 5 항 중 어느 한 항에 있어서,

상기 구동 트랜지스터는 p 채널형인 것을 특징으로 하는 단위 회로.

청구항 13.

제 1 주사선에 공급되는 주사 신호에 따라서 온 또는 오프하는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 제 1 스위칭 트랜지스터와,

전원 전압이 인가되는 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 직렬로 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터로서,

다이오드로서 기능하는 보상 트랜지스터와,

상기 제 1 주사선과는 상이한 제 2 주사선에 공급되는 주사 신호에 따라서 온 또는 오프하는 제 2 스위칭 트랜지스터와,

게이트가 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽에 접속되어 피구동 소자를 구동하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트 전압을 유지하는 용량 소자를 구비하는 것을 특징으로 하는 단위 회로.

청구항 14.

제 1 주사선에 공급되는 주사 신호에 따라서 온 또는 오프하는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 제 1 스위칭 트랜지스터와,

전원 전압이 인가되는 전원선과 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 직렬로 접속된 보상 트랜지스터 및 제 2 스위칭 트랜지스터로서,

다이오드로서 기능하는 보상 트랜지스터와,

상기 제 1 주사선에 공급되는 주사 신호에 따라서 온 또는 오프하는 제 2 스위칭 트랜지스터와,

게이트가 상기 제 1 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽에 접속되어, 피구동 소자를 구동하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트 전압을 유지하는 용량 소자를 구비하는 것을 특징으로 하는 단위 회로.

청구항 15.

주사선에 공급되는 주사 신호에 따라서 온 또는 오프하는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 스위칭 트랜지스터와,

상기 스위칭 트랜지스터가 온하는 기간의 적어도 일부 또는 전부의 기간에서 제 1 전원 전압이 인가되는 제 1 전원선과 상기 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽과의 사이에서 다이오드로서 기능을 하는 보상 트랜지스터와,

게이트가 상기 스위칭 트랜지스터의 소스 또는 드레인의 다른 쪽에 접속되는 동시에, 자기의 소스 또는 드레인 중 한쪽이 제 2 전원 전압이 인가된 제 2 전원선에 접속되어, 피구동 소자를 구동하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트 전압을 유지하는 용량 소자를 구비하는 것을 특징으로 하는 단위 회로.

청구항 16.

주사 신호가 공급되는 주사선에 게이트가 접속되는 동시에, 소스 또는 드레인 중 어느 한쪽이 데이터선에 접속된 스위칭 트랜지스터와,

소스 또는 드레인에 게이트가 접속된 보상 트랜지스터로서,

상기 주사 신호에 따라서 상기 스위칭 트랜지스터가 온하는 기간의 적어도 일부 또는 전부의 기간에서 제 1 전원 전압이 인가되는 제 1 전원선에 소스 또는 드레인 중 어느 한쪽이 접속되어, 상기 스위칭 트랜지스터의 소스 또는 드레인 중 다른 쪽에 자기의 소스 또는 드레인 중 다른 쪽이 접속된 보상 트랜지스터와,

게이트가 상기 스위칭 트랜지스터의 소스 또는 드레인의 다른 쪽에 접속되는 동시에, 자기의 소스 또는 드레인의 한쪽이 제 2 전원 전압이 인가된 제 2 전원선에 접속되어, 피구동 소자를 구동하는 구동 트랜지스터와,

상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 구비하는 것을 특징으로 하는 단위 회로.

청구항 17.

제 15 항 또는 제 16 항에 있어서,

상기 제 1 전원 전압과 상기 제 2 전원 전압은 대략 동일한 것을 특징으로 하는 단위 회로.

청구항 18.

제 1 항 내지 제 5 항, 제 13 항 내지 제 16 항 중 어느 한 항에 기재된 단위 회로를 적어도 한개 구비한 것을 특징으로 하는 전자 장치.

청구항 19.

제 1 항 내지 제 5 항, 제 13 항 내지 제 16 항 중 어느 한 항에 기재된 단위 회로를 화소 회로로서 구비한 전기 광학 장치를 실장한 것을 특징으로 하는 전자 기기.

청구항 20.

복수의 단위 회로를 포함하는 전자 회로로서,

상기 복수의 단위 회로의 각각은,

제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와,

제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와,

제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와,

상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 흐르는 전류에 따른 전하량을 유지하는 동시에, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하고,

상기 제 4 단자는 상기 복수의 단위 회로 중 다른 단위 회로의 상기 제 4 단자와 함께 제 1 전원선에 접속되어,

상기 제 2 단자는 제 2 전원선에 접속되어,

상기 제 1 전원선을 복수의 전위로 설정하는, 또는 상기 제 1 전원선과 전원 전위와의 절단·접속을 제어하는 제어 회로를 구비하는 것을 특징으로 하는 전자 회로.

청구항 21.

제 20 항에 있어서,

상기 단위 회로의 각각에는 상기 구동 트랜지스터, 상기 보상 트랜지스터 및 상기 스위칭 트랜지스터 이외의 드랜지스터는 존재하지 않는 것을 특징으로 하는 전자 회로.

청구항 22.

제 20 항 또는 제 21 항에 있어서,

상기 보상 트랜지스터는 그 게이트가 상기 제 3 단자에 접속되어 있는 것을 특징으로 하는 전자 회로.

청구항 23.

제 20 항 또는 제 21 항에 있어서,

상기 구동 트랜지스터와 상기 보상 트랜지스터의 도전형(導電型)은 동일한 것을 특징으로 하는 전자 회로.

청구항 24.

제 20 항 또는 제 21 항에 있어서,

상기 제 1 단자에는 전자 소자가 접속되어 있는 것을 특징으로 하는 전자 회로.

청구항 25.

제 24 항에 있어서,

상기 전자 소자는 전류 구동되는 파구동 소자인 것을 특징으로 하는 전자 회로.

청구항 26.

제 20 항 또는 제 21 항에 있어서,

상기 제어 회로는 제 7 단자 및 제 8 단자를 포함하는 트랜지스터이고, 상기 제 7 단자는 전원에 접속되고, 상기 제 8 단자는 상기 제 1 전원선에 접속되어 있는 것을 특징으로 하는 전자 회로.

청구항 27.

제 20 항 또는 제 21 항에 있어서,

상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 전류가 흐르고 있는 기간, 적어도 상기 제 1 전원선 및 상기 제 2 전원선의 전위는 실질적으로 동일한 전위가 되도록 설정되어 있는 것을 특징으로 하는 전자 회로.

청구항 28.

제 27 항에 있어서,

상기 제 1 전원선과 상기 제 2 전원선이 동일한 전위를 갖는 전원에 전기적으로 접속 가능한 것을 특징으로 하는 전자 회로.

청구항 29.

제 20 항 또는 제 21 항에 있어서,

상기 구동 트랜지스터의 문턱치 전압은 상기 보상 트랜지스터의 문턱치 전압보다 높게 되지 않도록 설정되어 있는 것을 특징으로 하는 전자 회로.

청구항 30.

제 20 항 또는 제 21 항에 있어서,

상기 보상 트랜지스터에 흐르는 전류량은 상기 구동 트랜지스터에 의해 제어된 전류량보다 큰 것을 특징으로 하는 전자 회로.

청구항 31.

복수의 단위 회로를 구비한 전기 광학 장치로서,

상기 복수의 단위 회로의 각각은,

제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와,

제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와,

제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와,

상기 제 1 단자에 접속된 전기 광학 소자와,

상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 흐르는 전류에 따른 전하량을 유지하고, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하고,

상기 제 4 단자에 접속된 제 1 전원선은 상기 복수의 단위 회로 중 적어도 한개의 다른 단위 회로의 상기 제 4 단자에도 공통 접속되어,

상기 제 2 단자는 제 2 전원선에 접속되어,

상기 제 1 전원선을 복수의 전위로 설정하는, 또는 상기 제 1 전원선과 전원 전위와의 절단·접속을 제어하는 제어 회로를 구비하는 것을 특징으로 하는 전기 광학 장치.

청구항 32.

제 31 항에 있어서,

상기 전기 광학 소자는 유기 EL 소자인 것을 특징으로 하는 전기 광학 장치.

청구항 33.

제 31 항 또는 제 32 항에 있어서,

상기 제어 회로는 제 7 단자 및 제 8 단자를 포함하는 트랜지스터이고, 상기 제 7 단자는 전원에 접속되고, 상기 제 8 단자는 상기 제 1 전원선에 접속되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 34.

제 31 항 또는 제 32 항에 있어서,

상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 전류가 흐르고 있는 기간은 적어도 상기 제 1 전원선 및 상기 제 2 전원선의 전위가 실질적으로 동일한 전위가 되도록 설정되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 35.

제 34 항에 있어서,

상기 제 1 전원선과 상기 제 2 전원선이 동일한 전위를 갖는 전원에 전기적으로 접속 가능한 것을 특징으로 하는 전기 광학 장치.

청구항 36.

제 31 항 또는 제 32 항에 있어서,

상기 구동 트랜지스터의 문턱치 전압은 상기 보상 트랜지스터의 문턱치 전압보다 높게 되지 않도록 설정되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 37.

복수의 주사선과, 복수의 데이터선과, 상기 복수의 주사선과 상기 복수의 데이터선과의 각 교차부에 대응하여 각각 배치된 단위 회로와, 복수의 제 1 전원선을 포함하는 전기 광학 장치로서,

상기 단위 회로의 각각은,

제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와,

제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와,

제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와,

상기 제 1 단자에 접속된 전기 광학 소자와,

상기 보상 트랜지스터 및 상기 스위칭 트랜지스터를 경유하여 흐르는 전류값에 따른 전하량을 유지하고, 상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하고,

일련의 단위 회로에 포함되는 스위칭 트랜지스터의 게이트는 한개의 주사선에 공통 접속되고, 상기 일련의 단위 회로에서의 제 4 단자는 한개의 제 1 전원선에 공통 접속되고,

상기 제 1 전원선의 각각을 복수의 전위로 설정하는, 또는 한개의 제 1 전원선과 전원 전위와의 절단·접속을 제어하는 제어 회로를 구비하는 것을 특징으로 하는 전기 광학 장치.

청구항 38.

제 37 항에 있어서,

상기 일련의 단위 회로에서의 제 2 단자는 한개의 제 2 전원선에 공통 접속되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 39.

제 37 항 또는 제 38 항에 있어서,

상기 보상 트랜지스터의 게이트는 자기의 제 3 단자에 접속되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 40.

제 37 항 또는 제 38 항에 있어서,

상기 전기 광학 소자는 유기 EL 소자인 것을 특징으로 하는 전기 광학 장치.

청구항 41.

제 37 항 또는 제 38 항에 있어서,

상기 주사선을 따라서 동일한 색의 전기 광학 소자가 배치되도록 한 것을 특징으로 하는 전기 광학 장치.

청구항 42.

제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와,

제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와,

제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와,

상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하는 단위 회로를 복수 구비하고,

일련의 단위 회로에서의 제 4 단자는 제 1 전원선에 공통 접속된 전자 회로의 구동 방법으로서,

상기 일련의 단위 회로의 제 4 단자의 각각을 소정 전위로 전기적 접속하고, 또한 상기 일련의 단위 회로에 포함되는 스위칭 트랜지스터의 각각을 온 상태로 함으로써, 상기 보상 트랜지스터를 경유하여 흐르는 전류에 따른 전하량을 용량 소자에 유지하고, 상기 전하량에 따른 전압을 상기 구동 트랜지스터에 인가하여, 상기 제 1 단자와 상기 제 2 단자 사이의 도통 상태를 설정하는 스텝과,

상기 일련의 단위 회로의 제 4 단자의 각각을 상기 소정 전위로부터 전기적으로 분리하는 스텝을 포함하는 것을 특징으로 하는 전자 회로의 구동 방법.

청구항 43.

제 1 단자 및 제 2 단자를 포함하는 구동 트랜지스터와,

제 3 단자 및 제 4 단자를 포함하고, 상기 구동 트랜지스터의 게이트에 상기 제 3 단자가 접속된 보상 트랜지스터와,

제 5 단자 및 제 6 단자를 포함하고, 상기 구동 트랜지스터의 게이트 및 상기 제 3 단자에 상기 제 5 단자가 접속된 스위칭 트랜지스터와,

상기 제 1 단자에 접속된 전기 광학 소자와,

상기 구동 트랜지스터의 게이트에 일단이 접속된 용량 소자를 포함하는 단위 회로가, 복수의 주사선과 복수의 데이터선의 각 교차부에 대응하여 각각 배치되고,

일련의 단위 회로에 포함되는 스위칭 트랜지스터의 게이트가 한개의 주사선에 공통 접속되고, 상기 일련의 단위 회로에서의 제 4 단자가 한개의 제 1 전원선에 공통 접속된 전기 광학 장치의 구동 방법으로서,

상기 일련의 단위 회로의 제 4 단자의 각각을 소정 전위로 전기적으로 접속하고, 또한 상기 일련의 단위 회로에 포함되는 스위칭 트랜지스터의 게이트에 각각 주사 신호를 공급하여 온 상태로 하고, 상기 복수의 데이터선의 대응하는 데이터선과 전기적으로 접속하는 기간에, 상기 보상 트랜지스터를 경유하여 흐르는 전류의 전류 레벨에 따른 전하량을 용량 소자에 유지하고, 상기 전하량에 따른 전압을 상기 구동 트랜지스터의 게이트에 인가하여, 상기 제 1 단자와 상기 제 2 단자 사이의 도통 상태를 설정하는 스텝과,

상기 일련의 단위 회로의 제 4 단자의 각각을 상기 소정 전위로부터 전기적으로 분리하는 스텝을 포함하는 것을 특징으로 하는 전기 광학 장치의 구동 방법.

청구항 44.

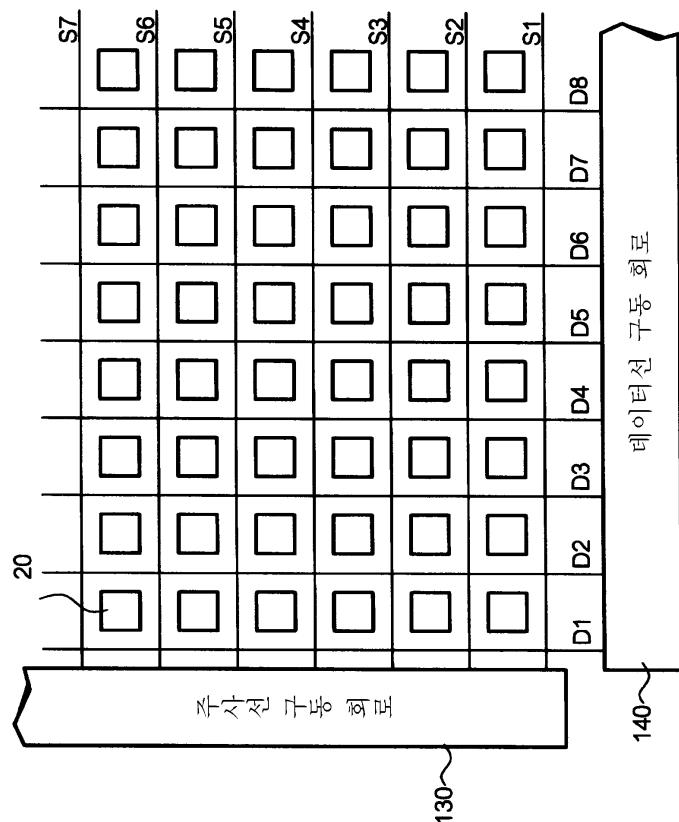
제 20 항 또는 제 21 항에 기재된 전자 회로를 실장한 것을 특징으로 하는 전자 기기.

청구항 45.

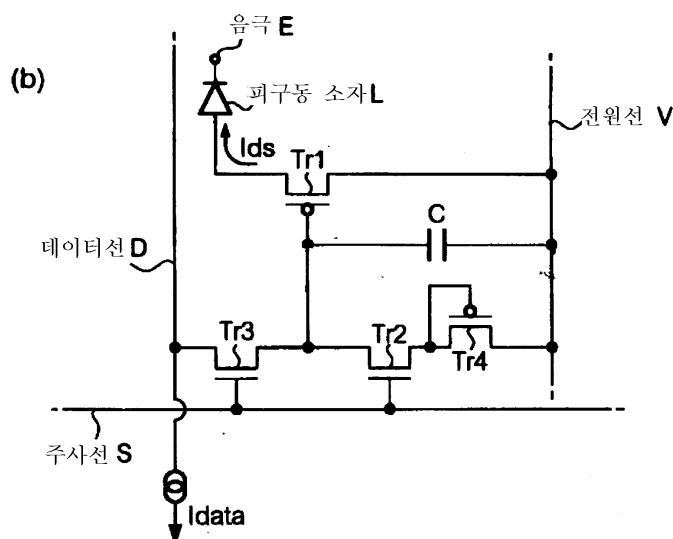
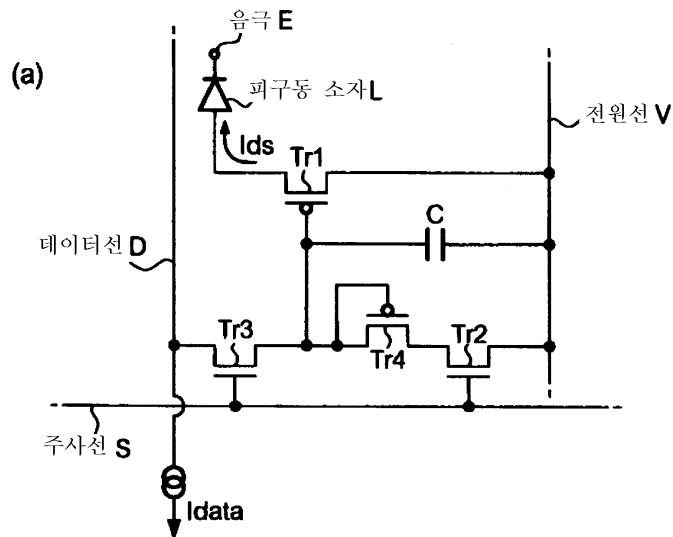
제 31 항, 제 32 항, 제 37 항 및 제 38 항 중 어느 한 항에 기재된 전기 광학 장치를 실장한 것을 특징으로 하는 전자 기기.

도면

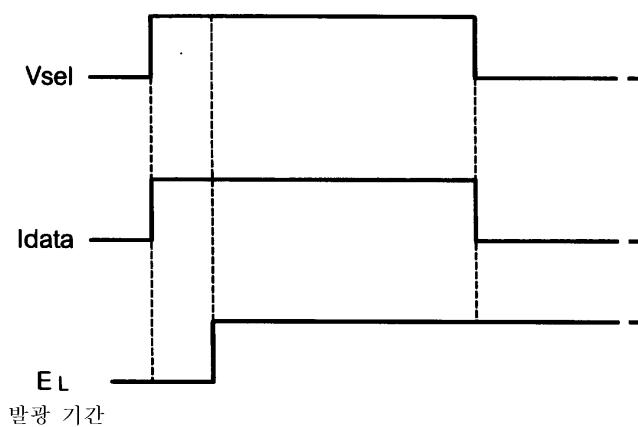
도면1



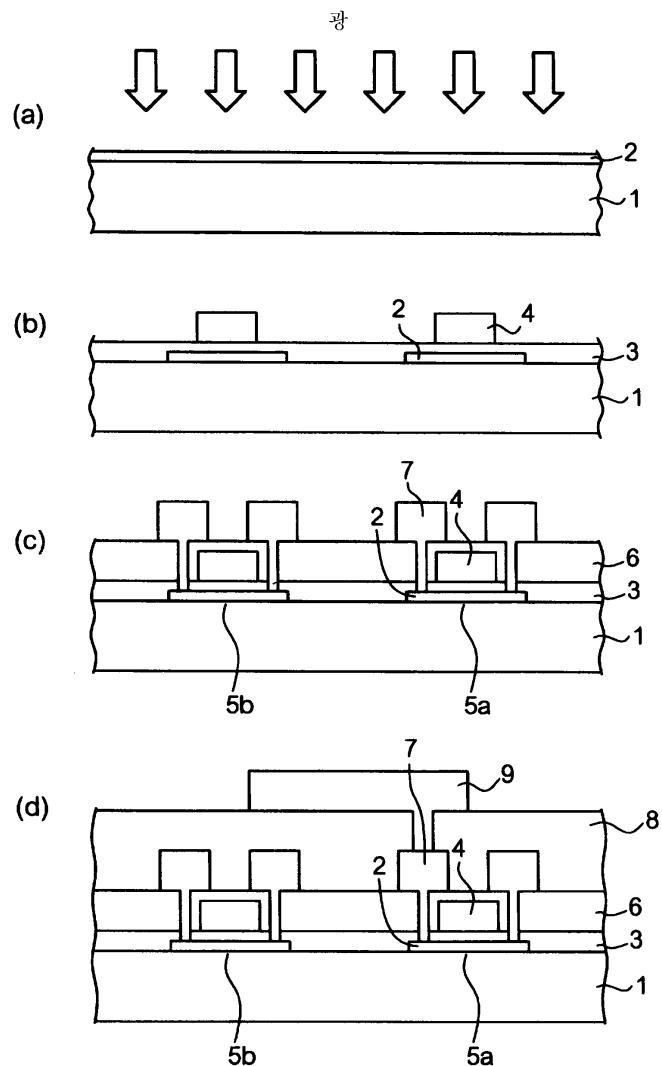
도면2



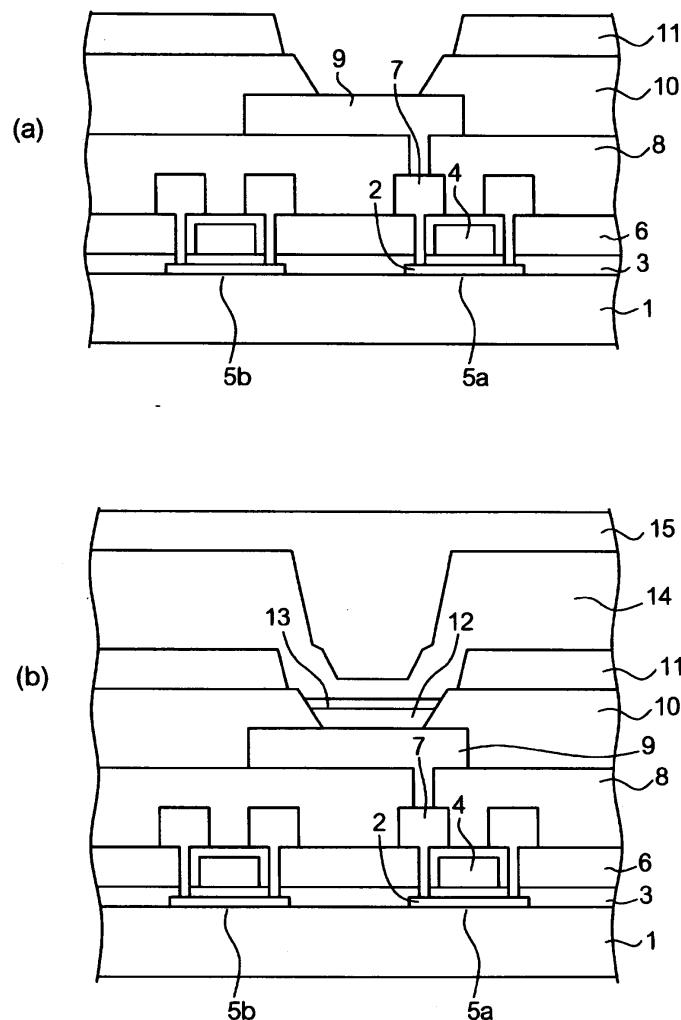
도면3



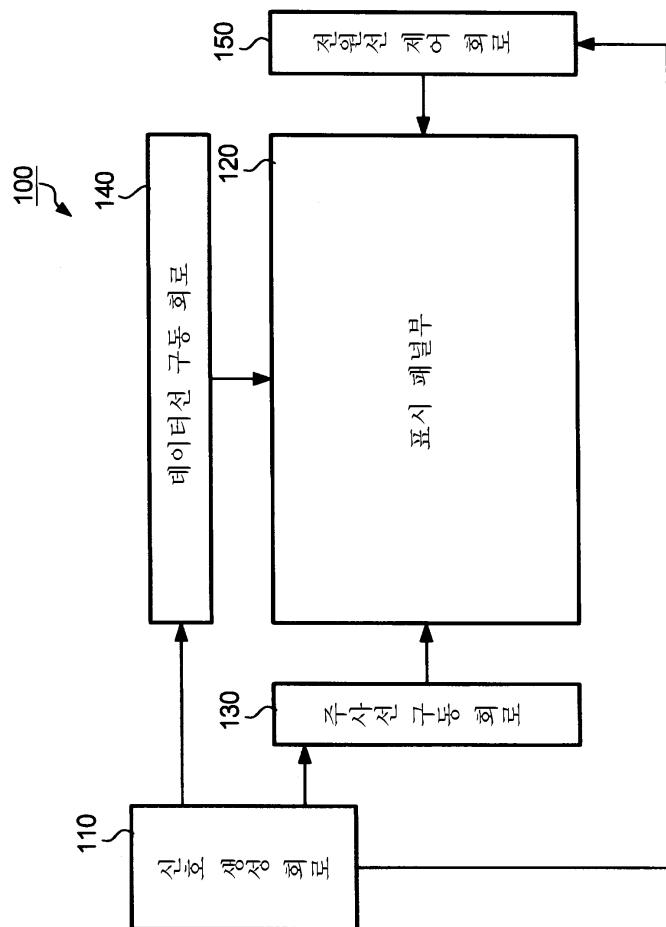
도면4



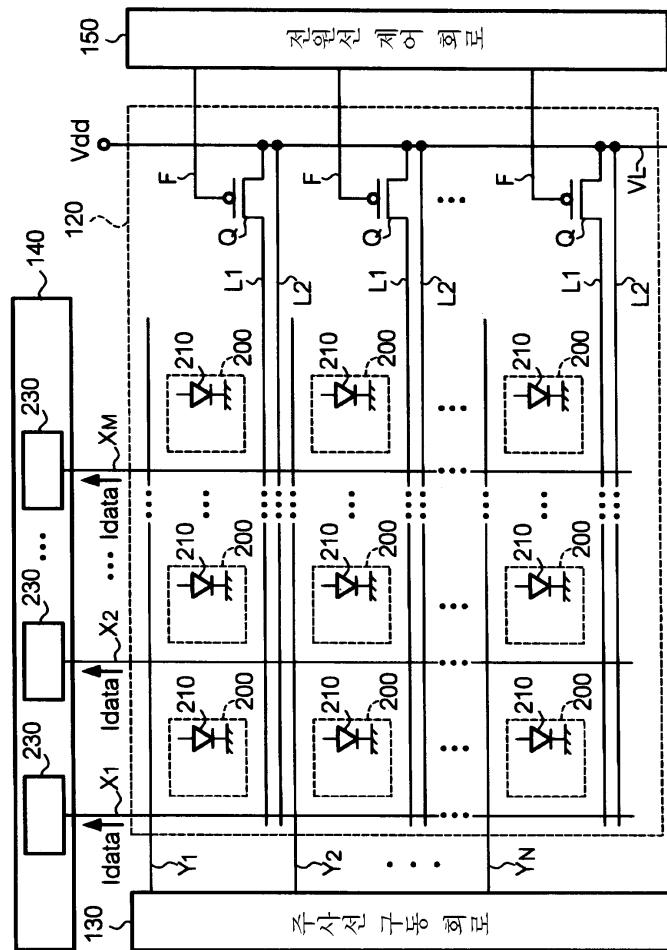
도면5



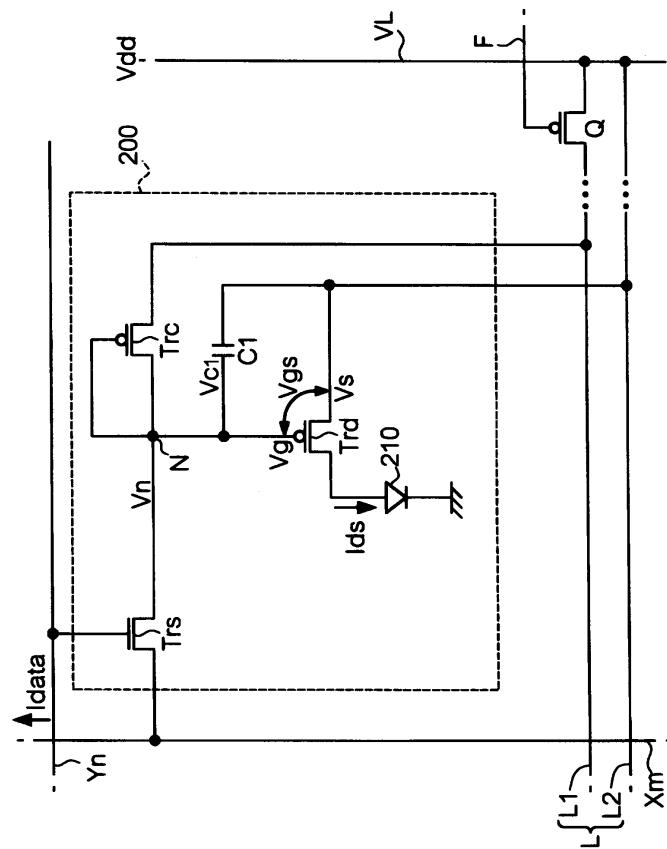
도면6



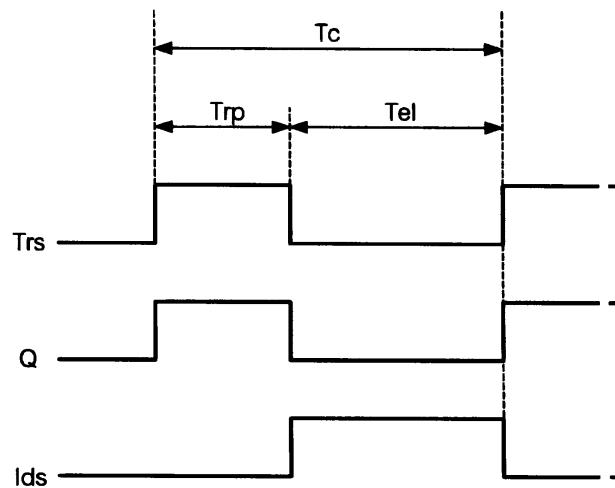
도면7



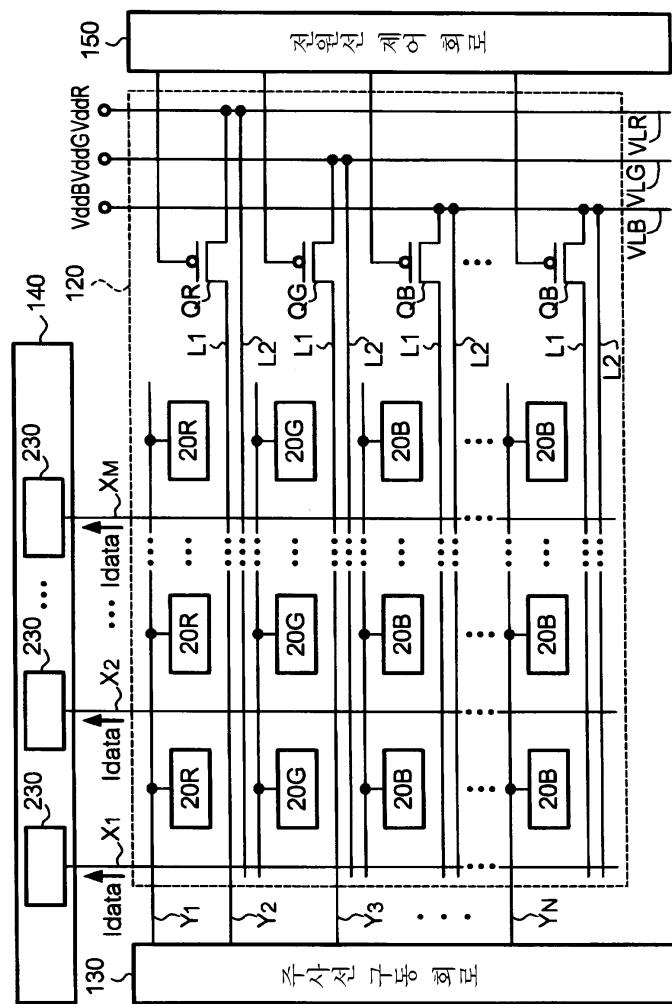
도면8



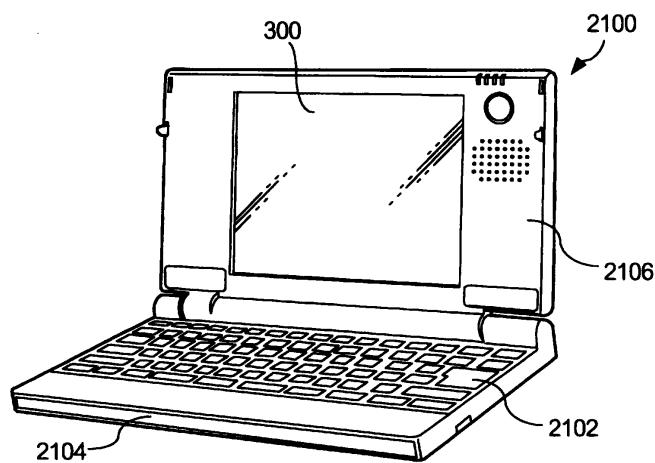
도면9



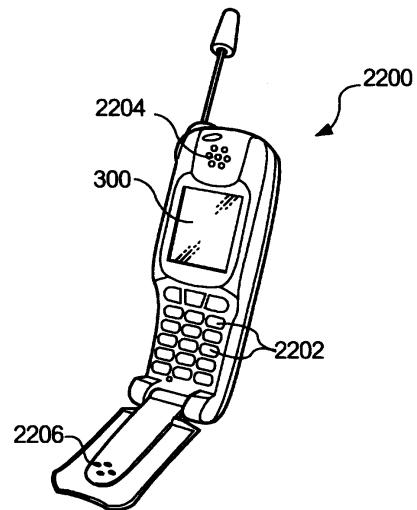
도면10



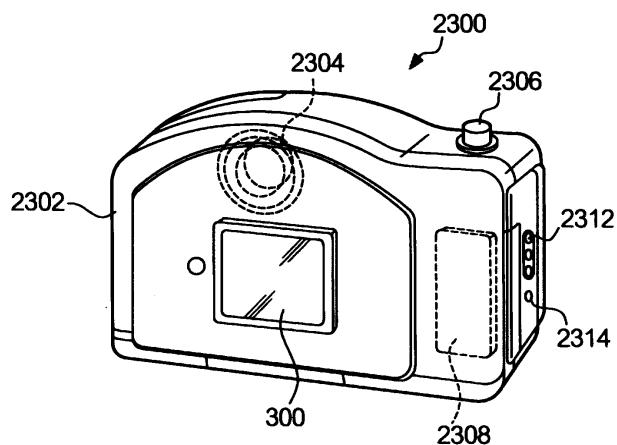
도면11



도면12



도면13



도면14

