(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
H03H 7/38 (2006.01)

(45) 공고일자 2006년12월01일
(11) 등록번호 10-0652546
(24) 등록일자 2006년11월24일

(21) 출원번호 10-2000-0061462
(22) 출원일자 2000년10월19일
심사청구일자 2005년10월06일

(65) 공개번호 10-2001-0051114
(43) 공개일자 2001년06월25일

(30) 우선권주장 09/436,428 1999년11월09일 미국(US)

(73) 특허권자 프리스케일 세미컨덕터, 인크.
미합중국 텍사스 (우편번호 78735) 오스틴 윌리암 캐논 드라이브 웨스트 6501

(72) 발명자 구왕창에이.
미국아리조나주85254,스콧스데일,노스68스스트리트,16016

콤루쉬리차드스테판
미국아리조나85268화운튼힐스,이스트스콜피언드라이브,15531

(74) 대리인 문경진

심사관 : 장석환

전체 청구항 수 : 총 5 항

(54) 개선된 I / O 정합을 갖는 집적 필터와 이의 제조 방법

(57) 요약

집적 필터 회로와 이의 제조 방법이 개시되는데, 이 회로에서 집적 필터(11)는 입력 및 출력 기생 분로 임피던스(parasitic shunt impedance)를 갖는다. 입력(17) 및 출력(19) 전기 성분은 입력 및 출력 기생 분로 임피던스를 감소시키기 위하여 입력단(12)과 출력단(13)에 각각 접속된다. 이 입력 및 출력 전기 성분은 각각 코일(17, 19), 송신 라인의 한 부분(27, 29), 직렬 동조 회로에 접속된 동조가능 커패시턴스(46, 48) 및 코일(47, 49), 또는 병렬 동조 회로에 접속된 동조가능 커패시턴스(36, 38) 및 코일(37, 39)중 하나를 포함한다. 집적 필터는 입력 및 출력 다층 세라믹 집적 코일(58)을 포함하는데, 이 코일은 코일들 사이의 용량성 결합(capacitive coupling)이 실질적으로 이 코일들 사이의 유도성 결합(inductive coupling)을 소거하고, 그리고/또는 층간 그리드 접지 벽(interlayer gridded ground wall)이 입력 코일과 출력 코일 사이에 위치하도록 하기 위하여 위치될 수 있다.

대표도

도 5

특허청구의 범위

청구항 1.

입력 기생 분로 임피던스를 갖는 입력 단(12)과 출력 기생 분로 임피던스를 갖는 출력 단(13)을 구비하는 집적 필터(11)와,

상기 입력 기생 분로 임피던스를 감소시키기 위하여 상기 입력 단에 결합된 입력 전기 성분(17, 27, 36, 37, 46, 47)과,

상기 출력 기생 분로 임피던스를 감소시키기 위하여 상기 출력 단에 결합된 출력 전기 성분(19, 29, 38, 39, 48, 49)을 포함하는, 개선된 I/O 정합(improved I/O matching)을 갖는 집적 필터 회로.

청구항 2.

입력 단(12)에서 입력 임피던스와 출력 단(13)에서 출력 임피던스를 갖는 집적 필터(11)와,

상기 입력 단에 결합된 소스 임피던스를 갖는 입력 회로와,

상기 출력 단에 결합된 부하 임피던스를 갖는 출력 회로와,

상기 입력 단에서 상기 입력 회로의 상기 소스 임피던스를 상기 집적 필터의 상기 입력 임피던스에 정합시키기 위하여 상기 입력 단에 결합된 입력 전기 성분(17, 27, 36, 37, 46, 47)과,

상기 출력 단에서 상기 출력 회로의 상기 부하 임피던스를 상기 집적 회로의 상기 출력 임피던스에 정합시키기 위하여 상기 출력 단에 결합된 출력 전기 성분(19, 29, 38, 39, 48, 49)을 포함하는, 개선된 I/O 정합을 갖는 집적 필터 회로.

청구항 3.

입력 다층 세라믹 집적 코일(65)과 출력 다층 세라믹 집적 코일(67)에 직렬로 접속된 다수의 다층 세라믹 집적 부분(52, 53, 54, 55)을 포함하는 집적 필터(51)로서, 상기 입력 및 출력 다층 세라믹 집적 코일은 서로 인접해 위치하는 집적 필터(51)와,

상호 결합(intercoupling)을 감소시키기 위하여 상기 입력 및 출력 다층 세라믹 집적 코일 사이에 위치한 층간 그리드 접지벽(interlayer gridded ground wall)(70)을 포함하는, 개선된 I/O 정합을 갖는 집적 필터 회로.

청구항 4.

입력 다층 세라믹 집적 코일(65)과 출력 다층 세라믹 집적 코일(67)에 직렬로 접속된 다수의 다층 세라믹 집적 부분(52, 53, 54, 55)을 포함하는 집적 필터(51)로서, 상기 입력 및 출력 다층 세라믹 집적 코일은 서로 인접해 위치하는 집적 필터(51)를 포함하며,

상기 입력 및 출력 다층 세라믹 집적 코일 사이의 용량성 결합(capacitive coupling)이 상기 입력 및 출력 다층 세라믹 집적 코일 사이에 유도성 결합(inductive coupling)을 실질적으로 소거하도록, 상기 입력 및 출력 다층 세라믹 집적 코일이 위치하는, 개선된 I/O 정합을 갖는 집적 필터 회로.

청구항 5.

입력 기생 분로 임피던스를 갖는 입력 단(12)과 출력 기생 분로 임피던스를 갖는 출력 단(13)을 구비하는 집적 필터(11)를 형성하는 단계와,

상기 입력 기생 분로 임피던스를 감소시키기 위하여 상기 입력 단에 결합된 입력 전기 성분(17, 27, 36, 37, 46, 47)을 형성하는 단계와,

상기 출력 기생 분로 임피던스를 감소시키기 위하여 상기 출력 단에 결합된 출력 전기 성분(19, 29, 38, 39, 48, 49)을 형성하는 단계를 포함하는, 개선된 I/O 정합을 갖는 집적 필터 회로를 제조하는 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 초 컴팩트형 집적회로(very compact integrated circuit) 및 상세하게는 집적 필터에 관한 것이다.

주파수 선택 필터는 3가지 중요한 기능을 수행한다. 즉, 상기 세가지 기능은 원하는 주파수에서 전기 신호 전달, 다른 주파수 차단, 소스 임피던스와 부하 임피던스의 정합이다. 현재 진행중인, 집적하여 최소화시키는 추세는 필터 정합 회로 설계에 문제를 나타내는데, 여기서 기생 분로 커패시턴스는 필터가 자신의 소스와 부하에 정합되는 것을 막고, 또한 필터 스톱 밴드 격리(isolation) 설계에서도 문제를 나타내는데, 여기서 필터의 입출력(I/O) 부분 간 결합은 필터의 스톱 밴드 제거 성능을 포함한다.

발명이 이루고자 하는 기술적 과제

종래의 필터 설계에서, 기생 분로 커패시턴스는 작고, 정합 회로 성능에 미치는 그 효과는 거의 무시한다. 또한, 종래 필터 설계에서, 필터의 I/O 부분 간 결합은 필터의 스톱 밴드 제거 성능에 미치는 효과를 무시할 수 있을 정도로 작게 하기 위하여 이들 두 개의 I/O 부분들을 물리적으로 분리시켜 줄일 수 있다. 그러나, 회로 설계가 다층 세라믹 집적 회로(MCIC) 또는 다층 인쇄 회로 기판(MPCB), 및 고 밀도 인터커넥터(HDI) 같은 고 집적회로로 옮겨감에 따라, 기생 분로 커패시턴스는 정합 회로 성능에 불리하게 작용한다. 이것은 현대의 집적 필터 설계에 있어 비교적 새롭고 도전적인 문제점이고, 집적 필터 설계에 있어 필터 요소 사이의 간격을 증가시키고 접지 면(ground planes)을 이용하는 종래 기술 접근법은 존속 가능한(viable) 해결책은 아니다.

따라서, 이들 문제점들을 극복하는 장치와 제조 방법을 제공하고 값싸며 설치하고 사용하기 쉬운 장치를 제공하는 것이 아주 바람직하다.

발명의 구성

이제 도면, 특히 도 1을 참고하면, 이 개략도에는 본 발명에 따라 개선된 I/O 정합을 갖는 집적 필터 회로(10)가 도시된다. 회로(10)는 입력 기생 분로 임피던스(도시되지 않음)를 갖는 입력단(12)과 출력 기생 분로 임피던스(도시되지 않음)를 갖는 출력단(13)을 구비하는 집적 필터(11)를 포함한다. 집적 필터(11)는 다층 세라믹 집적 회로(MCIC), 다층 인쇄 회로 기판(MPCB), 고밀도 인터커넥터(HDI) 등의 기술에 따라 구성된 것들과 같은 현대의 임의의 고 집적 필터인데, 이 필터에서 입력 및 출력 기생 분로 임피던스는 고유한 것이고 정합 회로 성능에 불리한 영향을 미친다. 당업자에 의해 이해되어지는 바와 같이, 입력 및 출력 기생 분로 임피던스는 일반적으로 분산된 분로 커패시턴스이지만, 커패시턴스, 인덕턴스, 저항 또는 이 세 성분의 임의 조합이 될 수 있고, 특정 단자에서 상기 분로 커패시턴스는 집중(lump) 또는 이산 성분으로 나타난다. 또한, 집적 필터(11)는 본 특정 실시예에서 편의상 단순한 블록 형태로 도시된다.

편의상 블록 형태로 도시된 입력 회로(14)는 입력 단(12)에 결합된다. 입력 회로(14)는 특정 임피던스를 갖는데, 이후부터 소스 임피던스로 언급된다. 또한, 편의상 블록 형태로 도시된 출력 회로(15)는 출력 단(13)에 결합된다. 출력 회로(15)는 특정 임피던스를 갖는데, 이후부터 부하 임피던스로 언급된다. 필터 회로(10)의 입력 및 출력 기생 분로 임피던스는 필터 회로(10)의 입력 및 출력 임피던스에 영향을 미친다. 당업자에 의해 이해되는 바와 같이, 입력 회로(14), 필터 회로(10), 출력 회로(15)는 입력 회로(14)의 소스 임피던스가 필터 회로(10)의 입력 임피던스와 정합될 때와, 필터 회로(10)의 출력 임피던스가 출력 회로(15)의 부하 임피던스와 정합될 때, 가장 효과적으로 동작한다. 그러나, 필터 회로(10)가 다층 세라믹 집적 회로(MCIC), 다층 인쇄 회로 기판(MPCB) 및 고 밀도 인터커넥터(HDI) 등의 기술로 제조되는 대부분의 경우에 있어, 입력 및 출력 임피던스는 입력 및 출력 기생 분로 임피던스에 의해 실질적으로 변경된다.

본 특정 실시예에서 유도성 코일(17)인 입력 전기 성분은 한 쪽 끝이 필터(11)의 입력 단(12)에 접속되고, 다른 끝은 접지와 같은 공통 전위(common potential)에 접속된다. 기본적으로, 유도성 코일(17)은 입력 기생 분로 임피던스를 감소시키기 위하여 입력 기생 분로 임피던스와 병렬로 접속된다. 이와 비슷하게, 본 특정 실시예에서 유도성 코일(19)인 출력 전기 성분의 한 쪽 끝은 필터(11)의 출력 단(13)에 접속되고 다른 한 쪽 끝은 접지와 같은 공통 전위에 접속된다. 기본적으로, 유도성 코일(19)은 출력 기생 분로 임피던스를 감소시키기 위하여 출력 기생 분로 임피던스에 병렬로 접속된다. 이해되어지는 바와 같이, 유도성 코일(17, 19)은 입력 기생 분로 커패시턴스를 감소시키거나 소거할 때 가장 효과적이고, 입력 기생 분로 임피던스가 커패시턴스인 집적 필터 회로에 일반적으로 사용된다. 또한, 입력 및 출력 유도성 코일(17, 19)은, 예를 들어, 다층 세라믹 집적 회로(MCIC), 다층 인쇄 회로 기판(MPCB) 및 고 밀도 인터커넥터(HDI) 등에 형성된 집적 유도성 코일로서 집적 필터 회로(10)에 간편하게 집적될 수 있다.

이제 도 2로 넘어가면, 개략도에는 본 발명에 따른 개선된 I/O 정합을 갖는 집적 필터 회로(20)가 도시된다. 회로(20)는 입력 기생 분로 임피던스(도시되지 않음)를 갖는 입력 단(22)과 출력 기생 분로 임피던스(도시되지 않음)를 갖는 출력 단(23)을 구비하는 집적 필터(21)를 포함한다. 앞에서 설명된 바와 같이, 집적 필터(21)는 현대의 임의의 고 집적 필터인데, 상기 필터에서 입력 및 출력 기생 분로 임피던스가 원래 존재하고 정합 회로 성능에 부정적인 영향을 미치고, 입력 및 출력 기생 분로 임피던스는 커패시턴스, 인덕턴스, 저항 또는 이 세 성분의 임의 조합이고, 상기 임피던스는 특정 단자에서 집중 또는 이산 성분으로 나타난다. 또한, 입력 회로(24) 및 출력 회로(25)와 함께 집적 필터(21)는 본 특정 실시예에서 편의상 단순한 블록 형태로 도시되었다.

본 특정 실시예에서 송신 라인 요소(27)인 입력 전기 성분의 한 쪽 끝은 필터(21)의 입력 단(22)에 접속되고 다른 쪽 끝은 접지와 같은 공통 전위에 접속된다. 기본적으로, 송신 라인 요소(27)는 입력 기생 분로 임피던스를 감소시키기 위하여 입력 기생 분로 임피던스에 병렬로 연결된다. 이와 비슷하게, 본 특정 실시예에서 송신 라인 요소(29)인 출력 전기 성분의 한 쪽 끝은 필터(21)의 출력 단(23)에 접속되고 다른 끝은 접지와 같은 공통 전위에 접속된다. 기본적으로, 송신 라인 요소(29)는 출력 기생 분로 임피던스를 감소시키기 위하여 출력 기생 분로 임피던스에 병렬로 연결된다.

이해하게 되는 바와 같이, 송신 라인 요소(27, 29)는 입력 기생 분로 인덕턴스 및/또는 커패시턴스를 감소시키거나 소거하기 위하여 유도성 임피던스 또는 용량성 임피던스를 생성시키는 길이로 특별히 설계되고, 입력 기생 분로 임피던스가 커패시턴스 또는 인덕턴스인 집적 필터 회로에 일반적으로 사용될 것이다. 더 나아가, 입력 및 출력 송신 라인 요소(27, 29)는 집적 필터 회로(20)에 편리하게 집적될 수 있는데, 예를 들어, 상기 요소는 다층 세라믹 집적 회로(MCIC), 다층 인쇄 회로 기판(MPCB) 및 고밀도 인터커넥터(HDI)등에 형성된다.

이제 도 3으로 넘어가면, 도 3은 본 발명에 따른 개선된 I/O 정합을 갖는 집적 필터 회로(30)를 도시한 개략도이다. 회로(30)는 입력 기생 분로 임피던스(도시되지 않음)를 갖는 입력 단(32)과 출력 기생 분로 임피던스(도시되지 않음)를 갖는 출력 단(33)을 구비하는 집적 필터(31)를 포함한다. 앞에서 언급된 바와 같이, 집적 필터(31)는 현대의 임의의 고 집적 필터인데, 이 필터의 입력 및 출력 기생 분로 임피던스는 원래부터 존재하고(inherent) 정합 회로 성능에 좋지 않은 영향을 미치고, 이 입력 및 출력 기생 분로 임피던스는 커패시턴스, 인덕턴스, 저항 또는 이 세 성분의 임의 조합으로 이루어지며, 특정 단자에 집중 혹은 이산 성분으로 나타난다. 또한, 입력 회로(34), 출력 회로(35)와 집적 필터(31)는 본 특정 실시예에서 편의상 단순한 블록 형태로 도시된다.

본 특정 실시예에서 가변 커패시턴스(36)와 유도성 코일(37)을 포함하는 병렬 동조 회로인 입력 전기 성분의 한 쪽 끝은 필터(31)의 입력 단(32)에 연결되고, 다른 쪽은 접지와 같은 공통 전위에 연결된다. 기본적으로 병렬 동조 회로는 입력 기생 분로 임피던스를 감소시키기 위하여 입력 기생 분로 임피던스에 병렬로 연결된다. 이와 비슷하게, 본 특정 실시예에서 가변 커패시턴스(38)와 유도성 코일(39)을 포함하는 병렬 동조 회로인 출력 전기 성분의 한 쪽 끝은 필터(31)의 출력 단(33)에 연결되고 다른 쪽은 접지와 같은 공통 전위에 연결된다. 기본적으로, 병렬 동조 회로는 출력 기생 분로 임피던스를 감소시키기 위하여 출력 기생 분로 임피던스에 병렬로 접속된다.

도 4를 참고하면, 본 발명에 따라 개선된 I/O 정합을 갖는 집적 필터 회로(40)의 개략도가 도시된다. 회로(40)는 입력 기생 분로 임피던스(도시되지 않음)를 갖는 입력 단(42)과 출력 기생 분로 임피던스(도시되지 않음)를 갖는 출력 단(43)을 구비하는 집적 필터(41)를 포함한다. 본 특정 실시예에서, 가변 커패시턴스(46)와 유도성 코일(47)을 포함하는 직렬 동조 회로인 입력 전기 성분의 한 쪽 끝은 필터(41)의 입력 단(42)에 연결되고, 다른 쪽 끝은 접지와 같은 공통 전위에 연결된다. 이와 비슷하게, 본 특정 실시예에서 가변 커패시턴스(48)와 유도성 코일(49)을 포함하는 직렬 동조 회로인 출력 전기 성분의 한 쪽 끝은 필터(41)의 출력 단(43)에 연결되고 다른 쪽은 접지와 같은 공통 전위에 연결된다. 기본적으로 입력 및 출력 직렬 동조 회로는 출력 기생 분로 임피던스를 감소시키기 위하여 입력 및 출력 기생 분로 임피던스에 각각 병렬로 접속된다.

여기서 주목할 것은 입력 및 출력 병렬 및 직렬 동조 회로가 커패시턴스 또는 유도성 코일 중 어느 한쪽이나 이 둘 모두를 변경하여 동조될 수 있다는 것이다. 그러나, 버랙터 또는 가변 전압 축전기(VVC) 같은 전자 장치가 가변 축전기로 이용될 수 있고 이러한 장치를 회로 내에 집적하기 쉽기 때문에, 가변 축전기를 사용하는 것이 바람직하다. 또한 버랙터 또는 VVC들은 단순히 적당한 전압을 인가해줌으로써 변경되거나 동조될 수 있다. 일반적으로, 병렬 및 직렬 동조 회로는 유도성, 용량성 및/또는 저항성일 수 있는 입력 및 출력 기생 분로 임피던스를 감소시키기 위하여 동조될 수 있고, 결과적으로 더 양호한 성능을 초래하는 더 많은 설계 유연성을 제공한다.

이제 도 5로 넘어가면, 도 5는 본 발명에 따라 다층 세라믹 집적 회로(MCIC)에서 실행되는, 듀플렉서의 동조 가능한 송신 집적 필터 회로(50)를 도시하는 개략도이다. 필터 회로(50)는 일반적으로 지정된 집적 필터(51)를 포함하는데, 이 집적 필터는 4개의 직렬 접속 부분(52, 53, 54 및 55)을 포함한다. 각 부분(52 내지 55)은 다층 세라믹에 형성된 유도성 코일(58), 그리고 탄성 표면파(surface acoustic wave:SAW) 공진기(56), 가변 전압 축전기(57)를 포함한다. 집적 필터(51)는 성능, 크기, 비용 측면 때문에 MCIC에서 구현된다. 그러나, 컴팩트형 구현(compact implementation) 때문에, 인접 필터 부분의 I/O 간 결합은 피할 수 없고, 이 결합은 용량성이나 유도성 또는 이 둘 모두가 될 수 있다. 더 나아가, 필터(51)의 스톱 밴드 제거는 즉 0.1 pF(커패시턴스)와 1.0 nH(인덕턴스)와 같은 아주 적은 결합에도 상당히 영향을 받는다.

본 특정 실시예에서, SAW 공진기(56)는 커패시턴스(61, 62 및 63)에 용량적으로 접속된다. 부유(stray) 혹은 기생 커패시턴스는 커패시턴스(60 내지 64)로서 발생할 수 있고, 집중 성분으로서 도시된다. 일반적으로 교점 기생 커패시턴스(intersection parasitic capacitance)(61, 62 및 63)는 집적 필터(51)의 설계에 포함될 수 있지만 입력 기생 커패시턴스(60)와 출력 기생 커패시턴스(64)는 이 설계에 포함될 수 없다. 입력 기생 커패시턴스(60)와 출력 기생 커패시턴스(64)는 각각 약 0.5 pF이고 통과 대역의 시작 지점에서 단지 7 dB의 집적 필터(51)에 대한 반사 감쇠량(return loss)을 초래한다. 이 성능은 명백히 만족스러운 것(acceptable)은 아니다.

본 특정 실시예에서 유도성 코일이지만 유도성 코일이나 송신라인 부분, 직렬 동조 회로 및 병렬 동조 회로 중 하나일 수 있는, 입력 전기 성분(65)의 한 쪽 끝은 필터 회로(50)의 입력 단(66)에 접속되고 다른 쪽 끝은 접지와 같은 공통 전위에 접속된다. 이와 비슷하게, 본 특정 실시예에서 유도성 코일이지만, 유도성 코일, 송신라인의 한 부분 및 직렬 동조 회로, 병렬 동조 회로 중 하나일 수 있는, 출력 전기 성분(67)의 한 쪽 끝은 필터 회로(50)의 출력 단(68)에 접속되고 다른 쪽 끝은 접지와 같은 공통 전위에 접속된다. 입력 및 출력 전기 성분(65, 67)은 입력 및 출력 기생 분로 커패시턴스를 감소시키기 위하여 입력 및 출력 기생 분로 커패시턴스(60, 64)에 각각 병렬로 접속된다. 입력 및 출력 전기 성분(65, 67) 병합의 결과로서, 필터 회로(50)의 반사 감쇠량은 통과 대역 내에서 적어도 16 dB으로 개선된다. 여기서 주목할 것은, 필요하다면, 앞에서 설명한 것들과 비슷한 추가 전기 성분이 기생 분로 커패시턴스(또는 다른 기생 분로 요소)를 감소시키기 위해 이용될 수 있다는 것이다.

이제 도 6으로 넘어가면, 도 5의 조정 가능한 송신 집적 필터 회로의 레이아웃이 도시된다. 이해를 돕기 위하여, 유사한 성분에 대하여 유사 번호로 표시했다. 특별히, 본 특정 실시예에서 입력 및 출력 유도성 코일인 입력 및 출력 전기 성분(65, 67)이 허용 가능한 간격, 즉 단지 MCIC 패키지 폭 만큼 물리적으로 분리될 수 있다는 점을 주목해야 한다. 그러나, 물리적인 분리를 통해서 성취될 수 있는 감결합(decoupling) 정도는 매우 제한되며, 집적 회로 구현 목적을 이루지 못하거나 또는 부적절한 감결합을 초래한다. 예를 들어, 도 6에 도시된 최대 허용가능 물리적 분리는 여전히 입력 및 출력 전기 성분(65, 67) 간의 결합을 제공하는데, 이것은 결코 허용될 수 없는 단지 26 dB인 필터 회로(50)의 스톱 밴드 제거를 초래한다.

이제 도 7로 넘어가면, 본 발명에 따라 도 5의 동조 가능한 송신 집적 필터 회로의 레이아웃이 도시된다. 이해를 돕기 위하여, 비슷한 성분은 비슷한 번호로 표시된다. 특별히, 주목되어야 할 것은 본 특정 실시예에서 입력 및 출력 유도성 코일인 입력 및 출력 전기 성분(65, 67)인데, 이 성분들은 이후부터 65 및 67로 각각 표시된다. 두 가지의 서로 다른 방법과 장치는 입력 및 출력 유도성 코일(65, 67) 간 요구되는 감결합의 크기를 제공하기 위하여 도 7의 구조에 이용된다. 이 두 가지의 방법과 장치들이 이해를 돕기 위해 각각 분리되어 설명되는 반면, 필요하다면 각 애플리케이션에서 따로 혹은 함께 이용될 수 있다는 것이 이해되어야 한다.

제 1 방법에서, 입력 및 출력 유도성 코일(65, 67)의 자계는 결합을 형성하거나 또는 해제하기 위하여 배열될 수 있다는 것이 이해되어야 한다. 그 후 자기적으로 결합된 코일 간격이 조정되면, 이에 따라 용량성 결합은 입력 및 출력 유도성 코일(65, 67) 간 가상 접지의 최종 결과(net result)를 갖는 스톱 밴드 주파수에서 유도성 결합을 소거하기 위해 조정될 수 있다. 이 조정은 임의 종류의 결합을 감소시키도록 코일들을 물리적으로 간격을 두도록 하는 것과는 실질적으로 차이가 있고, 코일들이 서로 현저히 더 가깝게 존재하도록 할 수 있다. 상당히 개선된 스톱 밴드 성능은 이 방법을 이용하여 얻을 수 있다.

제 2 방법과 장치들(도 7에 구체적으로 도시됨)에서, 입력 및 출력 유도성 코일(65, 67)은 실질적으로 서로 인접해서 위치하고 그리드 접지 벽(70)은 이 코일들 사이에 위치한다. 그리드 접지 벽(70)은 MCIC 패키지에 형성되고, 접지와 같은 공통 전위에 부착되는데(attached), 이는 입력 및 출력 유도성 코일(65, 67) 간의 전자기적 결합을 실질적으로 정지시키기 위함이다. 도 8에 도시된 바와 같이, 인쇄 금속 트레이스(print metal trace)(71, 72, 73, 74 등)는 MCIC 또는 MPCB의 각 층에 형성되며, 바이어스(vias)(75)는 상호 접속부로서 형성된다. 따라서, 적어도 하나의 인쇄 금속 트레이스(71, 72, 73, 74 등)는 접지에 직접 접속되고 바이어스(75)는 나머지 모든 인쇄 금속 트레이스를 접지에 접속시킨다. 트레이스와 바이어스 또는 포스트(posts)가 전자기적 결합을 정지시키도록 특별히 설계된 그리드 또는 그리드 벽을 제공한다는 것을 주목하는 것은 중요하다. 예를 들어, 그리드 벽의 개구부는 대략 동작 주파수 파장의 1/20 보다 작다. 예를 들어, 도 7에 도시된 실시예에서, 입력 및 출력 유도성 코일(65, 67)이 도 6에 도시되어 있는 것보다 훨씬 더 가까이 위치하고 있음에도 불구하고, 46 dB의 스톱 밴드 제거는 성취된다.

따라서, 개선된 I/O 정합을 갖는 집적 필터 회로는 개시됐다. 집적 필터 회로는 필터 성능을 크게 개선시키기 위하여 기생 분로 임피던스를 소거하기 위한 전기 성분을 포함한다. 더 나아가, 필터의 입력 및 출력 부분들 간의 결합은 필터의 스톱 밴드 제거 성능을 손상시킨다(compromise). 두 개의 서로 다른 방법 및 장치는 필터의 스톱 밴드 격리(stopband isolation)를 개선시키기 위해 설명되는데, 이 방법 및 장치는 그리드 접지 벽으로 필터의 I/O 부분에 대한 전기적 절연이나 또는 이 I/O 부분들 간의 결합에 대한 전자기적 소거를 포함한다. 특정 애플리케이션에서, 상기 두 가지 모두의 제한된 실시예를 제공하는 것은 가능하고 또는 편리할 수 있다.

발명의 효과

본 발명의 특정 실시예가 도시되고 설명되었지만, 또 다른 변경물이나 개선 사항이 당업자에게 일어날 수 있다. 그러므로, 본 발명자들은 본 발명이 도시된 특정 형태로 제한되지 않는다는 것이 이해되기를 바라고, 첨부된 청구항에서 본 발명의 사상과 범주에서 벗어나지 않고 행하여진 모든 변경물들을 포함하려고 한다.

도면의 간단한 설명

도 1에서 도 4는 본 발명에 따른 여러 가지 집적 필터회로의 개략도.

도 5는 본 발명에 따라 다층 세라믹 집적 회로(MCIC)에서 실행되는 듀플렉서의 동조가능 송신 집적 필터 회로의 개략도.

도 6은 MCIC 패키지에서 단지 허용 가능한 거리 만큼만 분리된 I/O 코일을 갖는 도 5에 도시된 동조가능 송신 집적 필터 회로의 레이아웃을 도시한 평면도.

도 7은 본 발명에 따라 분리된 I/O 코일을 갖는 도 5에 도시된 동조가능 송신 집적 필터 회로의 레이아웃을 도시한 평면도.

도 8은 본 발명에 따라 그리드 접지 벽의 등각 확대도(enlarged isometric view).

<도면 주요 부분에 대한 부호의 설명>

11, 21, 31, 41 : 집적 필터

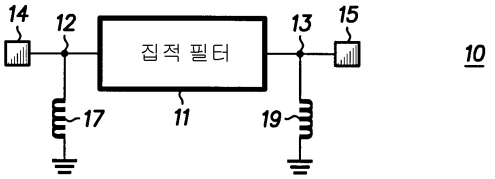
56 : 탄성 표면파(SAW) 공진기

57 : 가변 전압 축전기(VVC)

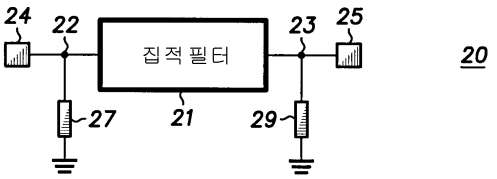
58 : 다층 세라믹 집적 회로 코일(MCIC)

도면

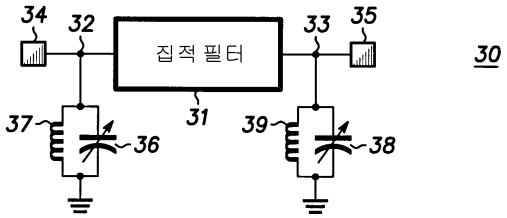
도면1



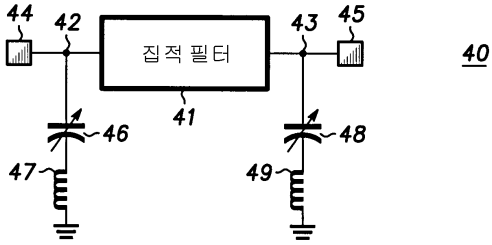
도면2



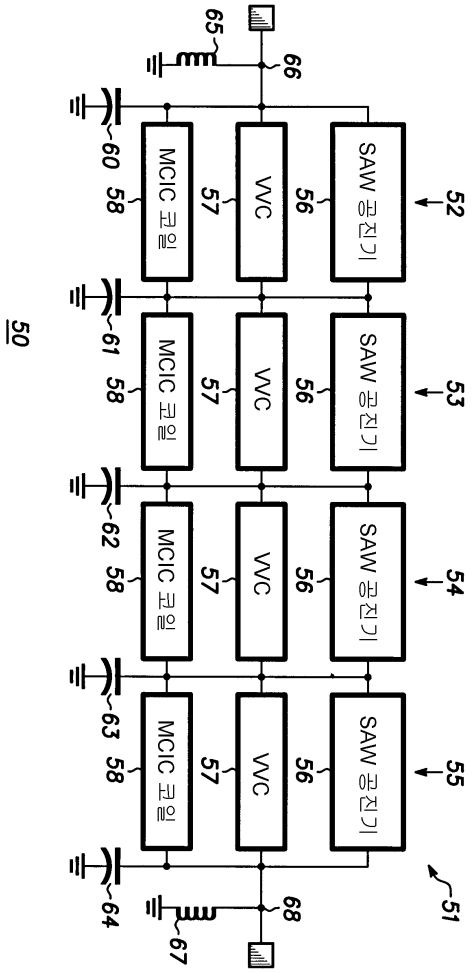
도면3



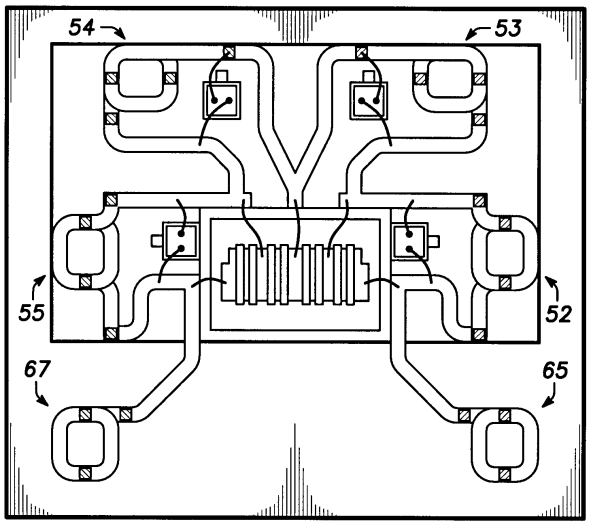
도면4



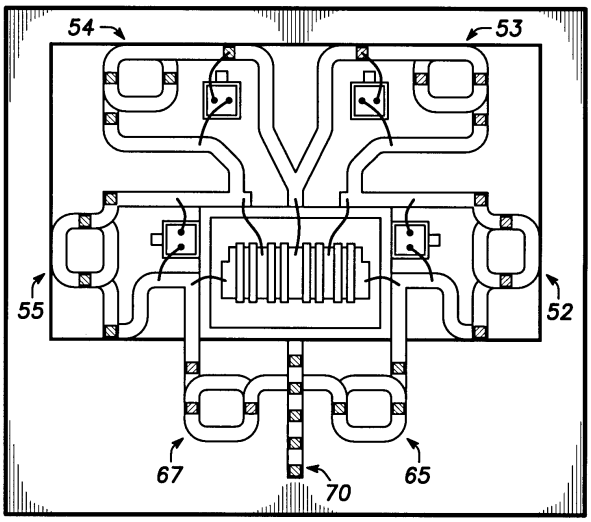
도면5


50
51
52
53
54
55
56
57
58
60
61
62
63
64
65
66
67
68
MCIC 코일
VVC
SAW 공진기

도면6


54
53
55
52
67
65

도면7



도면8

