

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】令和2年7月27日(2020.7.27)

【公表番号】特表2019-528515(P2019-528515A)

【公表日】令和1年10月10日(2019.10.10)

【年通号数】公開・登録公報2019-041

【出願番号】特願2019-503720(P2019-503720)

【国際特許分類】

G 06 F 12/14 (2006.01)

G 06 F 21/56 (2013.01)

【F I】

G 06 F 12/14 510 A

G 06 F 21/56

【手続補正書】

【提出日】令和2年6月12日(2020.6.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

アプリケーションバイナリコードの更新バージョンに関するターゲットアプリケーション機能の仮想メモリアドレスを更新するための方法であって、

複数の仮想アドレスマッピングテーブルを記憶するステップであって、各仮想アドレスマッピングテーブルは、ハイレベルオペレーティングシステムに登録された複数のアプリケーションのうちの対応する1つのアプリケーションのアプリケーションバイナリコードに関連付けられ、各仮想アドレスマッピングテーブルは、前記アプリケーションバイナリコードにおける対応するターゲットアプリケーション機能にマッピングされた前記アプリケーションバイナリコードの複数の仮想アドレスを含み、前記複数の仮想アドレスが、アプリケーションソースコードにおける対応するターゲットアプリケーション機能ポイントにもマッピングされる、ステップと、

前記アプリケーションバイナリコードの更新バージョンを受信したことに応答して、前記仮想アドレスマッピングテーブルにおける前記複数の仮想アドレスのうちの1つまたは複数に関連付けられた疑似バイナリコードテンプレートを選択するステップであって、前記疑似バイナリコードテンプレートが、局所変数のためのメモリおよび疑似レジスタにおける記憶口けーションのための記号表現を使用する演算ステートメントのシーケンスを含む、ステップと、

前記アプリケーションバイナリコードの前記更新バージョンにおけるバイナリ命令に前記疑似バイナリコードテンプレートをマッチングするステップであって、正確な機能を実施する前記アプリケーションバイナリコードの前記更新バージョンにおける領域を識別するために演算ステートメントのシーケンスを使用するステップを含む、マッチングするステップと、

マッチングが検出されたとき、新しい仮想アドレスが前記アプリケーションバイナリコードの前記更新バージョンに対応すると決定するステップと、

前記新しい仮想アドレスにより前記仮想アドレスマッピングテーブルを更新するステップと

を含む方法。

【請求項 2】

前記アプリケーションバイナリコードの前記更新バージョンにおける前記バイナリ命令に前記疑似バイナリコードテンプレートをマッチングするステップは、前記アプリケーションバイナリコードの前記更新バージョンの焦点領域を探索するステップを含む、請求項1に記載の方法。

【請求項 3】

前記焦点領域は、前記ターゲットアプリケーション機能の前記仮想アドレスに関連付けられたベース/オフセットメタデータによって定義される、請求項2に記載の方法。

【請求項 4】

前記ベース/オフセットメタデータは前記仮想アドレスマッピングテーブルに記憶される、請求項3に記載の方法。

【請求項 5】

前記仮想アドレスマッピングテーブルは、前記ターゲットアプリケーション機能の前記複数の仮想アドレスのうちの前記1つまたは複数に関連付けられたベース/オフセットメタデータを含む、請求項1に記載の方法。

【請求項 6】

前記ベース/オフセットメタデータは、前記マッチングするバイナリ命令を探索するために前記アプリケーションバイナリコードの前記更新バージョンの焦点領域を定義する、請求項5に記載の方法。

【請求項 7】

前記疑似バイナリコードテンプレートは、前記ターゲットアプリケーション機能のうちの1つまたは複数に関係するバイナリコード命令と同等の疑似コード命令を含む、請求項1に記載の方法。

【請求項 8】

アプリケーションバイナリコードの更新バージョンに関するターゲットアプリケーション機能の仮想メモリアドレスを更新するためのシステムであって、

複数の仮想アドレスマッピングテーブルを記憶するための手段であって、各仮想アドレスマッピングテーブルは、ハイレベルオペレーティングシステムに登録された複数のアプリケーションのうちの対応する1つのアプリケーションのアプリケーションバイナリコードに関連付けられ、各仮想アドレスマッピングテーブルは、前記アプリケーションバイナリコードにおける対応するターゲットアプリケーション機能にマッピングされた前記アプリケーションバイナリコードの複数の仮想アドレスを含み、前記複数の仮想アドレスが、アプリケーションソースコードにおける対応するターゲットアプリケーション機能ポイントにもマッピングされる、記憶するための手段と、

前記アプリケーションバイナリコードの更新バージョンを受信したことに応答して、前記仮想アドレスマッピングテーブルにおける前記複数の仮想アドレスのうちの1つまたは複数に関連付けられた疑似バイナリコードテンプレートを選択するための手段であって、前記疑似バイナリコードテンプレートが、局所変数のためのメモリおよび疑似レジスタにおける記憶ロケーションのための記号表現を使用する演算ステートメントのシーケンスを含む、選択するための手段と、

前記アプリケーションバイナリコードの前記更新バージョンにおけるバイナリ命令に前記疑似バイナリコードテンプレートをマッチングするための手段であって、正確な機能を実施する前記アプリケーションバイナリコードの前記更新バージョンにおける領域を識別するために演算ステートメントを使用するための手段を含む、マッチングするための手段と、

マッチングが検出されたとき、新しい仮想アドレスが前記アプリケーションバイナリコードの前記更新バージョンに対応すると決定するための手段と、

前記新しい仮想アドレスにより前記仮想アドレスマッピングテーブルを更新するための手段と

を含むシステム。

【請求項 9】

前記アプリケーションバイナリコードの前記更新バージョンにおける前記バイナリ命令に前記疑似バイナリコードテンプレートをマッチングするための手段が、前記アプリケーションバイナリコードの前記更新バージョンの焦点領域を探索するための手段を含む、請求項8に記載のシステム。

【請求項 10】

前記焦点領域は、前記ターゲットアプリケーション機能の前記仮想アドレスに関連付けられたベース/オフセットメタデータによって定義される、請求項9に記載のシステム。

【請求項 11】

前記ベース/オフセットメタデータは前記仮想アドレスマッピングテーブルに記憶される、請求項10に記載のシステム。

【請求項 12】

前記仮想アドレスマッピングテーブルは、前記ターゲットアプリケーション機能の前記複数の仮想アドレスのうちの前記1つまたは複数の仮想アドレスに関連付けられたベース/オフセットメタデータを含む、請求項8に記載のシステム。

【請求項 13】

前記ベース/オフセットメタデータは、前記マッチングするバイナリ命令を探索するために前記アプリケーションバイナリコードの前記更新バージョンの焦点領域を定義する、請求項12に記載のシステム。

【請求項 14】

前記疑似バイナリコードテンプレートは、前記ターゲットアプリケーション機能のうちの1つまたは複数を表すバイナリコード命令と同等の疑似コード命令を含む、請求項8に記載のシステム。

【請求項 15】

請求項1から7のうちのいずれか一項に記載の方法を実行するための命令を含む、コンピュータプログラム。