

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H01L 29/24

H01L 29/78 H01L 29/739

[12] 发明专利申请公开说明书

[21] 申请号 98808324.8

[43]公开日 2000年9月20日

[11]公开号 CN 1267397A

[22]申请日 1998.4.1 [21]申请号 98808324.8

[30]优先权

[32]1997.8.20 [33]DE [31]19736211.7

[86]国际申请 PCT/DE98/00931 1998.4.1

[87]国际公布 WO99/09598 德 1999.2.25

[85]进入国家阶段日期 2000.2.21

[71]申请人 西门子公司

地址 德国慕尼黑

[72]发明人 莱因霍尔德·肖纳 迪特里希·斯蒂法妮

德萨德·彼得斯 彼得·弗里德里克斯

[74]专利代理机构 柳沈知识产权律师事务所

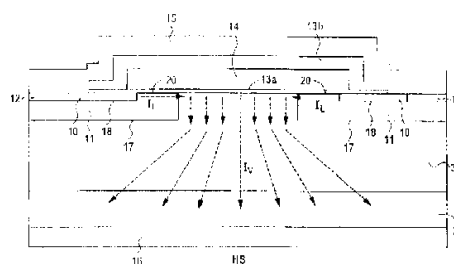
代理人 侯宇

权利要求书 1 页 说明书 4 页 附图页数 1 页

[54]发明名称 具有预定的 α 碳化硅区的半导体结构及此
半导体结构的应用

[57]摘要

本发明涉及一种半导体结构(HS),它包括至少一个 α 碳化硅区(3、10、11)和一个例如为氧化层的电绝缘区(13a)以及一个在它们之间的界面(20)。通过为至少一个邻近界面的区选择一种能带宽度比 6H 碳化硅多型的能带宽度小的 α 碳化硅多型,提高了在此区内载流子的迁移率。



ISSN 1008-4274



权 利 要 求 书

1. 一种半导体结构,它包含一个在预定的 α 碳化硅多型区与电绝缘区之间的界面,其中,在碳化硅区内界面处的电导率可通过感应电荷而加以改变,其特征在于:碳化硅区(3、10、11)采用与4H和6H碳化硅多型不同的 α 碳化硅多型,它的能带宽度最多等于6H碳化硅多型的能带宽度。
5
2. 根据权利要求1所述的半导体结构,其特征在于:对于 α 碳化硅区选择一种多型,它的能带宽度比6H碳化硅多型的小,优选至少小5meV。
3. 根据权利要求1所述的半导体结构,其特征在于: α 碳化硅多型是一种R型。
10
4. 根据权利要求3所述的半导体结构,其特征在于:此R型是15R型或21R型。
5. 根据上述任一项权利要求所述的半导体结构,其特征在于:电绝缘区优选由不同材料制成的多层构成。
- 15 6. 根据上述任一项权利要求所述的半导体结构,其特征在于:电绝缘区(13a)采用氧化材料。
7. 根据权利要求6所述的半导体结构,其特征在于:采用 SiO_2 作为氧化材料。
8. 根据权利要求7所述的半导体结构,其特征在于:采用一种热 SiO_2
20 作为 SiO_2 材料。
9. 根据上述任一项权利要求所述的半导体结构,其特征在于一种具有相同 α 碳化硅多型的结构。
10. 根据权利要求1至8中任一项所述的半导体结构,其特征在于一种具有至少一个 α 碳化硅多型的结构。
- 25 11. 根据上述任一项权利要求所述的半导体结构,其特征在于设计为MOSFET结构或IGBT结构。
12. 根据权利要求11所述的半导体结构,其特征在于: MOSFET结构设计为D-或U-MOSFET结构。
13. 一种根据上述任一项权利要求的半导体结构的应用,用于构造半导
30 体器件或半导体电路。



说明书

具有预定的 α 碳化硅区的半导体 结构及此半导体结构的应用

5

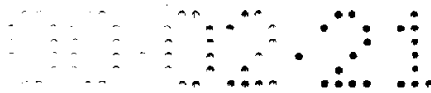
本发明涉及一种半导体结构，它包括一个在预定的 α 碳化硅多型区与电绝缘区之间的界面，其中在碳化硅区的电导率在界面上可通过感应电荷加以改变。例如由“IEEE 电子器件文摘”(“IEEE Electron Device Letters” Vol.18, No.3, 1997年3月, 93至95页)公知了此类半导体结构。此外，本发明还涉
10 及上述半导体结构的应用。

单晶形式的碳化硅是一种具有优异物理特性的半导体材料，尤其由于其高的击穿场强及良好的导热性，这种半导体材料特别适用于大功率电子器件和在千伏范围内使用。因为市场上提供的6H和4H碳化硅多型单晶晶片越来越
15 多，因而以碳化硅为基的大功率半导体器件(例如碳化硅肖特基二极管)也日益增多。然而迄今已公知的单极性碳化硅功率MOSFET中还存在着重要的性能问题，如导通电阻问题。

下面经常提到碳化硅多型的能带宽度。这里应指出，比较能带宽度值应在相同的制备、测试以及环境条件前提下来确定。在下文中引用的与之相关的值均适用于室温。在《碳化硅性能》(“Properties of Silicon Carbide”,
20 G.L.Harris 编辑，INSPEC 出版社，英国伦敦，1995，74-80页)中提供了不同的碳化硅多型在温度为4K时的能带宽度。

在“IEEE 电子器件文摘”(“IEEE Electron Device Letters”，Vol.18, No.3，1997年3月，93至95页)中例如介绍了一种单极性的MOSFET，它以6H碳化硅晶片为基础通过双重离子植入制成(所谓的D-MOSFET)。在
25 此类D-MOSFET中，在碳化硅半导体区内电流是靠横向电流控制的，此半导体区即所谓的通道区，是在碳化硅区内碳化硅半导体区与电绝缘区(例如SiO₂)之间的界面旁边。此后电流垂直通过此元件流入第二碳化硅半导体区，即所谓的漂移区。

采用所介绍的D-MOSFET与现有技术相比已经能达到改善导通电阻的目的。进一步专门地改善导通电阻(导通电阻主要取决于通道区和漂移区的电
30 导率)的方法见“IEEE 电子器件文摘”(“IEEE Electron Device Letters”，



Vol.18, No.3, 1997 年 3 月, 93 至 95 页), 文中提出了可将 6H 碳化硅多型转换为 4H 碳化硅多型的前景。这种设想是建立在只考虑漂移区内的(体积)电导率这一认识基础上的。当电流沿晶体学的 C 轴垂流时, 决定体积电导率的自由载流子迁移率约为 $800\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ 的 4H 碳化硅多型明显地优于迁移率只有约 $100\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ 的 6H 碳化硅。但是这里没有考虑到多型选择对第二个对导通电阻有决定意义的参数的影响, 亦即对在通道区内的电导率的影响, 该电导率除几何参数外主要取决于碳化硅半导体区与电绝缘区之间界面的特性。

5 本发明的目的是设计具有本文前言所述特征的半导体结构, 使之与现有技术相比有更好的性能, 尤其改善导通电阻。

本发明的目的是通过权利要求 1 的特征部分达到的。对于碳化硅区采用与 4H 和 6H 碳化硅多型不同的 α 碳化硅多型, 它的能带宽度最多等于 6H 碳化硅多型的能带宽度。

15 本发明以下列认识为基础, 即, 在半导体区与电绝缘区之间界面上的有效电空穴(陷阱)的分布决定了在界面旁半导体的电导率, 因而基本上决定了整个半导体结构的导通电阻。对碳化硅的研究证明, 可与多型无关地构成高空穴密度的能带, 它与价带有固定的能量间隙。此能带有一个在能量上比较清晰的极限下边缘, 它位于价带边缘上方约 2.9eV 处。因为在碳化硅中价带的能位与多型无关, 所以按本发明选择的多型保证空穴带在能量上位于导带内部, 因而对电导率的影响明显地小于通常采用的具有较大能带宽度的多型材料时的情况。

20 按本发明选择 α 碳化硅多型时, 有利地使半导体结构具有在前序部分所述的特征, 从而有比现有技术更优的性能。尤其是导通电阻可有利地例如降低 20 倍。

25 从属权利要求给出了本发明的半导体结构的有利设计。在下面所论及的实施形式可看作是本发明的特别有利设计。

30 在半导体结构中, α 碳化硅半导体区有一个至少比 6H 碳化硅多型小 5meV 的能带宽度。特别有利的是菱形 α 碳化硅多型(R 型), 尤其是 15R 型或 21R 型。15R 型碳化硅在室温下的能带宽度为 2.79eV , 因此它低于 6H 碳化硅的本发明的对照值(2.91eV)。由于 4H 或 6H 碳化硅多型的能带宽度为 3.15eV (4H 碳化硅)和 2.91eV (6H 碳化硅), 所以不是合适的多型材料, 被本发



明排除在外，尽管它们迄今在碳化硅大功率电子器件领域内由于市场有供应而实际上是唯一被使用的。因此在本发明的半导体结构界面区(通道区)内，载流子垂直于晶体学 C 轴的有利的迁移率在 15R 碳化硅多型中为 $\geq 40\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ ，反之，在 4H 碳化硅中相应的值($\leq 1\text{cm}^2\text{V}^{-1}\text{S}^{-1}$)和 6H 碳化硅相应的值($> 20\text{cm}^2\text{V}^{-1}\text{S}^{-1}$)明显地较低。迄今一直认为，在邻接着漂移区内平行于晶体学的 C 轴通过晶片体积的载流子迁移率对于导通电阻是决定性的，与在 15R 碳化硅中为 $330\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ 相比，在 4H 碳化硅中更有利为 $800\text{cm}^2\text{V}^{-1}\text{S}^{-1}$ 。但是尽管如此，由于已说明的界面对通道区内载流子迁移率的影响，4H 碳化硅的导通电阻比 15R 碳化硅高 20 倍。

10 另一种有利的实施形式充分利用了这一特征，为了在界面处获得有利的电导率，只须在直接与电绝缘区相邻的一个狭窄的半导体区内采用所需的 α 碳化硅多型构成。因此，与狭窄区连接的半导体区可用相同的或至少部分采用另一种碳化硅多型构成，或采用不同于碳化硅的另一种半导体材料或采用至少一种不同于碳化硅的另一种半导体材料的复合结构组成。

15 在另一种有利的实施形式中，本发明的半导体结构可设计为 MOSFET 结构，尤其设计为 D-MOSFET 结构或 U-MOSFET 结构，或设计为 IGBT 结构。这类结构经常应用于大功率电子器件中。

此外特别有利的是，本发明的半导体结构可应用于构成半导体元件或复合半导体电路。

20 下面借助附图说明本发明的实施例，唯一的附图示意示出了一种 D-MOSFET。

D-MOSFET 元件，如图所示并用 HS 表示的半导体结构，是重要的单极性大功率元件。在这种元件中，一方面电流是靠横向电流 I_L 控制的，另一方面在由碳化硅半导体区 3 与碳化硅晶片 2 组成的漂移区内电流是由通过该元件的垂直电流 I_V 导引的。

在这里，垂直的电流指的是沿垂直于碳化硅半导体区 3 的界面 20 的方向的电流。与此相对应，横向指的是平行于在界面 20 内的方向的方向。

30 决定 D-MOSFET 元件导通电阻大小的一个参数是在横向电流 I_L 区域内，即在所谓通道内的电导率。这些通道在接通状态由于感应电荷构成一些与界面 20 相邻的、有较大基区 11 的区域。决定性的界面 20 在此图中用粗线标明。半导体结构准确地位于 D-MOSFET 元件的这些区域内。基区 11 的



至少与界面邻近的区域由比 6H 碳化硅的能带宽度小的 α 碳化硅多型构成，此区域与由第一氧化层 13a 构成的电绝缘区邻接，例如采用 15R 碳化硅多型是适合的。由此可以保证获得所期望的有利的高通道电导率，其结果是使结构具有较低的导通电阻。在基区 11 上面所设的电绝缘区，如附图实施例所示，5 可仅由单层构成。不过按照其他有利的实施形式，这一区也可以构造成优选由不同材料制成的多层。在图中表示的所谓栅极氧化物的第一氧化层 13a 有利地用 SiO_2 材料，尤其热 SiO_2 材料构成。但这一层在其他实施形式中也可以用非氧化的电绝缘材料，尤其用 Si_3N_4 构成。

下面详细说明图 1 所示 D-MOSFET 元件的工作原理。图中源区用 10 表示，10 其余为基区 11、基接触区 12、第一氧化层 13a、第二氧化层 13b、栅电极 14、源电极 15 和漏极电极 16。第二氧化层 13b(绝缘氧化物)用于在栅电极 14 与源电极 15 之间的绝缘，并由采用 LPCVD 法沉积的 SiO_2 构成。每个为 15R 碳化硅半导体区的基区 11 植入在碳化硅晶片 2 上取向生长的碳化硅层 3 中，并相对于碳化硅层 3 相反掺杂。在基区 11 和碳化硅层 3 之间15 分别构成的 p-n 结 17 在 D-MOSFET 元件的截止状态下主要承受截止电压。在每个基区 11 内至少植入一个源区 10，它相对于基区 11 相反掺杂，因而与相关的基区 11 分别构成 p-n 结 18。每个源区 10 与相关的基区 11 通过源电极电短路。基区 11 优选用硼掺杂，因而是 p 型的。除此之外，它们也可以为了更高的闭锁强度在源区 10 的下面和基接触区 12 内在源电极 15 处通过附加20 植入铝而更加强烈地掺杂，因而是 p + 型的。源区 10 和碳化硅层 3 优选用氮掺杂，因而是 n 型的。漏极电极 16 设在碳化硅晶片 2 的背对碳化硅层 3 的那一侧。尤其是可以在碳化硅晶片 2 内再设一个植入的高度掺杂的漏极区。因此，此 D-MOSFET 有一种垂直结构。

若在所表示的实施形式中，碳化硅晶片 2 与生长的碳化硅层 3 是相同的25 导通型，则产生一种 MOSFET 结构。反之，若此碳化硅晶片 2 与碳化硅层 3 的导通型相反，则在层 3 与晶片 2 之间形成了一个附加的源电极 15 与漏极电极 16 之间的 p-n 结。于是构成一种 IGBT 结构。

显然，所有提及的半导体区的导通型可以分别互换。

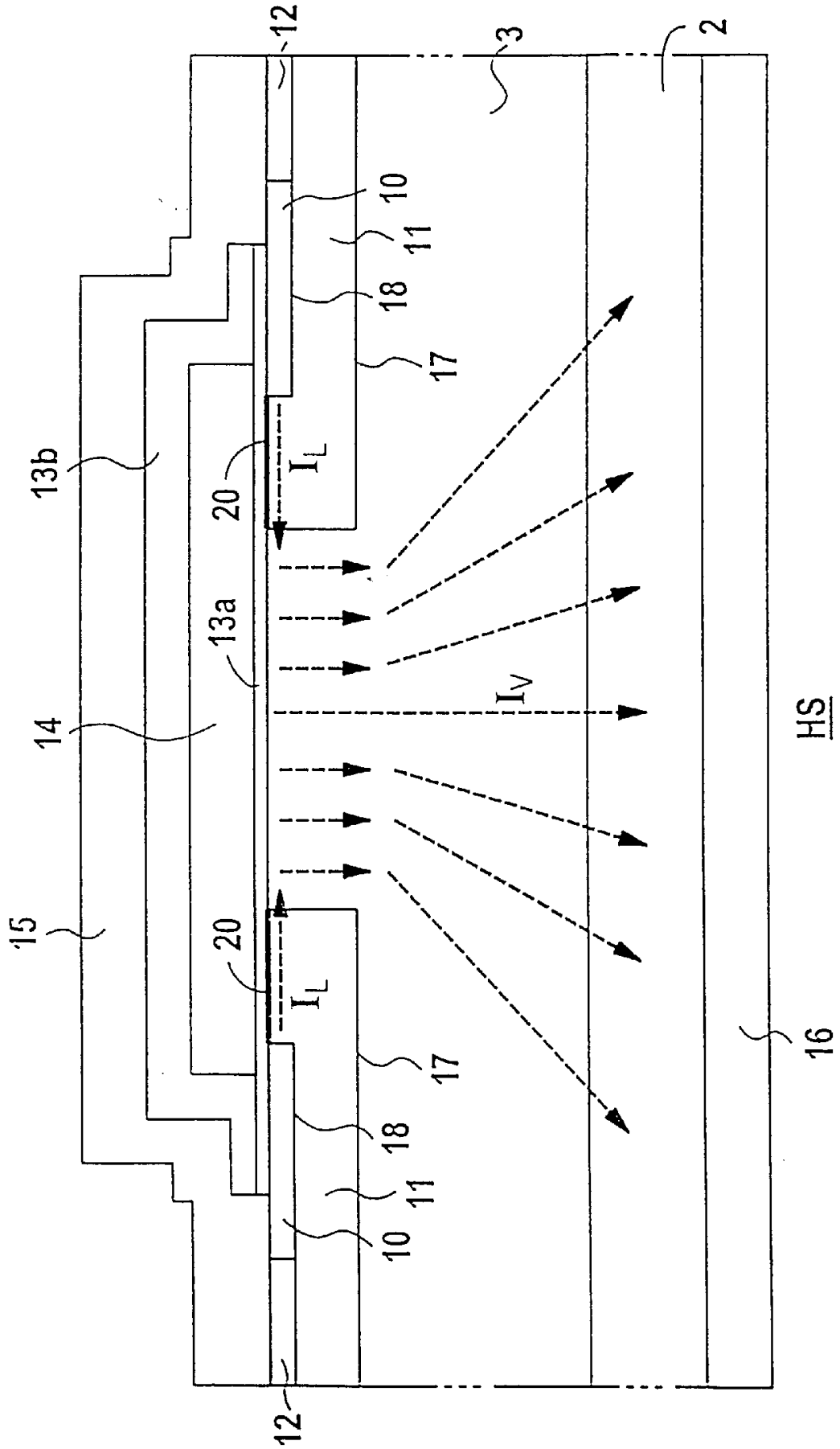


图 1