(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2005-353045
(P2005-353045A)
(43)公開日　平成17年12月22日(2005.12.22)

(51)Int.Cl.[7]	F I		テーマコード（参考）
G06F 3/00	G06F 3/00	A	2G045
H04L 29/04	H04L 13/00	303B	5K034
// G01N 33/66	G01N 33/66	Z	

審査請求 有　請求項の数 6　OL　（全 24 頁）

(21)出願番号　特願2005-131455 (P2005-131455)
(22)出願日　平成17年4月28日 (2005.4.28)
(62)分割の表示　特願平6-513302の分割
原出願日　平成5年11月19日 (1993.11.19)
(31)優先権主張番号　07/979,634
(32)優先日　平成4年11月20日 (1992.11.20)
(33)優先権主張国　米国(US)

(71)出願人　591186073
ロシュ　ダイアグノスティックス　コーポレーション
アメリカ合衆国　４６２５０－０４５７　インディアナ州　インディアナポリス　ハーグ　ロード　９１１５
(74)代理人　100071283
弁理士　一色　健輔
(74)代理人　100084906
弁理士　原島　典孝
(72)発明者　ホルムズ，ジョン，エス．，ザ　セカンド
アメリカ合衆国・インディアナ州　４６２２４－２１１５・インディアナポリス・アッシュウェイ　コート　６１３２

最終頁に続く

(54)【発明の名称】血糖検査データ回収及び管理システム

(57)【要約】　（修正有）
【課題】多数の異なる種類の装置を共通のプロトコルに適合させるシステムを提供する。
【解決手段】各々の装置はシリアル入出力（Ｉ／Ｏ）ポートと、前記シリアルＩ／Ｏポートの制御装置と、前記装置への作動電力供給接続装置とを有する。前記システムは異なる種類の装置の各々に対し１種類のハウジングを含む。各々の種類のハウジングは前記装置の各々の選択した制御装置及び表示装置にアクセスできるようにする開口部を含む。各々のハウジングは各々の種類の装置のシリアルＩ／Ｏポートへと各々の種類の装置の電力供給接続装置へと接続するためのコネクタを含む。
【選択図】　図１１ｃ

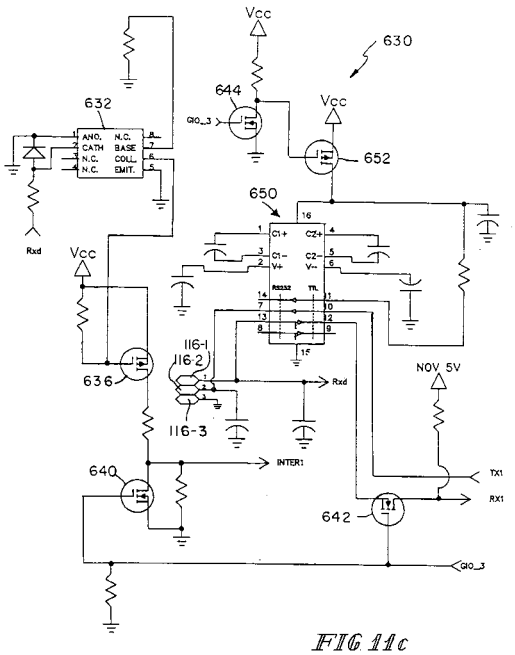


FIG 11c

【特許請求の範囲】
【請求項１】
データ受信端子と、シリアル受信データ出力端子と、作動電力供給端子とを含むシリアルデータ・インタフェースのための無電力受信検出器であって、前記検出器は、前記インタフェースへ作動電力を供給するための第１の手段と、前記インタフェースへ電力を切り換えるとともに、前記第１の手段と前記インタフェースの前記作動電力供給端子との間に接続された第２の手段と、光アイソレータと、前記光アイソレータの光源部を前記データ受信端子へ接続するための第３の手段と、前記光アイソレータの光作動スイッチ部を前記第２の手段に接続するための第４の手段とを含むことを特徴とする検出器。
【請求項２】
前記第４の手段は、前記第１の手段から前記作動電力供給端子へ電力が供給される状態で前記第２の手段をラッチすることを特徴とする請求項１に記載の装置。
【請求項３】
前記第４の手段は前記第２の手段を停止させ、前記光アイソレータの前記光作動スイッチ部からのさらなる信号に応答しないようにすることを特徴とする請求項２に記載の装置。
【請求項４】
シリアル受信データ出力線と、前記シリアルデータ出力線を前記シリアル受信データ出力端子に切り換えるための第５の手段とをさらに含み、前記第５の手段が前記シリアル受信データ出力端子と前記シリアル受信データ出力線との間に接続してあることを特徴とする請求項１～３のいずれかに記載の装置。
【請求項５】
前記第４の手段は、前記第２の手段を切り換えることを特徴とする請求項４に記載の装置。
【請求項６】
前記第４の手段は、マイクロプロセッサを含むことを特徴とする請求項５に記載の装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、例えば、データ収集及び処理システムと通信するための共通のプロトコルに装置を適合させる方法及びその装置に関する。本発明は、血糖値監視装置を主題に開示しているが、他の応用分野においても同等に有用であると思われる。
【背景技術】
【０００２】
各種の試験紙読み取り式血糖監視装置が現在一般に使用されている。例えばベーリンガー・マンハイム社（Boehringer Mannheim Corp. 9115 Hague Road, Indianapolis, Indiana 46250-0528）製のアキュトレンド、アキュチェックＩＩ、アキュチェックＩＩＩ、アキュチェック・イージー（ACCUTREND 、ACCU-CHEK II、ACCU-CHEK III 、ACCU-CHEK EASY）などの装置がある。また米国特許第４，６８５，０５９号、第４，１６８，４６９号、第４，７４７，０６０号、第４，７５１，６４８号、第４，７９１，５７０号、第４，８８２，７０４号、第４，８８２，７０５号、第４，９０２，９４８号、第３，９０７，５０３号、第３，９８０，４３７号、第４，１６０，６４６号、第４，５０９，８５９号、第４，６７６，６５３号、第４，８７１，２５８号、第４，９３４，８１７号、第５，０３７，６１４号、第５，０３９，６１５号、第５，０５３，１９９号、第５，０５９，３９４号、第５，０５５，２６１号、第５，０４７，３５１号、第４，７９１，４６１号、第４，３０９，１１２号、第３，９８９，３８３号、第３，８８１，９９２号、第４，０９３，８４９号、ヨーロッパ公開特許出願第ＥＰ３８７，６３０Ａ２号、日本国公開特許出願第６３－２６９，０４６号ならびに第６３－６１，１４７号、ドイツ国公開特許出願第２，３１９，４６５号、１９８４年５月発行「糖尿」誌、第３３巻、増刊１号、Ｄ．マ

イケルスら「自動データ記録用のメモリー－グルコース反射率計」演題番号４９８、第１０３Ａページ（Diabetes, Vol. 33, Supplement 1, issued May 1984, D. Michaels et al., "A MEMORY-GLUCOSE REFLECTANCE METER FOR AUTOMATIC DATA RECORDING," entry 498, pg. 103A ）、１９８４年５月発行「糖尿」誌、第３３巻、増刊１号、Ｊ．シルバーシュタインら「メーター付き血糖監視システムの比較：アキュチェックとグルコメータ」演題番号５０２、第１３１Ａページ（Diabetes, Vol. 33, Supplement 1, issued May 1984, J. Silverstein et al., "COMPARISON, OF, SYSTEMS FOR BLOOD GLUCOSE MONITORING WITH A METER: ACCU-CHEK AND GLUCOMETER," entry 502 pg. 131A）、１９８４年５月発行「糖尿」誌、第３３巻、増刊１号、Ｄ．ハイエネンら「家庭用グルコース計１１機種の正確度評価」演題番号５０３、第１３１Ａページ（Diabetes, Vol. 33, Supplement 1, issued May 1984, D. Hiennen et al., "ASSESSMENT OF ACCURACY OF 11 GLUCOSE MACHINES FOR HOME USE," entry 503 pg. 131A ）、１９８４年５月発行「糖尿」誌、第３３巻、増刊１号、Ｖ．Ｇ．クイケンドールら「メモリー付きグルコメータ反射率測光計の情報管理」、演題番号５０７、第１３２Ａページ（Diabetes, Vol. 33, Supplement 1, issued May 1984, V.G. Kuykendall et al., "INFORMATION MANAGEMENT FOR GLUCOMETER REFLECTANCE PHOTOMETER WITH MEMORY," entry 507, pg. 132A ）などに記載された装置もある。

【０００３】

米国特許第５，１５３，４１６号では、患者のＩＤブレスレットのバーコードを読み取り、採血管に患者ＩＤ、その検体で行う検査、時刻、日付、などを含むラベルを印刷するためのバーコードリーダーを含む可搬型でマイクロコンピュータ制御の装置を開示している。米国特許４，１１８，６８７号及び４，１２１，５７４号でもこの環境で使用するバーコードリーダーを開示している。米国特許第３，８７２，４４８号では病院データ管理システムを開示している。米国特許第４，７１５，３８５号では、可動式のまたは固定式の表示装置に接続して駆動できるようにした着脱自在なモニター信号処理部分を備える患者監視システムを開示している。米国特許第４，８９０，８３２号、第４，５２３，２９７号、第４，８５３，６８２号は全て、共通の部分例えば基部と、基部に装着自在な特別な部分を有するシステムを開示している。米国特許第４，５７１，７０２号では、無電力遠隔プログラム保存兼検索システムを開示している。米国特許第５，１１０，２２６号では外部コンピュータと通信するシステムを開示している。米国特許第４，７３１，７２６号及び第５，０１９，９７４号では糖尿管理システムを開示している。米国特許第４，５１９，３９８号、第４，５４６，４３６号、第４，７７９，１９９号は全て患者モニターを開示している。

【０００４】

健康産業、例えば病院の多くでは、毎日多数の患者について多数の血糖測定値を計測する多種多様な種類の血糖測定装置を実質的に多数保有している。一般的に、これらの装置は健康産業が異なる時期に購入したもので種類の異なる装置が日常的に使用されている。患者の血糖値及び関連データを相当長期間にわたって保存し、何らかの計算例えば統計処理を該データに施したり、生データや計算結果などのハードコピーを印字したり出来るようにするのが一般に望ましい。しばしば、血糖測定装置自体には例えばハードコピーを提供するための印刷装置へ接続するような装置がないこともある。同様に、血糖測定装置それ自体が多数の患者血糖値を保存しておく能力、または保存できるようにしてある少数の測定値に対しても所望の計算を実行できるだけの能力を有していないこともある。

【発明の開示】

【課題を解決するための手段】

【０００５】

本発明による装置は、（１）品質管理レポート、患者記録等を印刷するための印刷装置とのインタフェース、（２）一般的な血糖測定装置が記憶できる以上の多数の患者血糖値及び関連データを保存、（３）データに対して各種計算を実行、（４）種類の異なる多数の血糖測定装置へのインタフェースと、本発明の装置それ自体より更に大きなデータ保存

及び計算能力を有するような「ノートブック型」コンピュータへのインタフェース、（５）当該ユニットの品質管理結果が管理限界を超えている場合にシステムを遮断する、能力を有するものである。

【０００６】

本発明の１つの態様によれば、種類の異なる多数の装置を共通のプロトコルに適合させるシステムが提供される。各々の装置は第１のシリアル入出力（Ｉ／Ｏ）ポートと、前記シリアルＩ／Ｏポートを制御するための第１の手段と、装置に作動電力を供給するための第２の手段とを備える。本システムは種類の異なる装置それぞれのために１種類のハウジングを含む。各々の種類のハウジングは、各々の装置の１台の選択された制御装置及び表示装置にアクセスできる開口部を設けてある手段を含む。各々のハウジングは、各々の種類の装置の第１のシリアルＩ／Ｏポートへ接続するための第３の手段と、各々の種類の装置の第２の手段へ接続するための第４の手段とを含む。

【０００７】

例として、本発明の１つの態様では、前記第２の手段は第１と第２の電池端子を有する電池室を含む。第４の手段は、各々の種類のある装置が各々の種類のあるハウジングに格納されたときに、前記第１と第２の電池端子各々と係合するための第３と第４の端子を有する電池エミュレータを含む。第５の手段は、各々の装置への作動電力供給源へ前記第３と第４の端子を接続している。

【０００８】

さらなる例として、本発明の１つの態様では、前記開口部は各々の装置のためのオン／オフ制御のための開口と、各々の装置のためのプロンプト／検査結果表示のための開口と、各々の装置のための未反応／反応済み試験紙の挿入のための開口とを含む。例として、前記開口部は更に、各々の装置のためのタイマー制御装置へのアクセスを行うことが出来る開口を含む。

【０００９】

更に例として、本発明の１つの態様では、前記第３の手段は第１のマイクロプロセッサを含む。前記第１のＩ／Ｏポートで信号を調整するための第６の手段が提供される。前記第６の手段へ前記第１のＩ／Ｏポートを接続するための第７の手段が提供される。前記第１のマイクロプロセッサへ前記第６の手段を接続するための第８の手段が提供される。

【００１０】

さらなる例として、本発明の１つの態様では、本システムにはデータ処理モジュールも含まれる。データ処理モジュールは第１の多重導体コネクタを含む。各々の種類のハウジングは、各々のハウジングが前記データ処理モジュールへ接続されたとき、前記第１の多重導体コネクタと接続するための相補的な第２の多重導体コネクタを含む。

【００１１】

例として、本発明の１つの態様では、前記データ処理モジュールはさらに第１の摺動部材を含む。各々の種類のハウジングは、各々のハウジングが前記データ処理モジュールと係合したときに、前記第１の摺動部材と係合するための相補的な第２の摺動部材を含む。

【００１２】

例として、本発明の１つの態様では、前記データ処理モジュールはさらにデータ処理モジュール電源を含む。第９の手段は前記第１の多重導体コネクタの一対の導体に前記電源を接続する。各々のハウジングをデータ処理モジュールに接続することで、各々のハウジングと、各々の第１のマイクロプロセッサと、各々のハウジングに内蔵された各々の装置を前記データ処理モジュール電源へ接続する。

【００１３】

例として、本発明の１つの態様では、前記データ処理モジュールは、外部の電源に前記データ処理モジュールを接続するための第１０の手段と、前記第１の多重導体コネクタの一対の導体に前記外部電源を接続するための第１１の手段とを含む。各々のハウジングを前記データ処理モジュールへ接続することで、各々のハウジングと、各々の第１のマイクロプロセッサと、各々のハウジング内に内蔵されたその装置を前記外部電源へ接続する。

【００１４】
さらなる例として、本発明の１つの態様では、前記データ処理モジュールは、第２のマイクロプロセッサＩ／Ｏを有する第２のマイクロプロセッサをさらに含む。第１２の手段は、前記第２のマイクロプロセッサのＩ／Ｏの第１のグループのピンに前記第１の多重導体コネクタの各々の導体を接続する。第１３の手段は前記第２のシリアルＩ／Ｏポートの各々の端子へ第２のマイクロプロセッサＩ／Ｏの第２のグループのピンを接続する。
【００１５】
さらなる例として、本発明の１つの態様では、前記第１３の手段はＲＳ２３２からトランジスタ間論理（ＴＴＬ）／ＴＴＬからＲＳ２３２のインタフェースを含む。
【００１６】
更に別の例として、本発明の１つの態様では、前記第１３の手段は光学アイソレータを含む。第２のシリアルＩ／Ｏポートの受信データ端子は光学アイソレータの光源部分に接続される。第１４の手段は前記光学アイソレータの光作動スイッチ部をＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェースのＲＳ２３２－ＴＴＬ受信データ出力端子へ接続する。
【００１７】
本発明のこの態様では、前記第１４の手段は前記第２のマイクロプロセッサＩ／Ｏの割り込みピンを含む。
【００１８】
更に本発明の１つの態様では、第１５の手段はＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェースへの電力を切り換える。第１５の手段は第２の手段へ接続され、ＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェースの作動電源端子へ接続され、さらに第２のマイクロプロセッサＩ／Ｏの割り込みピンへ接続される。第２のシリアルＩ／Ｏポートのデータ受信端子でデータが受信されると、ＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェースの作動電源端子へ第２の手段から電力が供給されることにより、ＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェースを作動させ、またＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェースのＲＳ２３２－ＴＴＬ出力端子内のスイッチが作動する。
【００１９】
本発明の別の態様では、データ受信端子と、シリアル受信データ出力端子と、作動電源端子とを含むシリアルデータ・インタフェースのための無電力受信検出器が提供される。該検出器は作動電力を該インタフェースへ供給するための第１の手段と、該インタフェースへの電力を切り換えるための第２の手段とを含む。第２の手段は第１の手段とインタフェースの作動電力供給端子との間に接続される。光学アイソレータの光源部をデータ受信端子へ接続するための第３の手段が提供される。第４の手段は光学アイソレータの光作動スイッチ部を前記第２の手段へ接続する。
【００２０】
例として、本発明のこの態様下では、第４の手段は電力が第１の手段から作動電力供給端子へ供給される状態で前記第２の手段をラッチする。
【００２１】
さらなる例として、本発明のこの態様下では、第４の手段は前記第２の手段を停止させ、前記光学アイソレータの光作動スイッチ部からのさらなる信号に無応答としている。
【００２２】
本発明のこの態様下でのさらなる例として、第５の手段はシリアル受信データ出力端子へシリアルデータ出力線を切り換える。第５の手段はシリアル受信データ出力端子とシリアル受信データ出力線との間に接続される。例として、第４の手段は第２の手段を切り換える。さらなる例として、第４の手段はマイクロプロセッサを含む。
【発明を実施するための最良の形態】
【００２３】
図１は例えばベーリンガー・マンハイム社製アキュチェックＩＩ４２、アキュチェック

ＩＩＩ４４、アキュチェック・イージー４６、アキュトレンド４８血糖計など異なる多数の血糖計から選択した１つを組み込むための遠隔血糖計試験ステーション（ＧＴＳ）４０の分解斜視図を示す。ＧＴＳ４０は、これに組み込んだ血糖計４２、４４、４６、４８から取り出した多数の患者の各々からの多数の血糖測定値に関したデータ例えば日付、時刻、血糖測定値及び患者識別子などを保存するためと、ＧＴＳ４０のプリンタ・ポートへ接続した印刷装置（図示していない）へ適切なフォーマットでこれらの情報を提供するため、および／またはこうしたフォーマットの情報を病院データ管理（ＨＤＭ）システム（図示していない）へＧＴＳ４０上でこうした通信のために設けてあるポートを介して供給するための機構を含む。好適な印刷装置はＩＢＭ／エプソン規格に準拠したものである。好適なＨＤＭシステムは、例えばデジタル・イクィップメント・コーポレーション（ＤＥＣ）社製ＤＥＣ３２０Ｐ（モデルＰＣＰ１１）ノートブック型コンピュータなどがある。ＧＴＳ４０は、例えばウェルチ・エーリン（Welch Allyn ）社製６１８０／Ａ－２５９９９２４７型バーコード読み取り装置などのバーコード読み取り装置（図示していない）をＧＴＳ４０へ接続するためのバーコード読み取り装置ポートも含む。

【００２４】

ＧＴＳ４０はキーパッド５４用の切り欠きを有する上部５０を含む。キーパッド５４にはディスプレイ６０を見ることの出来るレンズ５８で覆われた開口部５６が設けてある。上部５０には未反応の血糖測定用試験紙のバイアルを入れるための孔６１が設けてある。ＧＴＳ主プリント回路基板（ＰＣＢ）６４およびその他のＧＴＳハードウェアを装着する中板６２は、基部６６と中板６２を通って上部５０へ上向きに延出する適切なねじ込み締結具により上部５０とＧＴＳ基部６６の間で挟持される。ＰＣＢ６４は適切にねじ切りした締結具により中板６２に装着される。基部６６には例えば６本の「Ｃ」セル（単三）（図示していない）を内包する中央電池室６８が設けてあり、電池は電池室６８に基部６６の下側から挿入する。電池室カバー７０は閉める方向に引っ掛けて電池室６８を閉じる。

【００２５】

保管引き出し７２は基部６６と中板６２の間で摺動自在である。カバー７４は基部６６の後部に蝶番７５止めしてある。カバー７４の前方にある開口７８に引き出し７２の前方にあるタブ７６を係合させてカバー７４を閉じたときに、引き出し７２は基部６６から不用意に滑り出さないように、またカバーは不用意に開かないようにしてある。引き出し７２には左右に保管区画８０、８２が設けてあり、各々には長手方向または横断方向に区画８０、８２を仕切って小さな区画にするための仕切り８４、８６を受け入れることが出来る。これらの区画は絆創膏、消毒綿、その他の、後述するような方法でＧＴＳ４０に組み込んだ血糖計４２、４４、４６、４８で測定するために糖尿病患者の穿刺した指先から血液検体を取るために必要なその他の器材を保持するのに便利である。

【００２６】

引き出し７２の中央部９０には、「コメント符号」チャート９２を備えてある。このチャート９２は望ましくはバーコードに符号化した患者記録データへのコメントを含んでいる。動作を説明すると、ＧＴＳ４０へ測定値を保存するために取り出した後で、健康産業従事者が患者記録データにコメントを付加したいことがある。健康産業従事者は正しい符号をチャート９２から拾い出し、そのコメント付随のバーコードの上をバーコード読み取り装置でなぞり、そのコメントを患者記録データに入力することが出来る。コネクタ９６とこれに関連する絶縁導体はＰＣＢ６４上の電池電力ソケット９８へ電池室６８から電力を供給する。これ以外に、外部の低電圧直流電源から基部６６後部を通して到達できるソケット１００とこれに関連する絶縁導体を介してコネクタ１０２とＰＣＢ６４上に設けた外部直流電源ソケット１０４へ電力を供給することが出来る。バーコード読み取り装置ポート１０６は各々上部５０とカバー７４の下側左手縁部にある切り欠き１１０、１１２によって閉じまたは開くカバーから到達できる。適切な絶縁導体とコネクタがポート１０６及びシリアルＩ／Ｏ（ＲＳ２３２）ポート１０８から、バーコード入力用とシリアルＩ／Ｏ用にＰＣＢ６４に設けたソケット１１４、１１６まで各々延びている。ＰＣＢ６４上に設けたプリンタポート１１８は切り欠き１１０によってカバー７４を開けると到達できる

。

【００２７】

上部５０の前面右手側の領域１２０は一般に平坦で、一対の平行でいくらか逆Ｌ字状の横断面のスライド１２２が設けてある。図２に最も良く図示されているように、これらのスライド１２２によって、各々に相補的な一対の並行するスライド１２５、１２７、１２９、１３１を設けてある４つのハウジング１２４（図２～図３）、１２６（図５）、１２８（図７）、１３０（図９）のうちの１つを、領域１２０を各々のハウジング１２４、１２６、１２８、１３０が占有するまでスライド１２２上に右側から滑り込ませられるようになっている。適切なねじ込み締結具を底部６６からこれに設けた開口部（図示していない）へ通し、ハウジング１２４、１２６、１２８、１３０の底部へ挿入してＧＴＳ４０にハウジング１２４、１２６、１２８、１３０を固定できる。ＰＣＢ６４に設けた９ピンコネクタ１３２は、ハウジング１２４、１２６、１２８、１３０がＧＴＳ４０上の所定位置へ完全に挿入されたときハウジング１２４、１２６、１２８、１３０各々に関連する相補的なコネクタソケット１３４、１３６、１３８、１４０と係合する。ハウジング１２４、１２６、１２８、１３０内の血糖計とＧＴＳ４０の残りの電子回路の間で必要な電気的接続は全てこの動作で行われる。

【００２８】

ハウジング１２４とその内容は図３のこれら部材の分解斜視図に最も良く図示してある。図示した血糖計４２はベーリンガー・マンハイム社製アキュチェックＩＩ型血糖計である。ハウジング１２４は前述したスライダ１２５を設けてあるハウジング底部１３８と、一般に底部１３８と直角な方向に延在する後部１４０を含む。壁部１４２は、コネクタ・ソケット１３４を装着するため、底部１３８の左縁に沿って後部１４０から前方に延出している。多重導体絶縁ケーブル１４４は、ソケット１３４からプリント配線基板（ＰＷＢ）１５０上に設けた相補的なコネクタ１４６、１４８へ延びており、このＰＷＢ１５０上には図４の部分ブロック略回路図に図示してある適合通信プロセッサ（ＡＣＰ）１５２が装着してある。ＰＷＢ１５０は底部１３８にこれの後方で後部１４０に隣接して適切なねじ込み締結具により装着されている。血糖計４２は相補的コネクタ１５４とソケット１５６によりＰＷＢ１５０上の回路へ電気的に接続してある。コネクタ１５４はＰＷＢ１５０に載置してある。ソケット１５６は多重導体絶縁ケーブル１５８の一端に設けてあり、その導体はケーブル１５８の両端の中間で２群に分けられ、血糖計４２と血糖計のシリアルＩ／Ｏポートへの接続にそれぞれ電力を供給するための独立したアダプタ・ソケット１６０、１６２が設けてある。

【００２９】

ハウジング１２４の上部は後部１６４と前部１６６に分割されており、これらは互いに１６８で蝶番留めしてある。後側の上部１６４は、後側上部１６４と底部１３８の間にＰＷＢ１５０を同時に固定する適切なねじ込み締結具と、後側の上部１６４の前壁１７４に設けた開口部１７２に引っ掛るように底部１３８に設けた弾性爪状の締結具１７０とによって底部１３８に固定してある。血糖計４２は弾性爪状の締結具１７８でハウジング１２４内部にこれの前縁部と後縁部に沿って設けた架台１７６により所定位置に保持され、締結具１７８は前側上部１６６の前壁と後壁１８２に設けた開口部１８０と係合する。開口部１８０への締結具１７８の弾力性の引っ掛け式係合で前側上部１６６の下側に血糖計４２を取り付け、前側上部１６６の適当な位置１９２、１９３、１９４、１９６、１９８に血糖計４２のユーザー・インタフェース（即ちこれの表示１８４、較正用バーコード読み取り装置１８５、反応済み試験紙スロット１８６、タイマーボタン１８８、およびＯＮ／ＯＦＦボタン１９０）を提供する。底部１３８と架台１７６の下側に設けた小さなベルクロのフックとループをなす合成材の円２００が前側上部１６６を閉じる方向に通常は維持する。後側上部１６４への前側上部１６６の蝶番式装着１６８と、ベルクロ締結具２００と、架台１７６に設けた開口部１９９とにより、前側上部１６６を引き上げ、未使用血糖試験紙のためのバーコード較正用試験紙を較正バーコード読み取り装置１８５へ供給して、読み取らせ開口部１９９を通過させて回収することが出来る。

【００３０】
以下の概略ブロック回路図の説明は、特定の集積回路とその他の部品また多くの場合これらの特定の供給源について品名を示している。完結性を出すために、総じてこれらとの関係で、特定の端子及びピンに名称と番号を付与した。これらの端子及びピンの識別名は、上記の特に識別された部品に対応して付与されるものであることを理解すべきである。これは、必要な機能の実行を可能な部品として上記の又は他の供給元から得られるものは上記の特定された部品や供給元のみだ、という意味ではなく、また、そのような意味合いに推定されるべきでもない、。ということが理解されるべきである。更に、上記の供給源または異なる供給源から入手可能なその他の適当な部材についてはこの説明に提供されたのと同じ端子／ピン識別名が使用されるとは限らないことが理解されるべきである。

【００３１】
図４を参照すると、血糖計４２はソケット１６０と関連する２本の導体ピン１とピン２との間に維持されるMeTeRPoWeR電位供給により電力を供給される。これらの導体の一方はＡＣＰ１５２の接地でもある。血糖計４２のＩ／ＯはソケットＩ６２と関連する３本の導体を通して提供される。血糖計４２と関連するＡＣＰ１５２はＰＷＢ１５０に装着したインテル８０Ｃ５１マイクロプロセッサ（μＰ）２０４を含む。ソケット１３４の９ピンレセプタクルは次のように接続してある。ピンレセプタクル１、２、４、７、９はシステムの接地へ、ピンレセプタクル３はＡＣＰ１５２のデータ送信端子（ＴＸＤ）へ、ピンレセプタクル５はＡＣＰ１５２のデータ受信端子（ＲＸＤ）へ、ピンレセプタクル６はマイクロプロセッサ２０４のＰ２．４端子へ、またピンレセプタクル８はＶｃｃ供給源へ接続してある。ソケット１６２のピン３はソケット１６０のピン２へ接続してある。ソケット１６２の接地していない端子、ピン４とピン５は共通モード（共通のコアに巻いた）ＥＳＤ／ＥＭＩ保護装置のインダクタを介してマイクロプロセッサ２０４の端子Ｐ０．１とＰ０．７へそれぞれ接続してある。ＴＸＤとＲＸＤ端子であるソケット１３４のレセプタクル３と５は各々マイクロプロセッサ２０４のＴＸＤ及びＲＸＤ端子へ接続してある。

【００３２】
μＰ２０４の端子Ｐ０．１は１００ＫΩ抵抗を介してジーメンスＢＳＳ１３８電界効果トランジスタ（ＦＥＴ）２０８のゲート端子へも接続してある。ＦＥＴ２０８のゲートは０．４７μＦキャパシタと１ＭΩ抵抗を介してＶｃｃへ接続してある。ＦＥＴ２０８のソースは接地されている。そのドレインは１００ＫΩ抵抗を介してＶｃｃへ、０．４７μＦキャパシタを通してジーメンスＢＳＳ８４　ＦＥＴ２１０へ、さらにＢＳＳ１３８　ＦＥＴ２１２のドレインへ直接接続している。ＦＥＴ２１０のゲートは１００ＫΩ抵抗を介してＶｃｃへ接続してある。ＦＥＴ２１２のゲートはμＰ２０４のＰ２．２端子へ接続してある。ＦＥＴ２１０のソースはＶｃｃへ接続してある。ＦＥＴ２１０のドレインはμＰ２０４のＲＳＴ端子へ接続してあり、さらに４．７５ＫΩ抵抗を介して接地へ接続してある。μＰ２０４のＩＮＴ１バーとＥＡバー端子はそれぞれ１０ＫΩの抵抗を介してＶｃｃへ接続してある。μＰ２０４のＶｃｃ端子はＶｃｃへ、さらに０．１μＦキャパシタを介して接地へ接続してある。μＰ２０４のＧＮＤ端子は接地へ接続してある。μＰ２０４のＰ１．２、Ｐ１．３、Ｐ１．４端子はそれぞれ、血糖計４２の特性をＡＣＰ１５２と整合させる１００Ωの「パーソナリティ」抵抗を介して接地へ接続してある。μＰ２０４のＰ２．３端子はＢＳＳ１３８ＦＥＴ２１６のゲートへ接続してある。ＦＥＴ２１６のソースは接地してある。ＦＥＴ２１６のドレインは１ＭΩ抵抗を介してＶｃｃへまたサムソンＩＲＦＲ９０２０　ＦＥＴ２２０のゲートへ直接接続してある。ＦＥＴ２１６のソースは接地へ接続してある。ＦＥＴ２２０のソースはＶｃｃへ接続してある。ＦＥＴ２２０のドレインはMeTeRPoWeR端子へ接続してある。ＡＣＰ１５２の時刻基準はμＰ２０４のＸ１～Ｘ２端子間に接続した１．８４３２ＭＨｚ水晶発振子が供給する。μＰ２０４の端子Ｘ１とＸ２の各々はそれぞれ３３ｐＦのキャパシタを介して接地へも接続してある。

【００３３】
ハウジング１２６とその内容はこれら部材の分解斜視図である図５に最も良く図示されている。図示した血糖計４４はベーリンガー・マンハイム社製アキュチェックＩＩＩ型血

糖計である。ハウジング１２６は前述のスライド１２７を設けたハウジング底部２３８と、底部２３８に対して一般に直角に延出する後部２４０とを含む。壁部２４２は、コネクタソケット２３４を装置するため、後部２４０から底部２３８の左縁に沿って前方へ延出している。多重導体絶縁ケーブル２４４はソケット２３４からＰＷＢ２５０上に設けたコネクタ２４６へ延びている。ＰＷＢ２５０上には図６の部分ブロック部分略回路図に図示したようにＡＣＰ２５２が載置されている。ＰＷＢ２５０は適切なねじ込み締結具によって底部２３８へ載置されている。

【００３４】

血糖計４４は相補的なコネクタ２５４とソケット２５６によってＰＷＢ２５０上の回路と電気的に接続してある。コネクタ２５４はＰＷＢ２５０に載置してある。ソケット２５６は多重導体絶縁ケーブル２５８の一端に設けてあり、ケーブルの他端には血糖計４４のシリアルＩ／Ｏポート・ソケットに接続するためのプラグ２６２が設けてある。血糖計４４は電池エミュレータ２６１によってＰＷＢ２５０上の回路にも接続してある。電池エミュレータ２６１は、電池室扉と電池を取り去った場合に、血糖計４４の電池室内に嵌合する。電池エミュレータ２６１の一般的構成は、一般に図５の断面線５ａ～５ａに沿ってみた分解断面図である図５ａを参照することによって最も良く理解されよう。血糖計４４を作動させるための電力は図６に最も良く図示されているＰＷＢ２５０上の回路から、エミュレータ２６１を介して血糖計４４へ供給され、これを作動させる。ハウジング１２６の上部２６４は適切なねじ込み締結具によって底部２３８へ固定されている。血糖計４４はハウジング１２６内で、ＰＷＢ２５０上に設けた４つの血糖計位置決めタブ２７６と、電池エミュレータ２６１とにより、また組立てたＰＷＢ２５０とハウジング１２６の上部２６４の間に挟まれ、所定位置に保持されている。この構造により、上部２６４の適当な位置２９２、２９３、２９４、２９６、２９８に血糖計４４のユーザー・インタフェース（即ち、これの表示部２８４、較正バーコード読み取り装置２８５、反応済み試験紙スロット２８６、タイマーボタン２８８、およびＯＮ／ＯＦＦボタン２９０）が提供される。

【００３５】

図６を参照すると、血糖計４４は電池エミュレータ２６１と関連する二対の導体、ピンＥ、Ｅ４とＥ１、Ｅ３の間にかけられたMeTeRPoWeR電位供給から電力供給される。これらの導体のうちの一対Ｅ１、Ｅ３はＡＣＰ２５２の接地でもある。０．００１μＦキャパシタがＥ２、Ｅ４とＥ１、Ｅ３の間に接続してある。血糖計４４のＩ／Ｏはソケット２６２と関連する３本の導体を通して提供される。血糖計４４と関連のＡＣＰ２５２はＰＷＢ２５０上に載置したインテル８０Ｃ５１マイクロプロセッサ（μＰ）３０４を含んでいる。ソケット２３４上の９ピンレセプタクルは次のように接続してある。ピンレセプタクル１、２、４、７、９はシステムの接地へ、ピンレセプタクル３はＡＣＰ２５２のＴＸＤ端子へ、ピンレセプタクル５はＡＣＰ２５２のＲＸＤ端子へ、ピンレセプタクル６はμＰ３０４のＰ２．４端子へ接続し、ピンレセプタクル８はＶｃｃ供給へ接続してある。

【００３６】

ソケット２６２のピン１はシステムの接地へ接続してある。ソケット２６２のピン２とピン３はそれぞれμＰ３０４のＰ０．１端子とＰ０．７端子へ接続してある。ソケット２３４のＴＸＤとＲＸＤ端子、及びレセプタクル３と５はそれぞれμＰ３０４のＴＸＤとＲＸＤ端子へ接続してある。μＰ３０４の端子Ｐ０．１は１００ＫΩ抵抗を介してＢＳＳ１３８　ＦＥＴ３０８のゲート電極へも接続してある。ＦＥＴ３０８のゲートは０．４７μＦのキャパシタを介してＶｃｃへ、また１ＭΩ抵抗を介して接地へ接続してある。ＦＥＴ３０８のソースは接地してある。ＦＥＴ３０８のドレインは１００ＫΩ抵抗を介してＶｃｃへ、また０．４７μＦキャパシタを介してＢＳＳ８４　ＦＥＴ３１０のゲートへ、さらに直接ＢＳＳ１３８ＦＥＴ３１２のドレインへも接続してある。ＦＥＴ３１０のゲートは１００ＫΩ抵抗を介してＶｃｃに接続してある。ＦＥＴ３１２のソースは接地してある。ＦＥＴ３１２のゲートはμＰ３０４のＰ２．２端子へ接続してある。ＦＥＴ３１０のソースはＶｃｃへ接続してある。ＦＥＴ３１０のドレインはμＰ３０４のＲＳＴ端子へ接続してあり、４．７５ＫΩの抵抗を介して接地へ接続してある。μＰ３０４のＩＮＴ１バーと

ＥＡバー端子はそれぞれ１０ＫΩ抵抗を介してＶｃｃへ接続してある。μＰ３０４のＶｃｃ端子はＶｃｃへ接続してあり、また０．１μＦキャパシタを介して接地してある。μＰ３０４のＧＮＤ端子は接地してある。

【００３７】

μＰ３０４のＰ１．２とＰ１．４端子はそれぞれ１００Ωの抵抗を介して接地へ接続してある。μＰ３０４のＰ１．３端子は１０ＫΩ抵抗を介してＶｃｃへ接続してある。μＰ３０４のＰ２．３端子はＢＳＳ８４ＦＥＴ３１６のゲートと、ＢＳＳ１３８　ＦＥＴ３１８のゲートへ接続してある。ＦＥＴ３１６のソースはＶｃｃへ接続してある。ＦＥＴ３１８のソースは接地に接続してある。ＦＥＴ３１６のドレインは１００Ω抵抗を介してＦＥＴ３１８のドレインへ接続してある。ナショナルセミコンダクタ（National Semiconductor）社製ＬＰ３９９Ｍ差動増幅器３２０用の演算増幅器PoWeR は、ＦＥＴ３１６のドレインから供給する。ＦＥＴ３１８のドレインはＩＲＦＲ９０２０　ＦＥＴ３２２のゲートへ接続してある。ＦＥＴ３２２のソースはＶｃｃへ接続してある。ＦＥＴ３２２のドレインはＢＳＳ８４　ＦＥＴ３２４のソースへ接続してある。ＦＥＴ３２４のドレインは増幅器３２０の反転（－）入力端子へ接続してあり、また３００Ω抵抗を介して増幅器３２０の出力端子へも接続してある。ＦＥＴ３２４のゲートはμＰ３０４のＰ２．３端子へ接続してある。ＦＥＴ３２２のドレインとＦＥＴ３２４のソースはMeTeRPoWeRへ接続してある。増幅器３２０の非反転入力（＋）端子は１ＫΩ抵抗からＯＡＰＷＲへ接続してあり、また１Ｎ５２２５Ｂツェナーダイオードのカソード側へ接続してあり、ダイオードのアノードは接地してある。ＡＣＰ２５２の時刻基準はμＰ３０４のＸ１～Ｘ２端子間に接続した１．８４３２ＭＨｚ水晶発振子から提供される。μＰ３０４の端子Ｘ１とＸ２の各々は３３ｐＦキャパシタを介して接地へも接続してある。

【００３８】

ハウジング１２８とその内容はこれらの部材の分解斜視図である図７に最も良く図示されている。図示の血糖計４６はベーリンガー・マンハイム社製アキュチェック・イージー血糖計である。ハウジング１２８は前述のスライダ１２９を設けてあるハウジング底部３３８と、底部３３８に対して一般に直角に延在する後部３４０とを含む。壁部３４２は、コネクタソケット３３４を保持するため、底部３３８の左縁部に沿って後部３４０から前方へ向かって延出している。多重導体絶縁ケーブル３４４は、ソケット３３４からＰＷＢ３５０に設けた相補的コネクタ３４６、３４８まで延び、このＰＷＢ３５０には図８の部分ブロック略回路図に図示してあるＡＣＰ３５２が載置してある。ＰＷＢ３５０は適切なねじ込み締結具によって底部３３８に装着されている。血糖計４６は相補的なコネクタ３５４とソケット３５６によってＰＷＢ３５０上の回路と電気的に接続してある。コネクタ３５４はＰＷＢ３５０上に載置してある。ソケット３５６は多重導体絶縁ケーブル３５８の一端に設けてあり、このケーブルにはＰＷＢ３５０を血糖計４６のシリアルＩ／Ｏポートへ接続するためのジャック３６２が設けてある。構成上、図５及び図５ａに図示したエミュレータ２６１と相違のない電池エミュレータ３６１がＰＷＢ３５０上に設けてあり、作動電力を血糖計４６に供給している。

【００３９】

米国特許第５，０５３，１９９号において開示した目的で、ＲＯＭコードキー・ソケット３６３がＰＷＢ３５０上に設けてある。ソケット３６３の種々の端子はＰＷＢ３５０上に設けたプラグ３６５、ソケット３６７、多重導体絶縁ケーブル３６９、ＲＯＭコードキー・エミュレータプラグ３７１を介して、血糖計４６のＲＯＭコードキー・ソケットへ電気的に接続してある。ハウジング１２８は適切なねじ込み締結具によって底部３３８へ固定される上部３６４を含む。血糖計４６はＰＷＢ３５０に設けてある２つの血糖計位置決めタブ３７６により、また電池エミュレータ３６１により、組立てたＰＷＢ３５０とハウジング１２８の上部３６４の間に挟まれることにより、ハウジング１２８内部の所定位置に保持される。この構造により、上部３６４の適切な位置３９２、３９４、３９６、３９８に血糖計４６のユーザー・インタフェース（即ち、ハウジング１２８のＲＯＭコードキー・ソケット３６３、表示部３８４、反応済み試験紙スロット３８６、ＯＮ／ＯＦＦボタ

ン３９０）を提供することができる。

【００４０】

図８を参照すると、血糖計４６は電池エミュレータ３６１と関連する二対の導体、ピンＥ２、Ｅ４とピンＥ１、Ｅ３の間にかけられたMeTeRPoWeR電位供給から電力供給されている。これら導体の一方の組Ｅ１、Ｅ３はＡＣＰ３５２の接地でもある。Ｅ２、Ｅ４、とＥ１、Ｅ３の間には０．００１μＦのキャパシタを接続してある。血糖計４６のＩ／Ｏはソケット３６２と関連する３本の導体から供給される。血糖計４６に関係するＡＣＰ３５２はＰＷＢ３５０上に装着したインテル８０Ｃ５１　μＰ４０４を含む。ソケット３３４上の９ピンレセプタクルは次のように接続してある。即ち、ピンレセプタクル１、２、４、７、９はシステムの接地へ、ピンレセプタクル３はＡＣＰ３５２のＴＸＤ端子へ、ピンレセプタクル５はＡＣＰ３５２のＲＸＤ端子へ、ピンレセプタクル６はμＰ４０４のＰ２．４端子へ接続し、ピンレセプタクル８はＶｃｃ供給へ接続してある。

【００４１】

ソケット３６２のピン１はシステムの接地へ接続してある。ソケット３６２のピン３はμＰ４０４のＰ０．７へ接続してある。ソケット３３４のＴＸＤ及びＲＸＤ端子、及びピン３とピン５はμＰ４０４のＴＸＤとＲＸＤ端子へそれぞれ接続してある。μＰ４０４の端子Ｐ０．７は１００ＫΩ抵抗を介してＢＳＳ１３８　ＦＥＴ４０８のゲート電極へも接続してある。ＦＥＴ４０８のゲートは０．４７μＦキャパシタを介してＶｃｃへ、また１ＭΩ抵抗を介して接地へも接続してある。ＦＥＴ４０８のソースは接地してある。ＦＥＴ４０８のドレインは１００ＫΩ抵抗を介してＶｃｃへ、０．４７μＦキャパシタを介してＢＳＳ８４　ＦＥＴ４１０のゲートへ、さらに直接ＢＳＳ１３８ＦＥＴ４１２のドレインへ接続してある。ＦＥＴ４１０のゲートは１００ＫΩ抵抗を介してＶｃｃへ接続してある。ＦＥＴ４１２のソースは接地してある。ＦＥＴ４１２のゲートはμＰ４０４のＰ２．２端子に接続してある。ＦＥＴ４１０のソースはＶｃｃに接続してある。ＦＥＴ４１０のドレインはμＰ４０４のＲＳＴ端子へ接続し、さらに４．７５ＫΩ抵抗を介して接地してある。μＰ４０４のＥＡバー端子は１０ＫΩ抵抗を介してＶｃｃへ接続する。μＰ４０４のＶｃｃ端子はＶｃｃへ接続してあり、さらに０．１μＦキャパシタを介して接地へ接続してある。μＰ４０４のＧＮＤ端子は接地してある。μＰ４０４のＰ１．２端子は１０ＫΩ抵抗を介してＶｃｃへ接続してある。μＰ４０４のＰ１．３とＰ１．４端子はそれぞれ１００Ωの抵抗を介して接地へ接続してある。μＰ４０４のＰ２．３端子はＢＳＳ１３８　ＦＥＴ４１６のゲートへ接続してある。ＦＥＴ４１６のソースは接地し、そのドレインは１ＭΩ抵抗を介してＶｃｃへ、また直接ＩＲＦＲ９０２０　ＦＥＴ４１８のゲートへ接続してある。ＦＥＴ４１８のソースはＶｃｃへ接続し、ＦＥＴ４１８のドレインは電池エミュレータ３６１と関連するMeTeRPoWeR端子Ｅ２、Ｅ４へ接続してある。

【００４２】

ハウジング１３０とその内容はこれらの部材の分解斜視図である図９に最も良く図示されている。図示されている血糖計４８はベーリンガー・マンハイム社製アキュトレンド血糖計である。ハウジング１３０は前述したスライド１３１を設けてあるハウジング底部４３８と、底部４３８に対して一般に直角に延在する後部４４０を含む。壁部４４２は、コネクタソケット４３４を装着するため、底部４３８の左縁に沿って後部４４０から前方へ延在している。多重導体絶縁ケーブル４４４はソケット４３４からＰＷＢ４５０上に設けた相補的なコネクタ４４６、４４８まで延び、このＰＷＢ４５０上には図１０に一部ブロック図、一部回路図として図示したようなＡＣＰ４５２が装着されている。ＰＷＢ４５０は後部４４０に隣接してこれの後部で底部４３８に適切なねじ込み締結具により装着されている。血糖計４８は相補的コネクタ４５４とソケット４５６でＰＷＢ４５０上の回路と電気的に接続してある。コネクタ４５４はＰＷＢ４５０上に装着してある。ソケット４５６はソケット４６２を設けてある複数導体の絶縁ケーブル４５８の一端に設けてあり、血糖計４８のシリアルＩ／Ｏポートへの接続を提供する。図５～５ａと図７の電池エミュレータ２６１、３６１と同様の構造の電池エミュレータ４６１がＰＷＢ４５０上に設けてあり、血糖計４８へ作動電力を供給している。ハウジング１３０は適切なねじ込み締結具に

より底部４３８に固定された上部４６４を含み、該締結具は同時に上部４６４と底部４３８との間にＰＷＢ４５０を挟持する。血糖計４８はハウジング１３０内で電池エミュレータ４６１により、また組立てたＰＷＢ４５０とハウジング１３０の上部４６４の間に挟持されることにより所定位置に固定されている。この構造により、上部４６４の適当な位置４９２、４９４、４９６に血糖計４８のユーザー・インタフェース（即ち、これの表示部４８４、反応済み試験紙スロット４８６、およびＯＮ／ＯＦＦボタン４９０）を提示することができる。

【００４３】

図１０を参照すると、血糖計４８は、電池エミュレータ４６１と関連二対の導体、ピンＥ２、Ｅ４とＥ１、Ｅ３の間にかけられたMeTeRPoWeR電位供給から電力供給される。これらの導体のうちの一対Ｅ１、Ｅ３はＡＣＰ４５２の接地でもある。０．００１μＦキャパシタがＥ２、Ｅ４とＥ１、Ｅ３の間に接続してある。血糖計４８のＩ／Ｏはソケット４６２と関連にする３本の導体を通して提供される。血糖計４８と関連のＡＣＰ４５２はＰＷＢ４５０上に載置したインテル８０Ｃ５１　μＰ５０４を含む。ソケット４３４上の９ピンレセプタクルは次のように接続してある。ピンレセプタクル１、２、４、７、９はシステムの接地へ、ピンレセプタクル３はＡＣＰ４５２のＴＸＤ端子へ、ピンレセプタクル５はＡＣＰ４５２のＲＸＤ端子へ、ピンレセプタクル６はμＰ５０４のＰ２．４端子へ接続し、ピンレセプタクル８はＶｃｃ供給へ接続してある。

【００４４】

ソケット４６２のピン１はシステムの接地へ接続してある。ソケット４６２のピン２とピン３はそれぞれμＰ５０４のＰ０．１端子とＰ０．７端子へ接続してある。ソケット４３４のＴＸＤとＲＸＤ端子、及びレセプタクル３と５はそれぞれμＰ５０４のＴＸＤとＲＸＤ端子へ接続してある。μＰ５０４の端子Ｐ０．１は１００ＫΩ抵抗を介してＢＳＳ１３８　ＦＥＴ５０８のゲート電極へも接続してある。ＦＥＴ５０８のゲートは０．４７μＦのキャパシタを介してＶｃｃへ、また１ＭΩ抵抗を介して接地へ接続してある。ＦＥＴ５０８のソースは接地してある。ＦＥＴ５０８のドレインは１００ＫΩ抵抗を介してＶｃｃへ、また０．４７μＦキャパシタを介してＢＳＳ８４　ＦＥＴ５１０のゲートへ、さらに直接ＢＳＳ１３８ＦＥＴ５１２のドレインへも接続してある。ＦＥＴ５１０のゲートは１００ＫΩ抵抗を介してＶｃｃ接続してある。ＦＥＴ５１２のソースは接地してある。ＦＥＴ５１２のゲートはμＰ５０４のＰ２．２端子へ接続してある。ＦＥＴ５１０のソースはＶｃｃへ接続してある。ＦＥＴ５１０のドレインはμＰ５０４のＲＳＴ端子へ、また４．７５ＫΩの抵抗を介して接地へ接続してある。μＰ５０４のＩＮＴ１バーとＥＡバー端子はそれぞれ１０ＫΩ抵抗を介してＶｃｃへ接続してある。μＰ５０４のＶｃｃ端子はＶｃｃへ、また０．１μＦキャパシタを介して接地してある。μＰ５０４のＧＮＤ端子は接地してある。

【００４５】

μＰ５０４のＰ１．２とＰ１．３端子はそれぞれ１０ＫΩの抵抗を介してＶｃｃへ接続してある。μＰ５０４のＰ１．４端子は１００Ω抵抗を介して接地へ接続してある。μＰ５０４のＰ２．３端子はＢＳＳ１３８　ＦＥＴ５１６のゲートへ接続してある。ＦＥＴ５１６のソースは接地へ接続し、そのドレインは１ＭΩ抵抗を介してＶｃｃへ、また直接ＩＲＦＲ９０２０　ＦＥＴ５１８のゲートへ接続してある。ＦＥＴ５１８のソースはＶｃｃへ接続し、ＦＥＴ５１８のドレインは電池エミュレータ４６１と関連するMeTeRPoWeR端子、Ｅ２、Ｅ４へ接続してある。

【００４６】

図１１の主プロセッサはＰＣＢ６４上に装着してありコネクタ１３２を介してそれぞれのハウジング１２４、１２６、１２８、１３０内のＡＣＰ１５０、２５０、３５０、４５０と通信する。主プロセッサは、例えば東芝製ＴＣ１１０Ｇ１１－０２６２特定用途向け集積回路（ＡＳＩＣ）５２４からなる。キーパッド５４は接点５２６－１～５２６－１２を含むソケット５２６に差し込んである。接点５２６－２～５２６－５の各々は、それぞれ２個の直列１ＫΩ抵抗を介してＡＳＩＣ５２４の端子ＫＢＤ－Ｒ０～ＫＢＤ－Ｒ３にそ

れぞれ接続してある。端子ＫＢＤ－Ｒ０～ＫＢＤ－Ｒ３の各々はそれぞれ１００ＫΩのプルアップ抵抗を介してＮＯＶ５Ｖ供給源に接続してある。直列１Ｋ抵抗の各々の対の共通端子はそれぞれ６８ｐＦキャパシタを介して接地へ接続してある。接点５２６－６～５２６－１０の各々はそれぞれ２個の直列１００Ω抵抗を介してそれぞれＡＳＩＣ５２４のＫＢＤ－Ｃ０～ＫＢＤ－Ｃ４端子へ接続してある。直列１００Ω抵抗の各々の対の共通端子はそれぞれ６８ｐＦキャパシタを介して接地へ接続してある。端子ＫＢＤ－Ｃ０～ＫＢＤ－Ｃ４の各々は１５ＫΩのプルアップ抵抗を介してＮＯＶ５Ｖ供給源へ接続してある。接点５２６－１、５２６－１１、５２６－１２はそれぞれ接地に接続してあり、また０．００１μＦのキャパシタを介してＶｃｃへ接続してある。

【００４７】

表示装置６０は接点５２８－１～５２８－１４を含むソケット５２８に接続してある。接点５２８－１～５２８－８の各々はナショナルセミコンダクタ社製７４ＨＣ２４４バッファ集積回路５３０の端子９、１２、７、１４、５、１６、３、１８へそれぞれ接続してある。端子５２８－９～５２８－１１は第２の７４ＨＣ２４４バッファ集積回路５３２の端子１６、３、１８へそれぞれ接続してある。バッファ５３０の端子２、１７、４、１５、６、１３、８、１１はＡＳＩＣ５２４の端子ＤＢ０～ＤＢ７へそれぞれ接続してある。バッファ５３２の端子２、１７、４はＡＳＩＣ５２４のＡＤ０、ＡＤ１、ＤＩＳＰ　ＥＮ端子へそれぞれ接続してある。両方のバッファ５３０、５３２の端子１、１０、１９とバッファ５３２の端子１５、６、１３、８、１１は全て接地に接続してある。

【００４８】

プリンタポート１１８は接点１１８－１～１１８－２５を含んでいる。接点１１８－２～１１８－１２、１１８－１５、１１８－１６の各々はフェアライト・プロダクツ（Fair-Rite）社製製品番号２７４３０１９４４６または２７４３０１９４４７のフェライト・ビーズを介してＡＳＩＣ５２４の端子ＢＵＦＤＢ０～ＢＵＦＤＢ７、Ｐ－ＡＣＫ、Ｐ－ＢＵＳＹ、Ｐ－ＰＥ、Ｐ－ＥＲＲＯＲ、Ｐ－ＩＮＩＴへそれぞれ接続してある。端子１１８－１～１１８－１２、１１８－１５、１１８－１６は各々０．００１μＦのキャパシタを介して接地へ接続してある。端子１１８－１はフェライト・ビーズを介してＢＳＳ１３８　ＦＥＴ５３７のドレイン端子へ、また１０ＫΩプルアップ抵抗を介してＶｃｃへ接続してある。ＡＳＩＣ５２４の端子ＢＵＦＤＢ０～ＢＵＦＤＢ７、Ｐ－ＡＣＫ、Ｐ－ＢＵＳＹ、Ｐ－ＰＥ、Ｐ－ＥＲＲＯＲ、Ｐ－ＩＮＩＴはそれぞれ１０ＫΩ、１／８Ｗプルアップ抵抗を介してＢＳＳ８４　ＦＥＴ５３８のドレインへ接続してある。ＦＥＴ５３８のソースはＮＯＶ５Ｖ供給源へ接続してある。ＦＥＴ５３８のゲートは１００ＫΩ抵抗を介してＮＯＶ５Ｖ供給源へ接続し、またＢＳＳ１３８ＦＥＴ５４０のドレインへ接続してある。ＦＥＴ５４０のソースは接地へ接続してある。ＦＥＴ５４０のゲートはＡＳＩＣ５２４のＰ－ＩＮＩＴ端子へ接続し、また１００ＫΩ抵抗を介してＮＯＶ５Ｖ供給源へ接続してある。プリンタポート１１８の端子１１８－１８～１１８－２５は接地に接続し、また０．００１μＦキャパシタを介してＶｃｃへ接続してある。

【００４９】

ＡＳＩＣ５２４のＰ－ＳＴＲＯＢＥ端子は４７０ｐＦのキャパシタを介してＢＳＳ８４ＦＥＴ５４４のゲートへ、また１００ＫΩ抵抗を介してＮＯＶ５Ｖへ接続してある。ＦＥＴ５４４のゲートは４７．５ＫΩの抵抗を介してＶｃｃへ接続してある。ＦＥＴ５４４のソースはＶｃｃへ接続してある。ＦＥＴ５４４のドレインは２３．７ＫΩ抵抗を介してＦＥＴ５３７のゲートへ接続してある。ＦＥＴ５３７のゲートは２３．７ＫΩの抵抗と２７０ｐＦのキャパシタを含む並列ＲＣ回路を介して接地へ接続してある。ＦＥＴ５３７のソースは接地に接続してある。この回路はプリンタポート１１８の端子１１８－１における信号を調節する。

【００５０】

電力供給兼レギュレータ回路は電池電力ソケット９８と外部ＤＣ供給ソケット１０４を含む。双方のソケット９８、１０４のピン１同士は接続してある。双方のソケット９８、１０４のピン２同士も接続してある。ソケット９８、１０４のピン１と２、およびソケッ

ト１０４のピン３はそれぞれ共通のコアに巻いた共通モードＥＤＳ／ＥＭＩ排除インダクタを介して接続してある。ソケット９８、１０４のピン１はこれらのインダクタの１つを通って接地へ接続してある。ソケット９８、１０４のピン２はこれらのインダクタの１つを通ってＳＣ０１５－０４ダイオード５５０のアノードへ接続し、また０．００１μＦキャパシタを介して接地に接続してある。ソケット１０４のピン３はこれらのインダクタの１つを通りＳＥ０１４ショットキー（Schottky）・ダイオード５５２のアノードへ、また０．００１μＦのキャパシタを介して接地に接続してある。ダイオード５５０、５５２を含む回路は電池及びＡＣアダプタ用の電圧調節回路である。ダイオード５５０、５５２のカソードは結線されており、０．１μＦキャパシタを介して接地へ、また３／４Ａヒューズを通って主プロセッサＰＣＢのヒートシンクの金属部分に装着したサムソン電子（Samsung）ＭＪＤ３０５５トランジスタ５５４のコレクタへ接続してある。トランジスタ５５４のコレクタは図１１に図示した回路のANALOG PoWeR端子を形成する。トランジスタ５５４のコレクタは２００ＫΩ抵抗を介してマキシム・インテグレーテッド・プロダクツ（Maxim Integrated Products）社製ＩＣＬ７６１１差動増幅器５５６の非反転（＋）入力端子へ接続してある。差動増幅器５５６の出力端子は１５Ω抵抗を介してトランジスタ５５４のベースへ接続してある。トランジスタ５５４のエミッタは図１１の回路のＮＯＶ５Ｖ供給端子を構成する。ＮＯＶ５Ｖ端子は１ＭΩ抵抗と０．１μＦキャパシタを含む並列ＲＣ回路を介して差動増幅器５５６の反転（－）入力端子へ接続してある。ＮＯＶ５Ｖ端子は並列に接続した０．１μＦキャパシタと１０μＦタンタルコンデンサを介して接地へ、また１ＭΩ抵抗を介してＢＳＳ１３８とＩＲＦＲ９０２０ＦＥＴ５６０、５６２のゲートへもそれぞれ接続してある。ＦＥＴ５６０のソースは１０Ω１／８Ｗ抵抗を介して接地へ接続してある。ＦＥＴ５６０のドレインはＧＴＳ４０のＶｃｃ供給（＋５ＶＤＣ）へ接続してある。ＦＥＴ５６０のドレインはＶｃｃ供給を形成するＦＥＴ５６２のドレインへ接続してある。ＦＥＴ５６２のドレインは１０μＦのタンタルコンデンサを介して接地へ接続してある。ＦＥＴ５６２のソースはＮＯＶ５Ｖ端子へ接続してある。トランジスタ５５４のコレクタはＢＳＳ８４ＦＥＴ５６４のゲートへ、また０．００１μＦキャパシタと１０ＭΩ抵抗を含む並列ＲＣ回路を介して接地へ接続してある。ＦＥＴ５６４のソースはＮＯＶ５Ｖ端子へ接続してある。ＦＥＴ５６４のドレインはＡＳＩＣ５２４のＩＮＴＥＲ０端子へ、また１ＭΩ抵抗を介して接地へ接続してある。ＦＥＴ５６４は「電力離断」割り込み信号を提供するように機能する。ＮＯＶ５Ｖ端子は直列１２０Ω、１／４Ｗ抵抗５６６と０．４７μＦキャパシタを介して接地へ接続してある。ＳＥ０１４型ショットキー・ダイオード５６８は抵抗５６６の両端に接続してある。差動増幅器５５６のマイナス（－）入力端子は１ＭΩ抵抗を介して接地に接続してある。差動増幅器５５６のプラス（＋）入力端子はナショナルセミコンダクタ社製ＬＭ３８５基準電圧調節ダイオードのカソードへ接続し、該ダイオードのアノードは接地へ接続してある。

【００５１】

ANALOG PoWeR端子は３３２ＫΩ抵抗５７０と２００ＫΩ抵抗とを介して接地へ直列に接続してある。抵抗５７０、５７２の共通端子は２つの差動増幅器５７４、５７６のマイナス（－）入力端子へ接続してある。差動増幅器５７４、５７６の出力端子はそれぞれ４．７５ＭΩと１．５ＭΩ抵抗を介してそれぞれのプラス（＋）入力端子へ接続してある。差動増幅器５７４のプラス（＋）入力端子と出力端子はそれぞれ１３７ＫΩと６８１ＫΩの抵抗を介してＶｃｃへ接続してある。差動増幅器５７４のプラス（＋）入力端子は１１５ＫΩの抵抗を介して接地へも接続してある。差動増幅器５７６のプラス（＋）入力端子と出力端子はそれぞれ１２４ＫΩと８２５Ωの抵抗を介してＶｃｃへ接続してある。差動増幅器５７６のプラス（＋）入力端子は１３７ＫΩの抵抗を介して接地へも接続してある。差動増幅器５７４、５７６の出力端子はＡＳＩＣ５２４のＧＩＯ－１、ＧＩＯ－０端子へそれぞれ接続してある。

【００５２】

Ｖｃｃは２００ＫΩ抵抗を介して差動増幅器５８０のマイナス（－）入力端子へ接続してある。０．３３μＦキャパシタが差動増幅器５８０のマイナス（－）入力端子と接地と

の間に接続してある。１００ＫΩ抵抗と１０５ＫΩ抵抗とを含む抵抗分圧回路がＶｃｃと接地との間に接続してある。これら２つの抵抗の共通端子は差動増幅器５８０のプラス（＋）入力端子に接続してある。差動増幅器５８０の出力端子は４．１２ＭΩ抵抗を介してこれのプラス（＋）入力端子へ、５７６ＫΩ抵抗を介してＶｃｃへ、また直接差動増幅器５８２のマイナス（－）入力端子へ接続してある。２個の１００ＫΩ抵抗を含む直列抵抗分圧回路がＶｃｃと接地との間に接続してある。これらの抵抗の共通の端子は差動増幅器５８２のプラス（＋）入力端子へ接続してある。差動増幅器５８２の出力端子は１００ＫΩ抵抗を介してＶｃｃへ接続してある。差動増幅器５８０、５８２の出力端子はＯＫＩ８０Ｃ８８マイクロプロセッサ（μＰ）５８４のＲＥＳＥＴ端子とＡＳＩＣ５２４のＲＥＳＥＴ－ＮＯＴ端子へそれぞれ接続してある。差動増幅器５７４、５７６、５８０、５８２は例えばＬＰ３３９Ｍ差動増幅器である。

【００５３】

μＰ５８４のＲＥＡＤＹ、Ｖｃｃ、ＭＮ／ＭＸ＊端子はＶｃｃへ接続してある。μＰ５８４のＴＥＳＴ、ＮＭＩ、ＨＯＬＤ、Ｖｓｓ端子は接地へ接続してある。μＰ５８４のＡＬＥ、ＷＲ＊、ＣＬＫ、ＲＤ＊端子はそれぞれ５１．１Ω抵抗を介してＡＳＩＣ５２４のＡＬＥ、ＷＲ、ＯＳＣ　ＯＵＴ、ＲＤ端子へそれぞれ接続してある。μＰ５８４のＩＯ／Ｍ＊端子はＡＳＩＣ５２４のＩＯ－ＭＥＭＮ端子へ接続してある。μＰ５８４のＡ１６～Ａ１９端子はＡＳＩＣ５２４のＡ１６～Ａ１９端子へそれぞれ接続してある。μＰ５８４のＩＮＴＡ＊端子はＡＳＩＣ５２４のＩＮＴ－Ａ端子へ接続してある。μＰ５８４のＡＤ０～ＡＤ７端子はそれぞれＡＳＩＣ５２４のＤＢ０～ＤＢ７端子へ接続してある。μＰ５８４のＡ８～Ａ１５端子はそれぞれシグネティクス（Signetics）社製２７Ｃ０１０プログラマブル・リードオンリー・メモリー（ＰＲＯＭ）５９０のＡ８～Ａ１５端子へ接続してある。μＰ５８４のＩＮＴＲ端子はＡＳＩＣ５２４のＩＮＴ端子へ接続してある。

【００５４】

ＡＳＩＣ５２４のＡＤ０～ＡＤ７およびＡＤ１６Ｌ端子はそれぞれ１００ＫΩプルダウン抵抗を介して接地に接続してある。ＡＳＩＣ５２４のＡＤ０～ＡＤ７とＡＤ１６Ｌ端子はＰＲＯＭ５９０のＡ０～Ａ７及びＡ１６端子へも接続してある。ＰＲＯＭ５９０のＤＱ０～ＤＱ７端子はＡＳＩＣ５２４のＤＢ０～ＤＢ７端子へ接続してある。ＰＲＯＭ５９０のＣＥ＊端子はＡＳＩＣ５２４のＣＥ０端子へ接続してある。ＰＲＯＭ５９０のＯＥ＊端子はＡＳＩＣ５２４のＲＤ端子へ接続してある。ＰＲＯＭ５９０のＷＥ＊、Ｖｃｃ、Ｖｐｐ端子はＶｃｃへ接続する。ＰＲＯＭ５９０のＶｓｓ端子は接地に接続してある。

【００５５】

日立製ＨＭ６２８１２８ＬＦＰ－１２スタティック・ランダム・アクセス・メモリー（ＲＡＭ）５９２はＡＳＩＣ５２４の端子ＤＢ０～ＤＢ７へ接続したＩ／Ｏ１～Ｉ／Ｏ８端子を含む。ＲＡＭ５９２の端子Ａ０～Ａ１６はＰＲＯＭ５９０のＡ０～Ａ１６へそれぞれ接続してある。ＮＯＶ５Ｖ供給源はＳＥ０１４型ショットキー・ダイオード５９４を介してＲＡＭ５９２のＶｄｄ端子へ接続してある。Ｖｄｄ端子は０．４７μキャパシタを介して接地に接続し、また１００ＫΩ抵抗を介してＲＡＭ５９２のＣＥ１＊端子へ接続してある。ＲＡＭ５９２のＣＥ１＊端子はＡＳＩＣ５２４のＣＥ３端子へ接続してある。ＮＯＶ５Ｖが利用できない場合のＲＡＭ５９２への電力は、２本の直列接続したＣＲ４２５０－ＦＴ５－４型乾電池から４個の直列接続したＭＭＢＤ９１４Ｌダイオードを通ってＲＡＭ５９２のＶｄｄ端子へ供給される。ＲＡＭ５９２のＣＥ２端子は差動増幅器５８２の出力端子ＧＡＴＥ　ＡＲＲＡＹ　ＲＥＳＥＴへ接続してある。ＲＡＭ５９２のＲ／Ｗ端子はＡＳＩＣ５２４のＷＲ端子へ接続してある。ＲＡＭ５９２のＶｓｓ端子は接地に接続してある。

【００５６】

ＡＳＩＣ５２４のＣＥ０～ＣＥ２、ＣＥ４、およびＲＥＦＲＥＳＨ端子はそれぞれ１００ＫΩ抵抗を介してＮＯＶ５Ｖへ接続してある。ＡＳＩＣ５２４のＥＥ－ＣＥ２、ＥＥ－ＣＬＫ２、ＥＥ－ＤＩ２、ＥＥ－ＤＯ２端子はサムソンＫＭ９３Ｃ４６ＧＤ電子的に消去可能なプログラマブル・リード・オンリ・メモリー（ＥＥＰＲＯＭ）５９６のピン１、２

、３、４にそれぞれ接続してある。ＡＳＩＣ５２４のＰＯＬＡＲＩＴＹ、ＴＸ２、ＴＸ１端子はそれぞれ１００ＫΩ抵抗を介してＮＯＶ５Ｖに接続してある。ＡＳＩＣ５２４のＴＸ０端子は１００ＫΩ抵抗を介して接地に接続してある。ＡＳＩＣ５２４のＴＥＳＴ　ＭＯＤＥ、ＰＷＲＤＥＴＥＣＴ、ＴＥＳＴ　ＭＯＤＥ２端子はそれぞれ１００ＫΩ抵抗を介してＶｃｃ、Ｖｃｃ、ＮＯＶ５Ｖへ接続してある。ＡＳＩＣ５２４のＧＩＯ－２端子はブザー５９８の駆動用ＢＳＳ１３８ＦＥＴ６００のゲートへ接続してある。ＦＥＴ６００のドレインはマロリー（Ｍａｌｌｏｒｙ）ＭＣＰ３２０Ｂ２型ブザー５９８のマイナス（－）端子へ接続し、ブザーのプラス（＋）端子はＶｃｃへ接続してある。ＦＥＴ６００のソースは１２４Ω１／８Ｗ抵抗を介して接地に接続してある。ＳＥ０１４ショットキー・ダイオードはブザー５９８の両端とＦＥＴ６００のドレインから接地へ接続してある。そのＦＥＴのゲートは１００ＫΩ抵抗を介して接地へ接続してある。

【００５７】

図１１に図示した回路に必要な時刻基準はＡＳＩＣ５２４と関連する水晶発振回路で生成する。第１の時刻基準では、ＡＳＩＣ５２４のＳＹＳ－ＸＴＡＬ１とＳＹＳ－ＸＴＡＬ２端子の間に１０ＫΩ抵抗と３．６８６４ＭＨｚ水晶発振子６０４が直列に接続してある。ＮＯＶ５ＶはＢＳＳ８４ＦＥＴ６０６のソースに接続し、ＦＥＴ６０６のドレインはＳＹＳ－ＸＴＡＬ１端子に接続してある。ＦＥＴ６０４のゲートはＶｃｃへ接続してある。水晶発振子６０４の両方の端子は３３ｐＦキャパシタを介して接地してある。１ＭΩ抵抗がＳＹＳ－ＸＴＡＬ１とＳＹＳ－ＸＴＡＬ２端子との間に接続してある。

【００５８】

第２の時刻基準生成回路では、４７０ｐＦキャパシタがＡＳＩＣ５２４のＲＴ－ＸＴＡＬ１とＲＴ－ＸＴＡＬ２端子との間に接続してある。この時刻基準生成回路は曜日／日付タイマーである。インバータ６１０は、例えば７４ＨＣ０４型１６進インバータのインバータなどで、これの出力端子はＲＴ－ＸＴＡＬ１端子へ接続してある。３２．７６８ＫＨｚ水晶発振子６１２と７５ＫΩ抵抗６１４はインバータ６１０の入力端子と出力端子の間に直列に接続してある。２０ＭΩ抵抗もインバータ６１０の入力端子と出力端子との間に接続してある。２２ｐＦキャパシタがインバータ６１０の入力端子と接地との間に接続してある。３３ｐＦキャパシタが水晶発振子６１２と抵抗６１４の共通端子と接地との間に接続してある。

【００５９】

ＡＳＩＣ５２４のＥＥ－ＣＥ１端子はＢＳＳ１３８　ＦＥＴ６２０のゲートに接続してある。ＦＥＴ６２０のソースは接地に接続してある。ＦＥＴ６２０のドレインはＢＳＳ８４ＦＥＴ６２２のゲートへ直接接続し、また４７５ＫΩ抵抗を介してＶｃｃへ接続してある。ＦＥＴ６２２のソースはＶｃｃへ接続してある。ＦＥＴ６２２のドレインはＥＳＤ／ＥＭＩ共通モード排除インダクタ装置を介してバーコード読み取り装置用ソケット１１４の端子ピン１１４－３へ接続してある。共通モード排除装置のもう１つのインダクタは一端が接地へ、また他端がバーコード読み取り装置用ソケット１１４のピン１１４－１と１１４－４へ接続してある。バーコード読み取り装置用ソケット１１４のピン１１４－２と１１４－５は共通モード排除装置の各々のインダクタを介してそれぞれＡＳＩＣ５２４のＴＸ０端子とＲＸ０端子へ接続してある。ＲＸ０端子は１０ＫΩ抵抗を介して接地へも接続してある。

【００６０】

ソケット１３２は接地へ接続してあり、かつ０．００１μＦキャパシタを介してＶｃｃへも接続してあるＰＩＮ１３２－１、－４、－５、－６、－７を含む。ソケット１３２のピン１３２－２と１３２－３はそれぞれＡＳＩＣ５２４のＲＸ２とＴＸ２端子へ接続してある。ソケット１３２のピン１３２－８はＦＥＴ５６０のゲートへ接続してある。ソケット１３２のピン１３２－９はＮＯＶ５Ｖへ、また０．００１μＦキャパシタを介して接地に接続してある。

【００６１】

通信回線駆動回路は相当の電力を消費する。通常は電池で駆動するシステムたとえばＧ

ＴＳ４０などでは、電池寿命を延長するため電力消費を最小限に抑える必要がある。ＧＴＳ４０では、回路６３０がポート１０８を介してＲＳ２３２通信チャネルを監視しており、通信を行っているときだけ回線駆動回路をオンにする。ＲＳ２３２ポート１０８で信号が存在しないとき、回路６３０は電力を消費しない。ＲＳ２３２ポート１０８に信号が検出されると、回路６３０自身がオンになりＡＳＩＣ５２４に信号を送る。ＡＳＩＣ５２４はＲＳ２３２ポート１０８の接点の１つをＯＮ／ＯＦＦ切り換えすることでこれに応答する。回路６３０はシステムがリセットされるまで電力を消費する。

【００６２】

回路６３０はモトローラ（Motorola）社製ＭＯＣ２１１光カプラー６３２を含み、これのピン２は６９８Ω抵抗を介してＲＳ２３２ポート１０８の接点１１６－１へ接続してある。光カプラー６３２のピン２はダイオード６３４のアノードに接続し、ダイオード６３４のカソードは光カプラー６３２のピン１と接地へと接続してある。光カプラー６３２のピン５は直接接地に接続してある。光カプラー６３２のピン７は１ＭΩ抵抗を介して接地に接続してある。光カプラー６３２のピン６はＢＳＳ８４ＦＥＴ６３６のゲートへ、また４７．５ＫΩ抵抗を介してＶｃｃへ接続してある。ＦＥＴ６３６のソースはＶｃｃへ接続してある。ＦＥＴ６３６のドレインは４７．５ＫΩ抵抗を介してＡＳＩＣ５２４のＩＮＴＥＲ１端子へ接続し、また４７５ＫΩ抵抗を介して接地に接続してある。ＡＳＩＣ５２４のＧＩＯ－３端子は３個のＢＳＳ１３８ＦＥＴ６４０、６４２、６４４のゲートに接続してあり、更に１００ＫΩ抵抗を介して接地してある。ＦＥＴ６４０のソースは接地に接続し、ドレインはＡＳＩＣ５２４のＩＮＴＥＲ１端子に接続してある。ＦＥＴ６４２のドレインはＡＳＩＣ５２４のＲＸ１端子へ接続し、さらに１００ＫΩプルアップ抵抗を介してＮＯＶ５Ｖへ接続してある。ＦＥＴ６４２のソースはリニア・テクノロジー（Linear Technology ）社製ＬＴ１２８１型ＲＳ２３２－ＴＴＬ／ＴＴＬ－ＲＳ２３２インタフェース集積回路６５０の出力端子であるピン１２へ接続してある。ＡＳＩＣ５２４のＴＸ１端子はインタフェース６５０のピン１０へ接続してある。インタフェース６５０のピン７はＲＳ２３２ポート１０８の接点１１６－２へ接続してある。インタフェース６５０のピン１３はポート１０８の接点１１６－１へ接続してある。ポート１０８の接点１１６－３は接地に接続してある。ピン１１６－１と１１６－２の各々と接地の間に０．００１μＦキャパシタが接続してある。１μＦキャパシタがインタフェース６５０のＶ＋端子及びＶ－端子の各々と接地との間に接続してある。０．１μＦキャパシタが各々インタフェース６５０のＣ１＋とＣ１－の間とＣ２＋とＣ２－の間に接続してある。ＦＥＴ６４４のドレインはＢＳＳ８４ＦＥＴ６５２のゲートへ直接接続してあり、また４７５ＫΩ抵抗を介してＶｃｃへ接続してある。ＦＥＴ６５２のソースはＶｃｃへ接続してある。ＦＥＴ６５２のドレインはインタフェースのピン１６へ、０．１μＦキャパシタを介して接地へ、また４７．５ＫΩ抵抗を介してインタフェース６５０のピン１１に接続してある。

【００６３】

動作を説明すると、回路６３０は、ポート１０８のピン１１６－１に信号が現れない限り、オフになったままで全く電力を消費しない。ＧＴＳ４０の他の回路は回路６３０がオフのままでも正常に機能できる。しかし負のＲｘｄ信号がポート１０８のピン１１６－１に到着すると、光カプラー６３２からの出力によってＦＥＴ６３６がオンになる。ＦＥＴ６３６がオンになることでＩＮＴＥＲ１信号が生成され、ＡＳＩＣ５２４が端子ＧＩＯ－３を高電位にすることでこれに応答する。これによりＦＥＴ６４０がオンになり、ＩＮＴＥＲ１に現れるこれ以降の割り込みを遮蔽する。またＦＥＴ６４４と６５２もオンにして，インタフェース６５０のピン１６にＶｃｃを供給する。最後に、ＦＥＴ６４２がオンになり、インタフェース６５０のピン１２が電流を通す場合（信号が存在する場合）ＦＥＴのドレインからソースに向かって電流を流せるようになる。これによってＦＥＴ６４２のドレイン電圧がＮＯＶ５Ｖから下降することを許容する。

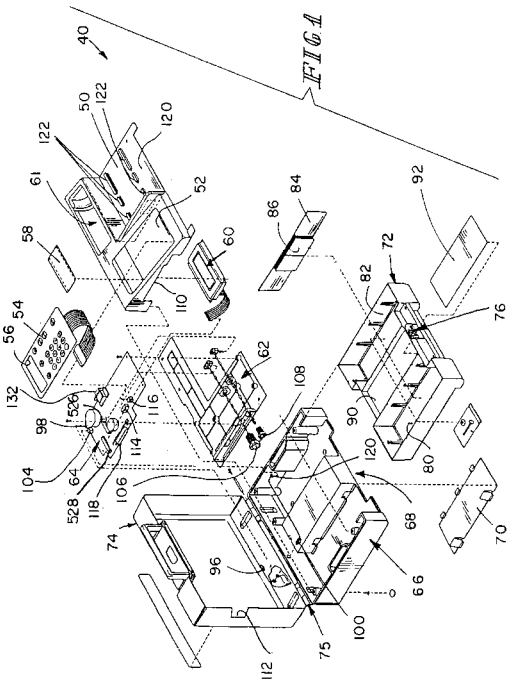
【図面の簡単な説明】

【００６４】

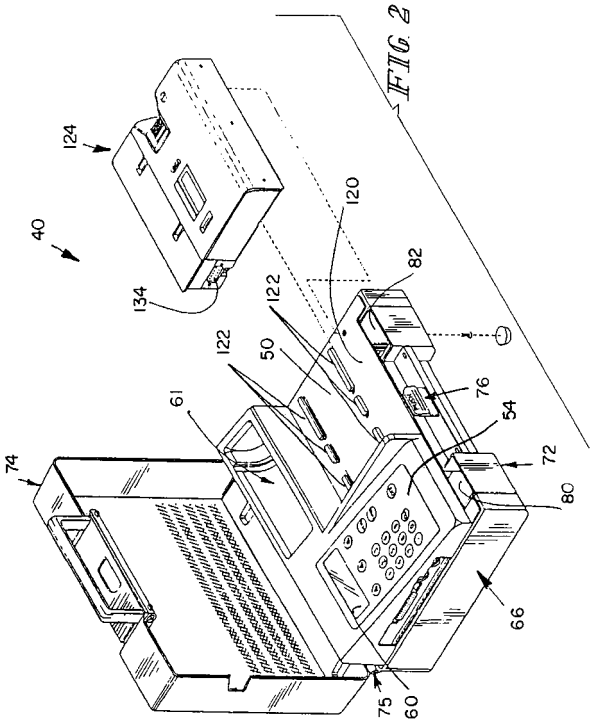
本発明は以下の詳細な説明と本発明を図示する添付の図面を参照することにより最も良

く理解されよう。
【図１】図１は本発明に従って作成した装置の分解斜視図である。
【図２】図２は図１の組み立てられた装置の斜視図で、図１の装置がインタフェースすることの出来る血糖測定装置の１つを含むハウジングを除去してある。
【図３】図３は図２の血糖測定装置とそのハウジングを示す分解斜視図である。
【図４】図４は図３のハウジング内部に含まれる回路の略部分ブロック部分模式図である。
【図５】図５は図１の装置がインタフェースすることの出来る別の血糖測定装置と、その血糖測定装置のハウジングを示す分解斜視図である。図５ａは一般に図５の割断線５ａ－５ａに沿ってみた図５の細部の拡大分解図である。
【図６】図６は図５のハウジング内部に含まれる回路の略部分ブロック部分模式図である。
【図７】図７は図１の装置がインタフェースすることの出来る別の血糖測定装置と、その血糖測定装置のハウジングを示す分解斜視図である。
【図８】図８は図７のハウジング内部に含まれる回路の略部分ブロック部分模式図である。
【図９】図９は図１の装置がインタフェースすることの出来る別の血糖測定装置と、その血糖測定装置のハウジングを示す分解斜視図である。
【図１０】図１０は図９のハウジング内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ａ】図１１ａは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｂ】図１１ｂは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｃ】図１１ｃは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｄ】図１１ｄは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｅ】図１１ｅは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｆ】図１１ｆは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｇ】図１１ｇは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｈ】図１１ｈは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｉ】図１１ｉは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。
【図１１ｊ】図１１ｊは図１の装置内部に含まれる回路の略部分ブロック部分模式図である。

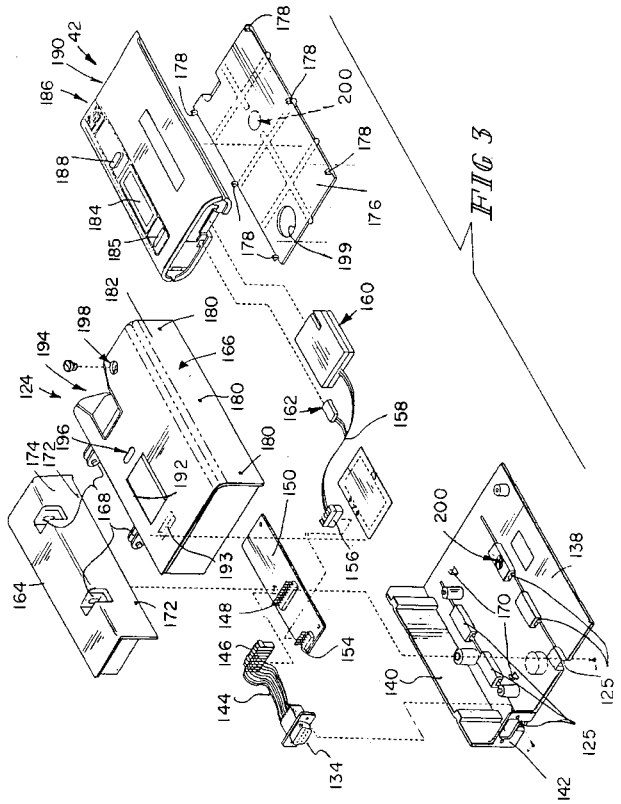
【図１】



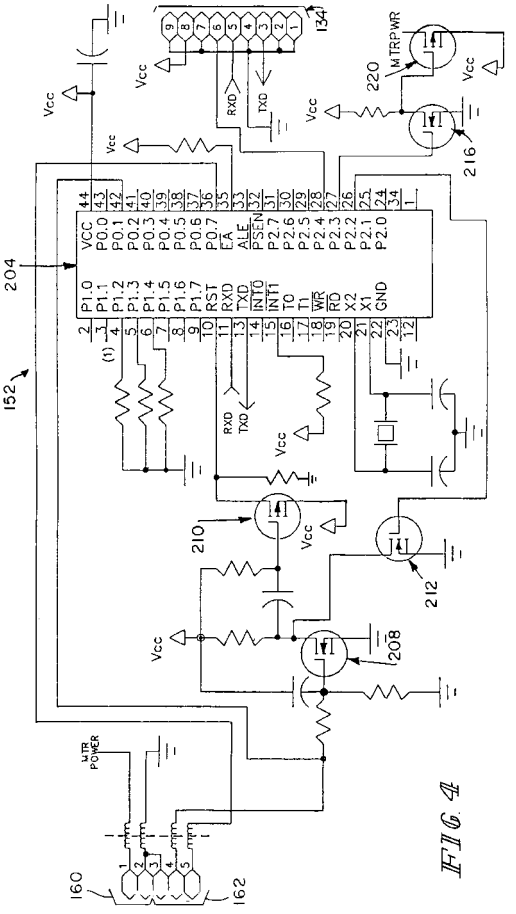
【図２】



【図３】



【図４】



【図５】

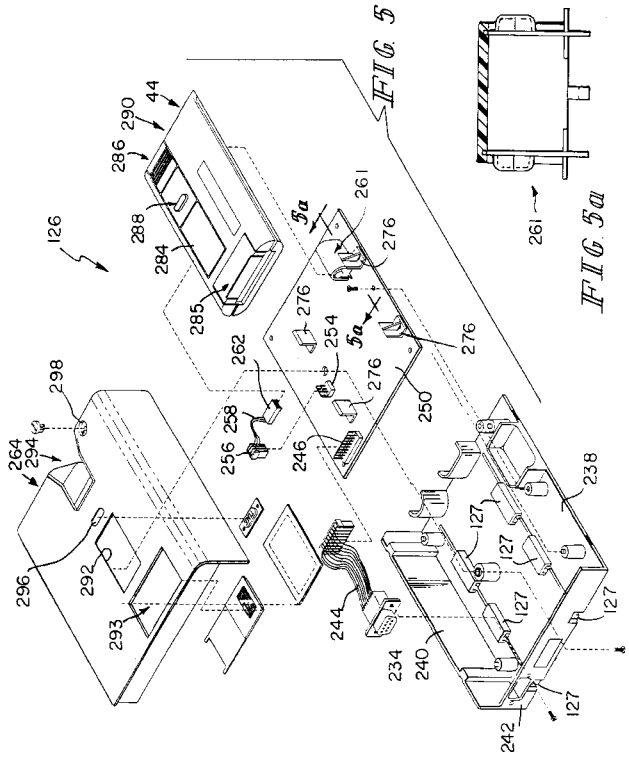


FIG 5

FIG 5a

【図６】

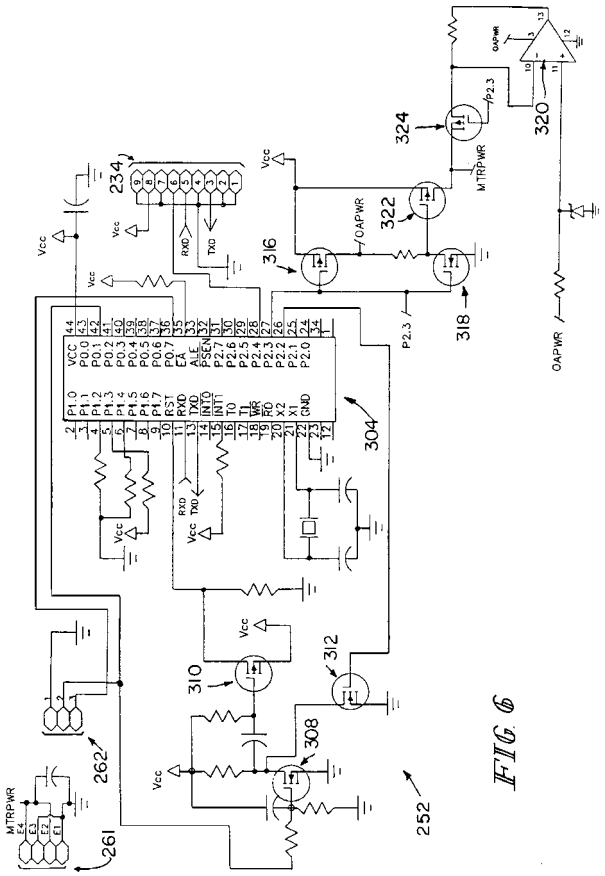


FIG 6

【図７】

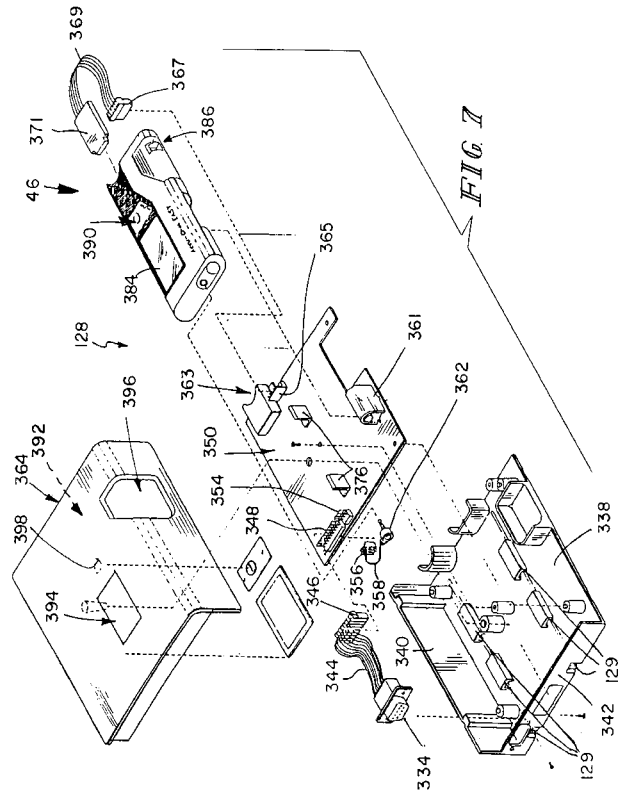


FIG 7

【図８】

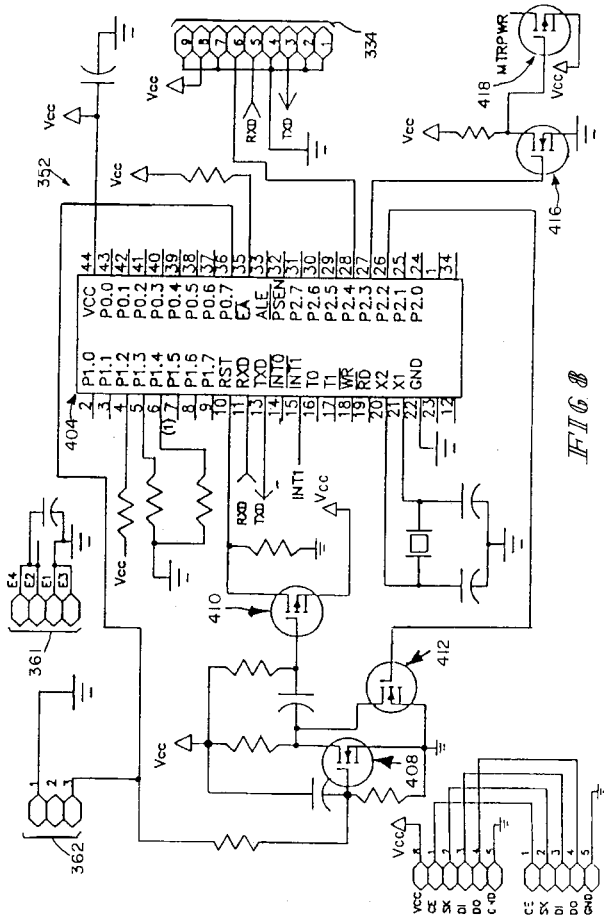


FIG 8

【図９】

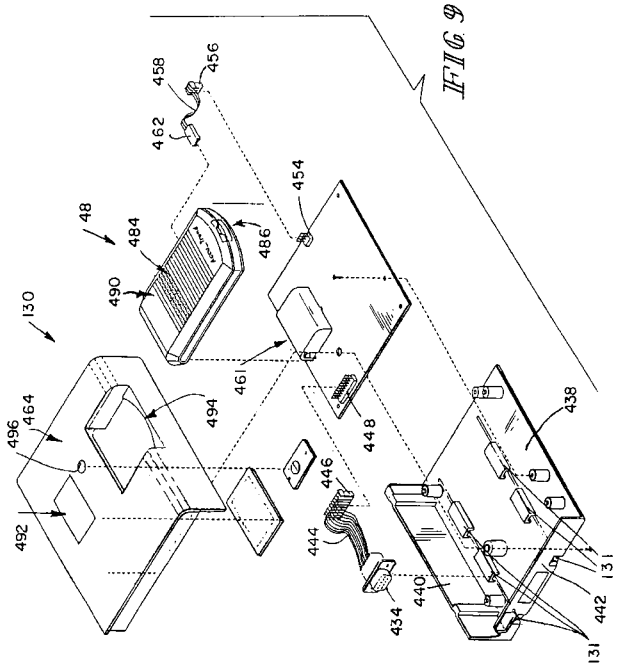


FIG 9

【図１０】

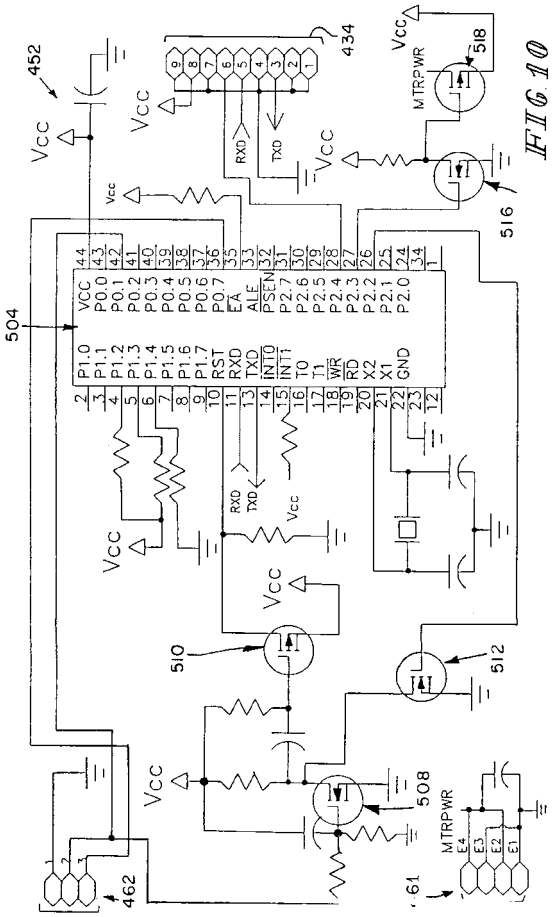


FIG 10

【図１１ａ】

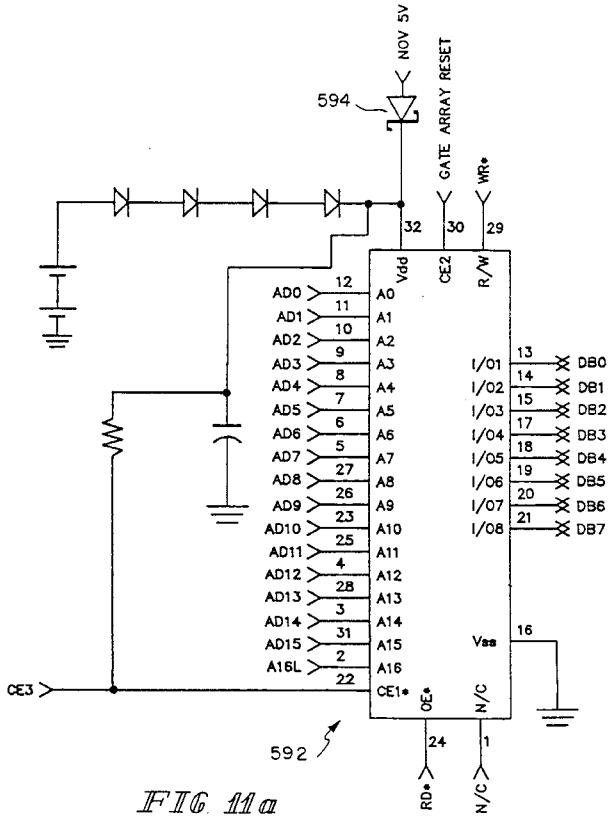


FIG 11a

【図１１ｂ】

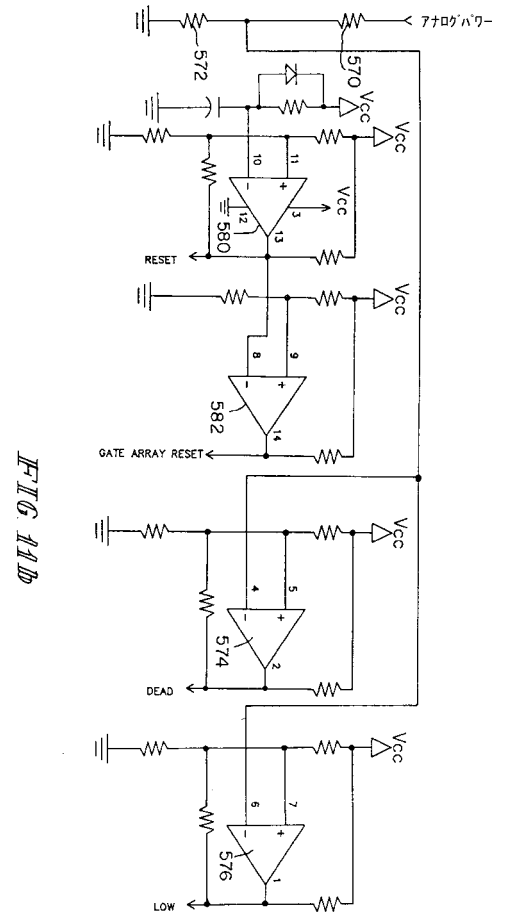


FIG 11b

【図１１ｃ】

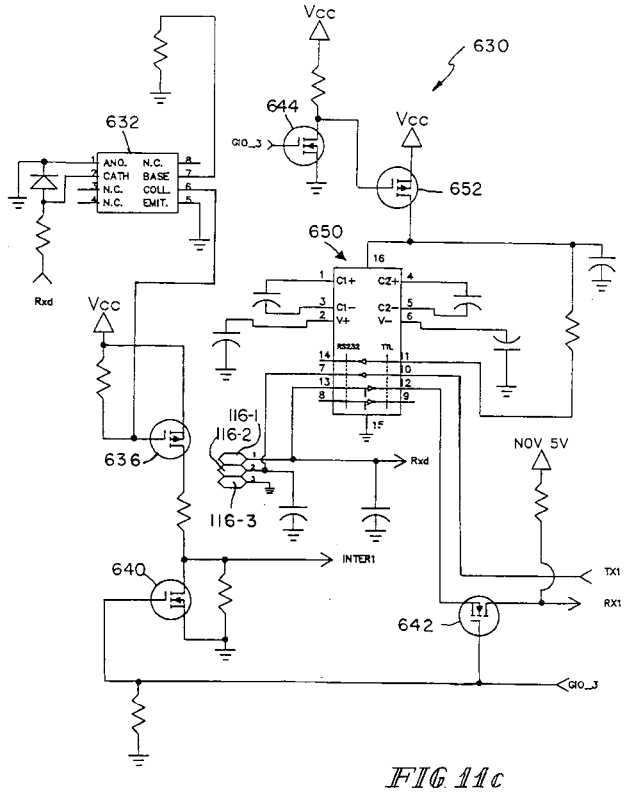


FIG. 11c

【図１１ｄ】

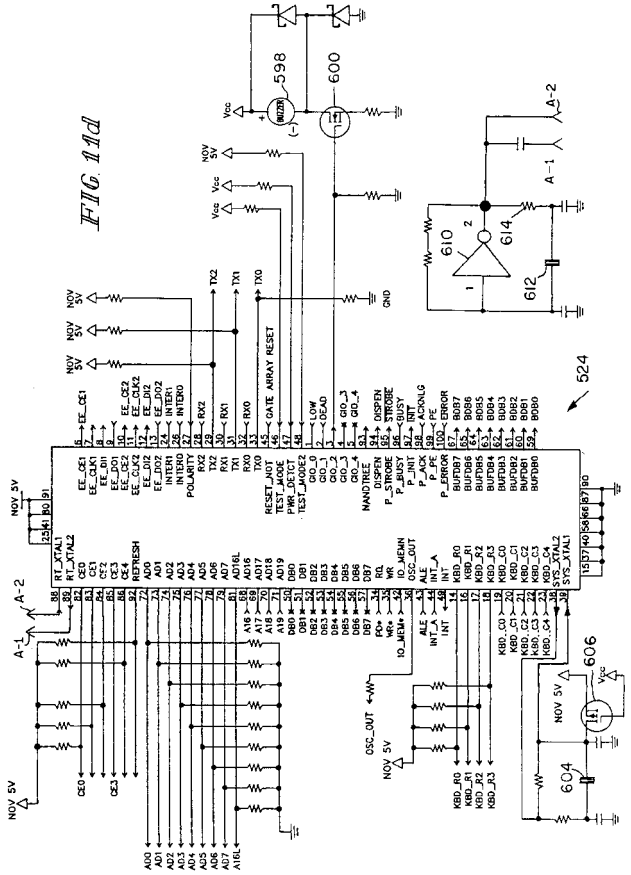


FIG. 11d

【図１１ｅ】

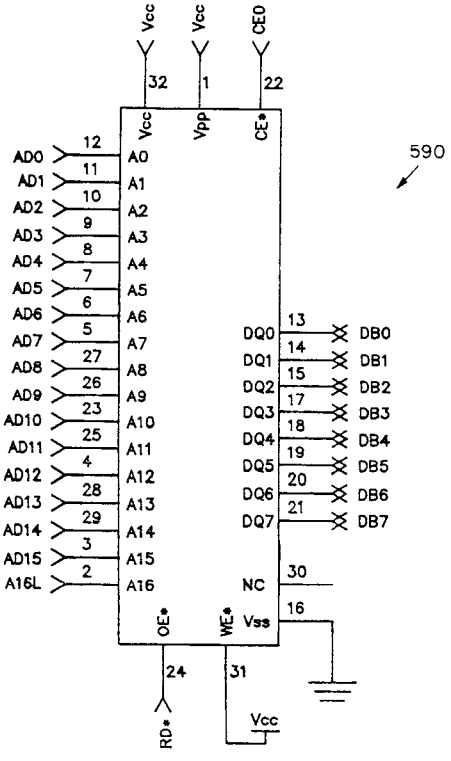


FIG. 11e

【図１１ｆ】

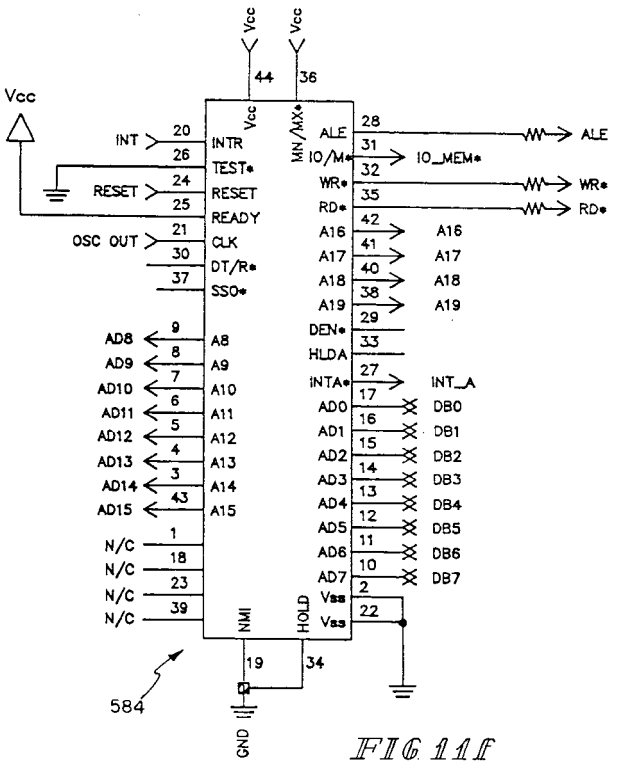


FIG. 11f

【図１１ｇ】

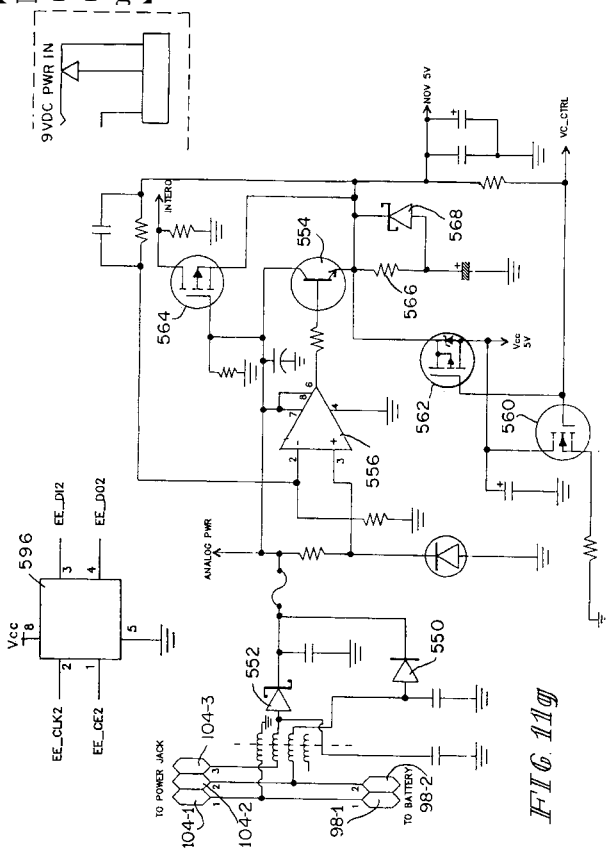


FIG 11g

【図１１ｈ】

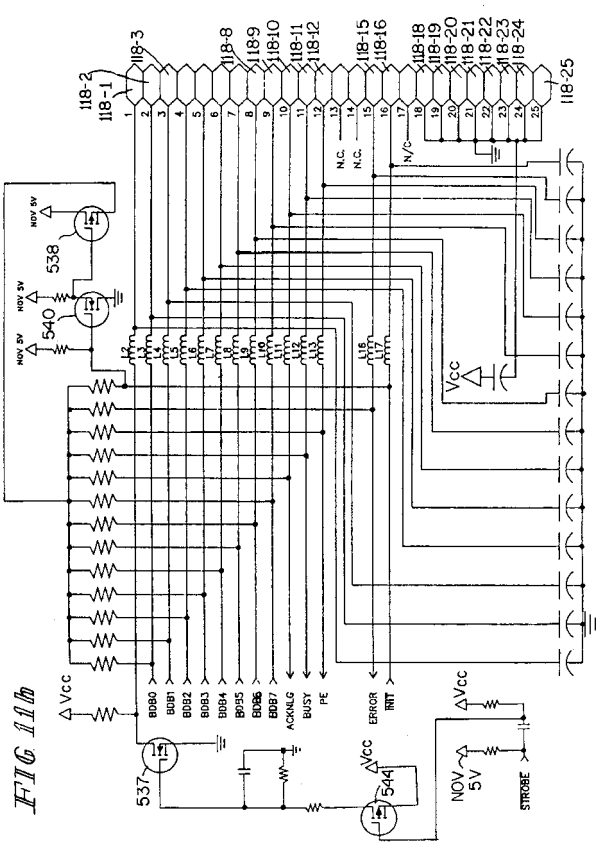


FIG 11h

【図１１ｉ】

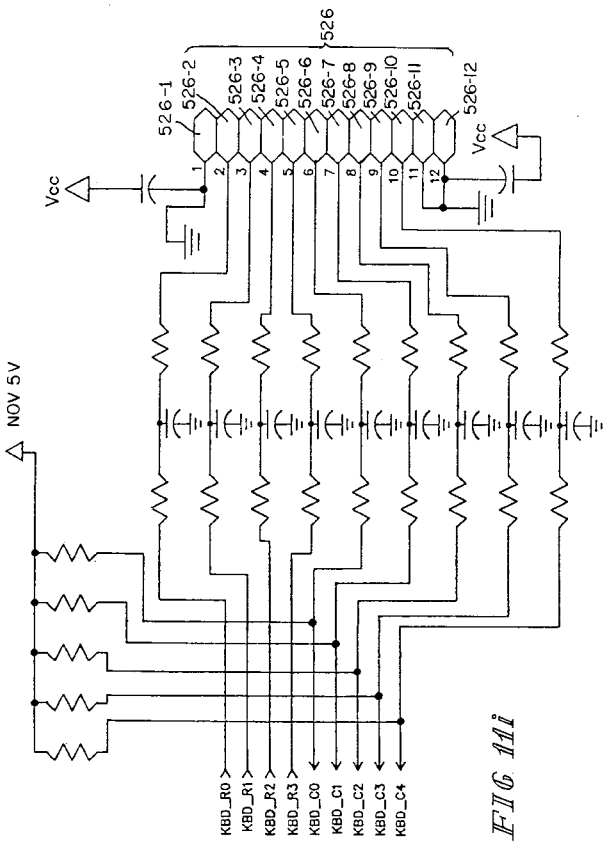


FIG 11i

【図１１ｊ】

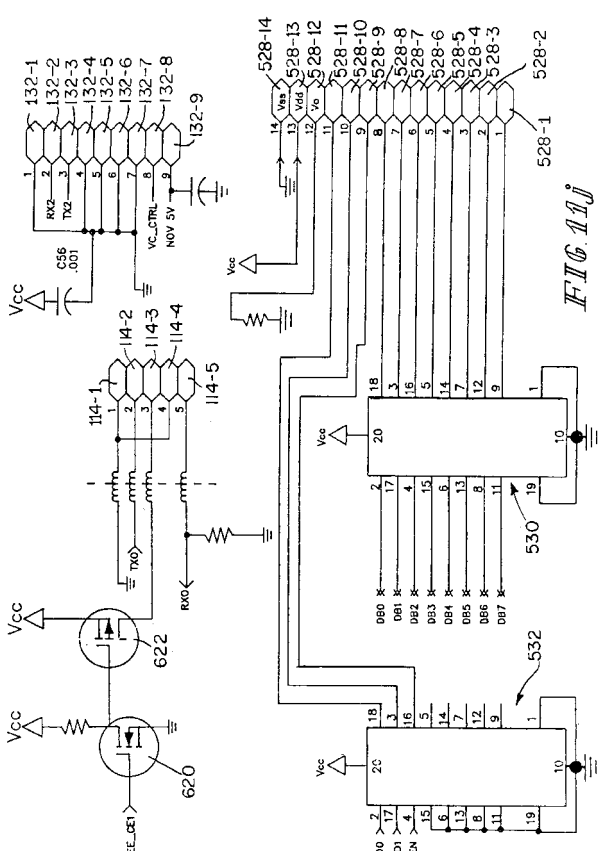


FIG 11j

フロントページの続き

(72)発明者　アンダーソン，ジョー，イー.
アメリカ合衆国・インディアナ州　４６１４２・グリーンウッド・バタフライ　サークル　５３２

Ｆターム(参考) 2G045 AA25 DA31 JA01
5K034 HH61 HH62 HH63 JJ24