



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I435541 B

(45)公告日：中華民國 103 (2014) 年 04 月 21 日

(21)申請案號：099130163

(22)申請日：中華民國 99 (2010) 年 09 月 07 日

(51)Int. Cl. : H03F3/213 (2006.01)

H03F1/32 (2006.01)

(71)申請人：瑞昱半導體股份有限公司(中華民國)REALTEK SEMICONDUCTOR CORP. (TW)
新竹市新竹科學園區創新二路2號

(72)發明人：王柏之 WANG, PO CHIH (TW)

(74)代理人：戴俊彥；吳豐任

(56)參考文獻：

US 6724259B2

US 7138876B2

Hossain, M.; Chan Carusone, A., "A 19-GHz Broadband Amplifier Using a gm-Boosted Cascode in 0.18- μ m CMOS," Custom Integrated Circuits Conference, 2006. CICC '06. IEEE , vol., no., pp.829,832, 10-13 Sept. 2006.

Van-Hoang Do; Subramanian, V.; Keusgen, W.; Boeck, G., "A 60 GHz SiGe-HBT Power Amplifier With 20% PAE at 15 dBm Output Power," Microwave and Wireless Components Letters, IEEE , vol.18, no.3, pp. 209,211, March 2008.

Wong, S.L.; Luo, S., "A 2.7-5.5 V, 0.2-1 W BiCMOS RF driver amplifier IC with closed-loop power control and biasing functions," Solid-State Circuits, IEEE Journal of , vol.33, no.12, pp.2259,2264, Dec 1998.

Leung, V.W.; Larson, L.E.; Gudem, P.S., "Digital-IF WCDMA handset transmitter IC in 0.25- μ m SiGe BiCMOS," Solid-State Circuits, IEEE Journal of , vol.39, no.12, pp.2215,2225, Dec. 2004.

審查人員：鄭凱旭

申請專利範圍項數：8 項 圖式數：5 共 0 頁

(54)名稱

功率放大器及控制功率放大器的方法

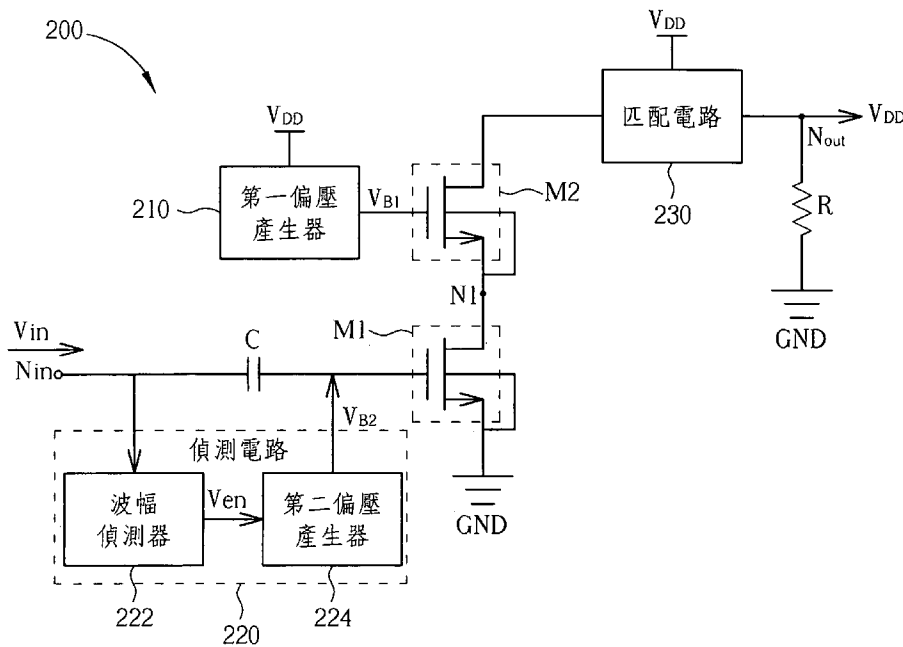
POWER AMPLIFIER AND METHOD FOR CONTROLLING POWER AMPLIFIER

(57)摘要

一功率放大器包含有一第一電晶體、一第二電晶體以及一偏壓產生器，其中該第一電晶體具有一閘極、一第一電極以及一第二電極，且該閘極係耦接於該功率放大器之一訊號輸入端點；該第二電晶體具有一閘極、一第一電極以及一第二電極，且該第二電晶體之該第二電極係連接於該第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點。該偏壓產生器係耦接於該第二電晶體，用來產生一偏壓值以使得該第二電晶體之該閘極被偏壓至該偏壓值，其中該偏壓值係小於該功率放大器之一供應電壓。

An power amplifier includes a first transistor, a second transistor and a bias voltage generator, where the first transistor includes a gate electrode, a first electrode and a second electrode, and the gate electrode

is coupled to a signal input node of the power amplifier; the second transistor includes a gate electrode, a first electrode and a second electrode, and the second electrode of the second transistor is connected to the first electrode of the first transistor, and the first electrode of the second transistor is coupled to a signal output node of the power amplifier. The bias voltage generator is coupled to the second transistor, and is utilized for generating a bias voltage to make the gate electrode of the second transistor is biased by the bias voltage, where the bias voltage is lower than a supply voltage of the power amplifier.



第2圖

- 200 . . . 功率放大器
- 210 . . . 第一偏壓產生器
- 220 . . . 偵測電路
- 222 . . . 波幅偵測器
- 224 . . . 第二偏壓產生器
- 230 . . . 匹配電路
- M1、M2 . . . 電晶體
- Nin . . . 訊號輸入端點
- Nout . . . 訊號輸出端點
- R . . . 電阻
- C . . . 電容

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：99130163

※申請日：99.9.7

※IPC 分類：H03F 3/13 (2006.01)

一、發明名稱：(中文/英文)

H03F 1/32 (2006.01)

功率放大器及控制功率放大器的方法/POWER AMPLIFIER AND
METHOD FOR CONTROLLING POWER AMPLIFIER

二、中文發明摘要：

一功率放大器包含有一第一電晶體、一第二電晶體以及一偏壓產生器，其中該第一電晶體具有一閘極、一第一電極以及一第二電極，且該閘極係耦接於該功率放大器之一訊號輸入端點；該第二電晶體具有一閘極、一第一電極以及一第二電極，且該第二電晶體之該第二電極係連接於該第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點。該偏壓產生器係耦接於該第二電晶體，用來產生一偏壓值以使得該第二電晶體之該閘極被偏壓至該偏壓值，其中該偏壓值係小於該功率放大器之一供應電壓。

三、英文發明摘要：

An power amplifier includes a first transistor, a second transistor and a bias voltage generator, where the first transistor includes a gate electrode, a first electrode and a second electrode, and the gate electrode

is coupled to a signal input node of the power amplifier; the second transistor includes a gate electrode, a first electrode and a second electrode, and the second electrode of the second transistor is connected to the first electrode of the first transistor, and the first electrode of the second transistor is coupled to a signal output node of the power amplifier. The bias voltage generator is coupled to the second transistor, and is utilized for generating a bias voltage to make the gate electrode of the second transistor is biased by the bias voltage, where the bias voltage is lower than a supply voltage of the power amplifier.

四、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

200	功率放大器
210	第一偏壓產生器
220	偵測電路
222	波幅偵測器
224	第二偏壓產生器
230	匹配電路
M1、M2	電晶體
Nin	訊號輸入端點
Nout	訊號輸出端點
R	電阻
C	電容

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種功率放大器，尤指一種疊接功率放大器 (cascode amplifier) 以及控制疊接功率放大器的方法。

【先前技術】

由於在不同的通訊系統中具有不同調變訊號的方式，因此所需要的功率發射器的規格亦不相同，近年來由於無線網路 802.11a、802.11b、802.11g 所使用的正交分頻多工 (Orthogonal Frequency Division Multiplexing, OFDM) 調變訊號具有高的峰值因數 (Peak-to-Average Power Ratio, PAPR)，故需要高線性度的功率放大器。此外，高峰值因數的訊號亦會對功率放大器中的電晶體造成熱載子效應以及氧化層崩潰等傷害，因而降低電晶體的生命週期並造成電晶體元件的永久破壞，因此，一般均會使用疊接結構 (cascode) 來實現功率放大器，以降低電壓對電晶體元件的傷害。

請參考第 1 圖，第 1 圖為習知疊接功率放大器 100 的示意圖。如第 1 圖所示，疊接功率放大器 100 係用來放大一輸入訊號 V_{in} 並輸出一輸出訊號 V_{out} ，且包含有電晶體 M1、M2、一作為負載的電感 L 以及一電容 C，其中為了確保電晶體 M1、M2 會操作於飽和區，

一般而言電晶體 M2 的閘極會連接至供應電壓 V_{DD} 。此外，電晶體 M1 通常為一核心元件 (core device) 以使得疊接功率放大器 100 具有較佳的高頻響應，且電晶體 M2 通常為一輸出/輸入元件 (I/O device) 以承受較高的輸出電壓 V_{out} 。然而，因為核心元件能夠承受的直流電壓比較小 (例如 1.2V)，因此，當疊接功率放大器 100 具有較大的供應電壓 V_{DD} 時，可能會使得電晶體 M1 的汲極 (亦即第 1 圖所示之節點 N1) 電壓超過電晶體 M1 的容忍電壓值 (例如 1.2V)，造成電晶體 M1 的閘極汲極間電容 C_{gd} 以及汲極源極間電容 C_{ds} 發生損毀而影響到電晶體 M1 的可靠度。

此外，為了解決上述節點 N1 的電壓過高而影響到電晶體 M1 可靠度的問題，一般作法是縮減電晶體 M2 的通道寬度 (width) 以降低節點 N1 的電壓，然而，縮減電晶體 M2 的通道寬度亦會造成電晶體 M2 的轉導 (transconductance) 降低，如此一來，便會加重電晶體 M1 的米勒效應 (miller effect)，而降低疊接功率放大器 100 的增益。

此外，因為電晶體 M2 的閘極係連接至供應電壓 V_{DD} ，因此，疊接功率放大器 100 會限制其輸出電壓 V_{out} 的電壓擺幅要小於電晶體 M2 的臨界電壓 (threshold voltage) V_{th2} ，當輸出電壓 V_{out} 的電壓擺幅大於臨界電壓 V_{th2} 時，電晶體 M2 的操作會進入三級管區 (triode region) 而造成輸出電壓 V_{out} 的失真。再者，電晶體 M2 的基極連接到接地電壓 GND 亦可能使功率放大器 100 操作時造成汲

極基極接面的破壞。

【發明內容】

因此，本發明的目的之一在於提供一功率放大器以及控制功率放大器的方法，使得功率放大器於操作時具有較高的線性度，且其中的電晶體亦具有較高的可靠度，以解決上述的問題。

依據本發明之一實施例，一功率放大器包含有一第一電晶體、一第二電晶體以及一偏壓產生器，其中該第一電晶體具有一閘極、一第一電極以及一第二電極，且該閘極係耦接於該功率放大器之一訊號輸入端點；該第二電晶體具有一閘極、一第一電極以及一第二電極，且該第二電晶體之該第二電極係連接於該第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點。該偏壓產生器係耦接於該第二電晶體，用來產生一偏壓值以使得該第二電晶體之該閘極被偏壓至該偏壓值，其中該偏壓值係小於該功率放大器之一供應電壓。

依據本發明之另一實施例，一控制一功率放大器的方法包含有：提供一第一電晶體，其中該第一電晶體包含有一閘極、一第一電極以及一第二電極，且該閘極係耦接於該功率放大器之一訊號輸入端點；提供一第二電晶體，其中該第二電晶體包含有一閘極、一第一電極以及一第二電極，該第二電晶體之該第二電極係連接於該

第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點；以及產生一偏壓值以使得該第二電晶體之該閘極被偏壓至該偏壓值，其中該偏壓值係小於該功率放大器之一供應電壓。

【實施方式】

請參考第 2 圖，第 2 圖為依據本發明一實施例之功率放大器 200 的示意圖。如第 2 圖所示，功率放大器 200 係用來放大自輸入訊號端點 N_{in} 所輸入之一輸入訊號 V_{in} ，並於一訊號輸出端點 N_{out} 產生一輸出訊號 V_{out} ，且包含有一第一偏壓產生器 210、一偵測電路 220、一匹配電路 230、電晶體 M1 以及 M2、一電阻 R 以及一電容 C，其中偵測電路 220 包含有一波幅偵測器 222 以及一第二偏壓產生器 224。第一偏壓產生器 210 係用來產生一偏壓值 V_{B1} 以使得電晶體 M2 之閘極被偏壓至偏壓值 V_{B1} ，其中偏壓值 V_{B1} 係小於供應電壓 V_{DD} ；偵測電路 220 係用來產生一偏壓值 V_{B2} 以使得電晶體 M1 之閘極被偏壓至偏壓值 V_{B2} 。此外，透過先進製程中深井(Deep-Well)的技術，可將電晶體 M1 與電晶體 M2 設計為具有將深井(Deep-Well)的元件，再將電晶體 M2 的基極與源極係彼此相連接，更可改善汲極至基極的介面崩潰漏電流(junction break down leakage)的問題發生。

此外，於本發明之一實施例中電晶體 M1 可以為一核心元件

(core device) 以使得功率放大器 200 具有較佳的高頻響應，且電晶體 M2 可以為一輸出/輸入元件 (I/O device) 以承受較高的輸出電壓 V_{out} 。

此外，於本發明之另一實施例中，偏壓值 V_{B1} 可以設計為小於電晶體 M2 之汲極的電壓值。

在功率放大器 200 的操作上，因為電晶體 M2 之閘極被偏壓至偏壓值 V_{B1} ，因此，節點 N1 (亦即電晶體 M1 的汲極或是電晶體 M2 的源極) 的電壓值 V_{N1} 為：

$$V_{N1} = V_{B1} - \sqrt{\frac{I_D}{k_n(W/L)}} - V_{th2}$$

其中 k_n 為互導參數、 W 為電晶體 M2 之通道寬度、 L 為電晶體 M2 之通道長度、 V_{th2} 為電晶體 M2 之臨界電壓值、 I_D 為電晶體 M2 的電流值。因此，相較於第 1 圖所示之習知疊接功率放大器 100，可以確實降低節點 N1 的直流電壓值，使得電晶體 M1 僅承受較低的電壓，而增進電晶體 M1 的可靠度。

此外，因為電晶體 M2 之閘極被偏壓至小於供應電壓 V_{DD} 的偏壓值 V_{B1} ，因此，輸出電壓 V_{out} 的電壓線性擺幅為 $(V_{DD} - V_{B1} - V_{th2})$ ，相較於第 1 圖所示之習知疊接功率放大器 100 之輸出電壓 V_{out} 的電壓線性擺幅 V_{th2} ，本發明之功率放大器 200 可以確實增加輸出電壓 V_{out} 的電壓線性擺幅而改善功率放大器 200 的線性度。

再者，當電晶體 M1 因為節點 N1 電壓降低而受到保護之後，在功率放大器 200 設計時可以增加電晶體 M2 的通道寬度，使得在相同的電流消耗下，相較於習知疊接功率放大器 100 具有更大的轉導值，進而改善電晶體 M1 的米勒效應且增加功率放大器 100 的整體增益。

此外，因為功率放大器 200 的輸入訊號 V_{in} 係為一具有波包的訊號，一般來說，輸入訊號 V_{in} 的強度係在一定的範圍之內，但有時候輸入訊號 V_{in} 的強度會忽然變的很大，如此一來，節點 N1 的瞬間電壓（交流電壓）也會被拉高，因此有可能會對電晶體 M1 造成傷害。為了解決上述因為輸入訊號 V_{in} 強度過大而傷害到電晶體 M1 的問題，第 2 圖所示之波幅偵測器 222 會偵測輸入訊號 V_{in} 的波幅強度以產生一波幅強度訊號 V_{en} ，之後，第二偏壓產生器 224 依據波幅強度訊號 V_{en} 以產生一偏壓值 V_{B2} 以使得電晶體 M1 之閘極被偏壓至偏壓值 V_{B2} ，其中波幅強度訊號與偏壓值 V_{B2} 係為正相關，亦即，輸入訊號 V_{in} 的強度越強，則偏壓值 V_{B2} 越高。

當偏壓值 V_{B2} 增加時，電晶體 M1、M2 的電流也會增加，因此，節點 N1 的直流電壓值會進一步下降，如此一來，當輸入訊號 V_{in} 的強度瞬間增加而使得節點 N1 的交流電壓強度增加時，偵測電路 200 會產生較高的偏壓值 V_{B2} 以降低節點 N1 的直流電壓準位，以保護電晶體 M1 不會因為高電壓而被破壞。至於當輸入訊號 V_{in} 的強度位於正常範圍時，偵測電路 220 會產生較低的偏壓值 V_{B2} 以降低

功率放大器 200 的功率消耗（此時節點 N1 的直流電壓準位也會比較高）。

此外，因為電晶體 M2 的基極與源極係彼此相連，因此可以避免功率放大器 200 在操作時造成汲極基極間接面的破壞。

第 3 圖與第 4 圖為第一偏壓產生器 210 的兩個實施方式，其中第 3、4 圖所示之偏壓產生器 300、400 係用來將供應電壓 V_{DD} 進行分壓操作以產生偏壓值 V_{B1} ，且偏壓產生器 300 包含有電阻 $R_0 \sim R_n$ 以及開關 $SW_1 \sim SW_n$ ；偏壓產生器 400 則包含有電阻 $R_0 \sim R_n$ 、開關 $SW_1 \sim SW_n$ 以及一放大器 410。此外，於本發明之另一實施例中，偏壓產生器 300、400 中的電阻 R_0 亦可使用一電流源來替換，這些設計上的變化均應隸屬於本發明的範疇。

請同時參考第 2、5 圖，第 5 圖為依據本發明一實施例之控制一功率放大器之方法的流程圖，需注意的是，若是有實質上相同的結果，本發明之控制功率放大器的方法並不以第 5 圖所示之流程順序為限，參考第 5 圖，流程敘述如下：

步驟 500：提供如第 2 圖所示之具有疊接架構的電晶體 M1、M2。

步驟 502：產生一第一偏壓值以使得電晶體 M2 之閘極被偏壓至該第一偏壓值，其中該第一偏壓值係小於一供應電壓。

步驟 504：偵測一輸入訊號之一波幅強度以產生一波幅強度訊號。

步驟 506：依據該波幅強度訊號以產生一第二偏壓值以使得電晶體

M1 之閘極被偏壓至該第二偏壓值。

簡要歸納本發明，於本發明之功率放大器 200 中，電晶體 M2 的閘極被偏壓至小於供應電壓 V_{DD} 的偏壓值，且一偵測電路依據放大器之輸入訊號的強度來決定電晶體 M1 之閘極的偏壓值，如此一來，可以避免電晶體 M1 因為過高的電壓而造成可靠度降低的問題，且功率放大器的線性度以及增益亦可改善。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖為習知疊接功率放大器的示意圖。

第 2 圖為依據本發明一實施例之功率放大器的示意圖。

第 3 圖為依據本發明一實施例之第一偏壓產生器的示意圖。

第 4 圖為依據本發明另一實施例之第一偏壓產生器的示意圖。

第 5 圖為依據本發明一實施例之控制一功率放大器之方法的流程圖。

【主要元件符號說明】

200	功率放大器
410	放大器
210	第一偏壓產生器
220	偵測電路
222	波幅偵測器
224	第二偏壓產生器
230	匹配電路
M1、M2	電晶體
Nin	訊號輸入端點
Nout	訊號輸出端點
R、R0~Rn	電阻
C	電容
L	電感
SW1~SWn	開關

七、申請專利範圍：

1. 一種功率放大器，包含：

一第一電晶體，其具有一閘極、一第一電極以及一第二電極，其中該閘極係耦接於該功率放大器之一訊號輸入端點；

一第二電晶體，其具有一閘極、一第一電極以及一第二電極，其中該第二電晶體之該第二電極係連接於該第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點；

一第一偏壓產生器，耦接於該第二電晶體，用來產生一第一偏壓值以使得該第二電晶體之該閘極被偏壓至該第一偏壓值，其中該第一偏壓值係小於該功率放大器之一供應電壓；

一波幅偵測器，用來偵測該功率放大器之該訊號輸入端點所接收之一輸入訊號之一波幅強度以產生一波幅強度訊號；以及

一第二偏壓產生器，用來依據該波幅強度訊號以產生該第二偏壓值以使得該第一電晶體之該閘極被偏壓至該第二偏壓值；

其中該波幅強度訊號與該第二偏壓值係為正相關。

2. 如申請專利範圍第1項所述之功率放大器，其中該第二電晶體之一基極耦接於該第二電極。

3. 如申請專利範圍第1項所述之功率放大器，其中該第一偏壓產生器將該供應電壓進行分壓操作以產生該第一偏壓值。

4. 如申請專利範圍第1項所述之功率放大器，其中該第一電晶體與該第二電晶體具有一深井(Deep-Well)。
5. 一種控制一功率放大器的方法，包含：
 - 提供一第一電晶體，其中該第一電晶體包含有一閘極、一第一電極以及一第二電極，且該閘極係耦接於該功率放大器之一訊號輸入端點；
 - 提供一第二電晶體，其中該第二電晶體包含有一閘極、一第一電極以及一第二電極，該第二電晶體之該第二電極係連接於該第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點；
 - 產生一第一偏壓值以使得該第二電晶體之該閘極被偏壓至該第一偏壓值，其中該第一偏壓值係小於該功率放大器之一供應電壓；
 - 偵測該功率放大器之該訊號輸入端點所接收之一輸入訊號之一波幅強度以產生一波幅強度訊號；以及
 - 依據該波幅強度訊號以產生該第二偏壓值以使得該第一電晶體之該閘極被偏壓至該第二偏壓值；其中該波幅強度訊號與該第二偏壓值係為正相關。
6. 如申請專利範圍第5項所述之方法，其中該第一偏壓值係小於該第二電晶體之該第一電極的電壓值。

7. 如申請專利範圍第 5 項所述之方法，其中產生該第一偏壓值的步驟包含有：

將該供應電壓進行分壓操作以產生該第一偏壓值。

8. 一種功率放大器，包含：

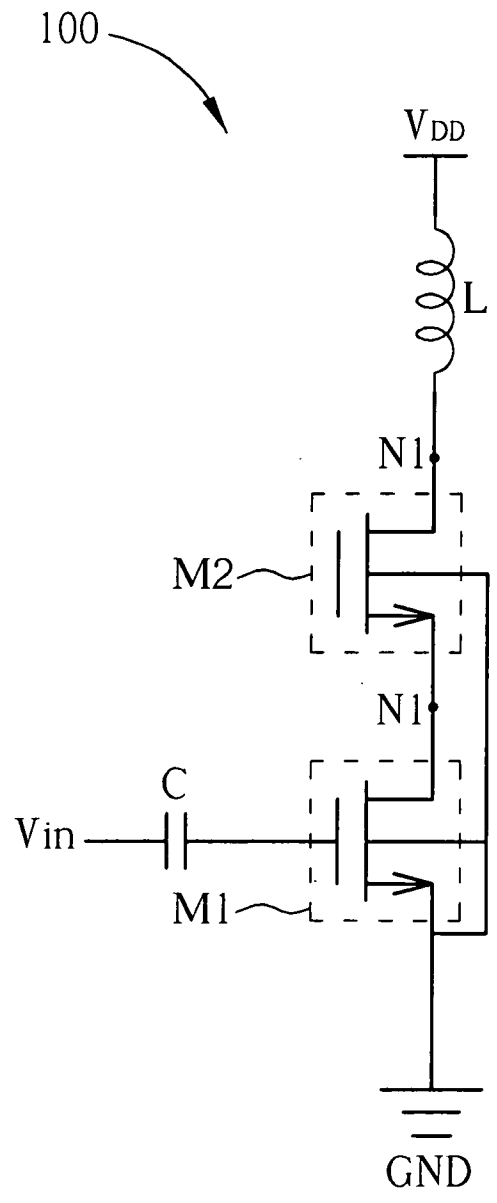
一第一電晶體，其具有一閘極、一第一電極以及一第二電極，其中該閘極係耦接於該功率放大器之一訊號輸入端點；

一第二電晶體，其具有一閘極、一第一電極以及一第二電極，其中該第二電晶體之該第二電極係連接於該第一電晶體之該第一電極，且該第二電晶體之該第一電極係耦接於該功率放大器之一訊號輸出端點；以及

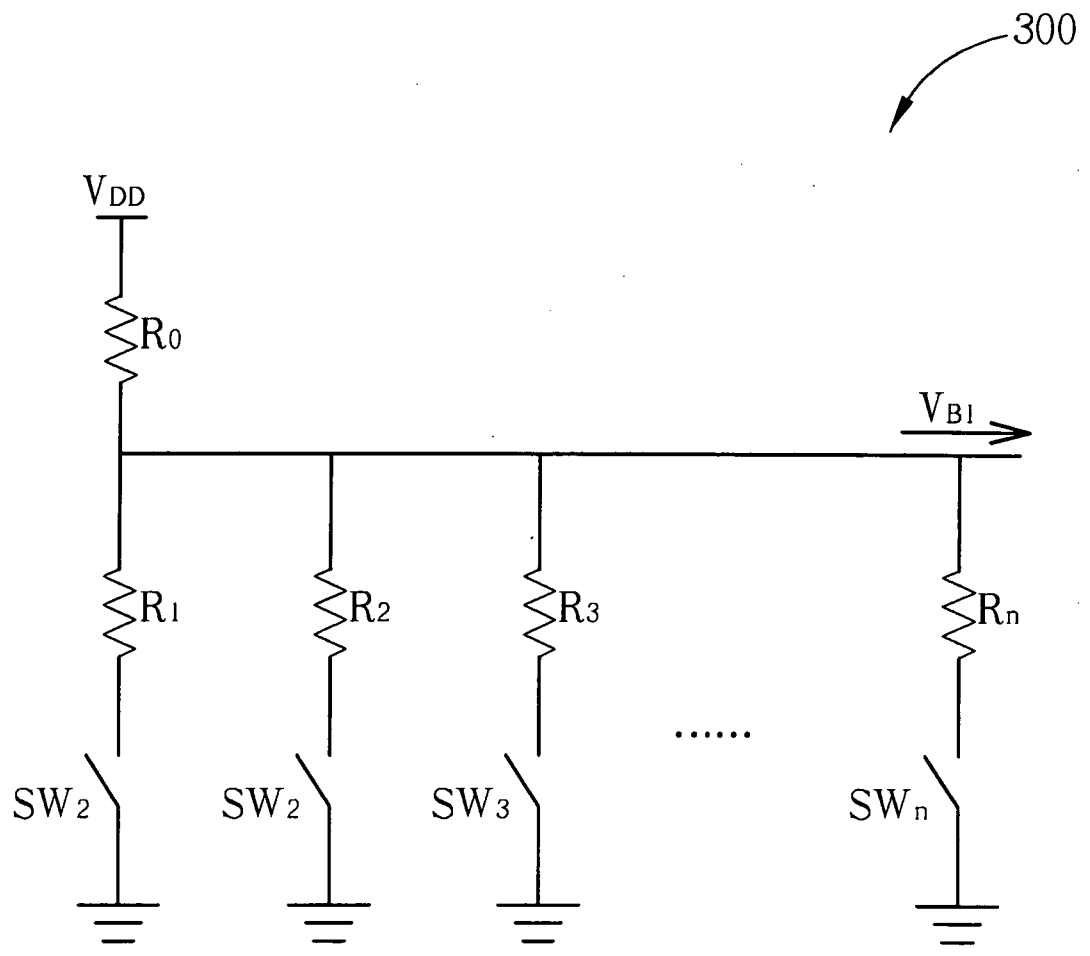
一第一偏壓產生器，耦接於該第二電晶體，用來產生一第一偏壓值以使得該第二電晶體之該閘極被偏壓至該第一偏壓值，其中該第一偏壓值係小於該功率放大器之一供應電壓；

其中該第二電晶體之一基極耦接於該第二電極。

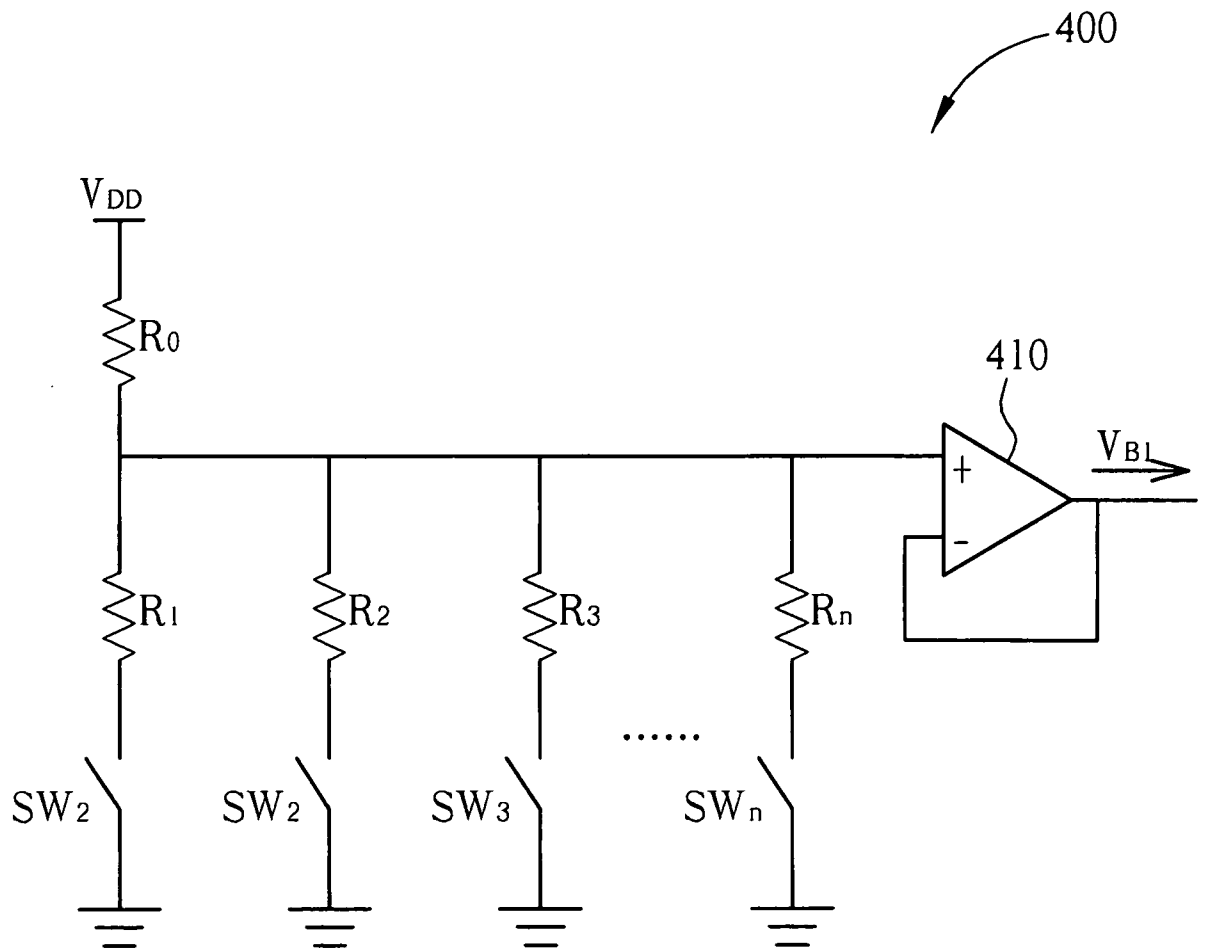
八、圖式：



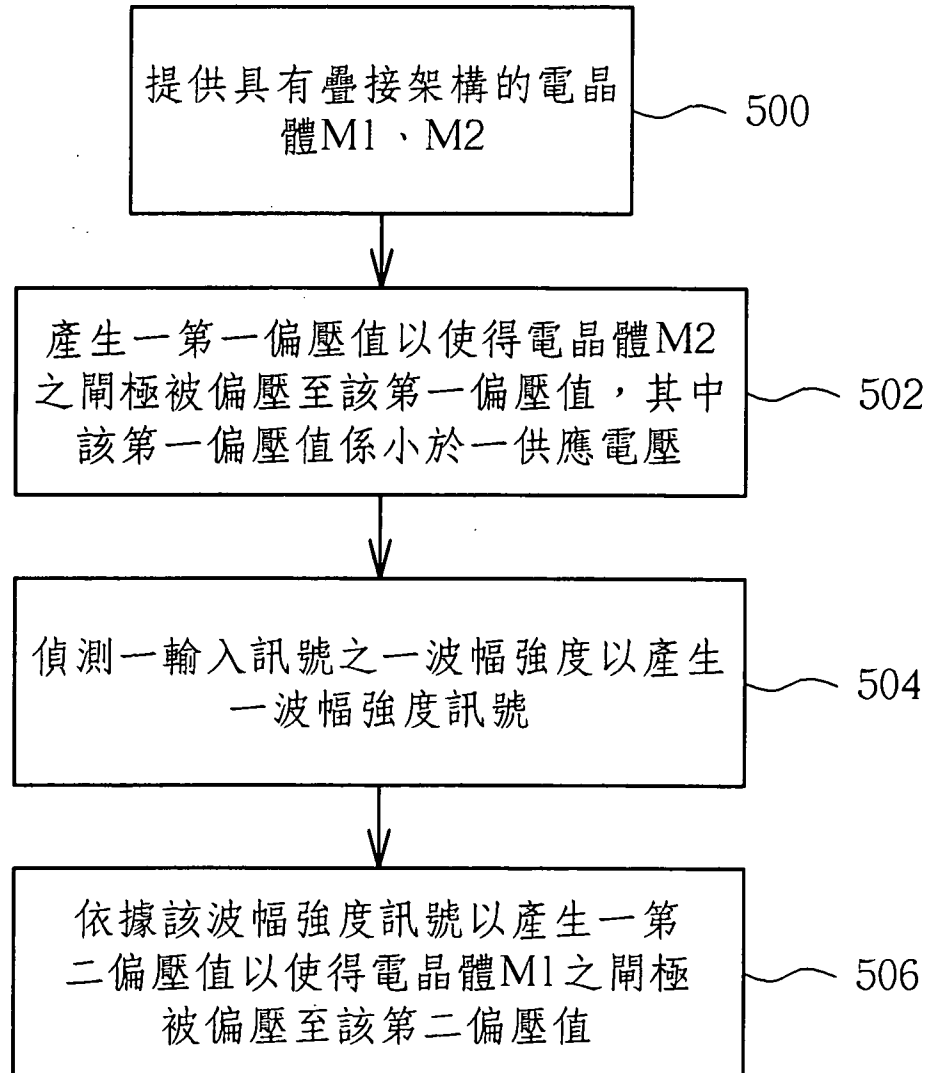
第1圖



第3圖



第4圖



第5圖