



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

201 152

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 12 07 77
(21) PV 4655-77

(51) Int. Cl.³ H 01 L 23/50

(40) Zveřejněno 29 02 80
(45) Vydáno 01 03 83

(75)
Autor vynálezu OTÝS VÁCLAV, ing.,

KUBA VLADIMÍR, ing., PLZEŇ

(54) Programovatelný dekodér

1

Vynález se týká programovatelného dekodéru s možností vytváření variabilních kombinálních sítí v automatizačních systémech.

Dosud známé programovatelné dekodéry používané v logických automatech a umožňující naprogramování různých závislostí výstupních signálů na kombinaci vstupních signálů, využívají většinou tzv. diodové matice. Programování se u nich provádí propojováním příslušných bodů v křížovém poli pomocí diod. Diody se připojují buď pájením nebo jsou umístěny ve speciálních kolíčkách, které se zasouvají do otvorů v křížovém poli. Nevýhodou tohoto řešení jsou velké rozměry, potřeba velkého počtu diod a u provedení se zasouvacími kolíčky i snížení spolehlivosti vlivem přechodových odporů. Existují ještě další podobná řešení, např. s použitím odporů místo diod, nebo s miniaturními přepínači a podobně, které však mají podobné nevýhody. Jiné, modernější řešení programovatelného dekodéru, které nemá jmenované nevýhody, představují integrované obvody typu PLA (programmable logic array). U těchto integrovaných obvodů je programovatelná diodová matice provedena monoliticky. Nevýhodou integrovaných obvodů PLA je jejich vyšší cena, ale zejména skutečnost, že zaznamenaný program nelze již měnit, vzhledem k destruktivnímu způsobu programování.

Výše uvedené nedostatky odstraňuje programovatelný dekodér, obsahující řadu logických integrovaných obvodů typu NAND, jejichž výstupní vývody jsou spojeny s výstupy programa-

telného dekodéru a umístěny na desce s vrchními a spodními plošnými spoji, podle vynálezu, jehož podstata spočívá v tom, že vstupy programovatelného dekodéru jsou propojeny na vrchní plošný spoj a spodní plošný spoj a tyto plošné spoje jsou přivedeny do blízkosti vstupů logických integrovaných obvodů typu NAND, kde jsou z vrchního plošného spoje vytvořeny vrchní plošky spoje a ze spodního plošného spoje vytvořeny spodní plošky spoje, přičemž vrchní plošky spoje a spodní plošky spoje jsou izolovány od vstupů logického integrovaného obvodu.

Programovatelný dekodér podle vynálezu má přednosti oproti dřívějším systémům. Největší výhodou je použití mnohovstupových logických integrovaných obvodů typu NAND místo obvyklé diodové matice s velkým počtem diod a tím dosažení podstatného zmenšení rozměrů a zvýšení spolehlivosti dekodéru. Další výhodou je uspořádání plošek plošného spoje a způsob jejich spojování s příslušnými vstupy integrovaného obvodu, které je velmi málo náročné na potřebnou plochu plošného spoje a umožňuje využití téže plochy současně pro vytvoření kombinační matice vstupních signálů i pro umístění logických integrovaných obvodů. Programování dekodéru je jednoduché a program je možno kdykoliv změnit bez potřeby dalších součástek.

Programovatelný dekodér podle vynálezu je zřejmý z připojeného výkresu.

Programovatelný dekodér podle vynálezu obsahuje desku 2 s vrchními a spodními plošnými spoji a logické integrované obvody 1 typu NAND. Logické integrované obvody 1 typu NAND provádějící funkci logického součinu, popřípadě součtu, jsou umístěny na desce 2 s vrchními a spodními plošnými spoji.

Logické signály na vstupech 4 programovatelného dekodéru jsou vedeny vrchním plošným spojem 6 a spodním plošným spojem 7 ke vstupům 3 logických integrovaných obvodů. U vstupů 3 logických integrovaných obvodů jsou z vrchního plošného spoje 6 vytvořeny vrchní plošky spoje 2 a ze spodního plošného spoje 7 jsou vytvořeny spodní plošky spoje 8, které nejsou spojeny se vstupy 3 logického integrovaného obvodu. Podle zadané dekódovací tabulky se pak příslušný vstup 3 logického integrovaného obvodu připojí vodičem, např. pájením, buď s příslušnou vrchní ploškou 2 spoje nebo se spodní 8 ploškou spoje anebo zůstane nepřipojen. Takto lze naprogramovat různé závislosti mezi výstupy programovatelného dekodéru a logickými signály na vstupech 4 programovatelného dekodéru.

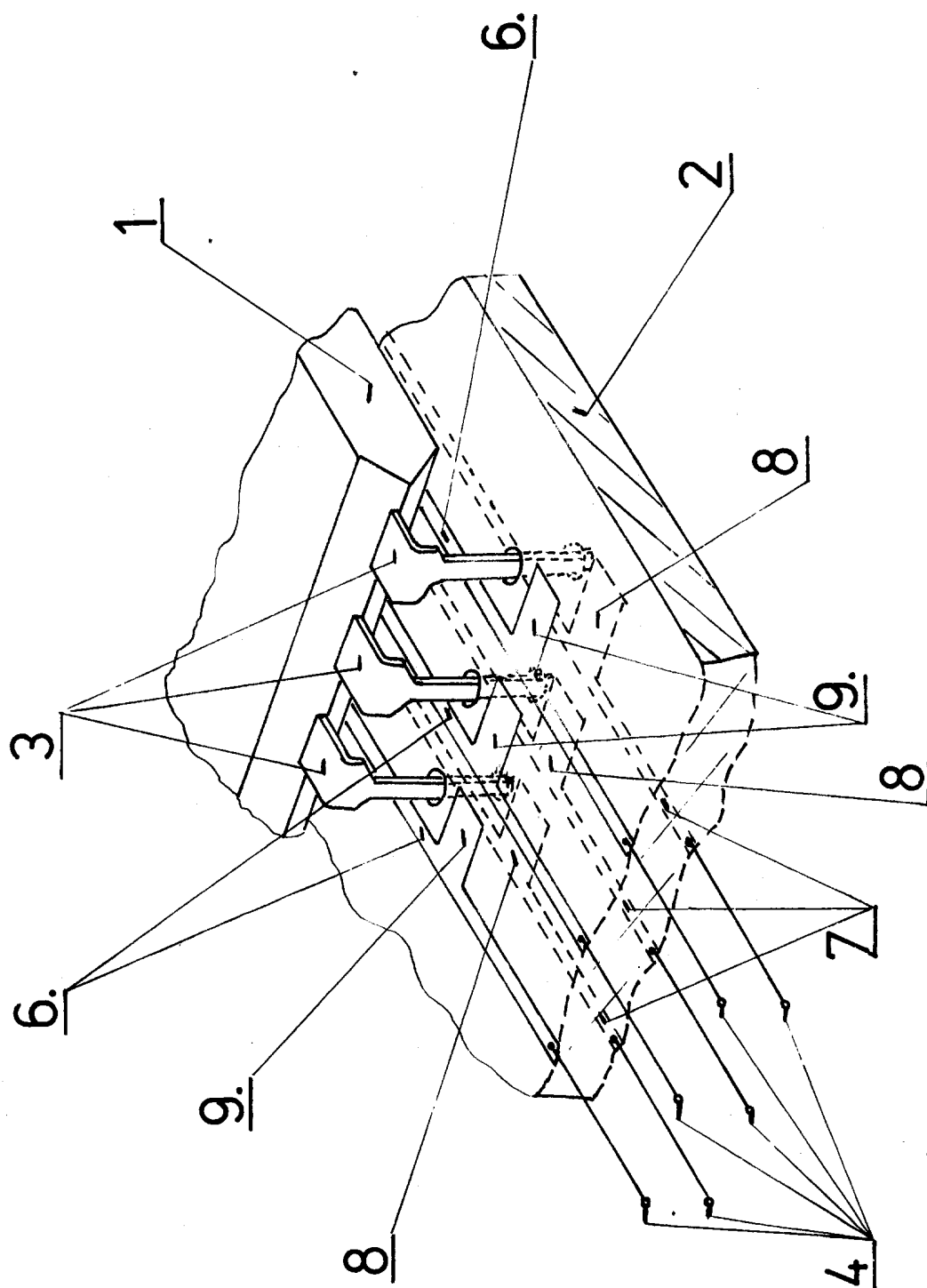
Výše popsaný programovatelný dekodér může mít např. jiné tvary signálových plošek, popřípadě mohou být oba druhy plošek umístěny na jedné straně desky s plošným spojem. Také mnohovstupové logické integrované obvody mohou být nahrazeny několika integrovanými obvody s menším počtem vstupů. Tento popsaný vynález lze použít při konstrukci kombinačních i sekvenčních logických automatů.

P Ř E D M Ě T V Y N Á L E Z U

Programovatelný dekodér, obsahující řadu logických integrovaných obvodů typu NAND, jejichž výstupní vývody jsou spojeny s výstupy programovatelného dekodéru a umístěny na

desce s vrchními a spodními plošnými spoji, vyznačený tím, že vstupy (4) programovatelného dekodéru jsou propojeny na vrchní plošný spoj (6) a spodní plošný spoj (7) a tyto plošné spoje jsou přivedeny do blízkosti vstupů (3) logických integrovaných obvodů typu NAND, kde jsou z vrchního plošného spoje (6) vytvořeny vrchní plošky (9) spoje a ze spodního plošného spoje (7) vytvořeny spodní plošky (8) spoje, přičemž vrchní plošky (9) spoje a spodní (8) spoje jsou izolovány od vstupů (3) logického integrovaného obvodu.

1 výkres



Vytiskly Moravské tiskařské závody,
provoz 12, Leninova 21, Olomouc

Cena: 2,40 Kčs