

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成28年7月7日(2016.7.7)

【公表番号】特表2015-510182(P2015-510182A)
 【公表日】平成27年4月2日(2015.4.2)
 【年通号数】公開・登録公報2015-022
 【出願番号】特願2014-554891(P2014-554891)
 【国際特許分類】

G 0 6 F 13/38 (2006.01)

【 F I 】

G 0 6 F 13/38 3 4 0 Z

G 0 6 F 13/38 3 4 0 G

【手続補正書】

【提出日】平成28年5月16日(2016.5.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

修正された高速同期式シリアルインターフェース(HSI)プロトコルを使用して動作するように構成された電子デバイスであって、

送信通信インターフェースを備え、前記送信通信インターフェースが、

前記電子デバイスからのデータを搬送するように構成されたデータバスを提供するための手段と、

HSIプロトコル準拠READY信号を搬送するように構成されたレディバスを提供するための手段と、

FLAG信号を搬送するように構成されたフラグバスを提供するための手段とを備え、

前記送信通信インターフェースが、

データバスを提供するための前記手段および前記1つまたは複数の追加のデータバスを提供するための手段は、前記データバスおよび前記1つまたは複数の追加のデータバスを介してストライプ化されたHSIプロトコル準拠データを搬送するように、前記データバスを提供するための手段によって搬送される前記データに並列で前記電子デバイスからの追加のデータを搬送するように構成された1つまたは複数の追加のデータバスを提供するための手段をさらに備える電子デバイス。

【請求項2】

前記HSIプロトコル準拠データはフレーム化される、請求項1に記載の電子デバイス。

【請求項3】

フレーム化されたデータは、前記データバスおよび前記1つまたは複数の追加のデータバス上の各データストリーム内のフレームビットによって示される、請求項2に記載の電子デバイス。

【請求項4】

前記HSIプロトコル準拠データは、前記データバスおよび前記1つまたは複数の追加のデータバス上で伝達されるチャネル識別子(CHID)を含む、請求項1に記載の電子デバイス。

【請求項5】

前記1つまたは複数の追加のデータバスは、1つ、3つ、または7つの追加のデータバスを備える、請求項1から4のいずれか一項に記載の電子デバイス。

【請求項 6】

前記HSIプロトコルデータバスおよび前記1つまたは複数の追加のデータバスを介してストライプ化されるデータは、前記データバスを介してストライプ化されるチャンネル識別ビット、前記HSIプロトコルデータバス上の第1の情報ビット、または4つのデータバスを介してストライプ化される情報ビットを含む、請求項1に記載の電子デバイス。

【請求項 7】

複数の受信データバスを備える受信通信インターフェースをさらに備える、請求項1から6のいずれか一項に記載の電子デバイス。

【請求項 8】

各々が前記データバスおよび前記1つまたは複数の追加のデータバスのうちのそれぞれのデータバスを搬送するように構成された複数のインターフェースピンをさらに備える、請求項1から7のいずれか一項に記載の電子デバイス。

【請求項 9】

半導体ダイに組み込まれた、請求項1から8のいずれか一項に記載の電子デバイス。

【請求項 10】

複数の受信データバスを介してストライプ化されたHSI準拠データを受信するように構成された複数の受信データバスをさらに備える、請求項1から9のいずれか一項に記載の電子デバイス。

【請求項 11】

前記1つまたは複数の追加のデータバスは、前記送信通信インターフェースから一方向に前記データを搬送することのみを行うように構成される、請求項1から10のいずれか一項に記載の電子デバイス。

【請求項 12】

前記電子デバイスにおいて第2のデータを受信するように構成された第2のHSIプロトコルデータバスと、

第2のFLAG信号を受信するように構成された第2のHSIプロトコルFLAGバスと、

第2のHSIプロトコル準拠READY信号を送信するように構成された第2のHSIプロトコルレディバスとを備える受信通信インターフェースをさらに備え、

前記受信通信インターフェースは、

前記第2のHSIプロトコルデータバスおよび前記1つまたは複数の追加の第2のデータバスは、前記第2のHSIプロトコルデータバスおよび前記1つまたは複数の追加の第2のデータバスを介してストライプ化されたHSIプロトコル準拠データを受信するように、前記第2のHSIプロトコルデータバスによって受信される前記第2のデータに並列で追加の第2のデータを受信するように構成された1つまたは複数の追加の第2のデータバスをさらに備える、請求項1から11のいずれか一項に記載の電子デバイス。

【請求項 13】

前記受信通信インターフェースにおいて前記第2のデータを受信するように構成された前記1つまたは複数の追加の第2のデータバスの数は、前記送信通信インターフェースにおいて前記データを送信するように構成された前記1つまたは複数の追加のデータバスの数と等しくないか、または、前記受信通信インターフェースにおいて前記第2のデータを受信するように構成された前記1つまたは複数の追加の第2のデータバスの数は、前記送信通信インターフェースにおいて前記データを送信するように構成された前記1つまたは複数の追加のデータバスの数と等しい、請求項12に記載の電子デバイス。

【請求項 14】

修正された高速同期式シリアルインターフェース(HSI)プロトコルデバイスを動作させるための方法であって、

HSIプロトコル準拠READY信号を搬送するように構成されたレディバスを提供するステップと、

FLAG信号を搬送するように構成されたフラグバスを提供するステップと、

HSIプロトコル準拠データが前記少なくとも2つのデータバスを介してストライプ化され

るように、電子デバイスからのデータを並列で搬送するように構成された少なくとも2つの送信データパスを提供するステップとを含む方法。