



(12) 发明专利

(10) 授权公告号 CN 103546397 B

(45) 授权公告日 2016. 05. 11

(21) 申请号 201310548849. 8

审查员 蔡红

(22) 申请日 2013. 11. 07

(73) 专利权人 合肥工业大学

地址 230009 安徽省合肥市包河区屯溪路
193 号

(72) 发明人 宋宇鲲 张多利 杜高明 何清

(74) 专利代理机构 安徽省合肥新安专利代理有
限责任公司 34101

代理人 何梅生

(51) Int. Cl.

H04L 12/931(2013. 01)

(56) 对比文件

CN 101141374 A, 2008. 03. 12,

US 8098081 B1, 2012. 01. 17,

刘勇, 顾乃杰, 任开新, 刘刚. 基于 Omega 网的
新型自路由多播网络. 《山东大学学报》. 2006, 第
36 卷 (第 4 期), 第 36-43 页.

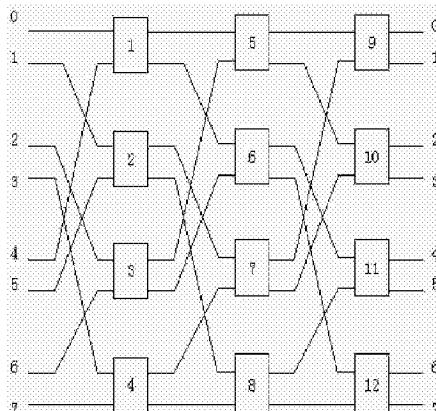
权利要求书2页 说明书6页 附图1页

(54) 发明名称

支持乱序的自路由 Omega 网络

(57) 摘要

本发明公开了一种支持乱序的自路由 Omega 网络, 用于实现多输入与多输出两组节点之间数
据传输, 其特征是: 以路由器为 Omega 网络的构成
单元; $N \times N$ 的 Omega 网络有 $\log_2 N$ 级, 相邻级间通
过均匀洗牌模式进行连接, 每级有 $N/2$ 个路由器。
本发明用路由器代替原有 Omega 网络中的 2×2 开
关, 相互连接的路由器之间由握手信号自行完成
数据传输, 不再需要单独的计算模块和控制模块,
简化了原有 Omega 网络在传输数据时的控制复杂
度。



1. 一种支持乱序的自路由Omega网络，用于实现多输入与多输出两组节点之间数据传输，其特征是：以路由器为Omega网络的构成单元；一个具有N个输入端口和N个输出端口的 $N \times N$ 的Omega网络有 $\log_2 N$ 级，其中 $\log_2 N$ 为整数，在所述 $\log_2 N$ 级中，从左到右分别定义为第一级、第二级，……，第 $\log_2 N$ 级，相邻级间通过均匀洗牌模式进行连接，每级有 $N/2$ 个路由器；N个输出端口以0、1、2、…、N-1的自然数进行排序，每一个输出端口以其排序所对应的 $\log_2 N$ 位的二进制编码作为端口地址；网络传输的数据包携带有 $\log_2 N$ 位的目的地址，所述目的地址与该数据包所要传出到的输出端口的端口地址相对应；

设置所述路由器的结构形式为：每个路由器分别具有上输入端口、下输入端口两个输入端口，以及上输出端口和下输出端口两个输出端口；每个路由器内部设有上通道、下通道两个通道和判断数据包携带的目的地址的仲裁器，每个通道由一级缓存、二级缓存和多路选择器组成，所述上通道由上通道的一级缓存、上通道的二级缓存和上通道多路选择器组成，所述下通道由下通道的一级缓存、下通道的二级缓存和下通道多路选择器组成；所述上输入端口通过上通道与两个输出端口连通；所述下输入端口通过下通道与两个输出端口连通；

所述支持乱序的自路由Omega网络是按如下方式进行数据传输：

a、单个数据包D1从Omega网络的任意输入端口传入该输入端口所对应通道的一级缓存中，该路由器的仲裁器判断数据包D1携带的目的地址的最高位并结合该路由器两个二级缓存中存储数据包的情况以及输出端口的占据情况对数据包D1进行操作：

a1、当数据包D1的目的地址的最高位为0，且该路由器的上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为0的数据包时：

若该路由器的上输出端口未被占据，则仲裁器从数据包D1中移除所述目的地址的最高位，以移除最高位后的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号，数据包从路由器的上输出端口传出到下一级的路由器；

若该路由器的上输出端口被一数据包占据，则仲裁器将数据包D1存入该通道的二级缓存中，待占据该上输出端口的数据包传出后，仲裁器从数据包D1中移除所述目的地址的最高位，以移除最高位后的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号，数据包从路由器的上输出端口传出到下一级的路由器；

a2、当数据包D1的目的地址的最高位为0，且该路由器的上通道的二级缓存或下通道的二级缓存中存有目的地址最高位为0的数据包时：

若路由器的上输出端口未被占据，则仲裁器按存于二级缓存中的目的地址最高位为0的数据包、数据包D1的优先顺序依次进行数据传送；若路由器的上输出端口被占据，则仲裁器按占据上输出端口的数据包、存于二级缓存中的目的地址最高位为0的数据包、数据包D1的优先顺序依次进行数据传送；

若路由器的上通道的二级缓存和下通道的二级缓存中同时存有目的地址最高位为0的数据包，存于上通道的二级缓存中的目的地址最高位为0的数据包优先于存于下通道的二级缓存中的目的地址最高位为0的数据包被传输；

a3、当数据包D1的目的地址的最高位为1，且该路由器的上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为1的数据包时：

若路由器的下输出端口未被占据，则仲裁器从数据包D1中移除所述目的地址的最高

位,以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号,数据包从路由器的下输出端口传出到下一级的路由器;

若该路由器的下输出端口被一数据包占据,则仲裁器将数据包D1存入该通道的二级缓存中,待占据该下输出端口的数据包传出后,仲裁器从数据包D1中移除所述目的地址的最高位,以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号,数据包从路由器的上输出端口传出到下一级的路由器;

a4、当数据包D1的目的地址的最高位为1,且该路由器的上通道的二级缓存或下通道的二级缓存中存有目的地址最高位为1的数据包时:

若路由器的下输出端口未被占据,则仲裁器按存于二级缓存中的目的地址最高位为1的数据包、数据包D1的优先顺序依次进行数据传输;若路由器的下输出端口被占据,则仲裁器按占据下输出端口的数据包、存于二级缓存中的目的地址最高位为1的数据包、数据包D1的优先顺序依次进行数据传输;

若路由器的上通道的二级缓存和下通道的二级缓存中同时存有目的地址最高位为1的数据包,存于下通道的二级缓存中的目的地址最高位为1的数据包优先于存于上通道的二级缓存中的目的地址最高位为1的数据包被传输;

b、当一个数据包D2从一个路由器的上输入端口进入上通道的一级缓存,同时有一个数据包D3从同一路由器的下输入端口进入下通道的一级缓存时,该路由器的仲裁器同时判断数据包D2和数据包D3所携带的目的地址的最高位:

b1、若数据包D2和数据包D3所携带的目的地址的最高位均为0,则数据包D2优先于数据包D3传输;

b2、若数据包D2和数据包D3所携带的目的地址的最高位均为1,则数据包D3优先于数据包D2传输;

b3、若数据包D2和数据包D3所携带的目的地址的最高位不同,则数据包D2和数据包D3的传输互不干扰;

第一级的路由器的仲裁器将数据包传输到第二级路由器时,从数据包中移除该数据包目的地址的最高位,以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包在第二级的路由器的目的地址,第二级的路由器的仲裁器判断数据包 $\log_2 N - 1$ 位目的地址的最高位并按上述方式传输到第三级的路由器,按照此规则,第三级的路由器将数据包传出到第四级的路由器,直至第 $\log_2 N$ 级的路由器将移除目的地址后的数据包传出到输出端口。

支持乱序的自路由Omega网络

技术领域

[0001] 本发明属于互联网络的硬件电路设计领域。

背景技术

[0002] 在硬件电路的设计中,为了实现并行体系结构,常常会遇到多输入与多输出两组结点之间信息的交换的电路。如果采用全互联的静态网络结构,则需要多个多路选择器实现。例如 $N \times N$ 的网络,最简单的方式是利用N个N路选择器来实现。显然,这种方式不仅消耗大量的资源也带来了很大的路径延时。所以为了便于硬件实现,需要高速的、可扩展的、算法适应性好的互连结构的支持。基于构造成本和复杂性考虑,多级互连网络成为并行系统中通常采用的一种互连结构。Omega网络是多级互连网络中采用较多的一种。

[0003] 下面介绍简单Omega网络的结构和特点。

[0004] Omega网络简介:

[0005] Omega网络是一种多级动态互连网络,区别于超立方体等为代表的静态拓扑构成的网络,Omega网络不采用固定连接,而是沿着连接通路使用开关与仲裁器以提供动态连接特性。简单Omega网络的构成单元是 2×2 开关,一个N输入的Omega网络通常需要 $\log_2 N$ 级,级间通过均匀洗牌模式连接,每级 $N/2$ 个,共 $N * \log_2 N / 2$ 个 2×2 开关。网络通过检查数据包所携带的目的地址编码来控制数据包的传输路径。目的地址编码从高位开始的第*i*位为0时,第*i*级的 2×2 开关输入端口与上输出端口连接,否则与下输出端口连接。

[0006] Omega网络的阻塞问题:

[0007] Omega网络能够实现任意一个输入端口到任意一个输出端口的连接,但不能同时实现多个输入端口到多个输出端口的连接。当某一级上的同一开关的两个输入端口请求的是同一个输出端口时,则该开关出现阻塞状况,所以Omega网络无法保证每次传输都被完全通过。

[0008] Omega网络的无阻塞方案:

[0009] Omega网络是一种阻塞网络,目前解决阻塞的方案有两种:一种是采用多次通过的方法,把所有的传输任务分为若干批,依次通过,但是规模为 $N=2^k$ 的Omega网络实现非阻塞连接最多需要通过的次数为k次,这样会造成有效通讯频带宽将降低为原来的 $1/k$ 。另一种是采用多一倍的器件,配合较复杂的寻径算法,一次通过任意的N输入对N输出的数据传输。

[0010] 已有的Omega网络的硬件电路:

[0011] 基于上述方案的硬件电路实现都需要复杂的计算和控制。目前Omega网络的硬件电路从功能角度把整个Omega网络分为了专门为连通服务的连接模块和专门为计算服务的计算模块。节点的数据信号都通过连接模块传输,而提交的请求、返回状态和地址等控制信息都交给计算模块处理,计算模块通过开关设置与连接模块相联系。计算模块处理完命令以后,控制连接模块的数据通道,用于数据的传输。

发明内容

[0012] 本发明为解决上述现有技术所存在的不足之处,提供一种用于实现多输入与多输出两组节点之间数据传输的支持乱序的自路由Omega网络。

[0013] 本发明为解决技术问题采用如下技术方案:

[0014] 本发明支持乱序的自路由Omega网络,用于实现多输入与多输出两组节点之间数据传输,其结构特点是:以路由器为Omega网络的构成单元;一个具有N个输入端口和N个输出端口的N×N的Omega网络有 $\log_2 N$ 级,其中 $\log_2 N$ 为整数,在所述 $\log_2 N$ 级中,从左到右分别定义为第一级、第二级,……,第 $\log_2 N$ 级,相邻级间通过均匀洗牌模式进行连接,每级有 $N/2$ 个路由器;N个输出端口以0、1、2、…、N-1的自然数进行排序,每一个输出端口以其排序所对应的 $\log_2 N$ 位的二进制编码作为端口地址;网络传输的数据包携带有 $\log_2 N$ 位的目的地址,所述目的地址与该数据包所要传出到的输出端口的端口地址相对应;

[0015] 设置所述路由器的结构形式为:每个路由器分别具有上输入端口、下输入端口两个输入端口,以及上输出端口和下输出端口两个输出端口;每个路由器内部设有上通道、下通道两个通道和判断数据包携带的目的地址的仲裁器,每个通道由一级缓存、二级缓存和多路选择器组成,所述上通道由上通道的一级缓存、上通道的二级缓存和上通道多路选择器组成,所述下通道由下通道的一级缓存、下通道的二级缓存和下通道多路选择器组成;所述上输入端口通过上通道与两个输出端口连通;所述下输入端口通过下通道与两个输出端口连通;

[0016] 本发明支持乱序的自路由Omega网络是按如下方式进行数据传输:

[0017] a、单个数据包D1从Omega网络的任意输入端口传入该输入端口所对应通道的一级缓存中,该路由器的仲裁器判断数据包D1携带的目的地址的最高位并结合该路由器两个二级缓存中存储数据包的情况以及输出端口的占据情况对数据包D1进行操作:

[0018] a1、当数据包D1的目的地址的最高位为0,且该路由器的上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为0的数据包时:

[0019] 若该路由器的上输出端口未被占据,则仲裁器从数据包D1中移除所述目的地址的最高位,以移除最高位后的目的地址作为数据包D1在下一级中的目的地址并向向上通道多路选择器发送选通信号,数据包从路由器的上输出端口传出到下一级的路由器;

[0020] 若该路由器的上输出端口被一数据包占据,则仲裁器将数据包D1存入该通道的二级缓存中,待占据该上输出端口的数据包传出后,仲裁器从数据包D1中移除所述目的地址的最高位,以移除最高位后的目的地址作为数据包D1在下一级中的目的地址并向向上通道多路选择器发送选通信号,数据包从路由器的上输出端口传出到下一级的路由器;

[0021] a2、当数据包D1的目的地址的最高位为0,且该路由器的上通道的二级缓存或下通道的二级缓存中存有目的地址最高位为0的数据包时:

[0022] 若路由器的上输出端口未被占据,则仲裁器按存于二级缓存中的目的地址最高位为0的数据包、数据包D1的优先顺序依次进行数据传送;若路由器的上输出端口被占据,则仲裁器按占据上输出端口的数据包、存于二级缓存中的目的地址最高位为0的数据包、数据包D1的优先顺序依次进行数据传送;

[0023] 若路由器的上通道的二级缓存和下通道的二级缓存中同时存有目的地址最高位为0的数据包,存于上通道的二级缓存中的目的地址最高位为0的数据包优先于存于下通道的二级缓存中的目的地址最高位为0的数据包被传输;

[0024] a3、当数据包D1的目的地址的最高位为1,且该路由器的上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为1的数据包时:

[0025] 若路由器的下输出端口未被占据,则仲裁器从数据包D1中移除所述目的地址的最高位,以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号,数据包从路由器的下输出端口传出到下一级的路由器;

[0026] 若该路由器的下输出端口被一数据包占据,则仲裁器将数据包D1存入该通道的二级缓存中,待占据该下输出端口的数据包传出后,仲裁器从数据包D1中移除所述目的地址的最高位,以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号,数据包从路由器的上输出端口传出到下一级的路由器;

[0027] a4、当数据包D1的目的地址的最高位为1,且该路由器的上通道的二级缓存或下通道的二级缓存中存有目的地址最高位为1的数据包时:

[0028] 若路由器的下输出端口未被占据,则仲裁器按存于二级缓存中的目的地址最高位为1的数据包、数据包D1的优先顺序依次进行数据传输;若路由器的下输出端口被占据,则仲裁器按占据下输出端口的数据包、存于二级缓存中的目的地址最高位为1的数据包、数据包D1的优先顺序依次进行数据传输;

[0029] 若路由器的上通道的二级缓存和下通道的二级缓存中同时存有目的地址最高位为1的数据包,存于下通道的二级缓存中的目的地址最高位为1的数据包优先于存于上通道的二级缓存中的目的地址最高位为1的数据包被传输;

[0030] b、当一个数据包D2从一个路由器的上输入端口进入上通道的一级缓存,同时有一个数据包D3从同一路由器的下输入端口进入下通道的一级缓存时,该路由器的仲裁器同时判断数据包D2和数据包D3所携带的目的地址的最高位:

[0031] b1、若数据包D2和数据包D3所携带的目的地址的最高位均为0,则数据包D2优先于数据包D3传输;

[0032] b2、若数据包D2和数据包D3所携带的目的地址的最高位均为1,则数据包D3优先于数据包D2传输;

[0033] b3、若数据包D2和数据包D3所携带的目的地址的最高位不同,则数据包D2和数据包D3的传输互不干扰;

[0034] 第一级的路由器的仲裁器将数据包传输到第二级路由器时,从数据包中移除该数据包目的地址的最高位,以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包在第二级的路由器的目的地址,第二级的路由器的仲裁器判断数据包 $\log_2 N - 1$ 位目的地址的最高位并按上述方式传输到第三级的路由器,按照此规则,第三级的路由器将数据包传出到第四级的路由器,直至第 $\log_2 N$ 级的路由器将移除目的地址后的数据包传出到输出端口。

[0035] 与已有技术相比,本发明的有益效果体现在:

[0036] 1、本发明用路由器代替原有Omega网络中的 2×2 开关,相互连接的路由器之间由握手信号自行完成数据传输,不再需要单独的计算模块和控制模块,简化了原有Omega网络在传输数据时的控制复杂度;

[0037] 2、本发明中数据包携带目的地址以流水方式在网络中向前移动,每个路由器根据数据包所携带的目的地址做出路由选择,一旦发生阻塞,数据包将保留在缓冲区中,解决了

原有Omega网络在传输数据时的阻塞问题；

[0038] 3、本发明允许后进入网络中的数据包绕过先进入网络中的数据包，通过空闲端口先行传输出去，提高了Omega网络传输数据时的效率。

附图说明

[0039] 图1为本发明8*8的omega网络的拓扑结构图；

[0040] 图2为本发明中路由器的结构图。

具体实施方式

[0041] 本实施例支持乱序的自路由Omega网络，用于实现多输入与多输出两组节点之间数据传输，以路由器为Omega网络的构成单元；

[0042] 如图1所示，本实施例以 8×8 的Omega网络为例：

[0043] 具有8个输入端口和8个输出端口的 8×8 的Omega网络有3级，从左到右分别定义为第一级、第二级……第三级，相邻级间通过均匀洗牌模式进行连接，每级有4个路由器，8个输出端口以0、1、2……7的自然数进行排序，每一个输出端口以其排序所对应的3位的二进制编码作为端口地址，分别为：000、001、010、011、100、101、110、111；网络传输的数据包携带3位的目的地址，目的地址与该数据包所要传出到的输出端口的端口地址相对应；例如若数据包携带3位的目的地址为010，则该数据包将从输出端口2传出。

[0044] 设置所述路由器的结构形式为：每个路由器分别具有上输入端口、下输入端口两个输入端口，以及上输出端口和下输出端口两个输出端口；每个路由器内部设有上通道、下通道两个通道和判断数据包携带的目的地址的仲裁器，每个通道由一级缓存、二级缓存和多路选择器组成，所述上通道由上通道的一级缓存、上通道的二级缓存和上通道多路选择器组成，所述下通道由下通道的一级缓存、下通道的二级缓存和下通道多路选择器组成；所述上输入端口通过上通道与两个输出端口连通；所述下输入端口通过下通道与两个输出端口连通；

[0045] 8×8 的Omega网络按如下方式进行数据传输：

[0046] a、单个数据包D1从Omega网络的任意输入端口传入该输入端口所对应通道的一级缓存中，该路由器的仲裁器判断数据包D1携带的目的地址的最高位并结合该路由器两个二级缓存中存储数据包的情况以及输出端口的占据情况对数据包D1进行操作：

[0047] a1、当数据包D1的目的地址的最高位为0，且该路由器的上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为0的数据包时：

[0048] 若该路由器的上输出端口未被占据，则仲裁器从数据包D1中移除所述目的地址的最高位，以移除最高位后的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号，数据包从路由器的上输出端口传出到下一级的路由器；

[0049] 若该路由器的上输出端口被一数据包占据，则仲裁器将数据包D1存入该通道的二级缓存中，待占据该上输出端口的数据包传出后，仲裁器从数据包D1中移除所述目的地址的最高位，以移除最高位后的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号，数据包从路由器的上输出端口传出到下一级的路由器；

[0050] a2、当数据包D1的目的地址的最高位为0，且该路由器的上通道的二级缓存或下通

道的二级缓存中存有目的地址最高位为0的数据包时：

[0051] 若路由器的上输出端口未被占据，则仲裁器按存于二级缓存中的目的地址最高位为0的数据包、数据包D1的优先顺序依次进行数据传送；若路由器的上输出端口被占据，则仲裁器按占据上输出端口的数据包、存于二级缓存中的目的地址最高位为0的数据包、数据包D1的优先顺序依次进行数据传送；

[0052] 若路由器的上通道的二级缓存和下通道的二级缓存中同时存有目的地址最高位为0的数据包，存于上通道的二级缓存中的目的地址最高位为0的数据包优先于存于下通道的二级缓存中的目的地址最高位为0的数据包被传输；

[0053] a3、当数据包D1的目的地址的最高位为1，且该路由器的上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为1的数据包时：

[0054] 若路由器的下输出端口未被占据，则仲裁器从数据包D1中移除所述目的地址的最高位，以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号，数据包从路由器的下输出端口传出到下一级的路由器；

[0055] 若该路由器的下输出端口被一数据包占据，则仲裁器将数据包D1存入该通道的二级缓存中，待占据该下输出端口的数据包传出后，仲裁器从数据包D1中移除所述目的地址的最高位，以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包D1在下一级中的目的地址并向上通道多路选择器发送选通信号，数据包从路由器的上输出端口传出到下一级的路由器；

[0056] a4、当数据包D1的目的地址的最高位为1，且该路由器的上通道的二级缓存或下通道的二级缓存中存有目的地址最高位为1的数据包时：

[0057] 若路由器的下输出端口未被占据，则仲裁器按存于二级缓存中的目的地址最高位为1的数据包、数据包D1的优先顺序依次进行数据传输；若路由器的下输出端口被占据，则仲裁器按占据下输出端口的数据包、存于二级缓存中的目的地址最高位为1的数据包、数据包D1的优先顺序依次进行数据传输；

[0058] 若路由器的上通道的二级缓存和下通道的二级缓存中同时存有目的地址最高位为1的数据包，存于下通道的二级缓存中的目的地址最高位为1的数据包优先于存于上通道的二级缓存中的目的地址最高位为1的数据包被传输；

[0059] b、当一个数据包D2从一个路由器的上输入端口进入上通道的一级缓存，同时有一个数据包D3从同一路由器的下输入端口进入下通道的一级缓存时，该路由器的仲裁器同时判断数据包D2和数据包D3所携带的目的地址的最高位：

[0060] b1、若数据包D2和数据包D3所携带的目的地址的最高位均为0，则数据包D2优先于数据包D3传输；

[0061] b2、若数据包D2和数据包D3所携带的目的地址的最高位均为1，则数据包D3优先于数据包D2传输；

[0062] b3、若数据包D2和数据包D3所携带的目的地址的最高位不同，则数据包D2和数据包D3的传输互不干扰；

[0063] 第一级的路由器的仲裁器将数据包传输到第二级路由器时，从数据包中移除该数据包目的地址的最高位，以移除最高位后的 $\log_2 N - 1$ 位的目的地址作为数据包在第二级的路由器的目的地址，第二级的路由器的仲裁器判断数据包 $\log_2 N - 1$ 位目的地址的最高位并

按上述方式传输到第三级的路由器,按照此规则,第三级的路由器将数据包传出到第四级的路由器,……,第 $\log_2 N$ 级的路由器将数据包传出到输出端口。

[0064] 例如携带有目的地址为010的数据包D1从输入端口2传入第一级,如图1所示,输入端口2对应于第一级的路由器3的上输入端口,数据包传入路由器3的上通道的一级缓存,经仲裁器判断此时上通道的二级缓存和下通道的二级缓存中未存有目的地址最高位为0的数据包,且路由器3的上输出端口未被占据,则仲裁器从数据包D1中移除所述目的地址的最高位0,以移除最高位后的目的地址01作为数据包D1在第二级中的目的地址并向上通道多路选择器发送选通信号,数据包从路由器的上输出端口传出到第二级的路由器5的下输入端口并传入路由器5的下通道的一级缓存;路由器5的仲裁器再依照优先顺序判断,并最终从数据包D1中移除此时目的地址的最高位1,以移除最高位后的目的地址0作为数据包D1在第三级中的目的地址并向上通道多路选择器发送选通信号,数据包从路由器的下输出端口传出到第二级的路由器10的上输入端口并传入路由器10的上通道的一级缓存;路由器10的仲裁器再依照优先顺序判断,并最终从数据包D1中移除此时目的地址的最高位0并将数据包D1从输出端口2输出,输出端口2的端口地址即为010。

[0065] 目的地址的最高位为0时,数据包将从该路由器的上输出端口传出,目的地址的最高位为1时,数据包将从该路由器的下输出端口传出。

[0066] 仲裁器在判断数据包的传输顺序时是按照如下方式:

[0067] 需被传输的数据包D1的目的地址的最高位为0时,按优先顺序排列为:占据上输出端口的数据包、上通道的二级缓存中存放的目的地址的最高位为0的数据包、下通道的二级缓存中存放的目的地址的最高位为0的数据包、数据包D1;

[0068] 需被传输的数据包D1的目的地址的最高位为1时,按优先顺序排列为:占据下输出端口的数据包、下通道的二级缓存中存放的目的地址的最高位为0的数据包、上通道的二级缓存中存放的目的地址的最高位为0的数据包、数据包D1。

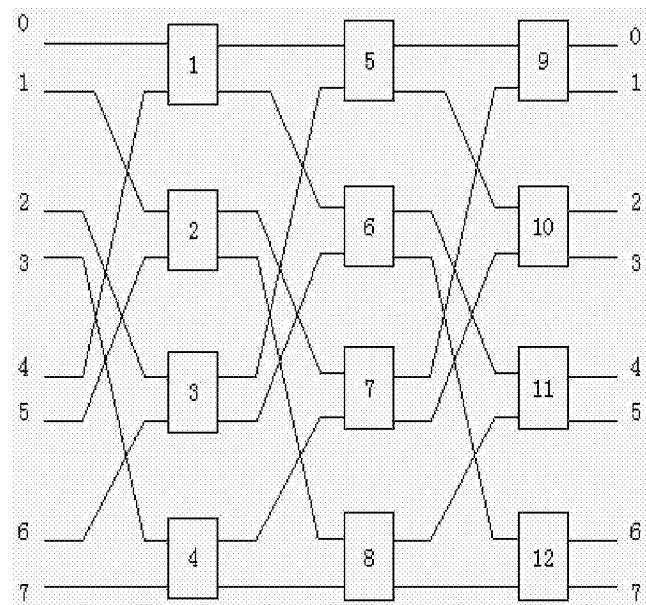


图1

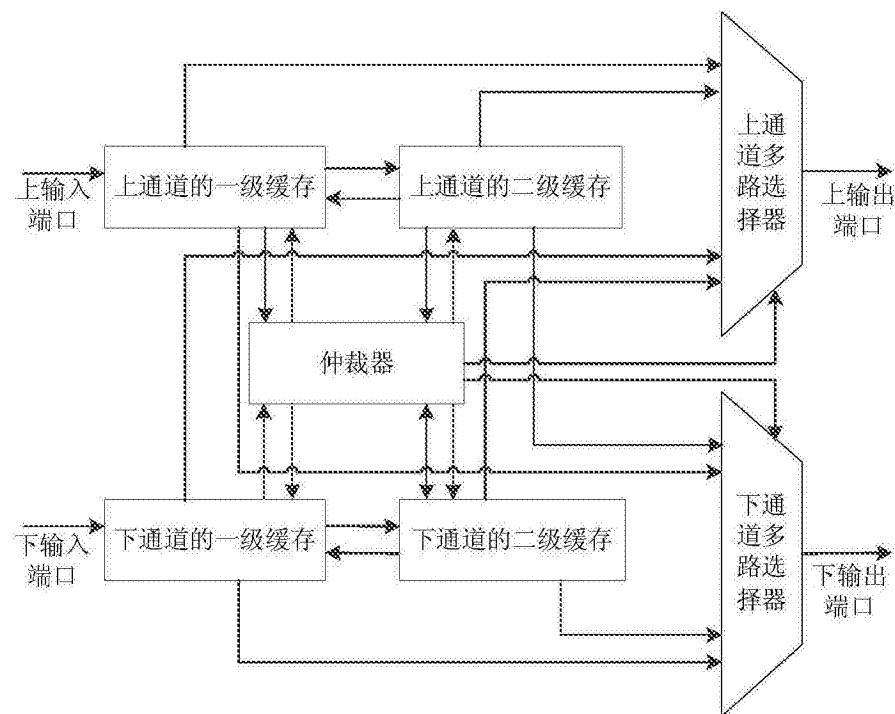


图2