

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成25年10月24日(2013.10.24)

【公開番号】特開2012-113503(P2012-113503A)

【公開日】平成24年6月14日(2012.6.14)

【年通号数】公開・登録公報2012-023

【出願番号】特願2010-261718(P2010-261718)

【国際特許分類】

G 05 F 3/26 (2006.01)

【F I】

G 05 F 3/26

【手続補正書】

【提出日】平成25年9月9日(2013.9.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ドレイン端子が電源端子に接続され、互いのゲート端子が接続された第一デプレッショN NMOSトランジスタ及び第二デプレッショN NMOSトランジスタと、

第一入力端子が前記第一デプレッショN NMOSトランジスタのソース端子と接続され、第二入力端子が前記第二デプレッショN NMOSトランジスタのソース端子と接続され、出力端子が前記第一デプレッショN NMOSトランジスタ及び前記第二デプレッショN NMOSトランジスタのゲート端子と接続され、前記第一デプレッショN NMOSトランジスタのソース端子と前記第二デプレッショN NMOSトランジスタのソース端子の電圧を一定に保持する帰還回路と、

前記第一デプレッショN NMOSトランジスタのソース端子及び前記第二デプレッショN NMOSトランジスタのソース端子と接地端子の間に設けられ、少なくとも2つのNMOSトランジスタと抵抗とを有する定電流生成回路と、
を備えた定電流回路。

【請求項2】

前記帰還回路は差動增幅回路である、ことを特徴とする請求項1に記載の定電流回路。

【請求項3】

前記定電流生成回路は、

ドレイン端子が前記差動增幅回路の反転入力端子に接続され、ソース端子が前記抵抗を介して接地端子に接続された第一NMOSトランジスタと、

ゲート端子とドレイン端子が前記差動增幅回路の非反転入力端子及び前記第一NMOSトランジスタのゲート端子に接続され、ソース端子が接地端子に接続された第二NMOSトランジスタと、を備えた

ことを特徴とする請求項2に記載の定電流回路。

【請求項4】

前記定電流生成回路は、

ドレイン端子が前記差動增幅回路の反転入力端子に接続され、ソース端子が接地端子に接続された第一NMOSトランジスタと、

ゲート端子が前記差動增幅回路の非反転入力端子に接続され、ドレイン端子が前記第一NMOSトランジスタのゲート端子及び前記抵抗を介して前記差動增幅回路の非反転入力

端子に接続され、ソース端子が接地端子に接続された第二N M O Sトランジスタと、を備えた

ことを特徴とする請求項2に記載の定電流回路。

【請求項5】

請求項1から4のいずれかに記載の定電流回路と、
前記定電流回路の出力端子に設けられた電圧発生回路と、
を備えた基準電圧回路。

【請求項6】

前記電圧発生回路は、直列に接続されたP M O Sトランジスタと抵抗とダイオードを備え、

前記電圧発生回路の抵抗と前記定電流生成回路の抵抗は、温度係数が等しいことを特徴とする請求項5に記載の基準電圧回路。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

差動増幅回路111は、出力端子をデプレッション型N M O Sトランジスタ13及び14のゲート端子に接続され、反転入力端子をデプレッション型N M O Sトランジスタ13のソース端子と定電流生成ブロック回路112に接続され、非反転入力端子をデプレッション型N M O Sトランジスタ14のソース端子と定電流生成ブロック回路112に接続される。定電流生成ブロック回路112は、デプレッション型N M O Sトランジスタ13及び14のソース端子と接地端子100の間に接続される。デプレッション型N M O Sトランジスタ13及び14は、ドレイン端子が電源端子101に接続される。デプレッション型N M O Sトランジスタ14のソース端子が定電流回路の定電流输出端子102に接続される。