

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月31日(31.10.2024)



(10) 国際公開番号

WO 2024/224912 A1

- (51) 国際特許分類:
H05K 3/34 (2006.01) *H05K 1/18* (2006.01)
H05K 1/02 (2006.01)
- (21) 国際出願番号: PCT/JP2024/011735
- (22) 国際出願日: 2024年3月25日(25.03.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-073579 2023年4月27日(27.04.2023) JP
- (71) 出願人: 株式会社村田製作所
(MURATA MANUFACTURING CO., LTD.) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 小林 佑次 (KOBAYASHI Yuji);
〒6178555 京都府長岡京市東神足 1 丁目 1
0 番 1 号 株式会社村田製作所内 Kyoto (JP).
加藤 俊一 (KATO Toshikazu); 〒6178555 京都

府長岡京市東神足 1 丁目 10 番 1 号 株式
会社村田製作所内 Kyoto (JP).

(74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.);
〒1000005 東京都千代田区丸の内 1 - 7 -
12 サピアタワー Tokyo (JP).

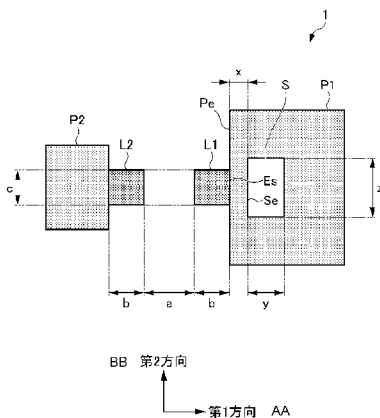
(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,

(54) Title: MOUNTING SUBSTRATE AND MOUNTING STRUCTURE

(54) 発明の名称: 実装基板および実装構造

図 1



(57) Abstract: Provided is a mounting substrate in which failure of a multi-layer ceramic capacitor is effectively prevented and the multilayer ceramic capacitor can be installed stably and reliably. A mounting substrate 1 is provided in which, when a direction connecting centers of two lands is defined as a first direction and a direction orthogonal to the first direction is defined as a second direction in a plan view from a vertical direction to a surface of the mounting substrate: a length z of a slit S provided in a first wiring pattern P1 is greater than a length c of a first land L1 in a second direction; a length y of the slit S is greater than a length b of the first land L1 in the first direction; a distance x between an end part Se of the slit S and an end part Pe of the first wiring pattern P1 is less than the length b of the first land L1; the length of a linear end part Es of the first wiring pattern P1 is equal to or greater than the length c of the first land L1; and the linear end part Es is in contact with the first land L1.

AA First direction
BB Second direction



MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：実装基板における積層セラミックコンデンサの故障を効果的に防止し、積層セラミックコンデンサを安定的かつ確実に設置することができる実装基板を提供すること。実装基板の表面に対する垂直方向からの平面視において、2つのランドの中心を結ぶ方向を第1方向とし、該第1方向と直交する方向を第2方向としたとき、第2方向において、第1配線パターンP1に設けたスリットSの長さzは、第1ランドL1の長さcより長く、第1方向において、前記スリットSの長さyは、前記第1ランドL1の長さbより長く、前記スリットSの端部Seと、前記第1配線パターンP1の端部Peと、の距離xは、前記第1ランドL1の長さbより短く、前記第1配線パターンP1の直線状端部Esの長さは前記第1ランドL1の長さc以上であり、前記直線状端部Esは前記第1ランドL1に接している、実装基板1。

明 細 書

発明の名称：実装基板および実装構造

技術分野

[0001] 本発明は、実装基板および実装構造に関するものであり、特に、所定形状の配線パターンとランドを備えた実装基板と、これを用いた実装構造に関する。

背景技術

[0002] 一般に、ＩＣやＬＳＩ（集積回路）が実装される実装基板では、ＩＣなどの動作中の負荷変動の吸収やノイズの除去を目的としてバイパスコンデンサが用いられる。バイパスコンデンサは、グランド電位を供給するグランド配線パターンと電源電位を供給する電源配線パターンとの間にランドを介して接続される。

[0003] しかしながら、バイパスコンデンサとして用いる積層セラミックコンデンサは、電圧安定性や大電流回路に対応するため、図４に示すような、グランド配線パターンや電源配線パターンをべた塗りすることにより形成された、所謂ベタ配線パターンにつながるランドに実装接続される場合がある。そして、ベタ配線パターンに接続されたランドに実装された場合、実装基板が撓んだ際に積層セラミックコンデンサには大きな機械的ストレスが発生し、接合部分の破損や積層セラミックコンデンサを構成する誘電体にクラックが発生する場合がある。

[0004] グランド電位と電源電位をつなぐバイパスコンデンサに故障が発生すると、バイパスコンデンサとしての機能が発揮されないばかりか、ショートした場合は過度な電流が流れ、回路が破損することとなる。このため、複数の積層セラミックコンデンサをバイパスコンデンサとして配置する技術があるが（例えば、特許文献１）、複数の積層セラミックコンデンサを配置することは、実装基板の拡大やコストの増大につながることから、必ずしも有効な手段ではない。

[0005] このため、実装基板における積層セラミックコンデンサの故障を効果的に防止し、積層セラミックコンデンサを安定的かつ確実に設置することができる実装基板の開発が求められる。

先行技術文献

特許文献

[0006] 特許文献1：特開2021-68757号公報

発明の概要

発明が解決しようとする課題

[0007] 本発明は、実装基板における積層セラミックコンデンサの故障を効果的に防止し、積層セラミックコンデンサを安定的かつ確実に設置することができる実装基板とこれを用いた実装構造を提供することを目的とする。

課題を解決するための手段

[0008] 本発明者らは、グランド電位あるいは電源電位を供給する第1配線パターンにスリットを設けるとともに、かかるスリットの大きさと第1配線パターンに接する第1ランドの大きさとが所定の関係にあると、実装基板における積層セラミックコンデンサの故障を効果的に防止できることを見出し、本発明を完成するに至った。

[0009] すなわち、本発明は、グランド電位及び電源電位をそれぞれ供給する2つの配線パターンと、

コンデンサの一对の端子を前記2つの配線パターンに接続するための2つのランドと、

を備えた実装基板であって、

前記実装基板の表面に対する垂直方向からの平面視において、

2つのランドの中心を結ぶ方向を第1方向とし、該第1方向と直交する方向を第2方向としたとき、

第1配線パターンにスリットが設けられ、

前記スリットの第2方向の長さは、第1ランドの第2方向の長さより長く

、

前記スリットの第1方向の長さは、前記第1ランドの第1方向の長さより長く、

前記スリットの第1方向両端部のうち前記第1ランドに近い方の端部と、前記第1配線パターンの第1方向両端部のうち前記第1ランドに近い方の端部と、の距離は、前記第1ランドの第1方向の長さより短く、

前記第1配線パターンは、第2方向に沿った直線状端部を有しており、前記直線状端部の長さは前記第1ランドの第2方向の長さ以上であり、前記直線状端部は前記第1ランドに接している、実装基板である。

発明の効果

[0010] 本発明によれば、実装基板における積層セラミックコンデンサの故障を効果的に防止し、積層セラミックコンデンサを安定的かつ確実に設置することができる実装基板とこれを用いた実装構造を提供することが可能となる。

図面の簡単な説明

[0011] [図1]本発明の第1の実施形態による実装基板1の平面模式図である。

[図2]本発明の第2の実施形態による実装基板1の平面模式図である。

[図3]本発明の第3の実施形態による実装基板1の平面模式図である。

[図4]従来の実装基板を示す平面模式図である。

[図5]積層セラミックコンデンサの外観図である。

[図6]比較試験の方法を示す図である。

[図7]比較試験の方法を示す図である。

[図8]比較試験の結果を示すグラフである。

[図9]比較試験の結果を示すグラフである。

発明を実施するための形態

[0012] 以下、本発明の実装基板1の実施形態について説明する。図1は、第1の実施形態の平面模式図である。図2は、第2の実施形態の平面模式図である。図3は、第3の実施形態の平面模式図である。

[0013] 実施形態は、本発明の実施の形態を例示的に示したものであり、本発明が

実施形態の内容に限定されることはない。また、異なる実施形態に記載された内容を組み合わせて実施することも可能であり、その場合の実施内容も本発明に含まれる。また、図面は、明細書の理解を助けるためのものであって、模式的に描画されている場合があり、描画された構成要素または構成要素間の寸法の比率が、明細書に記載されたそれらの寸法の比率と一致していない場合がある。また、明細書に記載されている構成要素が、図面において省略されている場合や、個数を省略して描画されている場合などがある。

[0014] 本発明の実装基板 1 は、ＩＣやＬＳＩ（集積回路）等を実装するための基板である。実装基板 1 は、グランド電位及び電源電位をそれぞれ供給する 2 つの配線パターンを備えており、ＩＣ等を実装すると、実装基板 1 のグランド電位が供給されるグランド配線パターンと、電源電位が供給される電源配線パターンに接続される。また、グランド配線パターンと電源配線パターンの間に積層セラミックコンデンサを配置するため、積層セラミックコンデンサの一对の外部電極をグランド配線パターンと電源配線パターンにそれぞれ接続するための 2 つのランドを備えている。

なお、実装基板 1 は、積層セラミックコンデンサに限らず、広くコンデンサの基板として利用することができ、2 つのランドには、積層セラミックコンデンサの一对の外部電極に相当する一对の端子を接続して使用することができる。

[0015] （第 1 の実施形態）

本発明の実装基板 1 の第 1 の実施形態を説明する。なお、実施形態の構成を特定するため、実装基板 1 の表面に対する垂直方向からの平面視において、2 つのランドの中心を結ぶ方向を第 1 方向とし、前記第 1 方向と直交する方向を第 2 方向とする。

[0016] 実装基板 1 は、グランド電位を供給するグランド配線パターンと電源電位を供給する電源配線パターンを備える。グランド配線パターンは、グランド電位を供給するための導体がプリントされた導体膜であり、電源配線パターンは、電源電位を供給するための導体がプリントされた導体膜であり、とも

に導体膜の表面には絶縁膜（一般的に緑色の膜体）が配置されている。

実装基板 1 においては、グランド配線パターンと電源配線パターンのいずれかを第 1 配線パターン P 1 とし、これにスリット S を設けることができるが、通常、グランド配線パターンの方が電源配線パターンより面積が大きいことから、グランド配線パターンを第 1 配線パターンとし、これにスリット S を設けることが好ましい。

[0017] スリット S は、第 1 配線パターン P 1 に導体がプリントされない領域を設けることにより形成することができるが、第 1 配線パターン P 1 の領域内に実装基板を貫通する貫通孔を設け、これをスリット S とすることもできる。

図 1 には、四角形のスリット S を例示するが、これに限定されるものではなく、多角形や円形など、あらゆる形状を採用することができる。

[0018] 第 1 ランド L 1 と第 2 ランド L 2 は、積層セラミックコンデンサ等の実装部品を半田付けするための導体膜であり、通常、銅箔で形成される。第 1 ランド L 1 と第 2 ランド L 2 の表面は、第 1 配線パターン P 1 と異なり、絶縁膜は配置されない。図 1 には、ともに四角形状の第 1 ランド L 1 と第 2 ランド L 2 を例示するが、形状はこれに限定されるものではない。

[0019] スリット S の第 2 方向の長さ z は、第 1 ランド L 1 の第 2 方向の長さ c より長い。

図 1 に示すスリット S と第 1 ランド L 1 は、ともに四角形であることから、長さ z と長さ c はそれぞれスリット S と第 1 ランドの第 2 方向に延びる四角形の一辺の長さに等しいが、スリット S あるいは第 1 ランド L 1 が四角形以外の円形あるいは多角形等である場合、スリット S の第 2 方向の長さ z とは、実装基板 1 の表面に対する垂直方向からの平面視において、スリット S の外形の第 2 方向の長さが最も長い部分の長さである。また同様に、第 1 ランド L 1 の第 2 方向の長さ c とは、実装基板 1 の表面に対する垂直方向からの平面視において、第 1 ランド L 1 の外形の第 2 方向の長さが最も長い部分の長さである。

[0020] スリット S の第 2 方向の長さ z が、第 1 ランドの第 2 方向の長さ c の 2 倍

以上の長さとする、実装基板 1 への積層セラミックコンデンサ実装がより安定的なものとなる。

[0021] スリット S の第 1 方向の長さ y は、第 1 ランド L 1 の第 1 方向の長さ b より長い。

図 1 に示すスリット S と第 1 ランド L 1 は、ともに四角形であることから、長さ y と長さ b はそれぞれスリット S と第 1 ランドの第 1 方向に延びる四角形の一辺の長さに等しいが、スリット S あるいは第 1 ランド L 1 が四角形以外の円形あるいは多角形等である場合、スリット S の第 1 方向の長さ y とは、実装基板 1 の表面に対する垂直方向からの平面視において、スリット S の外形の第 1 方向の長さが最も長い部分の長さである。また同様に、第 1 ランド L 1 の第 1 方向の長さ b とは、実装基板 1 の表面に対する垂直方向からの平面視において、第 1 ランド L 1 の外形の第 1 方向の長さが最も長い部分の長さである。

[0022] スリット S の第 1 方向両端部のうち第 1 ランド L 1 に近い方の端部 S_e と、第 1 配線パターン P 1 の第 1 方向両端部のうち第 1 ランド L 1 に近い方の端部 P_e と、の距離 x は、第 1 ランドの第 1 方向の長さ b より短い。

[0023] 第 1 配線パターン P 1 は、第 2 方向に沿った直線状端部 E_s を有しており、直線状端部 E_s の長さは第 1 ランド L 1 の第 2 方向の長さ c 以上であり、直線状端部 E_s には第 1 ランド L 1 が接している。

[0024] このような実装基板 1 に積層セラミックコンデンサ 10 を実装すると、第 1 配線パターン P 1 と第 2 配線パターン P 2 をつなぐための第 1 ランド L 1 と第 2 ランド L 2 に、積層セラミックコンデンサ 10 の第 1 外部電極 3 1 と第 2 外部電極 3 2 がそれぞれ接続した実装構造が形成される。

[0025] 積層セラミックコンデンサ 10 は、図 5 に示すように、誘電体層と内部電極層が複数積層された構造を含む積層体 20 と、当該積層体 20 の相対する外面に設けられた第 1 外部電極 3 1 と第 2 外部電極 3 2 と、を備える。そして、積層方向に隣り合う内部電極層は互いに異なる第 1 外部電極 3 1 と第 2 外部電極 3 2 に接続しており、第 1 外部電極 3 1 と第 2 外部電極 3 2 に電圧

が印加されることにより積層体 20 内で静電容量が形成される。

[0026] 積層セラミックコンデンサ 10 が実装された実装基板 1 が凸状に撓むと、基板表面が水平方向に延び、ランド間は広がる方向に変形する。この変形は第 1 ランド L1、第 2 ランド L2 にそれぞれはんだ付けされている積層セラミックコンデンサ 10 の第 1 外部電極 31 と第 2 外部電極 32 を引き離す力となり、積層セラミックコンデンサ 10 を構成する誘電体のクラックの原因となる。ベタ配線は基板に比べて剛性が高く、基板が凸状に撓んだ際、基板表面の歪みはベタ配線で覆われていないエリアとなるランド間に集中することでさらに大きな引張応力が積層セラミックコンデンサの誘電体に発生することになる。本発明の実装基板 1 のように第 1 配線パターン P1 にスリット S を形成すると、スリット S 内に基板表面の歪みが分散し、第 1 ランド L1 と第 2 ランド L2 との間の基板表面の歪みを低減させる効果によって積層セラミックコンデンサ 10 に発生する引張応力を低減することができる。

[0027] (比較試験)

サンプルとして、スリットを設けていない従来の実装基板と種々の大きさのスリット S を設けた複数の実装基板 1 を用意し、第 1 配線パターン P1 に設けたスリット S の第 2 方向の長さ z と実装基板 1 を曲げた際に発生する応力との関係を FEM 解析により測定した。

[0028] 比較試験は、図 6 に示すように、積層セラミックコンデンサ 10 を中心とし、第 1 方向において積層セラミックコンデンサ 10 から等しい距離にある位置を押し下げるようにして実装基板 1 を凸状に撓ませる。このとき発生する応力の分布を図 7 に示すが、応力が最も集中し易い、積層セラミックコンデンサ 10 と第 1 ランド L1、あるいは、積層セラミックコンデンサ 10 と第 2 ランド L2 とが接合した、第 1 ランド L1 と第 2 ランド L2 が対向する側縁の上方部分について応力を解析した。

[0029] 図 8 に示すように、第 1 配線パターン P1 にスリット S を形成することにより、応力は緩和されるが、さらにスリット S の第 2 方向の長さ z を長くすることにより、応力を緩和する効果が向上することが認められた。なお、図

8では、スリットSの第2方向の長さ z を、第1ランドL1の第2方向の長さ c の倍率により表示している。

[0030] (第2の実施形態)

本発明の実装基板1の第2の実施形態を説明する。第2の実施形態については、第1の実施形態と異なる構成を中心に説明する。

[0031] 第2の実施形態は、図2に示すように、第1配線パターンP1に凹部2が形成されている。第1配線パターンP1は、第2方向に沿った直線状端部Esを有しており、第1ランドL1は、直線状端部Esに接している。第2の実施形態においては、第1ランドL1の少なくとも一部が凹部2内に配置された形態となる。

[0032] 第1の実施形態および第2の実施形態では、第1配線パターンP1にスリットSを配置した例を示したが、第2配線パターンP2においても、第1配線パターンに配置したようにしてスリットSを配置することができる。すなわち、実装基板1は、第1配線パターンP1と第2配線パターンP2の双方にスリットSを配置することができる。

[0033] (比較試験)

第1の実施形態と同様、第2の実施形態について、第1配線パターンP1に設けたスリットSの第2方向の長さ z と実装基板1を曲げた際に発生する応力との関係をFEM解析により測定した。

[0034] 図9に示すように、第2の実施形態についても第1の実施形態と同様に、第1配線パターンP1にスリットSを形成すると、応力が緩和され、さらにスリットSの第2方向の長さ z を長くすることにより、応力を緩和する効果が向上することが認められた。なお、図9では、スリットSの第2方向の長さ z を、第1ランドL1の第2方向の長さ c の倍率により表示している。

[0035] (第3の実施形態)

本発明の実装基板1の第3の実施形態を説明する。第3の実施形態については、第1の実施形態及び第2の実施形態と異なる構成を中心に説明する。

[0036] 図3に示すように、実装基板1は、第1配線パターンP1と第2配線パタ

ーンP 2の他に、さらに第3配線パターンP 3を備え、積層セラミックコンデンサの一对の外部電極を第2配線パターンP 2と第3配線パターンP 3にそれぞれ接続するための第3ランドL 3と第4ランドL 4を備えることができる。このような実装基板1では、第1配線パターンP 1と第2配線パターンP 2をつなぐための第1ランドL 1と第2ランドL 2には、第1の積層セラミックコンデンサの第1外部電極と第2外部電極がそれぞれ接続し、第2配線パターンP 2と第3配線パターンP 3をつなぐための第3ランドL 3と第4ランドL 4には、第2の積層セラミックコンデンサの第3外部電極と第4外部電極がそれぞれ接続した実装構造となる（図示せず）。

[0037] 上記の第1の積層セラミックコンデンサと第2の積層セラミックコンデンサは、ともに図5に示す積層セラミックコンデンサ10と同じ構造を備え、第1の積層セラミックコンデンサは、図5の第1外部電極31と第2外部電極32に相当する第1外部電極と第2外部電極を有し、第2の積層セラミックコンデンサは、図5の第1外部電極31と第2外部電極32に相当する第3外部電極と第4外部電極を有している。

[0038] 図3に示す実装基板1において、第2配線パターンP 2に電源電位を供給すれば、第1配線パターンP 1と第3配線パターンP 3にグランド電位を供給することができる。また、第1配線パターンP 1あるいは第3配線パターンP 3に電源電位を供給し、第3配線パターンP 3あるいは第1配線パターンP 1にグランド電位を供給すれば、電源電位とグランド電位との間に2つの積層セラミックコンデンサを直列に配列することができるため耐圧を拡大することができる。

[0039] なお、第3配線パターンP 3は、第1配線パターンP 1あるいは第2配線パターンP 2と同じ形状とすることができる。また第1配線パターンP 1等と同様にスリットSを設けることができる。

[0040] 以上、本発明の実施形態について説明したが、本発明は実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の態様で実施することが可能である。本発明は以下の組み合わせを含む。

[0041] <1>

グラウンド電位及び電源電位をそれぞれ供給する2つの配線パターンと、
コンデンサの一对の端子を前記2つの配線パターンに接続するための2つのランドと、
を備えた実装基板であって、

前記実装基板の表面に対する垂直方向からの平面視において、
2つのランドの中心を結ぶ方向を第1方向とし、該第1方向と直交する方向を第2方向としたとき、

第1配線パターンにスリットが設けられ、
前記スリットの第2方向の長さは、第1ランドの第2方向の長さより長く、
前記スリットの第1方向の長さは、前記第1ランドの第1方向の長さより長く、

前記スリットの第1方向両端部のうち前記第1ランドに近い方の端部と、
前記第1配線パターンの第1方向両端部のうち前記第1ランドに近い方の端部と、の距離は、前記第1ランドの第1方向の長さより短く、

前記第1配線パターンは、第2方向に沿った直線状端部を有しており、前記直線状端部の長さは前記第1ランドの第2方向の長さ以上であり、前記直線状端部は前記第1ランドに接している、実装基板。

<2>

前記第1配線パターンに凹部が形成され、前記凹部内に前記第1ランドの少なくとも一部が配置される、<1>記載の実装基板。

<3>

前記スリットの第2方向の長さは、前記第1ランドの第2方向の長さの2倍以上の長さを備える、<1>又は<2>記載の実装基板。

<4>

第2配線パターンに前記スリットが設けられた、<1>乃至<3>のいずれかに記載の実装基板。

<5>

第3配線パターンが配置され、積層セラミックコンデンサの一対の外部電極を第2配線パターンと前記第3配線パターンに接続するための2つのランドに配置された、<1>乃至<4>のいずれかに記載の実装基板。

<6>

<1>乃至<4>のいずれかに記載の実装基板と、

第1外部電極と及び第2外部電極を有する積層セラミックコンデンサと、
有し、

前記第1外部電極は前記第1ランドに接続され、前記第2外部電極は第2ランドに接続された、実装構造。

<7>

<5>記載の実装基板と、

第1外部電極及び第2外部電極を有する積層セラミックコンデンサと、
第3外部電極及び第4外部電極を有する積層セラミックコンデンサと、
を有し、

前記第1外部電極及び前記第2外部電極は、それぞれ前記第1ランド及び第2ランドに接続され、

前記第3外部電極及び前記第4外部電極は、それぞれ第3ランド及び第4ランドに接続された、実装構造。

符号の説明

[0042]	1	実装基板
	2	凹部
	10	積層セラミックコンデンサ
	20	積層体
	31	第1外部電極
	32	第2外部電極
	Es	直線状端部
	L1	第1ランド

L 2 第 2 ランド
L 3 第 3 ランド
L 4 第 4 ランド
P 1 第 1 配線パターン
P 2 第 2 配線パターン
P 3 第 3 配線パターン
P e 端部
S スリット
S e 端部
a, b, c, y, z 長さ
x 距離

請求の範囲

- [請求項1] グランド電位及び電源電位をそれぞれ供給する2つの配線パターンと、
- コンデンサの一对の端子を前記2つの配線パターンに接続するための2つのランドと、
- を備えた実装基板であって、
- 前記実装基板の表面に対する垂直方向からの平面視において、
- 2つのランドの中心を結ぶ方向を第1方向とし、該第1方向と直交する方向を第2方向としたとき、
- 第1配線パターンにスリットが設けられ、
- 前記スリットの第2方向の長さは、第1ランドの第2方向の長さより長く、
- 前記スリットの第1方向の長さは、前記第1ランドの第1方向の長さより長く、
- 前記スリットの第1方向両端部のうち前記第1ランドに近い方の端部と、前記第1配線パターンの第1方向両端部のうち前記第1ランドに近い方の端部と、の距離は、前記第1ランドの第1方向の長さより短く、
- 前記第1配線パターンは、第2方向に沿った直線状端部を有しており、前記直線状端部の長さは前記第1ランドの第2方向の長さ以上であり、前記直線状端部は前記第1ランドに接している、実装基板。
- [請求項2] 前記第1配線パターンに凹部が形成され、前記凹部内に前記第1ランドの少なくとも一部が配置される、請求項1記載の実装基板。
- [請求項3] 前記スリットの第2方向の長さは、前記第1ランドの第2方向の長さの2倍以上の長さを備える、請求項1又は2記載の実装基板。
- [請求項4] 第2配線パターンに前記スリットが設けられた、請求項1乃至3のいずれかに記載の実装基板。
- [請求項5] 第3配線パターンが配置され、積層セラミックコンデンサの一对の

外部電極を第2配線パターンと前記第3配線パターンに接続するための2つのランドに配置された、請求項1乃至4のいずれかに記載の実装基板。

[請求項6]

請求項1乃至4のいずれかに記載の実装基板と、

第1外部電極と及び第2外部電極を有する積層セラミックコンデンサと、

有し、

前記第1外部電極は前記第1ランドに接続され、前記第2外部電極は第2ランドに接続された、実装構造。

[請求項7]

請求項5記載の実装基板と、

第1外部電極及び第2外部電極を有する積層セラミックコンデンサと、

第3外部電極及び第4外部電極を有する積層セラミックコンデンサと、

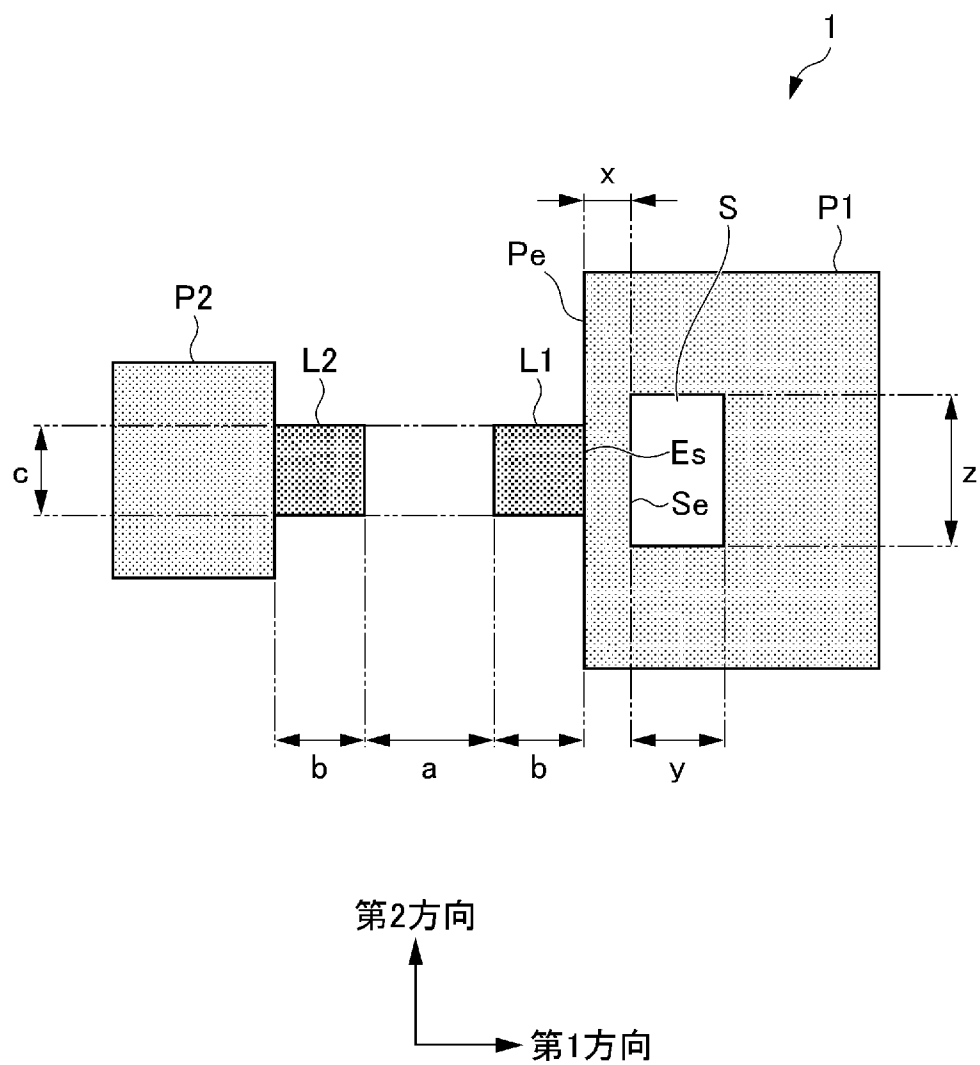
を有し、

前記第1外部電極及び前記第2外部電極は、それぞれ前記第1ランド及び第2ランドに接続され、

前記第3外部電極及び前記第4外部電極は、それぞれ第3ランド及び第4ランドに接続された、実装構造。

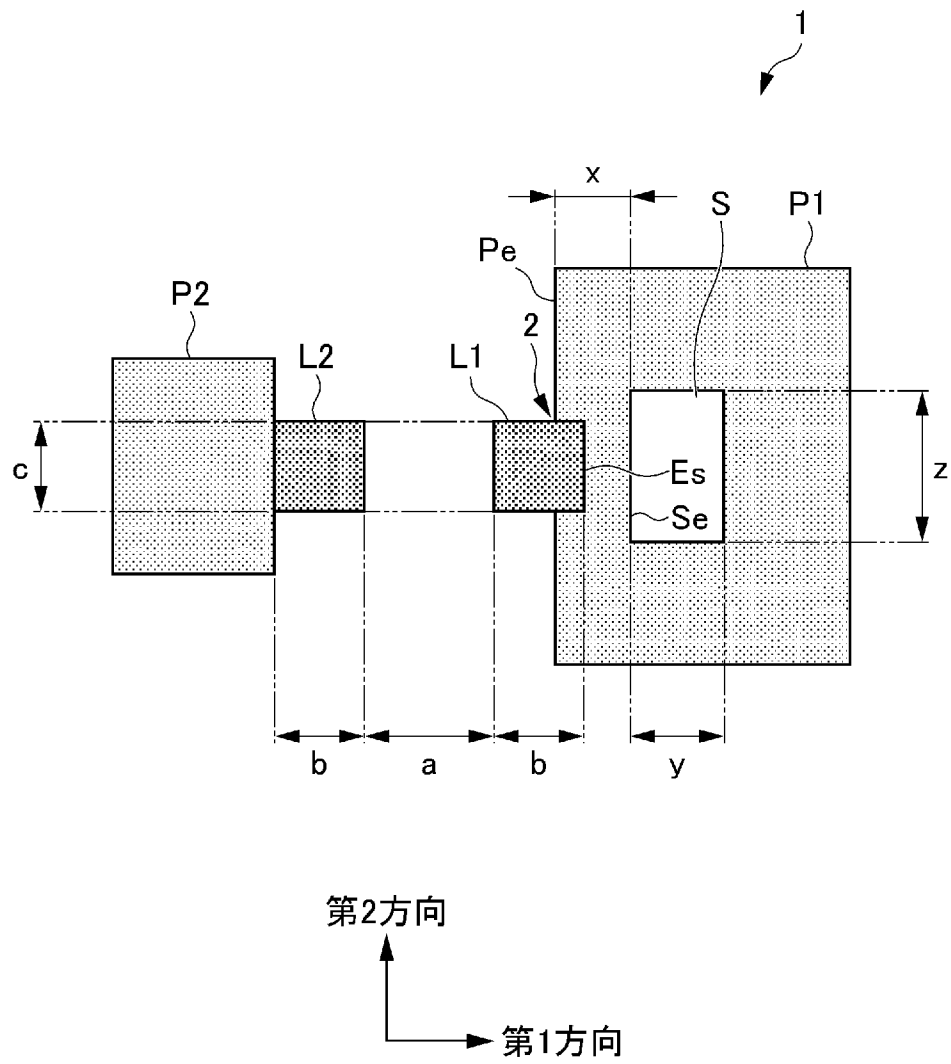
[図1]

図 1



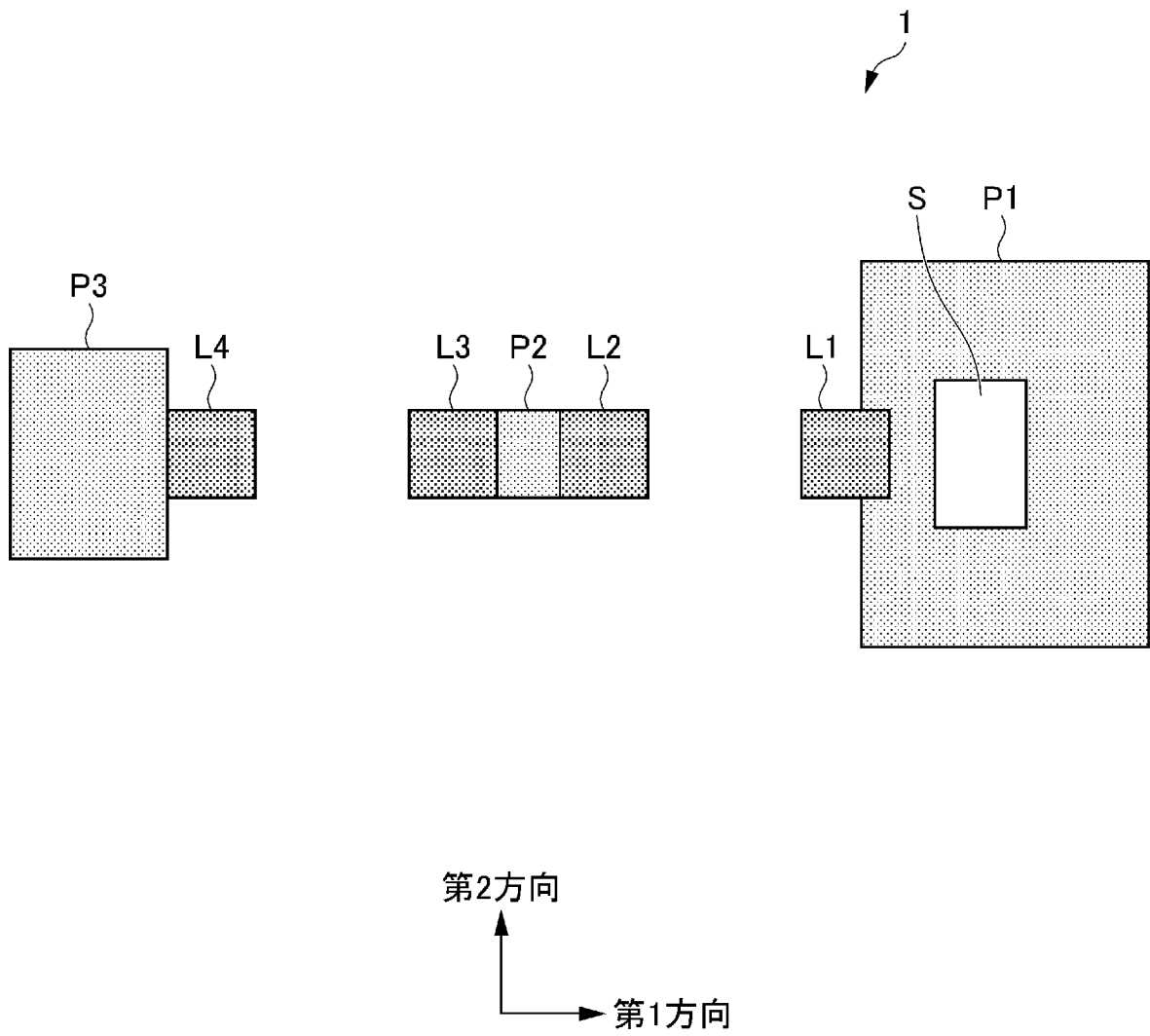
[図2]

図 2



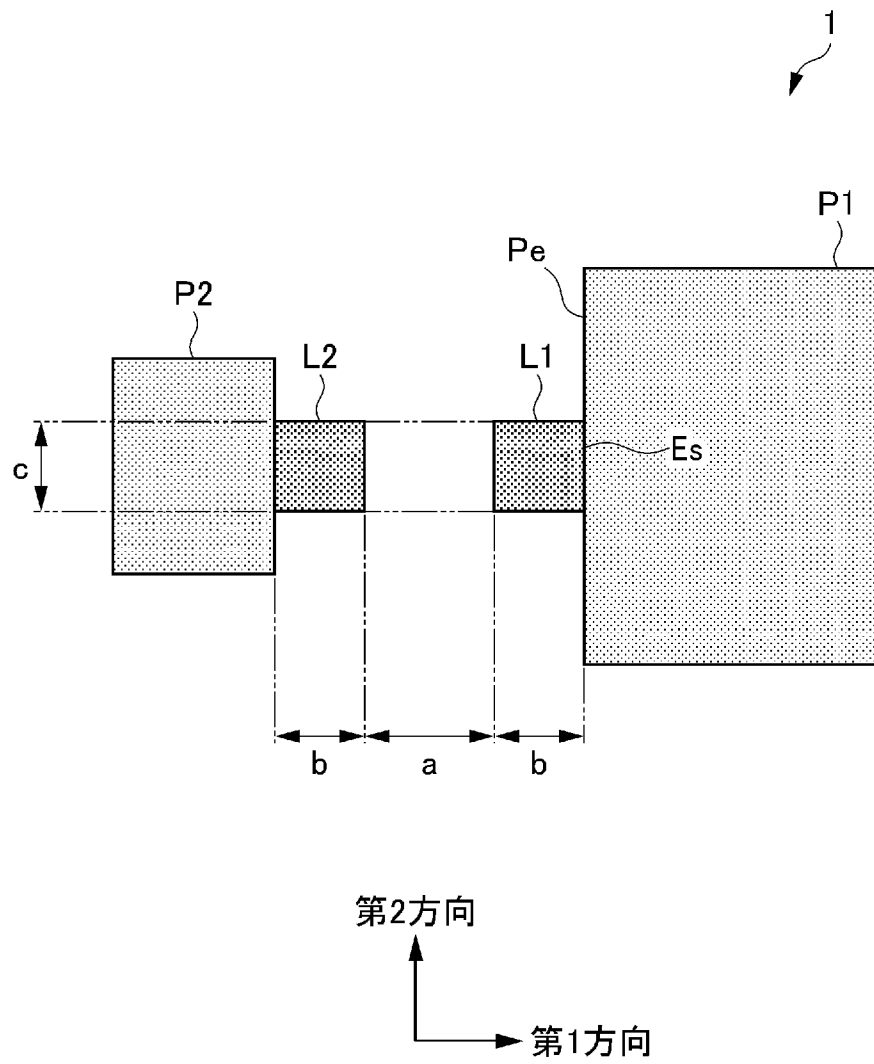
[図3]

図 3



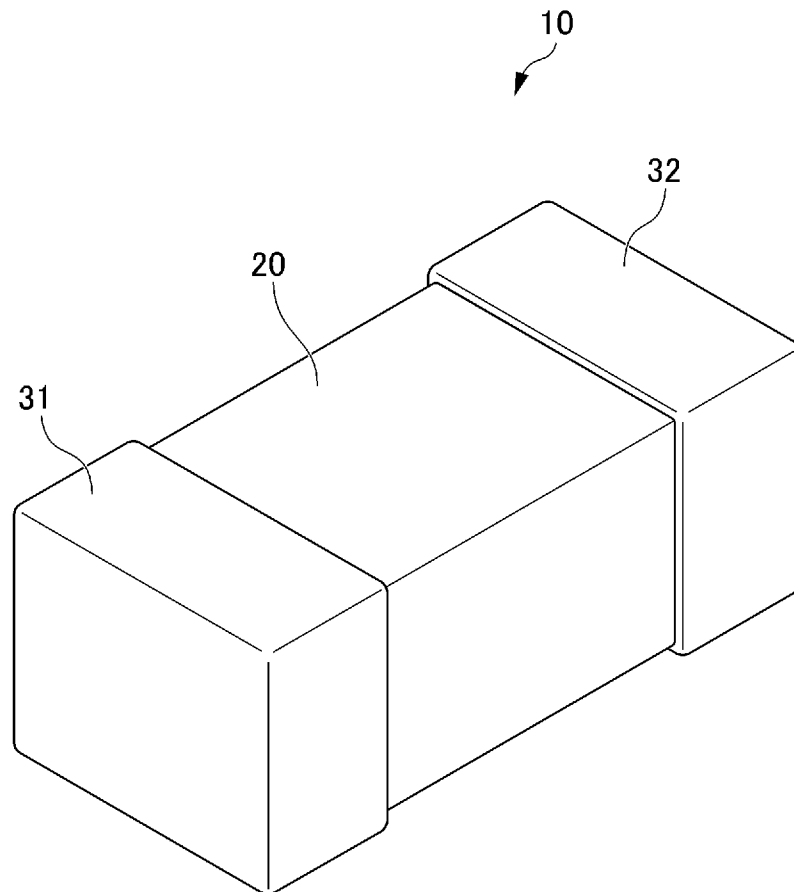
[図4]

図 4



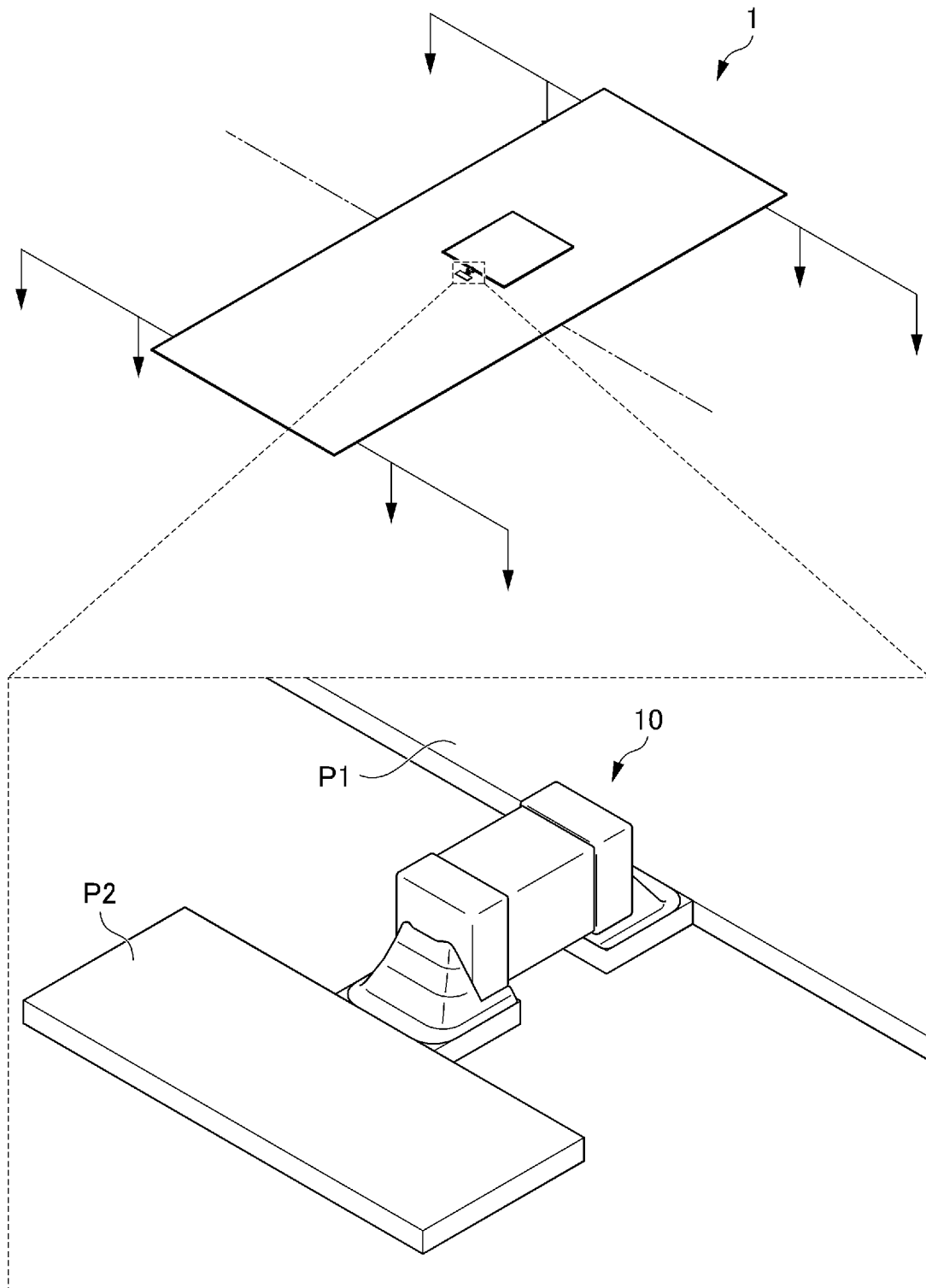
[図5]

図 5



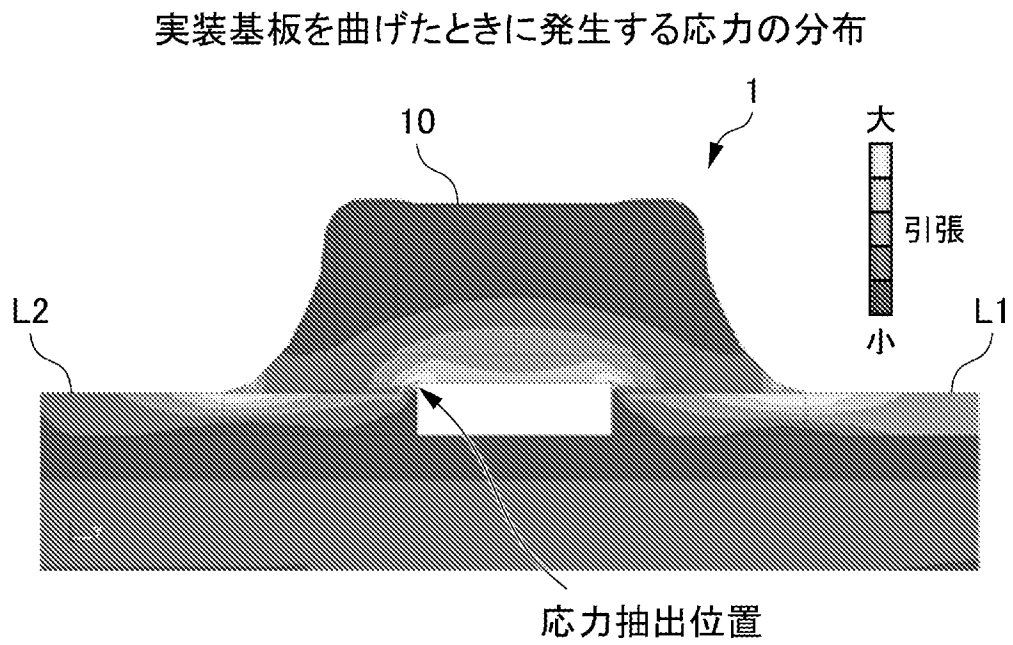
[図6]

図 6



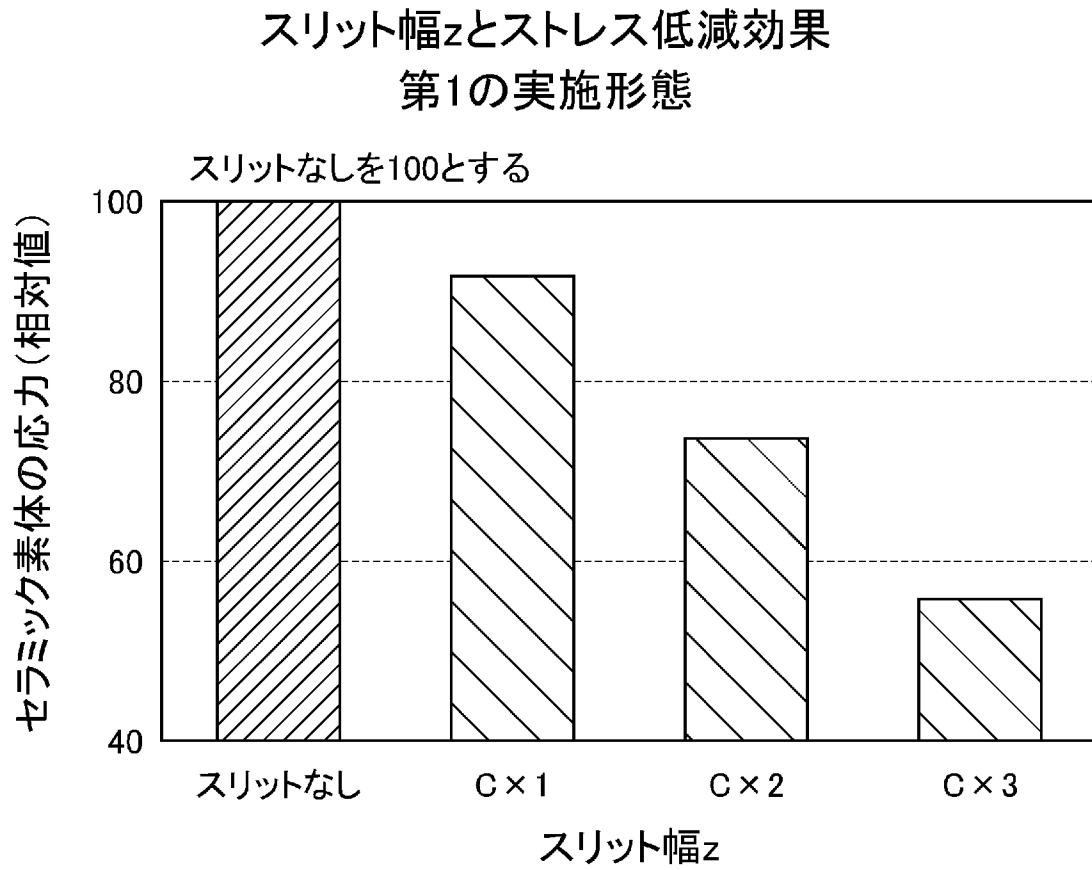
[図7]

図 7



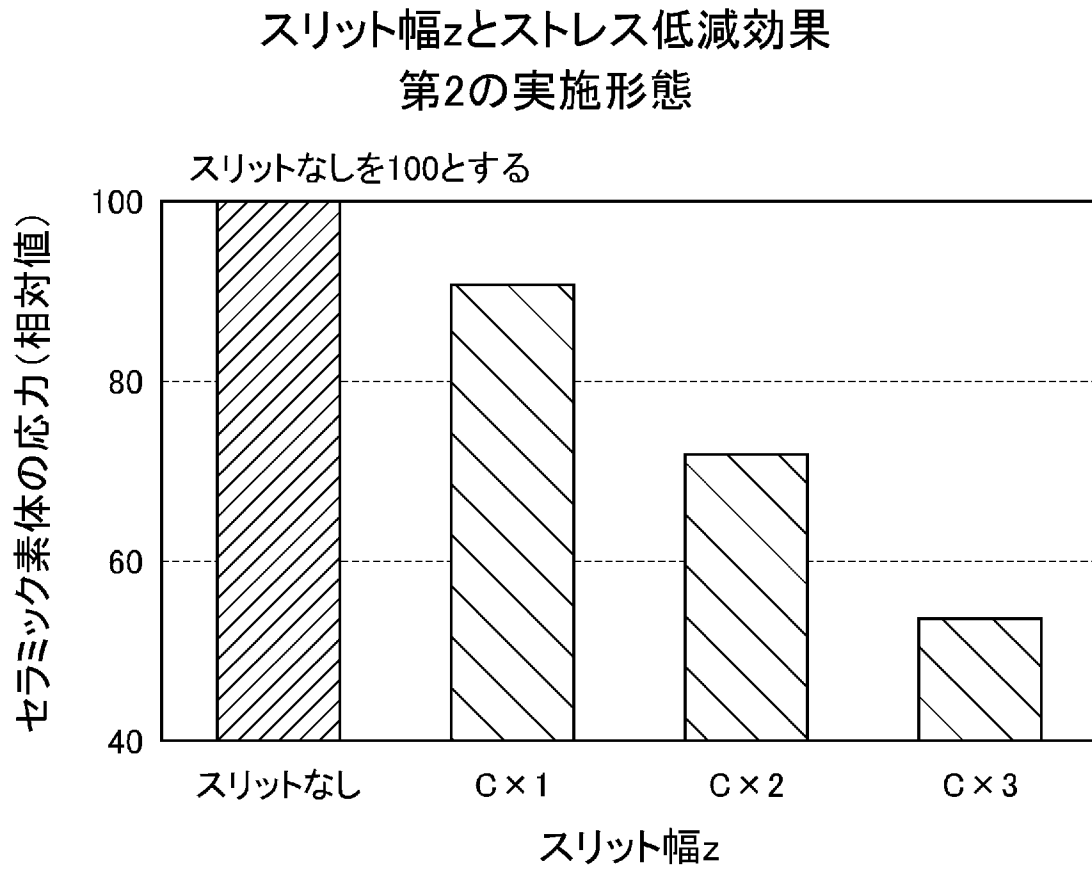
[図8]

図 8



[図9]

図 9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/011735

A. CLASSIFICATION OF SUBJECT MATTER H05K 3/34 (2006.01)i; H05K 1/02 (2006.01)i; H05K 1/18 (2006.01)i FI: H05K3/34 501D; H05K1/02 N; H05K1/18 J According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H05K3/34; H05K1/02; H05K1/18 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2008-60435 A (HITACHI, LTD.) 13 March 2008 (2008-03-13) paragraphs [0027]-[0030], fig. 1, 12, 13	1-3
Y		5-7
A		4
Y	JP 2021-68757 A (RICOH CO., LTD.) 30 April 2021 (2021-04-30) paragraphs [0018], [0019], fig. 2, 3	5-7
A		4
A	JP 2007-81364 A (CANON KABUSHIKI KAISHA) 29 March 2007 (2007-03-29)	1-7
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 26 April 2024		Date of mailing of the international search report 14 May 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/011735

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2008-60435	A	13 March 2008	US	2008/0074857	A1	
				paragraphs [0056]-[0066], fig. 1, 12, 13			
JP	2021-68757	A	30 April 2021	US	2021/0120673	A1	
				paragraphs [0020], [0021], fig. 2, 3			
				EP	3809806	A1	
				CN	112689387	A	
JP	2007-81364	A	29 March 2007	US	2007/0200218	A1	

A. 発明の属する分野の分類（国際特許分類（IPC））

H05K 3/34(2006.01)i; H05K 1/02(2006.01)i; H05K 1/18(2006.01)i
FI: H05K3/34 501D; H05K1/02 N; H05K1/18 J

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
H05K3/34; H05K1/02; H05K1/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922-1996年

日本国公開実用新案公報

1971-2024年

日本国実用新案登録公報

1996-2024年

日本国登録実用新案公報

1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2008-60435 A（株式会社日立製作所） 13.03.2008（2008-03-13） 段落 [0027] - [0030], 図1, 図12 - 図13	1-3
Y		5-7
A		4
Y	JP 2021-68757 A（株式会社リコー） 30.04.2021（2021-04-30） 段落 [0018] - [0019], 図2 - 図3	5-7
A		4
A	JP 2007-81364 A（キヤノン株式会社） 29.03.2007（2007-03-29）	1-7

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

26.04.2024

国際調査報告の発送日

14.05.2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

内田 勝久 3T 3799

電話番号 03-3581-1101 内線 3368

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/011735

引用文献			公表日	パテントファミリー文献	公表日
JP	2008-60435	A	13.03.2008	US 2008/0074857 A1 段落 [0 0 5 6] - [0 0 6 6] , 図 1 , 図 1 2 - 図 1 3	
JP	2021-68757	A	30.04.2021	US 2021/0120673 A1 段落 [0 0 2 0] - [0 0 2 1] , 図 2 - 図 3 EP 3809806 A1 CN 112689387 A	
JP	2007-81364	A	29.03.2007	US 2007/0200218 A1	