



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 350 945**

51 Int. Cl.:

H02M 7/44 (2006.01)

H02M 5/42 (2006.01)

H02M 5/458 (2006.01)

H02P 27/06 (2006.01)

H02P 27/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **06123658 .4**

96 Fecha de presentación : **08.11.2006**

97 Número de publicación de la solicitud: **1788697**

97 Fecha de publicación de la solicitud: **23.05.2007**

54

Título: **Dispositivo de corrección del factor de potencia para variador de velocidad.**

30

Prioridad: **22.11.2005 FR 05 53546**

45

Fecha de publicación de la mención BOPI:
28.01.2011

45

Fecha de la publicación del folleto de la patente:
28.01.2011

73

Titular/es:
SCHNEIDER TOSHIBA INVERTER EUROPE S.A.S.
33, rue André Blanchet
27120 Pacy sur Eure, FR

72

Inventor/es: **Grbovic, Petar**

74

Agente: **Polo Flores, Carlos**

ES 2 350 945 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

**DISPOSITIVO DE CORRECCIÓN DEL FACTOR DE POTENCIA PARA
VARIADOR DE VELOCIDAD**

Descripción

La presente invención se refiere, en general, al
5 campo de los variadores de velocidad del tipo
convertidores de frecuencia destinados al control de
motores eléctricos, y en particular a un dispositivo de
corrección del factor de potencia monofásico y a su
circuito de control, integrado en un variador de
10 velocidad de potencia débil.

De forma conocida en la técnica anterior, un
variador de velocidad del tipo convertidor de frecuencia
incluye un rectificador de entrada que suministra una
tensión continua a partir de una red de alimentación
15 alterna exterior y un ondulator de modulación por anchura
de impulsos (MLI o PWM - Pulse Wide Modulation) que
alimenta un motor alterno trifásico. El variador de
velocidad incluye también un condensador de gran
capacidad que está conectado entre el rectificador de
20 entrada y el ondulator PWM. En las aplicaciones de
potencia débil, por ejemplo hasta una potencia aproximada
de 2 kW, el variador de velocidad suele ser alimentado
por una red de alimentación eléctrica alterna monofásica
de 110V o 230V.

25 El rectificador de entrada suele utilizar un puente
de diodos, que suministra una tensión rectificada. La
potencia consumida instantánea oscila a una frecuencia
igual al doble de la frecuencia de entrada de la red de
alimentación alterna (por ejemplo 100 o 120 hertzios).
30 Sin embargo, a la salida del variador, la carga
controlada por el variador de velocidad, tal como un
motor trifásico, necesita una potencia instantánea

constante, si no es así, aparecen una ondulación del par y oscilaciones de velocidad en el motor.

Esta es la razón por la que se exige un importante elemento de almacenamiento de energía como una bobina de inductancia entre la entrada y la salida del variador de velocidad. Es muy frecuente utilizar un gran condensador electrolítico o una serie de condensadores como elemento de almacenamiento. Los diodos del rectificador de entrada conducen durante un periodo corto en torno a la tensión de entrada máxima. Por lo tanto, la corriente de entrada es un impulso corto con una gran amplitud, que comprende la frecuencia fundamental (por ejemplo, 50 o 60 hertzios) y armónicos de frecuencias más elevadas. La corriente de punta puede ser así varias veces superior a la amplitud del armónico fundamental. Una tal corriente de punta plantea numerosos problemas, tales como la reducción de las posibilidades de la red de alimentación, la sobrecarga de la línea del neutro, el sobrecalentamiento de los transformadores de distribución, de los motores, etc. En efecto, cuantos más armónicos existan en la corriente, tanta más importante corriente eficaz RMS (root mean square - media cuadrática) se tendrá para una misma potencia activa dada.

Para reducir los armónicos de entrada y estar conformes en particular con las normas IEC 61000, se utiliza un circuito de compensación de fase, llamado también circuito de corrección del factor de potencia (PFC - Power Factor Correction). En condiciones normales, los circuitos de compensación de fase están basados en un circuito elevador de tensión continua, que está situado a la salida del rectificador de entrada de diodos, de modo que suministre la tensión en el acumulador intermedio de

continua. Los circuitos de compensación de fase suelen estar constituidos por una etapa de potencia y dos bucles de control interconectados, un bucle lento de regulación de la tensión en el acumulador intermedio y un bucle de
5 regulación de la corriente de entrada con una gran banda de paso. El regulador de tensión debe permitir mantener constante la tensión en el acumulador intermedio de corriente continua e independiente de la variación de la carga y de la tensión de entrada. La tarea del regulador
10 de la corriente de entrada es controlar la corriente instantánea de entrada en función del regulador de tensión en el acumulador intermedio y de un perfil de la corriente de referencia exigida para estar conformes a las normas (en particular IEC 61000-3-2 y 61000-3-12).

15 El documento XP-002401581, "Optimización de las etapas de entrada y de salida en fuentes de alimentación de alto rendimiento" *ICIT 2003*, describe un dispositivo que incluye un circuito de corrección del factor de potencia.

20 Según una primera solución, los circuitos de control para elevadores con compensación de fase han sido, durante mucho tiempo, circuitos completamente analógicos para las pequeñas potencias (ver documento US 6.373.734). Un tal circuito de control está constituido, en
25 particular, por un regulador de la tensión en el acumulador intermedio continua, un multiplicador analógico y un regulador de corriente analógico.

El regulador de corriente suministra una orden al circuito de corrección del factor de potencia. Puede
30 funcionar según varios modos, tales como, por ejemplo, control de la corriente máxima o por medio de una frecuencia de corte constante, tiempo de conducción

constante y frecuencia de corte variable, control en modo integral y control por histéresis de la corriente de punta. El multiplicador analógico recibe, a la entrada, una señal de medida de la tensión rectificada y una
5 consigna de corrección procedente del regulador de la tensión en el acumulador intermedio continua para proporcionar, a la salida, una corriente de referencia al regulador de corriente.

Todas estas operaciones de servicio pueden estar
10 integradas en un solo componente. No obstante, un tal componente es de alto coste y complejo, en particular en razón del multiplicador a realizar en tecnología analógica.

Una segunda solución, que suele utilizarse, está
15 constituida por un dispositivo completamente numérico (o digital). Todas las operaciones de control del circuito de corrección del factor de potencia, incluida la regulación de la tensión en el acumulador intermedio, el cálculo de la señal de corrección y la regulación de la
20 corriente se realizan, entonces, con la ayuda de un microprocesador. Los rendimientos requeridos del microprocesador dependen de la frecuencia de conmutación del circuito de compensación de fase así como del tiempo necesario para las demás operaciones (por ejemplo:
25 estimaciones, cálculos, PLL (Phase Lock Loop - Bucle de bloqueo de fase), etc...). En particular, la función de regulación de corriente por modulación de anchura de impulsos PWM, que proporciona la señal de control del módulo PFC del variador, así como la función de
30 generación de perfil a partir de una medida de la corriente rectificada, son funciones que pueden ser muy consumidoras de tiempo, cuando se realizan en tecnología

digital.

Como los rendimientos exigidos son, en general, bastante elevados, una tal solución completamente digital necesita utilizar un procesador de señal digital de alto
5 rendimiento, en particular si este procesador debe generar igualmente los algoritmos utilizados por el variador de velocidad para el control del motor. Si no es así, la utilización de un microprocesador suplementario dedicado para el circuito de compensación de fase sería
10 también posible, pero esta solución se considerará, no obstante, onerosa.

El objetivo de la invención es, por lo tanto, dar a conocer un dispositivo simple y económico de corrección del factor de potencia, adaptado a un variador de
15 velocidad alimentado en monofásico, de modo que esté conforme con las normas IEC61000 sobre la limitación del nivel de la corriente de armónicos emitidos.

Para ello, la invención describe un variador de velocidad para motor eléctrico trifásico, según la
20 reivindicación 1, que comprende un módulo rectificador que proporciona una tensión rectificada a partir de una red eléctrica monofásica alterna, un módulo elevador de tensión que suministra una tensión en el acumulador intermedio regulada a partir de dicha tensión
25 rectificada, un módulo ondulator alimentado por dicha tensión en el acumulador intermedio y que suministra una tensión de control al motor eléctrico trifásico a partir de una consigna de control y una unidad de procesamiento digital, que genera dicha consigna de control. El
30 variador de velocidad está caracterizado porque comprende un dispositivo híbrido de corrección del factor de potencia, que controla el módulo elevador de tensión y

que incluye un circuito digital provisto de un módulo regulador de tensión, que genera una señal de corrección a partir de una señal de medida de dicha tensión en el acumulador intermedio y un circuito analógico que genera
5 una señal de control al módulo elevador a partir de una señal de medida de dicha tensión rectificada y a partir de dicha señal de corrección. El circuito analógico está constituido por un circuito limitador que recibe, a la entrada, la señal de medida de dicha tensión rectificada
10 y que genera, a la salida, una señal recortada de forma prácticamente trapezoidal.

Como el dispositivo de corrección de factor de potencia es de diseño híbrido, es decir, en tecnología analógica y en tecnología numérica (digital), un tal
15 dispositivo permite, en efecto, combinar las ventajas de las dos tecnologías, a saber:

- un circuito digital capaz de efectuar un bucle de regulación de la tensión, de alto rendimiento, en el acumulador intermedio del variador para generar una señal
20 de corrección regulada convertida en PWM (MLI),

- un circuito analógico cuya función es realizar un bucle de regulación de corriente a partir de esta señal de corrección PWM y a partir de una señal de medida de la tensión rectificada. El circuito analógico sirve, además,
25 para limitar previamente, de forma simple, esta señal de medida según una forma determinada. El circuito analógico suministra, a continuación, una señal de regulación a un conmutador estático del módulo elevador de tensión del variador.

30 Para optimizar la solución, el circuito digital está preferentemente integrado en la unidad de procesamiento del variador que tiene la función, en particular, de

calcular los bucles de regulación y de control del motor del variador de velocidad. De este modo, se evita ventajosamente la utilización de una unidad de procesamiento específica.

5 Otras características y ventajas aparecerán en la descripción detallada, que sigue, haciéndose referencia a una forma de realización dada a título de ejemplo y representada por los dibujos adjuntos en los que:

10 - la figura 1 representa un diagrama simplificado de una forma de realización de un variador de velocidad conforme a la invención,

 - la figura 2 detalla el módulo elevador de tensión del variador de velocidad de la figura 1,

15 - las figuras 3 y 4 detallan, respectivamente, el circuito analógico y el circuito digital de un dispositivo híbrido de corrección del factor de potencia del variador de velocidad,

20 - la figura 5 representa un diagrama de las señales que circulan en el dispositivo híbrido de corrección del factor de potencia,

 - la figura 6 detalla un ejemplo de circuito de conmutación del dispositivo híbrido de corrección del factor de potencia,

25 - la figura 7 detalla un ejemplo de circuito limitador del dispositivo híbrido de corrección del factor de potencia,

 - la figura 8 representa una variante de la forma de realización de la figura 1.

30 Haciendo referencia a la figura 1, un variador de velocidad está destinado al control y a la regulación de un motor eléctrico alterno trifásico M, de tipo asíncrono. El variador de velocidad está alimentado por

una red eléctrica alterna monofásica exterior 5. El variador comprende un módulo rectificador 10 que recibe, a la entrada, la red eléctrica 5 de modo que se proporcione, a la salida, una tensión de entrada V_{IN} rectificada 15. El módulo rectificador 10 está, por ejemplo, constituido por un puente de diodos de tipo conocido, que permite suministrar fácilmente una señal periódica rectificada a partir de la red alterna de entrada 5.

10 En flujo ascendente del módulo rectificador 10, el variador comprende un módulo elevador de tensión 40 conectado al módulo rectificador 10. A partir de la tensión rectificada V_{IN} 15, el módulo elevador 40 tiene la función de proporcionar una tensión regulada en el acumulador intermedio de corriente continua V_{bus} 45.

El variador comprende, a continuación, un módulo ondulator 50 del tipo PWM alimentado por la tensión regulada en el acumulador intermedio de corriente continua V_{bus} 45 y destinado a suministrar una tensión de control en las tres fases del motor M a partir de una consigna de control. Esta consigna de control procede de una unidad de procesamiento (no representada en las figuras) del variador. Esta unidad de procesamiento tiene como función, en particular, la gestión del control del motor (llamada también MCC Motor Control Core) y está basada en un microcontrolador, un microprocesador, un procesador DSP (Procesador de Señal Digital) o equivalente.

30 Como se indica en la figura 2, el módulo elevador de tensión 40 del variador de velocidad posee una estructura conocida que comprende una inductancia 41 (llamada, a veces, inductancia elevadora (denominada *boost*) conectada

entre el terminal positivo de la tensión rectificada V_{IN} 15 y el ánodo de un diodo 42 (diodo elevador). El cátodo del diodo 42 está conectado a la salida del módulo elevador 40, es decir, al terminal positivo de la tensión en el acumulador intermedio de corriente continua V_{bus} 45. Un condensador en el acumulador intermedio de corriente continua 43 (por ejemplo del tipo condensador electrolítico) está conectado entre el cátodo del diodo 42 y el terminal negativo de la tensión en el acumulador intermedio de corriente continua V_{bus} 45. Un conmutador 44 (preferentemente del tipo conmutador estático, como un transistor de potencia) posee un extremo conectado entre la inductancia 41 y el ánodo del diodo 42 y otro extremo conectado al terminal negativo de la tensión rectificada V_{IN} 15. Estos dos extremos están conectados cuando el conmutador 44 está cerrado y están desconectados cuando el conmutador 44 está abierto. El conmutador 44 está regulado por una señal de regulación 25 procedente de un dispositivo de corrección del factor de potencia del variador.

Según la invención, el dispositivo de corrección del factor de potencia del variador es un circuito híbrido, es decir, realizado en tecnología numérica (digital) y en tecnología analógica.

Por lo tanto, comprende un primer circuito digital 30 que recibe, a la entrada, una señal de medida 46 representativa de la tensión en el acumulador intermedio V_{bus} . Esta señal de medida 46 puede, por supuesto, obtenerse a partir de la tensión en el acumulador intermedio de corriente continua V_{bus} 45 mediante un puente divisor no representado en las figuras. Según la forma de realización de la figura 4, el circuito digital

30 comprende un convertidor analógico/digital 31
conectado a la señal de entrada 46. La salida del
convertidor 31 está conectada a una de las entradas de un
sumador 32, cuya otra entrada recibe un valor de consigna
5 36 de tensión en el acumulador intermedio $V_{bus\ ref}$. Este
valor de consigna $V_{bus\ ref}$ se puede generar por la unidad
de procesamiento del variador por diferentes medios no
aquí detallados (cálculo interno, consigna exterior,
etc.).

10 La salida del sumador 32 suministra, por lo tanto,
la diferencia entre las señales 36 y 46, es decir, una
señal V_{err} , que representa el error en la tensión en el
acumulador intermedio de corriente continua. Esta
diferencia V_{err} se recibe por un módulo regulador de
15 tensión 33, que proporciona, a la salida, una señal de
corrección regulada que permitirá corregir la tensión en
el acumulador intermedio de corriente continua bus 45. A
continuación, la señal de corrección se convierte en una
señal de tipo PWM por un circuito modulador PWM 34, que
20 proporciona la señal de corrección V_{PWM} 35 como salida del
circuito digital 30.

El dispositivo de corrección del factor de potencia
comprende, además, un segundo circuito analógico 20, que
recibe, a la entrada, la señal de corrección V_{PWM} 35.

25 Según la forma de realización representada en la
figura 3, el circuito analógico 20 comprende un circuito
limitador 21 (llamado también *Shape Generator*), que
recibe, a la entrada, una señal de medida 12
representativa de la tensión periódica rectificada V_{IN} .
30 Esta señal de medida 12 se puede obtener a partir de la
tensión rectificada V_{IN} 15 mediante un puente divisor no
representado en las figuras. En la forma de realización

preferida, el circuito limitador 21 tiene por función generar, lo más simplemente posible, una señal recortada V_{SG} 26, cuyo perfil es prácticamente trapezoidal, limitando la señal de medida 12 a un valor predeterminado V_0 (ver figura 5).

Un ejemplo de representación del esquema de principio de funcionamiento del circuito limitador 21 se representa en la figura 7. La señal de entrada 12, que representa V_{IN} , está conectada a un puente divisor de resistencias formado por dos resistencias R_1 y R_2 en serie (o mediante dos grupos de resistencias R_1 el R_2 en serie). El punto medio del puente divisor entre las resistencias R_1 y R_2 está conectado al ánodo de un diodo de limitación D_1 , cuyo cátodo está conectado a una fuente de tensión de limitación del valor V_0 . El punto medio del puente divisor suministra también la señal de salida V_{SG} 26 de forma trapezoidal del circuito limitador 21.

En la iniciación operativa, el valor de la señal periódica $V_{SG}(t)$ progresa con el valor de la señal periódica $V_{IN}(t)$ con un ratio (R_2/R_1+R_2) , hasta alcanzar el valor V_0 . Este instante corresponde a un ángulo α_0 . Luego, el valor de $V_{SG}(t)$ queda al nivel de V_0 hasta el instante en el que alcanza el valor $(\pi - \alpha_0)$, ω que representa la frecuencia de la señal periódica $V_{IN}(t)$. Por último, a partir del instante, $V_{SG}(t)$ sigue, de nuevo, el valor de la señal periódica $V_{IN}(t)$ y la relación (R_2/R_1+R_2) , según se indica en la figura 5. El ángulo α_0 representa el ángulo del flanco ascendente/descendente de $V_{SG}(t)$ y su valor depende de la relación (R_2/R_1+R_2) del puente divisor. Así:

$$V_{SG}(t) = V_{IN}(t) * (R_2/R_1+R_2) \text{ cuando: } 0 \leq \omega t < \alpha_0$$

$$V_{SG}(t) = V_0 \text{ cuando: } \alpha_0 \leq \omega t < \pi - \alpha_0$$

$$V_{SG}(t) = V_{IN}(t) * (R2/R1+R2) \text{ cuando: } \pi - \alpha_0 \leq \omega t < \pi$$

Una elección prudente de los valores R1 y R2 permite optimizar el valor del ángulo α_0 . Preferentemente, un
 5 ángulo α_0 comprendido entre 5° y 300° proporciona resultados satisfactorios, que permiten minimizar los armónicos generados por el variador de velocidad y poder minimizar así la magnitud del condensador en el acumulador intermedio de corriente continua 43. Por otro
 10 lado, la forma trapezoidal de la señal recortada V_{SG} 26 proporciona mejores resultados que una forma sinusoidal de amplitud atenuada y es más sencilla de realizar que una forma en escalera que necesitaría medios de procesamiento digital, consumidores de tiempo en el
 15 circuito limitador 21.

El circuito analógico 20 comprende, a continuación, un circuito de conmutación 22 (denominado también Switching Network), que recibe, a la entrada, la señal V_{SG} 26 así como la señal de corrección V_{PWM} 35, de modo
 20 que se genere, a la salida, una señal 27 (ver figura 5). Un ejemplo simplificado del esquema de principio de funcionamiento del circuito de conmutación 22 se proporciona en la figura 6. La señal de salida 27 se conmuta alternativamente, bien sea hacia la señal 26,
 25 bien sea hacia el cero (Masa) en función de los impulsos procedentes de la señal 35 gracias a dos conmutadores S1 y S2 accionado, respectivamente, por la señal 35 y por la inversa de la señal 35.

La señal de salida 27 del circuito de conmutación 22
 30 se introduce, a continuación, en un filtro de paso bajo 23 para proporcionar una señal de referencia de corriente 28 analógica. Esta señal 28 representa así la señal de

referencia para la corriente presente a la entrada del módulo elevador de tensión 40.

El circuito analógico 20 comprende, a continuación, un regulador de corriente 24 cuya entrada es la señal de referencia de corriente 28 y cuya otra entrada es una
5 señal de medida 13 representativa de la corriente de entrada I_{IN} proporcionada al módulo elevador de tensión 40. A la salida, el regulador de corriente 24 genera una señal TOR ("Todo o nada") de regulación 25 que se
10 aplicará en la rejilla del conmutador estático 44 para abrir o cerrar este conmutador.

Según una forma de realización simple, representada en la figura 5, el regulador de corriente 24 puede ser un regulador simple del tipo de histéresis, que proporcione
15 una salida TOR ("Todo o nada"), en donde:

- cuando la señal 28 se hace superior a $I_N + \varepsilon$, entonces la señal de regulación 25 ordena un cierre del conmutador 44, de modo que se pueda aumentar I_{IN} y
- cuando la señal 28 se hace inferior a $I_{IN} - \varepsilon$,
20 entonces la señal de regulación 25 ordena una apertura del conmutador 44, representando ε el valor de la histéresis.

La orden de regulación 25 se transmite a la rejilla del conmutador 44 mediante un circuito clásico de tipo
25 *gate driver* (excitador de puerta de transistor), no representado en las figuras.

La figura 8 describe una variante de la forma de realización de la figura 1 de la invención en donde se introduce un modo de funcionamiento suplementario (modo
30 de reserva o modo en *stand-by*) que permite forzar la apertura del conmutador 44 cuando el variador de velocidad no comprende carga del motor, por ejemplo en

caso de motor parado. Esta funcionalidad permite, en particular, minimizar el consumo de energía eléctrica evitando descargar inútilmente el condensador en el acumulador intermedio.

5 Para ello, una señal de medida 47 representativa de la corriente de carga del variador se envía hacia un convertidor analógico/digital 37 del circuito digital 30. La salida del convertidor 37 se envía al módulo regulador de tensión 33. En esta variante, el módulo 33 realiza,
10 por lo tanto, una función suplementaria de selección entre dos modos de funcionamiento: un modo de régimen "normal" que corresponde al funcionamiento normal descrito anteriormente y un modo de régimen "stand-by" en el que el módulo 33 activa una señal de inhibición INB
15 con destino al regulador de corriente 24. Cuando la señal de inhibición INB está activa, entonces el regulador de corriente 24 fuerza la señal de control 25 de modo que controle la apertura del conmutador 44.

 El módulo 33 selecciona el modo de régimen de
20 funcionamiento "stand-by" cuando la señal 47 indica que no circula ninguna corriente de carga, es decir, cuando detecta que no hay carga del motor. Además, se podría considerar, de forma equivalente, que la información de detección de ausencia de carga de motor regulada por el
25 módulo regulador de tensión 33 sea efectuada por otros medios (por ejemplo, mediante una detección de motor parado).

 Cuando la señal 47 indica que está presente una corriente de carga, el módulo 33 selecciona el modo de
30 funcionamiento "normal", de modo que regule la apertura y el cierre del conmutador 44 según se describió anteriormente.

Queda entendido que se puede, sin salirse del marco de la invención, según se define en las reivindicaciones adjuntas, imaginar otras variantes y perfeccionamientos de detalle e incluso considerar la posibilidad de emplear
5 medios equivalentes.

REIVINDICACIONES

1.- Variador de velocidad para motor eléctrico trifásico (M), que comprende:

- un módulo rectificador(10) que suministra una
5 tensión rectificada (15) a partir de una red eléctrica monofásica alterna (5),

- un módulo elevador de tensión (40) que proporciona una tensión regulada en el acumulador intermedio de corriente continua (45) a partir de dicha tensión
10 rectificada (15),

- un módulo ondulator (50) alimentado por dicha tensión en el acumulador intermedio de corriente continua (45) y que suministra una tensión de control al motor eléctrico trifásico (M) a partir de una consigna de
15 control,

- una unidad de procesamiento digital que proporciona dicha consigna de control,

caracterizado porque el variador de velocidad comprende un dispositivo híbrido de corrección del factor de potencia que regula el módulo elevador de tensión (40) y que comprende:
20

- un circuito digital (30) provisto de un módulo regulador de tensión (33) que genera una señal de corrección (35) a partir de una señal de medida (46) de
25 dicha tensión en el acumulador intermedio,

- un circuito analógico (20) que genera una señal de regulación (25) al módulo elevador (40) a partir de una señal de medida (12) de dicha tensión rectificada y a partir de dicha señal de corrección (35), el circuito
30 analógico (20) que comprende un circuito limitador (21) que recibe, a la entrada, la señal de medida (12) de dicha tensión rectificada y que genera, a la salida, una

señal recortada (26) de forma prácticamente trapezoidal.

2.- Variador de velocidad según la reivindicación 1, caracterizado porque el circuito digital (30) está integrado en dicha unidad de procesamiento.

5 3.- Variador de velocidad según la reivindicación 1, caracterizado porque la señal de corrección (35) es una señal de modulación por anchura de impulsos PWM.

4.- Variador de velocidad según la reivindicación 1, caracterizado porque el módulo elevador (40) comprende un
10 conmutador estático (44) accionado por dicha señal de regulación (25).

5.- Variador de velocidad según la reivindicación 1, caracterizado porque el circuito limitador (21) comprende un puente divisor de resistencias (R1, R2) y un diodo de
15 limitación (D1), cuyo ánodo está conectado a un punto medio del puente divisor.

6.- Variador de velocidad según la reivindicación 1, caracterizado porque el circuito analógico (20) comprende un circuito de conmutación (22) que recibe, a la entrada,
20 dicha señal recortada (26) y dicha señal de corrección (35) para generar una señal de referencia de corriente (28).

7.- Variador de velocidad según la reivindicación 6, caracterizado porque el circuito analógico (20) comprende
25 un regulador de corriente (24) que es un regulador simple del tipo de histéresis y que recibe, a la entrada, dicha señal de referencia de corriente (28) y una señal de medida (13) de corriente para suministrar, a la salida, dicha señal de regulación (25) al conmutador (44).

30 8.- Variador de velocidad según la reivindicación 1, caracterizado porque el módulo regulador de tensión (33) fuerza al regulador de corriente (24) a proporcionar una

señal de regulación (25) que ordena la apertura del conmutador (44) en caso de ausencia de corriente de carga del variador.

5 9.- Variador de velocidad según la reivindicación 8, caracterizado porque el circuito digital (30) recibe una señal de medida (47) representativa de la corriente de carga del variador.

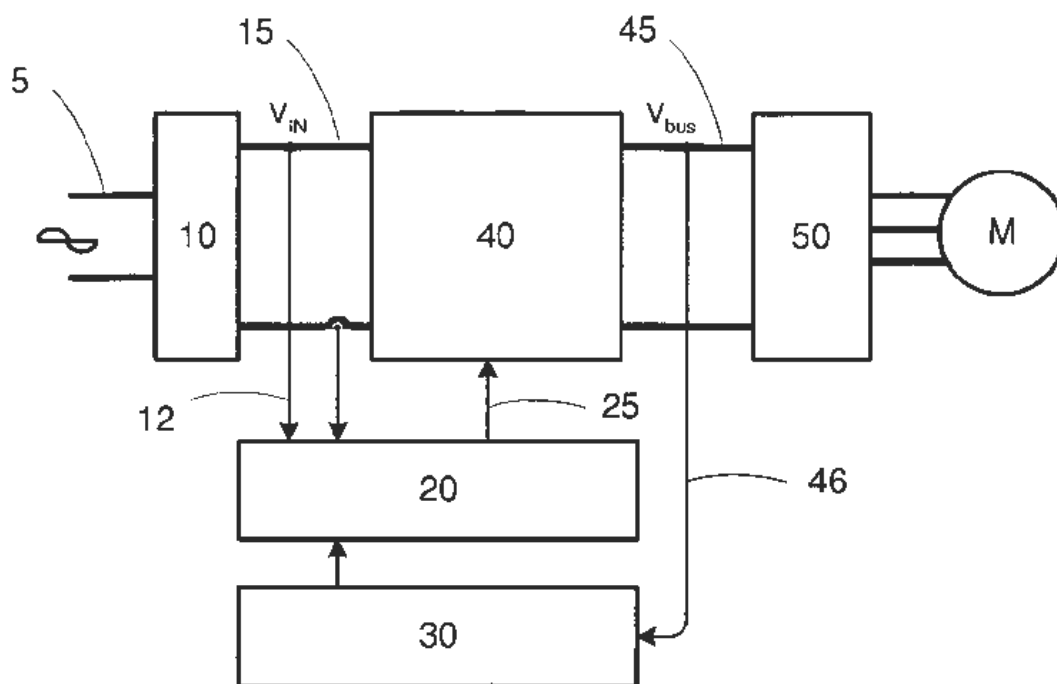


Figura 1

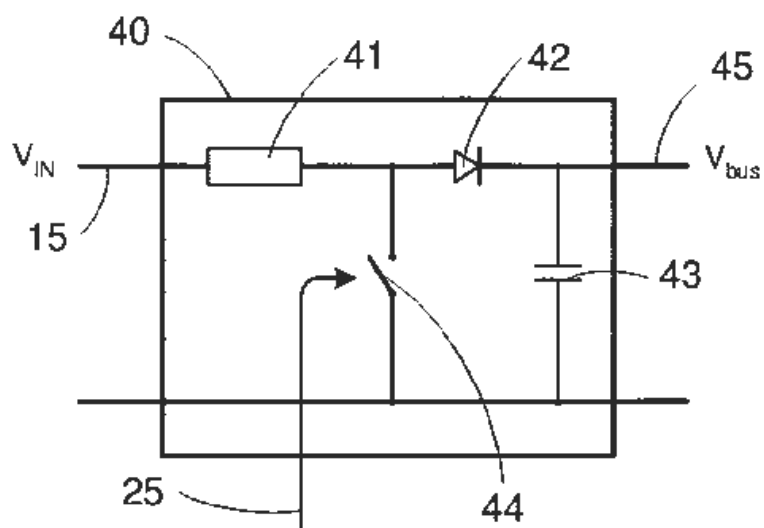


Figura 2

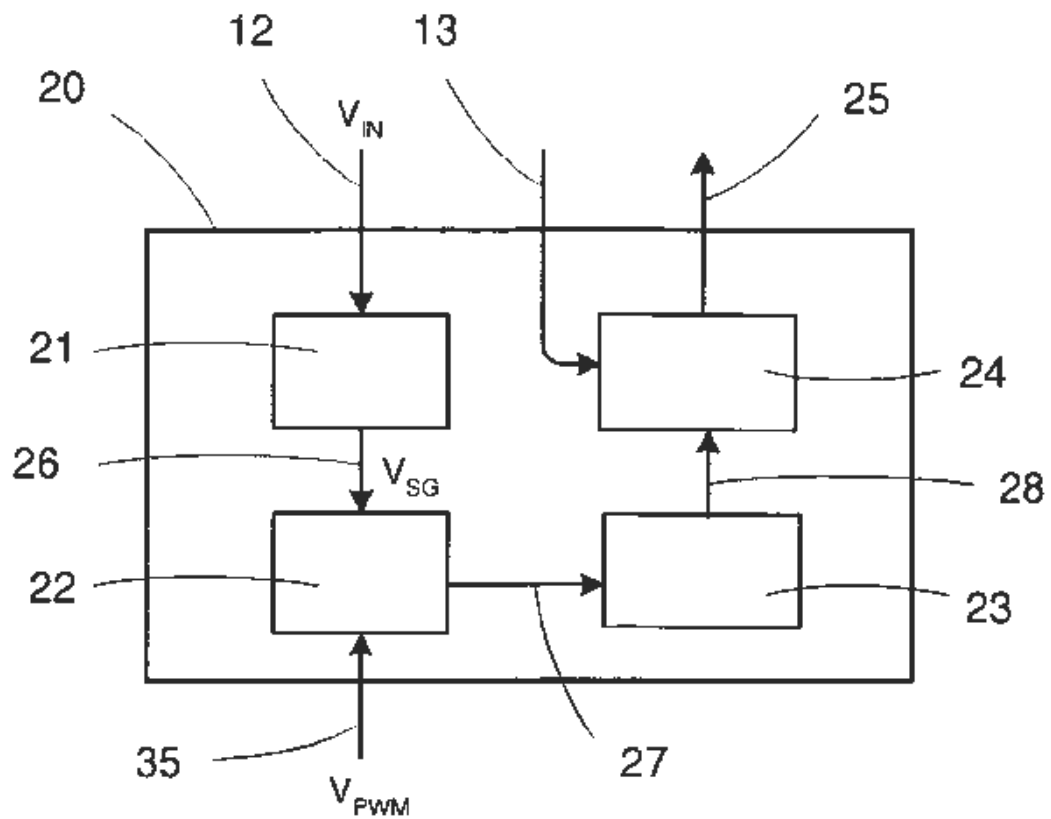


Figura 3

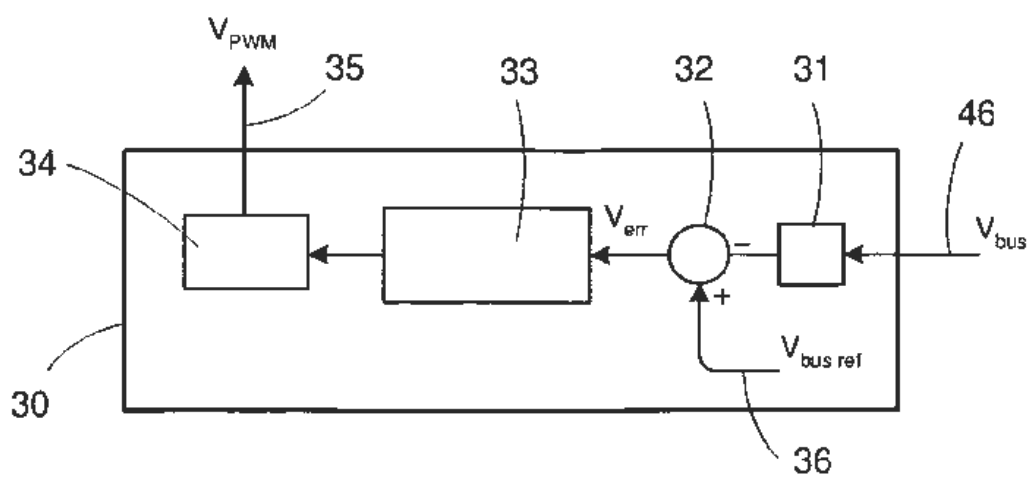


Figura 4

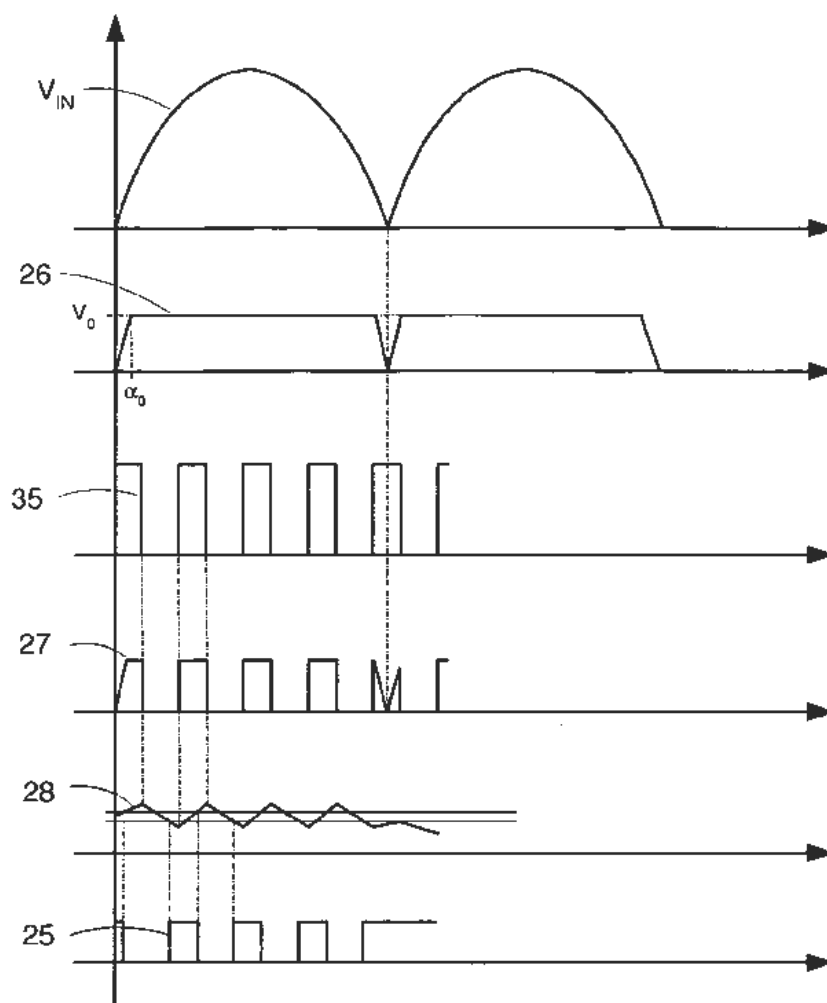


Figura 5

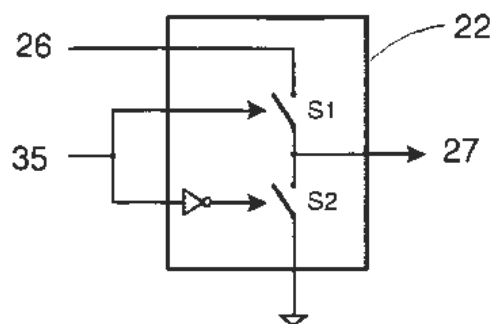


Figura 6

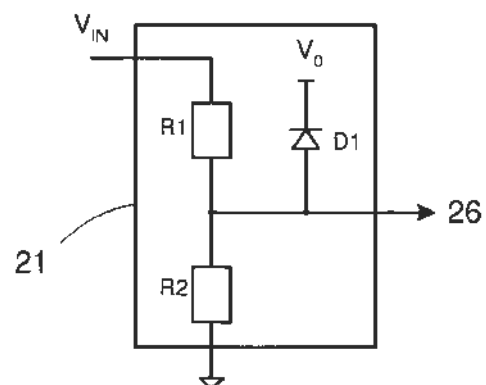


Figura 7

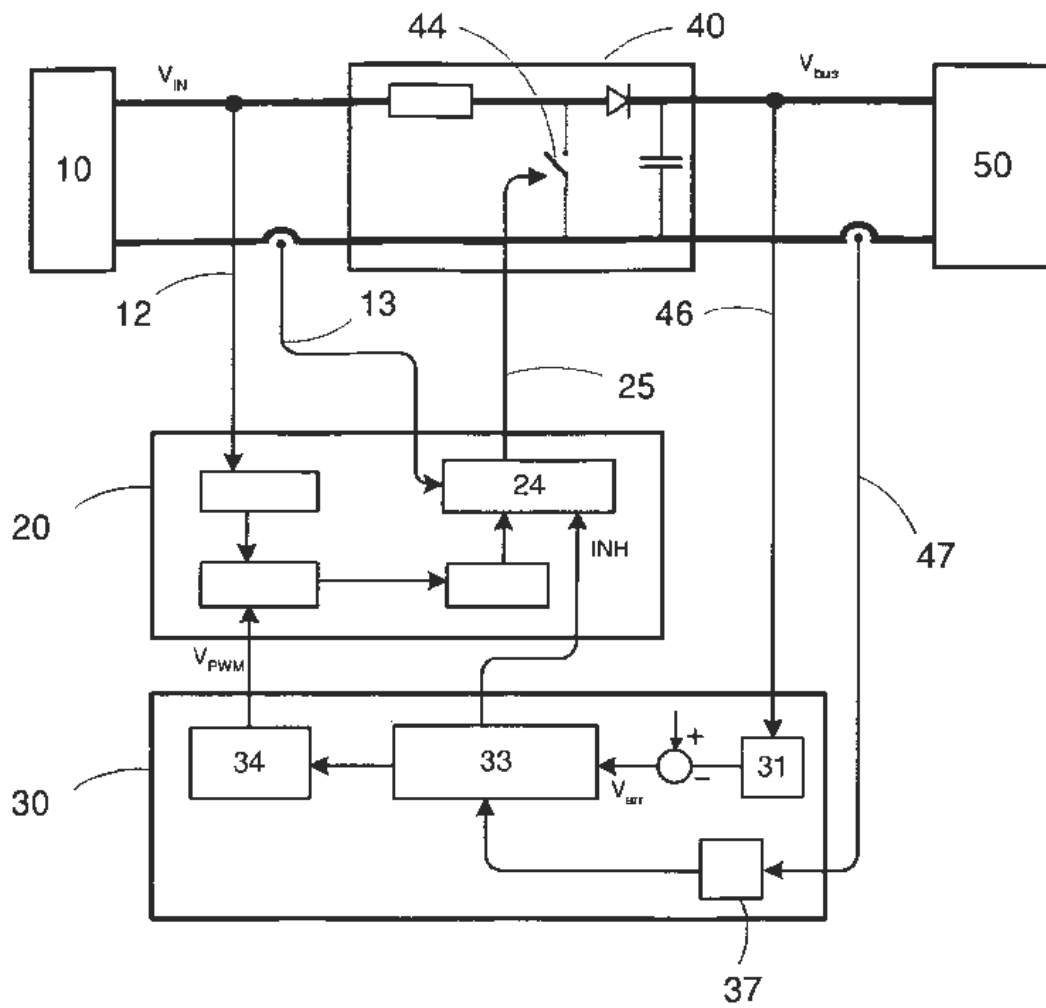


Figura 8