



(12)发明专利

(10)授权公告号 CN 103163940 B

(45)授权公告日 2017.10.03

(21)申请号 201210535320.8

(22)申请日 2012.12.12

(65)同一申请的已公布的文献号

申请公布号 CN 103163940 A

(43)申请公布日 2013.06.19

(30) 优先权数据

10-2011-0133195 2011.12.12 KR

13/687,637 2012.11.28 US

(73)专利权人 三星电子株式会社

地址 韩国京畿道

(72)发明人 金东根 权纯喆 金时永 李宰坤

许楨訓

(74)专利代理机构 北京市柳沈律师事务所

11105

代理人 钱大勇

(51) Int.Cl.

G06F 1/04(2006.01)

G06F 1/32(2006.01)

G06F 9/445(2006.01)

(56)对比文件

US 7602226 B1, 2009.10.13,

CN 1936779 A, 2007.03.28,

US 7171577 B2, 2007.01.30,

审查员 郭少杰

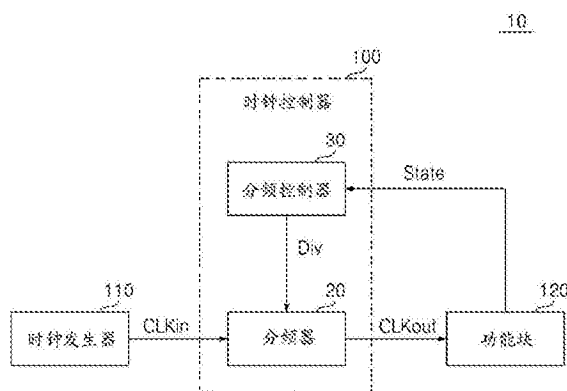
权利要求书4页 说明书17页 附图17页

(54)发明名称

片上系统时钟控制方法、片上系统及包括其的半导体系统

(57)摘要

提供了一种片上系统,其包括时钟控制器,该时钟控制器被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率。在操作包括至少一个功能块的片上系统的方法中,基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率。降低的工作频率大于0。



1. 一种操作包括至少一个功能块的片上系统的方法,所述方法包括:

基于所述至少一个功能块的工作状态从激活状态至空闲状态的改变,降低所述至少一个功能块的工作频率,降低的工作频率大于0;以及

响应于所述至少一个功能块的所述工作状态从所述空闲状态至所述激活状态的改变提高所述至少一个功能块的所述工作频率,所述至少一个功能块的工作频率被从空闲模式工作频率提高至唤醒模式工作频率,然后响应于在所述至少一个功能块的工作状态从空闲状态改变为激活状态之后的第一时间段的到期从所述唤醒模式工作频率提高至激活模式工作频率。

2. 根据权利要求1所述的方法,其中,降低所述工作频率包括:

根据与所述至少一个功能块的所述空闲状态相关联的分频因子,对用于所述片上系统的基准时钟的频率进行分频;以及其中

所述至少一个功能块的所述工作频率降低至分频的频率。

3. 根据权利要求1所述的方法,进一步包括:

将所述至少一个功能块的所述工作频率设置为激活模式工作频率,所述激活模式工作频率为与所述至少一个功能块的所述激活状态相关联的第一时钟频率;以及其中

所述至少一个功能块的所述工作频率从所述激活模式工作频率降低至空闲模式工作频率,所述空闲模式工作频率为与所述至少一个功能块的所述空闲状态相关联的第二时钟频率。

4. 根据权利要求1所述的方法,进一步包括:

响应于所述至少一个功能块的所述工作状态从所述空闲模式至所述激活模式的改变,提高所述至少一个功能块的所述工作频率。

5. 一种操作包括功能块的片上系统的方法,所述方法包括:

检测所述功能块的工作状态从激活状态至空闲状态的第一改变;

响应于检测到的所述第一改变,降低所述功能块的工作频率,降低的工作频率大于0;

检测所述功能块的所述工作状态从所述空闲状态至所述激活状态的第二改变;以及

响应于检测到的从所述空闲状态至所述激活状态的所述第二改变,将所述功能块的所述工作频率从空闲模式工作频率提高至唤醒模式工作频率;以及

响应于在检测到的第二改变之后的第一时间段的到期将所述功能块的所述工作频率从唤醒模式工作频率提高至激活模式工作频率。

6. 一种片上系统,包括:

时钟控制器,所述时钟控制器被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0,

响应于所述至少一个功能块的所述工作状态从所述空闲状态至所述激活状态的改变,将所述至少一个功能块的工作频率从空闲模式工作频率提高至唤醒模式工作频率,以及

响应于在所述至少一个功能块的工作状态从空闲状态改变为激活状态之后的第一时间段的到期,将所述至少一个功能块的工作频率从所述唤醒模式工作频率提高至激活模式工作频率。

7. 根据权利要求6所述的片上系统,其中,所述时钟控制器包括:

分频器电路,所述分频器电路被配置为根据与所述至少一个功能块的所述空闲状态相

关联的分频因子,对用于所述片上系统的基准时钟的频率进行分频,以设置所述至少一个功能块的所述工作频率。

8.根据权利要求7所述的片上系统,其中,所述时钟控制器进一步被配置为响应于所述至少一个功能块的所述工作状态从所述空闲状态至所述激活状态的改变,提高所述至少一个功能块的所述工作频率。

9.根据权利要求8所述的片上系统,其中,所述工作频率提高至唤醒模式工作频率,所述唤醒模式工作频率为与所述激活状态相关联的工作频率,并且其中,所述时钟控制器进一步被配置为在所述至少一个功能块的所述工作状态从所述空闲状态改变为所述激活状态之后,响应于第一时间段到期,将所述至少一个功能块的所述工作频率从所述唤醒模式工作频率提高至激活模式工作频率。

10.根据权利要求6所述的片上系统,其中,所述时钟控制器包括:

模式检测器,所述模式检测器被配置为检测所述至少一个功能块的所述工作状态;以及

选择电路,所述选择电路被配置为基于检测到的所述至少一个功能块的工作状态,选择多个分频因子中的一个分频因子;其中

所述时钟控制器进一步被配置为基于选择的分频因子,设置所述功能块的所述工作频率。

11.根据权利要求10所述的片上系统,其中,所述模式检测器进一步被配置为基于检测到的所述至少一个功能块的工作状态,生成选择信号,并且其中,所述选择电路进一步被配置为基于所述选择信号,选择所述多个分频因子中的一个分频因子。

12.根据权利要求10所述的片上系统,进一步包括:

寄存器,所述寄存器被配置为存储所述多个分频因子,其中,

所述选择电路被配置为从所述寄存器电路中选择所述多个分频因子中的所述一个分频因子。

13.根据权利要求12所述的片上系统,其中,所述时钟控制器包括:

分频器电路,所述分频器电路被配置为基于选择的分频因子,对基准时钟的频率进行分频,以设置所述功能块的工作频率。

14.根据权利要求12所述的片上系统,其中,所述模式检测器进一步被配置为基于检测到的所述功能块的工作状态,生成选择信号,并且其中,所述选择电路进一步被配置为基于所述选择信号,从所述寄存器电路中选择所述多个分频因子中的一个分频因子。

15.根据权利要求6所述的片上系统,进一步包括:

模式检测器,所述模式检测器被配置为检测所述至少一个功能块的所述工作状态;以及

查询表,所述查询表被配置为存储多个分频因子,所述查询表进一步被配置为基于所述检测到的工作状态,输出所述多个分频因子中的一个分频因子;其中

所述时钟控制器进一步被配置为基于所述输出分频因子,设置所述至少一个功能块的所述工作频率。

16.一种片上系统,包括:

模式检测电路,所述模式检测电路被配置为检测功能块的工作状态中的改变,所述模

式检测电路进一步被配置为基于检测到的所述工作状态的改变,生成选择信号;以及

工作频率设置电路,所述工作频率设置电路被配置为基于来自所述模式检测电路的所述选择信号设置所述功能块的工作频率;其中

所述工作频率设置电路进一步被配置为如果所述选择信号指示从激活工作状态至空闲工作状态的改变,则降低所述功能块的所述工作频率,降低的工作频率大于0,

所述工作频率设置电路被配置为如果所述选择信号指示从所述空闲工作状态至所述激活工作状态的改变,则将所述功能块的所述工作频率从空闲模式工作频率提高至第一唤醒模式工作频率;以及

所述工作频率设置电路被配置为响应于在所述功能块的工作状态从空闲状态改变为激活状态之后的第一时间段的到期将所述功能块的所述工作频率从第一唤醒模式工作频率提高至激活模式工作频率。

17. 根据权利要求16所述的片上系统,其中,如果所述选择信号指示从所述空闲工作状态至所述激活工作状态的改变,则所述工作频率设置电路被配置为将所述功能块的所述工作频率从第一频率提高至第二频率,并且在所述功能块的所述工作状态从所述空闲工作状态至所述激活工作状态的所述改变以后,所述第一时间段到期以后,将所述工作频率从所述第二频率提高至第三频率。

18. 根据权利要求17所述的片上系统,其中,所述工作频率设置电路进一步被配置为在所述功能块的所述工作状态从所述空闲工作状态改变为所述激活工作状态以后,在第二时间段到期以后,将所述工作频率从所述第三频率提高至第四频率。

19. 根据权利要求16所述的片上系统,其中,所述工作频率设置电路包括:

分频器电路,所述分频器电路被配置为根据与所述功能块的所述工作状态相关联的分频因子,对用于所述片上系统的基准时钟的频率进行分频,以设置所述功能块的所述工作频率。

20. 根据权利要求16所述的片上系统,其中,所述工作频率设置电路包括:

选择电路,所述选择电路被配置为基于所述选择信号,选择多个分频因子中的一个分频因子;以及其中

所述工作频率设置电路被配置为基于选择的分频因子,设置所述功能块的所述工作频率。

21. 根据权利要求20所述的片上系统,其中,所述工作频率设置电路进一步包括:

分频器电路,所述分频器电路被配置为基于所述选择的分频因子,对基准时钟的频率进行分频,以设置所述功能块的所述工作频率。

22. 根据权利要求20所述的片上系统,其中,所述工作频率设置电路进一步包括:

寄存器电路,所述寄存器电路被配置为存储所述多个分频因子,其中

所述选择电路被配置为从所述寄存器电路中选择所述多个分频因子中的所述一个分频因子。

23. 根据权利要求16所述的片上系统,进一步包括:

查询表,所述查询表被配置为存储多个分频因子,所述查询表进一步被配置为响应于所述选择信号,输出从所述多个分频因子中选择的分频因子,其中

所述工作频率设置电路被配置为基于所述选择的分频因子,设置所述功能块的所述工

作频率。

24. 根据权利要求23所述的片上系统,其中,所述工作频率设置电路进一步包括:

分频器电路,所述分频器电路被配置为基于所述选择的分频因子,对基准时钟进行分频,以设置所述功能块的所述工作频率。

片上系统时钟控制方法、片上系统及包括其的半导体系统

[0001] 相关申请的交叉参考

[0002] 本申请要求于2012年11月28日提交的美国专利申请第13/687,637号和于2011年12月12日提交的韩国专利申请第10-2011-0133195号的优先权,其全部内容通过引用结合于此。

技术领域

[0003] 本发明概念的示例性实施例一般地涉及片上系统(SoC),并且更具体地,例如涉及控制提供给SoC中的功能块的工作时钟信号的方法、使用该方法的SoC和/或包括该SoC的半导体系统。

背景技术

[0004] 片上系统(SoC)是用于在单个系统上实现具有不同功能的相对复杂的部件的集成技术。SoC包括控制整个系统的处理器和通过该处理器控制的各种智能部件(IP)。这里,IP是可以集成在SoC中的电路、逻辑或他们的组合。在电路或逻辑中可以存储代码。

[0005] 通常,通过电池来驱动包括具有多个各种IP的SoC的系统。因此,小功率设计相对来说很重要。当由诸如锁相环(PLL)向SoC提供基准时钟信号(reference clock signal)时,每个IP都根据其功能,响应于具有不同频率的工作时钟信号进行工作。

[0006] 每个IP可以根据IP的功能处于激活状态或空闲模式,而且,不同IP可以同时或同步地以不同模式(例如,空闲或者激活)工作。

[0007] 当至少一个IP处于激活状态并且至少一个IP处于空闲模式时,将用于激活状态的工作时钟信号施加给至少一个处于空闲模式的IP,就像空闲模式中的IP处于激活状态一样。在这种情况下,SoC消耗不必要的功率。例如,当使用几百MHz至几个GHz的频率时,不必要的功耗会影响电池寿命。

发明内容

[0008] 至少一示例性实施例提供了一种操作包括至少一个功能块的片上系统的方法。根据至少该示例性实施例,所述方法包括:基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低该至少一个功能块的工作频率,降低的工作频率大于0。

[0009] 至少一个示例性实施例提供了一种操作包括功能块的芯片上系数的方法。根据至少该示例性实施例,所述方法包括:检测功能块的工作状态从激活状态至停用状态的第一改变;响应于检测到的第一改变,降低功能块的工作频率,降低的工作频率大于0;检测功能块的工作状态从停用状态至激活状态的第二改变;以及响应于检测到的从停用状态至激活状态的第二改变,提高功能块的工作频率。

[0010] 至少一个其他示例性实施例提供了一种片上系统。根据至少该示例性实施例,所述片上系统包括时钟控制器,时钟控制器被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

[0011] 至少一个其他示例性实施例提供了一种片上系统。根据至少该示例性实施例,所述片上系统包括:模式检测电路,被配置为检测功能块的工作状态的改变,模式检测电路进一步被配置为基于检测到的工作状态的改变,生成选择信号;以及工作频率设置电路,被配置为基于来自模式检测电路的选择信号,设置功能块的工作频率;其中,工作频率设置电路被配置为如果选择信号指示从激活工作状态至停用工作状态的改变,则降低功能块的工作频率,降低的工作频率大于0,以及工作频率设置电路被配置为如果选择信号指示从停用工作状态至激活工作状态的改变,则提高功能块的工作频率。

[0012] 至少一个其他示例性实施例提供了一种半导体系统。根据至少该示例性实施例,所述半导体系统包括:片上系统;存储器,被配置为存储与半导体系统相关的程序和数据中的至少一种;至少一个处理器,被配置为对存储在存储器中的程序和数据中的至少一种进行处理和/或执行,存储控制器,被配置为与外部存储器接口连接;以及显示装置控制器,被配置为控制显示装置。片上系统包括时钟控制器,时钟控制器被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

[0013] 至少一个其他示例性实施例提供了半导体系统。根据至少该示例性实施例,半导体系统包括:显示装置;无线电收发器,被配置为通过天线发射和接收无线电信号;以及片上系统,被配置为与无线电收发器和显示装置接口连接。片上系统包括:时钟控制器,被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

[0014] 至少一个其他示例性实施例提供了计算机系统。根据至少该示例性实施例,计算机系统包括:显示装置;存储装置;存储控制器,被配置为控制存储装置;输入装置;以及片上系统,被配置为与显示装置、存储控制器以及输入装置接口连接。片上系统包括:时钟控制器,被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

[0015] 至少一个其他示例性实施例提供了计算机系统。根据至少该示例性实施例,计算机系统包括:显示装置;图像传感器;存储装置;存储控制器,被配置为控制存储装置;以及片上系统,被配置为与显示装置、图像传感器以及存储控制器接口连接。片上系统包括:时钟控制器,被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

[0016] 至少一个其他示例性实施例提供了存储系统。根据至少该示例性实施例,存储系统包括:主机;易失性存储装置;多个非易失性存储装置;存储控制器,被配置为控制多个非易失性存储装置;以及片上系统,被配置为与主机、易失性存储装置以及存储控制器接口连接。片上系统包括:时钟控制器,被配置为基于至少一个功能块的工作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

附图说明

[0017] 通过结合附图详细描述一些示例性实施例,本发明的概念将变得更加明显:

[0018] 图1是根据本发明的概念的示例性实施例的片上系统(SoC)的方框图;

[0019] 图2是图1中所示的SoC的示例性实施例的更详细的方框图;

- [0020] 图3是图2中所示的模式检测器35的有限状态机 (FSM) 实现的示例性实施例的示意图；
- [0021] 图4是图1中所示的SoC的示例性实施例的更详细的方框图；
- [0022] 图5是示出图4中所示的模式检测器45的有限状态机 (FSM) 实现的示例性实施例的示意图；
- [0023] 图6是根据本发明的概念的示例性实施例的SoC的信号的时间图；
- [0024] 图7是根据本发明的概念的另一个示例性实施例的SoC的信号的时间图；
- [0025] 图8是根据本发明的概念的又一个示例性实施例的SoC的信号的时间图；
- [0026] 图9是根据本发明的概念的另一个示例性实施例的SoC的方框图；
- [0027] 图10是示出根据本发明的概念的示例性实施例的控制时钟信号的方法的流程图；
- [0028] 图11是示出图1中所示的SoC的另一个示例性实施例的方框图；
- [0029] 图12是示出图1中所示的SoC的又一个示例性实施例的方框图；
- [0030] 图13是示出图12中所示的模式检测器的有限状态机 (FSM) 实现的示例性实施例的示意图；
- [0031] 图14是示出图1中所示的SoC的另一个示例性实施例的方框图；
- [0032] 图15是示出图1中所示的SoC的又一个示例性实施例的方框图；
- [0033] 图16是根据本发明的概念的示例性实施例的包括SoC的半导体系统的方框图；
- [0034] 图17是包括图1中所示的SoC的半导体系统的另一个示例性实施例的方框图；
- [0035] 图18是包括图1中所示的SoC的计算机系统的示例性实施例的方框图；
- [0036] 图19是包括图1中所示的SoC的计算机系统的另一个示例性实施例的方框图；
- [0037] 图20是包括图1中所示的SoC的存储系统的示例性实施例的方框图；
- [0038] 图21是示出,当在不考虑功能块的状态的情况下,将工作时钟信号施加给功能块时,电流和电压的示例的曲线图;以及
- [0039] 图22是示出,在考虑功能块的状态时,当将工作时钟信号施加给功能块时,电流和电压的示例的曲线图。

具体实施方式

[0040] 在下文中,将参照示出示例性实施例的附图更全面地描述本发明的概念。然而,本发明的概念可以以多种不同的形式实现而不应该理解为限于本文中所阐述的示例性实施例。而且,提供这些示例性实施例,使得本发明更全面和完善,并且更充分地将本发明的概念的范围传达给本领域技术人员。在附图中,为了清楚,可以放大层和区域的尺寸和相对尺寸。在全部附图中,相似的参考标号用于指定相似的元件。

[0041] 应该理解,当元件被称为“连接”或“耦合”至另一元件时,该元件可以直接连接至或耦合至另一元件,或者可以存在中间元件。相反,当元件称为“直接连接”或“直接耦合”至另一元件时,不存在中间元件。如本文中所使用的,术语“和/或”包括所列举的有关项中的一个或多个的有关项的任何一个或者所有的组合,并且被缩写为“/”。

[0042] 应该理解,尽管在本文中,术语第一、第二等等可以用于描述各种元件,但是不应通过这些术语来限定这些元件。这些术语仅用于区分一个元件与另一元件。例如,第一信号可以被称为第二信号,类似地,第二信号可以被称为第一信号,而没有背离本公开内容的教

导。

[0043] 本文中所使用的术语仅是为了描述特定实施例的目的并且不是为了限制本发明。除非上下文中另有明确指示,否则如本文中所使用的,单数形式“一”、“一个”以及“该”也意欲包括复数形式。还应该理解,当在该说明书中使用术语“包括”和/或“包括着”或者“包含”和/或“包含着”时,这些术语指定存在所述特征、区域、整数、步骤、操作、元件和/或部件,但是不排除存在或者添加一个或多个其他特征、区域、整数、步骤、操作、元件、部件和/或它们的组。

[0044] 为了更透彻地理解示例性实施例,在以下描述这提供了具体细节。然而,本领域普通技术人员应该理解,没有这些具体细节,也可以实践示例性实施例。例如,为了由于不必要的具体细节而模糊示例性实施例,在方框图中示出了系统(例如,计算机系统、片上系统等)。在其他情况下,为了避免模糊示例性实施例,示出了众所周知的处理、结构以及技术,而没有示出不必要的细节。

[0045] 此外,将示例性实施例示出为如流程图、结构图、框图等所示的工艺。尽管流程图描述了作为有序处理的操作,但是可以并行、同时或者同步实施许多操作。另外,可以重新排列操作的顺序。当完成其操作时,可以停止处理,但是处理还可以具有附图没有包括的附加步骤。处理可以对应于方法、功能、过程、子例程、子程序等。当处理对应于功能时,它的停止可以对应于该功能到调用功能或主功能的返回。

[0046] 可以通过硬件、软件、固件、中间件、微代码、硬件描述语言或者它们的任何组合来实现至少一些示例性实施例。当通过软件、固件、中间件或微代码来实现至少一些示例性实施例时,可以将执行必要任务的程序代码或代码段存储在诸如存储介质的机器可读存储介质或者计算机可读存储介质中。处理器可以执行必要的任务。

[0047] 术语“存储介质”可以表示用于存储数据的一个或多个装置,包括只读存储器(ROM)、随机存取存储器(RAM)、磁性RAM、磁心存储器、磁盘存储介质、光学存储介质、闪存存储装置和/或用于存储信息的其他机器可读介质。术语“计算机可读介质”可以包括(但不限于)便携式或固定存储装置、光学存储装置、能够存储、包含或传送指令或/和数据的无线信道和各种其他介质。

[0048] 代码段可以表示过程、功能、子程序、程序、例程、子例程、模块、软件包、类、或者指令、数据结果或程序语句的任何组合。通过传递和/或接收信息、数据、自变量、参数或存储内容,可以将代码段耦合至另一代码段或硬件电路。通过包括存储器共享、消息传递、令牌传递、网络传输等的任何适当方式,可以传递、转发、或者传输信息、自变量、参数、数据等。

[0049] 除非另有说明,否则本文中所使用的所有术语(包括技术术语和科技术语)都具有与本发明所属的技术领域的普通技术人员通常所理解的相同的意义。还应该理解,术语(诸如,在通用字典中所定义的)的意义应该解释为与在相关技术和/或本申请的背景下的术语的意义一致,除非本文中另有定义,否则不应该解释为理想的或者过度形式的意义。

[0050] 图1为根据本发明的概念的示例性实施例的片上系统(SoC) 10的方框图。

[0051] 参考图1, SoC 10包括时钟发生器110、时钟控制器100以及功能块120。可以在单个封装件中作为单个芯片制造SoC 10。为了描述清晰,在图1中示出了包括时钟发生器110、时钟控制器100以及功能块120的SoC 10,但是本发明的概念不仅限于此。

[0052] 根据至少一个示例性实施例,时钟控制器100被配置为:基于至少一个功能块的工

作状态从激活状态至空闲状态的改变,降低至少一个功能块的工作频率,降低的工作频率大于0。

[0053] 根据至少一个其他示例性实施例,时钟控制器100被配置为:检测功能块120的工作状态从激活状态至停用状态(例如,空闲状态)的改变;响应于检测到的改变,降低功能块120的工作频率,其中,降低的工作频率大于0;检测功能块120的工作状态从停用状态至激活状态的改变;以及响应于检测到的从停用状态至激活状态的改变,提高功能块120的工作频率。

[0054] 在关于图1的更多细节中,时钟生成器110生成具有用于SoC 10工作的基准频率的基准时钟信号CLKin。时钟生成器110将基准时钟信号CLKin输出至时钟控制器100。

[0055] 时钟控制器100监视功能块120的状态,并且根据功能块120的监视状态,设置工作时钟信号CLKout的工作频率。时钟控制器100将工作时钟信号CLKout输出至功能块120。

[0056] 当功能块120处于空闲状态时,时钟控制器100输出具有第一(空闲模式)频率(例如,给定、期望或者预定第一频率)的工作时钟信号CLKout。当功能块120处于激活状态时,时钟控制器100输出具有第二(激活模式)频率(例如,给定、期望或者预定第二频率)或者第三(唤醒模式)频率(例如,给定、期望或者预定第三频率)的工作时钟信号CLKout。在一个示例中,当功能块120从空闲状态转换为激活状态时,时钟控制器100输出具有第三频率的工作时钟信号CLKout。

[0057] 根据至少一些示例性实施例,第一频率至第三频率大于0,并且三个频率中的至少两个相互不同。根据至少另一些示例性实施例,第一频率至第三频率大于0,并且相互不同。按照第一频率(有时在本文中,称为“空闲模式频率”或者“空闲模式工作频率”)、第三频率(有时在本文中,称为“唤醒模式频率”或者“唤醒模式工作频率”)、以及第二频率(有时本文中,称为“激活模式频率”或者“激活模式工作频率”)的次序,工作频率可以逐渐提高。例如,唤醒模式频率大于空闲模式频率,而激活模式频率大于唤醒模式频率。此外,空闲模式频率、唤醒模式频率、以及激活模式频率中的每一个都具有大于0的值,并且这些频率可以相互不同。

[0058] 再次参考图1,时钟控制器100包括涌分频器20和分频控制器30。

[0059] 分频控制器30监视功能块120的状态,并且基于功能块120的监视状态,输出分频因子Div。分频器20通过分频因子Div,将工作时钟信号CLKout的工作频率设置为通过对基准频率进行分频而获得的频率,并且输出具有获得的工作频率的工作时钟信号CLKout。分频控制器30基于从功能块120输出的状态信号State,监视功能块120的状态。

[0060] 在一个示例中,当从功能块120所输出的状态信号State为高电平(例如,逻辑高电平或者‘1’)时,分频控制器30确定功能块120处于激活状态。另一方面,当从功能块120所输出的状态信号State为低电平(例如,逻辑低电平或者‘0’)时,分频控制器30确定功能块120处于空闲状态。功能块120在SoC 10中执行数据处理操作。尽管在图1中仅示出了一个功能块120,但是本发明的概念不仅限于该示例性实施例。SoC 10可以包括多个功能块。

[0061] 根据至少一些示例性实施例,功能块120可以是控制整个SoC 10的处理器或者通过处理器所控制的各种智能部件(IP)之一。IP的示例包括中央处理单元(CPU)、CPU的核、图形处理单元(GPU)、多格式编解码器(MFC)、视频块(例如,相机界面、联合图像专家组(JPEG)处理器、视频处理器、混频器等)、音频系统、驱动器、显示器驱动、易失性存储装置、非易失

性存储器、存储控制器、高速缓冲存储器、串行端口、系统定时器、看门狗定时器、模数转换器等。功能块120可以具有不同的工作时钟频率和/或不同的工作时钟频率的要求,因此,可以在SoC 10中使用不同工作时钟信号CLKout。

[0062] 根据至少一些示例性实施例,可以通过集成电路(IC)来实现SoC 10。SoC 10可以内嵌在移动通信装置中,诸如,移动电话、智能电话、便携式个人计算机(PC)、个人数字助手(PDA)、MP3播放器、膝上型计算机等。SoC 10也可以内嵌在信息技术(IT)装置或者其他便携式电子装置中。

[0063] 图2为在图1中所示的SoC 10的示例性实施例的更具体的方框图。

[0064] 参考图2,分频控制器30包括寄存器块32、模式检测器35以及选择器31。寄存器块32包括多个寄存器Reg0至Regn-1,其中,“n”为大于或等于3的自然数。

[0065] 为了描述清晰,假设频率按照第一频率、第三频率以及第二频率的次序提高,并且分频因子按照第一分频因子、第三分频因子以及第二分频因子的次序减小。如本文中所讨论的,第一分频因子可以称为空闲模式分频因子,第三分频因子可以称为唤醒模式分频因子,而第二分频因子可以称为激活模式分频因子。在该示例中,唤醒模式频率大于空闲模式频率,而激活模式频率大于唤醒模式频率。而且,唤醒模式分频因子小于空闲模式分频因子,而激活模式分频因子小于唤醒模式分频因子。然而,本发明的概念不仅限于本文中所讨论的示例性实施例。

[0066] 再次参考图2,寄存器块32可以存储多个分频因子D0至Dn-1,当寄存器块32存储“n”个分频因子时,寄存器Reg0至Regn-1中的每一个都存储单个分频因子。

[0067] 可以以有限状态机(FSM)的形式来实现模式检测器35,稍后对其进行更具体的讨论。在至少一个示例性实施例中,模式检测器35基于状态信号State监视功能块120的状态。基于功能块120的监视状态,模式检测器35进入多个状态(例如,空闲模式、唤醒模式以及激活模式)中的一种状态,并且基于其模式,将选择信号Sel输出至选择器31。响应于来自模式检测器35的选择信号Sel,选择器31输出来自分频因子D0至Dn-1中的分频因子Div。

[0068] 例如,当模式检测器35确定功能块120处于空闲状态时,模式检测器35转换为空闲模式(如果还没有处于空闲模式)并且输出第一选择信号Sel0。选择器31响应于第一选择信号Sel0,输出从寄存器Reg0所接收到的第一(空闲模式)分频因子D0。

[0069] 然后,分频器20将工作时钟信号CLKout的工作频率设置为通过空闲模式分频因子D0对基准频率分频而获得的空闲模式频率,并且将具有空闲模式频率的工作时钟信号CLKout输出至功能块120。

[0070] 根据至少一些示例性实施例,如果功能块120从激活状态转换为空闲状态,则响应于功能块120的状态改变,工作时钟信号CLKout的频率从激活模式频率改变为空闲模式频率。结果,可以减小SoC 10中的不必要的功耗。

[0071] 当功能块120处于激活模式时,模式检测器35转换为激活模式(如果还没有处于激活模式)并且输出第二选择信号Seln-1。响应于第二选择信号Seln-1,选择器31输出从寄存器Regn-1所接收到的激活模式分频因子Dn-1。

[0072] 然后,分频器20通过利用激活模式分频因子Dn-1对基准频率进行分频,将工作时钟信号CLKout的工作频率设置为激活模式频率,并且将具有激活模式频率的工作时钟信号输出至功能块120。

[0073] 当功能块120处于空闲模式,然后从空闲模式转换为激活模式时,状态信号State进行转换(例如,从逻辑低电平转换为逻辑高电平)。响应于功能块120从空闲模式至激活模式的转换,模式检测器35转换为唤醒模式并且输出至少一个第三选择信号Selk。选择器31响应于第三选择信号Selk,从寄存器Regk输出唤醒模式分频因子Dk。在该示例中,k为1、2、 $\dots$ 、n-2中的一个。在本文中,n-2有时称为N。分频器20将工作时钟CLKout的工作频率设置为利用唤醒模式分频因子Dk对基准频率进行分频而获得的唤醒模式频率。然后,分频器20将具有唤醒模式频率的工作时钟信号CLKout输出到功能块120。在功能块120从空闲状态转换为激活状态之后,工作时钟信号CLKout保持唤醒模式频率,直到给定、期望或预定计时时间为止。即,例如,工作时钟信号CLKout维持唤醒模式频率,直到给定时间周期到期为止。在一个示例中,工作时钟信号CLKout维持唤醒模式频率,直到模式检测器35从唤醒模式转换为激活模式为止。

[0074] 再次参考图2,模式检测器35可以包括至少一个计数器。计数器被配置为对给定、期望或者预定计时时间进行计时,在此期间,工作时钟CLKout的工作频率被设置为至少一个唤醒模式频率中的一个频率。在对用于相应的至少一个唤醒模式的每个计时时间进行计数的同时,将工作时钟信号CLKout设置为至少一个唤醒模式频率中的一个频率。当计时时间过去时,模式检测器35转换为激活模式并且工作频率设置为激活模式频率。

[0075] 如果当功能块120从空闲状态转换为激活状态时,工作频率从空闲模式频率改变(突然改变)为激活模式频率,突然的电压降落会导致SoC 10故障。然而,在功能块120从空闲状态转换为激活状态之后,当功能块120在给定、期望或者预定计时时间(时间信号)内在唤醒模式频率下工作时,施加给功能块120的电流逐渐增加,因此,功能块120正常工作而没有突然的电压降落。

[0076] 图3为示出在图2中所示的模式检测器35的有限状态机(FSM)实现的示例性实施例的示图。在图3所示的示例中,模式检测器35根据功能块120的监视状态,输出选择分频因子Div的选择信号Sel。

[0077] 如已知的,FSM为能够具有有限数量状态中的一个状态的机器。机器一次仅处于一个状态中,并且机器处于任何给定时间中的状态称为当前状态。当通过触发事件或者条件启动时,FSM可以从一种状态改变为另一种状态。从一个状态改变到另一个状态被称为转换。通过从每个当前状态的可能转换状态和用于每个转换的触发条件的列表来限定特定FSM。因为FSM通常是众所周知的,所以本领域普通技术人员应该理解FSM的示例性实施例,而且在不背离本发明的概念的主旨和范围的情况下,可以对其在各种形式和细节上进行改变。

[0078] 参考图3,FSM包括功能块120的多个(例如,n)模式(例如,有限模式)作为其状态。通过特定条件这些模式彼此链接。可以以硬件、软件或者它们的组合来实现FSM。

[0079] 在一个示例中,如果功能块120的初始状态是激活模式,则模式检测器35输出激活模式选择信号Seln-1,以选择激活模式分频因子Dn-1。响应于激活模式选择信号Seln-1,选择器31选择寄存器Regn-1,并且将激活模式分频因子Dn-1输出至分频器20。

[0080] 当功能块120的状态从激活状态改变为空闲状态时,模式检测器35检测到功能块120处于空闲状态,并且从激活状态转换为空闲状态。在空闲模式下,模式检测器35输出空闲模式选择信号Sel0,以选择空闲模式分频因子D0。选择器31响应于空闲模式选择信号

Se10,选择寄存器Reg0,并且将空闲模式分频因子D0输出至分频器20。

[0081] 当功能块120从空闲状态转换为激活状态时,模式检测器35检测到该转换并且在给定、期望或者预定时间段内进入唤醒模式。在模式检测器35处于唤醒模式的同时,模式检测器35输出至少一个唤醒模式选择信号Selk。选择器31响应于唤醒模式选择信号Selk,选择寄存器Regk,并且将输出唤醒模式分频因子Dk输出至分频器20。在该示例中,至少一个唤醒模式选择信号Selk为选择信号Sel1至Seln-2中的一个。在该示例中,n是指示图3中所示的FSM的分频因子和模式的数量,并且n-2指示处于唤醒模式中的阶段的数量。

[0082] 再次参考图3,模式检测器35在唤醒模式中可以具有一个或多个阶段Wakeup1至Wakeupn-2。可以按照给定、期望或者预定顺序设置唤醒模式阶段,并且可以根据用户设置或者设计过程要求,改变顺序。该顺序可以是从小空闲模式频率至激活模式频率的过渡。针对相应的唤醒模式阶段Wakeup1至Wakeupn-2设置计时时间Counter1至Countern-2。

[0083] 模式检测器35允许施加至少一个唤醒模式频率中的每个频率,作为仅在为每个唤醒模式频率而设置的给定、期望或者预定计时时间内的的工作频率。当所有的计时时间到期时,模式检测器35进入激活模式并且输出激活模式选择信号Seln-1。

[0084] 图4为根据本发明的概念的另一个示例性实施例,在图1中所示的SoC10的具体方框图。图5是示出在图4中所示的模式检测器45的有限状态机(FSM)实现的示例性实施例。

[0085] 在图4和图5所示的示例中,假设存在总数为三个的不同分频因子($n=3$),其中,可以利用该三个不同的分频因子对基准时钟信号CLKin的基准频率进行分频。三个不同的分频因子包括:空闲模式分频因子R0;唤醒模式分频因子R1;以及激活模式分频因子R2。

[0086] 当功能块120的初始状态为激活状态时,模式检测器45输出激活模式选择信号Sel2,以选择激活模式分频因子R2。响应于激活模式选择信号Sel2,选择器41选择寄存器Reg2,并且将激活模式分频因子R2输出至分频器20。

[0087] 当模式检测器45确定功能块120处于空闲状态时,模式检测器45输出空闲模式选择信号Se10,以选择空闲模式分频因子R0。响应于空闲模式选择信号Se10,选择器41选择寄存器Reg0,并且将空闲模式分频因子R0输出至分频器20。

[0088] 当功能块120从空闲状态转换为激活模式时,模式检测器45转换为唤醒模式,并且输出唤醒模式选择信号Sel1以选择唤醒模式分频因子R1。选择器41响应于唤醒模式选择信号Sel1,选择寄存器Reg1,并且将唤醒模式分频因子R1输出至分频器20。在一个示例中,空闲模式频率可以为大约唤醒模式频率的一半。

[0089] 图6为根据本发明的概念的示例性实施例的SoC 10的信号的时序图。

[0090] 参考图6,功能块120处于激活状态时的工作时钟信号CLKout的工作频率大于功能块120处于空闲状态时的工作时钟信号CLKout的工作频率。

[0091] 参考图4和图6,时钟控制器100监视从功能块120输出的状态信号State。在一个示例中,当状态信号State为高电平时,时钟控制器100确定功能块120处于激活状态,但是当状态信号State为低电平时,确定功能块120处于空闲状态。然而,示例性实施例不仅限于该示例。

[0092] 根据至少一个示例性实施例,当功能块120处于激活状态时,时钟控制器100将工作频率设置为激活模式频率,并且将具有激活模式频率的工作时钟信号CLKout施加给功能块120。当功能块120从激活状态转换为空闲状态时,时钟控制器100将工作频率设置为空闲

模式频率并且将具有空闲模式频率的工作时钟信号CLKout施加给功能块120。当功能块120从空闲模式转换为激活模式时,时钟控制器100将工作频率设置为激活模式频率并且将具有激活模式频率的工作时钟信号CLKout施加于功能块120。因此,由于功能块120在空闲状态下按照空闲模式频率工作,而不是按照激活模式频率工作,所以可以降低不必要功耗。此外,当功能块120的工作时钟信号CLKout没有被选通时,继续施加空闲模式频率作为工作频率,使得功能块120保持功能性。

[0093] 图7为根据本发明的概念的另一个示例性实施例的SoC 10的信号的时序图。

[0094] 关于图7,时钟控制器100的操作类似于或者基本上类似于在图6中所示的示例性实施例的时钟控制器的操作。为了简洁,仅描述图6和图7中所示的示例性实施例的差别。

[0095] 参考图7,当功能块120从空闲状态转换为激活状态时,时钟控制器100在给定时段内将功能块120的工作频率设置为唤醒模式频率,而不是如图6中所示的激活模式频率。如图7中所示,唤醒模式频率大于工作时钟信号CLKout在空闲状态期间的工作频率,但是小于工作时钟信号CLKout在激活状态期间的工作频率。即,唤醒模式频率大于空闲模式频率,但是小于激活模式频率。

[0096] 自功能块120从空闲状态转换为激活状态的时刻开始,在给定、期望或者预定计时时间内,将具有唤醒模式频率的工作时钟信号CLKout施加给功能块120。在一个示例中,唤醒模式频率可以为大约激活模式频率的一半,但是示例性实施例不仅限于该示例。在至少一些其他示例性实施例中,可以从设置工作频率的寄存器组中选择与中间频率或中频相对应的分频因子Div。

[0097] 当具有激活模式频率的工作时钟信号CLKout突然施加给处于空闲状态中的功能块120时,由于提供给功能块120的电流浪涌,可能会产生电压降落。为了抑制这种电压降落,在给定、期望或者预定计时时间内(例如,在唤醒时段或模式期间),将处于空闲模式频率和激活模式频率之间的唤醒模式频率施加给功能块120。结果,功能块120正常工作,而没有通过从空闲模式频率至激活模式频率的突变所导致的电压降落,并且可以抑制和/或防止功能块120的故障。

[0098] 图8为根据本发明的概念的另一个示例性实施例的SoC 10的信号的时序图。

[0099] 关于图8,时钟控制器100的操作类似于或者基本上类似于在图7中所示的示例性实施例的时钟控制器的操作。为了简洁,仅描述图7和图8中所示的示例性实施例的差别。

[0100] 在图8所示的示例中,模式检测器35的唤醒模式包括多个阶段(例如,至少两个唤醒模式阶段),而不是如图7所示的仅单个唤醒模式状态。为了该描述,图8示出了具有两个阶段的唤醒模式,并且唤醒模式频率包括至少两个唤醒模式频率(阶段)。

[0101] 在功能块120从空闲模式状态转换为激活状态之后,在给定、期望或者预定第一计时时间Wakeup1内,时钟控制器100将工作时钟信号CLKout的频率设置为第一唤醒模式频率。

[0102] 在第一计时时间Wakeup1到期以后,在给定、期望或者预定第二计时时间Wakeup2内,时钟控制器100将工作时钟信号CLKout的频率设置为第二唤醒模式频率。在该示例中,第一唤醒模式频率和第二唤醒模式频率为处于空闲模式频率和激活模式频率之间的频率,并且第一唤醒模式频率小于第二唤醒模式频率。在相应的计时时间内,可以通过模式检测器设置至少两个不同的唤醒模式频率。

[0103] 关于至少一些示例性实施例,仅描述了两个唤醒模式阶段和频率。然而,示例性实施例不仅限于这些示例。在其他示例性实施例中,可以实现两个以上的唤醒模式阶段和频率。

[0104] 图9是根据本发明的概念的另一个示例性实施例的SoC 10'的方框图。SoC 10'类似于SoC 10。因此,为了简洁,仅具体说明图2和图9中所示的示例性实施例之间的差别。

[0105] 参考图9,时钟控制器100包括分频控制器50和分频器20。分频控制器50包括模式检测器55和查询表(LUT) 53。

[0106] 与模式检测器35一样,也可以以有限状态机(FSM)的形式实现模式检测器55。在至少一个示例性实施例中,模式检测器55监视功能块120的状态。基于功能块120的监视的状态,模式检测器55进入多个状态(例如,空闲模式、至少一个唤醒模式和激活模式)中的一个。模式检测器55基于进入的状态,输出选择信号D。

[0107] 在该示例中,模式检测器55的操作与图2中所示的模式检测器35的操作相同或基本相同。因此,省略了模式检测器55的进一步讨论。

[0108] 再次参考图9,LUT 53存储多个分频因子。在示例性操作中,LUT 53响应于来自模式检测器55的选择信号D,输出分频因子中的一个。更具体地,当选择信号D指示空闲状态时,LUT 53可以输出空闲模式分频因子,当选择信号D指示激活状态时,输出激活模式分频因子,而当选择信号D指示唤醒状态时,输出至少一个唤醒模式分频因子。在该示例中,空闲模式分频因子、激活模式分频因子以及至少一个唤醒模式分频因子可以具有不为0的不同的数。空闲模式分频因子可以大于唤醒模式分频因子,而唤醒模式分频因子可以大于激活模式分频因子。

[0109] 图10是示出根据本发明的概念的示例性实施例的控制时钟信号的方法的流程图。为了清晰,与图2中所示的示例性实施例相关地描述图10中所示的方法。然而,图10中所示的示例性实施例不仅限于该实现方式和/或示例。

[0110] 参照图10,在操作S10,模式检测器35监视功能块120的状态。

[0111] 在操作S11中,模式检测器35确定功能块120是否处于空闲模式。如果功能块120处于空闲状态,则在操作S12中,模式检测器35确定功能块120是否处于从空闲状态至激活状态的过渡阶段的时刻或瞬间。如果在操作S12中,功能块120没有处于从空闲状态至激活状态的过渡过程(例如,过渡时间)的时刻,则在操作S13中,模式检测器35进入空闲模式并且输出指示空闲模式的选择信号Sel。

[0112] 在操作S14中,时钟控制器100利用空闲模式分频因子对基准时钟信号CLKin的频率进行分频。在该示例中,空闲模式分频因子为与空闲模式相对应的分频因子。

[0113] 在操作S15中,时钟控制器100将功能块120的工作频率设置为通过利用空闲模式分频因子对基准时钟频率进行分频而获得的空闲模式频率。然后,在操作S24中,时钟控制器100向功能块120提供具有空闲模式频率的工作时钟信号CLKout。然后,该过程返回至操作S10,其中,模式监视器35监视功能块120的状态。

[0114] 返回操作S12,如果模式检测器35确定功能块120处于从空闲状态转换为激活状态的时刻,则在操作S16中,模式检测器35转换为唤醒模式并且输出指示唤醒模式的选择信号Sel。

[0115] 在操作S17中,时钟控制器100初始化计数器(例如,以上关于图3所论述的计数

器)。在操作S18中,时钟控制器100利用唤醒模式分频因子对基准时钟信号CLKin的频率进行分频。在操作S19中,时钟控制器100将工作频率设置为通过利用唤醒模式分频因子对基准时钟频率进行分频而获得的唤醒模式频率。

[0116] 然后在操作S20中,时钟控制器100检查初始化的计数器(操作S17)的计时时间是否已经逝去,如果计时时间没有逝去,则在操作S24中,时钟控制器100向功能块120提供具有唤醒模式频率的工作时钟信号。

[0117] 在操作S24中,时钟控制器100提供具有唤醒模式频率的工作时钟信号CLKout,直到在操作S20中,给定、期望或者预定计时时间逝去为止。

[0118] 返回操作S20,如果计时时间已经逝去或者到期,则在操作S21中,模式检测器35进入激活模式。

[0119] 然后,在操作S22中,时钟控制器100利用激活模式分频因子对基准时钟信号的频率进行分频。

[0120] 在操作S23中,时钟控制器100将工作频率设置为通过利用激活模式分频因子对基准时钟信号的频率进行分频而获得的激活模式频率。

[0121] 然后,在操作S24中,时钟控制器100向功能块120提供具有激活模式频率的工作时钟信号。

[0122] 返回操作S11,如果功能块120没有处于空闲状态,则该过程进入操作S21并且继续如上所述的操作。

[0123] 在图10中所示的至少一个示例性实施例中,即使当功能块120根据具有不同频率的工作时钟信号工作时,模式检测器35也不断地监视功能块120的状态,使得根据功能块120的当前状态和/或功能块120的状态转换,向功能块120提供工作时钟信号。

[0124] 图11为示出SoC的另一个示例性实施例的方框图。

[0125] 参考图11,SoC 10''包括时钟控制器100'。时钟控制器100'包括分频控制器30'和时钟信号复用器1120。分频控制器30'包括模式检测器35。SoC 10''进一步包括至少一个功能块120和多个时钟生成器110a、110b和110c。模式检测器35与图2中所示的模式检测器35相同或基本相同。因此,为了简洁,将省略具体论述。

[0126] 与图2中所示的时钟控制器100相同,时钟控制器100'监视功能块120的状态,并且根据功能块120的监视状态,设置工作时钟信号CLKout的工作频率。时钟控制器100'将工作时钟信号CLKout输出至功能块120。

[0127] 如上所述,时钟控制器100'包括分频控制器30'和时钟信号复用器1120。

[0128] 分频控制器30'监视功能块120的状态,并且基于功能块120的监视状态,输出选择信号Sel。时钟信号复用器1120基于来自模式检测器35的选择信号Sel,选择要输出的多个时钟信号CLOCK A、CLOCK B以及CLOCK C中的一个时钟信号作为工作时钟信号CLKout。

[0129] 分频控制器30'基于从功能块120所输出的状态信号State,监视功能块120的状态。

[0130] 在一个示例中,当从功能块120所输出的状态信号State为高电平(例如,逻辑高电平或者'1')时,分频控制器30'确定功能块120处于激活状态中。另一方面,当从功能块120所输出的状态信号为低电平(例如,逻辑低电平或者'0')时,则分频控制器30'确定功能块120处于空闲状态中。

[0131] 如上所述,在图11中所示的SoC 10"包括多个时钟信号发生器110a至110c。时钟信号发生器110a至110c中的每一个都生成多个时钟信号CLOCK A、CLOCK B以及CLOCK C中的相应一个。在至少一个该示例性实施例中,多个时钟信号CLOCK A、CLOCK B以及CLOCK C中的每一个都具有与空闲模式频率、激活模式频率以及唤醒模式频率之一相对应的频率。空闲模式频率、激活模式频率以及唤醒模式频率与上文中所论述的相同。

[0132] 图12是示出图1中所示的SoC 10的又一个示例性实施例的方框图。除了还包括电压电平检测器1231之外,图12中所示的示例类似于图2中所示的示例。

[0133] 参考图12,分频控制器30"包括寄存器块32、模式检测器35'以及选择器31。寄存器块32和选择器31与图2中所示的相同或基本相同。因此,为了简洁,将省略这些元件的具体描述。

[0134] 模式检测器35'以与图2中的模式检测器35相同或基本相同的方式监视功能块120的状态,并且根据功能块120的监视的状态输出选择信号Sel。选择器31响应于选择信号Sel,输出分频因子D0至Dn-1中的分频因子Div。

[0135] 例如,当模式检测器35'确定功能块120处于空闲状态中时,模式检测器35'输出空闲模式选择信号Sel0。选择器31响应于来自模式检测器35'的空闲模式选择信号Sel0,输出从寄存器Reg0所接收到的空闲模式分频因子D0。

[0136] 然后,分频器20将工作时钟信号CLKout的工作频率设置为通过利用空闲模式分频因子D0对基准频率进行分频而获得的空闲模式频率,并且向功能块120输出具有空闲模式频率的工作时钟信号CLKout。

[0137] 根据至少一些示例性实施例,当功能块120从激活状态转换为空闲状态时,工作时钟信号CLKout的频率响应于功率块120的状态改变,从激活模式频率改变空闲模式频率。结果,可以降低SoC 10中的不必要的功耗。

[0138] 当模式检测器35'确定功能块120处于激活状态中时,模式检测器35'输出激活模式选择信号Seln-1。选择器31响应于激活模式选择信号Seln-1,输出从寄存器Regn-1所接收到的激活模式分频因子Dn-1。

[0139] 然后,分频器20将工作时钟信号CLKout的工作频率设置为通过利用激活模式分频因子Dn-1对基准频率进行分频而获得的激活模式频率,并且输出具有激活模式频率的工作时钟信号CLKout。

[0140] 当功能块120从空闲状态转换为激活状态时,模式检测器35'进入唤醒模式,并且输出至少一个唤醒模式选择信号Selk。选择器31响应于唤醒模式选择信号Selk,输出从寄存器Regk所接收到的唤醒模式分频因子Dk。分频器20将工作时钟CLKout的工作频率设置为通过利用唤醒模式分频因子Dk对基准频率进行分频而获得的唤醒模式频率。然后,分频器20输出具有唤醒模式频率的工作时钟信号CLKout。

[0141] 仍参考图12,分频控制器30"还包括电压电平检测器1231。电压电平检测器1231监视功能块120的电压电平,并且在工作时钟CLKout的工作频率被设置为至少一个唤醒模式频率中的一个之后,当功能块120的电压电平稳定时,输出电压电平稳定信号。响应于指示功能块的电压电平已经稳定的电压电平稳定信号,模式检测器35'转换为激活模式(或者可选地,转换为接下来的唤醒模式阶段),并且输出激活模式选择信号Seln-1,以将工作频率设置为激活模式频率(或者另一个唤醒模式频率)。

[0142] 图13是示出在图12中所示的模式检测器35'的有限状态机(FSM)实现的示例性实施例的示图。在图13所示的示例中,模式检测器35'根据功能块120的当前状态,输出选择分频因子Div的选择信号Sel。

[0143] 与图3中所示的示例性实施例相同,图13中所示的FSM包括功能块120的多个(例如,n-2个)模式(例如,有限模式)作为其状态。模式通过特定条件彼此链接。可以以硬件、软件或者它们的组合来实现FSM。

[0144] 在一个示例中,如果功能块120的初始状态为激活状态,则模式检测器35'输出选择激活模式分频因子Dn-1的激活模式选择信号Sel_{n-1}。响应于激活模式选择信号Sel_{n-1},选择器31选择寄存器Reg_{n-1},并且将激活模式分频因子Dn-1输出至分频器20。

[0145] 当功能块120的状态从激活状态转换为空闲状态时,模式检测器35'检测到功能块120处于空闲状态中,并且输出选择空闲模式分频因子D0的空闲模式选择信号Sel₀。选择器31响应于空闲模式选择信号Sel₀,选择寄存器Reg₀,并且将空闲模式分频因子D0输出至分频器20。

[0146] 当功能块120从空闲状态转换为激活状态时,模式检测器35'检测到该转换并且进入唤醒模式。在模式检测器35'处于唤醒模式的同时,模式检测器35'输出至少一个唤醒模式选择信号Sel_k。选择器31响应于唤醒模式选择信号Sel_k,选择寄存器Reg_k,并且将唤醒模式分频因子D_k输出至分频器20。在该示例中,至少一个唤醒模式选择信号Sel_k为唤醒模式选择信号Sel₁至Sel_{n-2}中的一个,其中,n为指示分频因子的数量的整数,而n-2指示处于唤醒模式下的阶段的数量。

[0147] 仍然参考图13,唤醒模式可以具有一个或多个阶段Wakeup₁至Wakeup_{n-2}。可以按照给定、期望或者预定顺序设置唤醒模式阶段。可以根据用户的设置或者设计处理要求来改变该顺序。该顺序可以是从小闲模式频率至激活模式频率的过渡。

[0148] 在该示例性实施例中,通过在图12中所示的电压电平检测器1231来触发通过模式检测器35'在唤醒模式阶段之间的转换。模式检测器35'施加唤醒模式频率(例如,与唤醒模式的给定阶段相对应)作为工作频率,直到功能块120的电压电平稳定。即,例如,模式检测器35'允许施加与每个唤醒模式阶段相对应的频率作为工作频率,直到SoC 10的状态改变(例如,稳定)为止。在模式检测器35'转换为最终的唤醒模式阶段之后,当功能块120的电压电平稳定时,模式检测器35'进入激活模式。然后,模式检测器35'输出激活模式选择信号Sel_{n-1}。

[0149] 图14是示出在图1中所示的SoC的其他示例性实施例的方框图;除了时钟控制器100包括工作频率设置电路60之外,图14中所示的示例类似于图2中所示的示例。

[0150] 参考图14,时钟控制器100包括模式检测器35和工作频率设置电路60。模式检测器35检测功能块120的工作状态的改变,并且基于检测到的工作状态的改变,生成选择信号。工作频率设置电路60基于来自模式检测电路的选择信号,设置功能块的工作频率。

[0151] 如果选择信号SEL指示从激活工作状态转换为停用工作状态的改变,则工作频率设置电路60降低功能块的工作频率,降低后的工作频率大于0。如果选择信号SEL指示从停用工作状态转换为激活工作状态的改变,则工作频率设置电路60提高功能块的工作频率。

[0152] 在其他示例中,在功能块120的工作状态从停用工作状态改变为激活工作状态之后,如果选择信号SEL指示从停用工作状态至激活工作状态的改变,则工作频率设置电路60

将功能块120的工作频率从第一频率提高至第二频率,并且在第一时间段到期以后,将工作频率从第二频率提高至第三频率。在功能块的工作状态从停用工作状态改变为激活工作状态之后,在第二时间段到期以后,工作频率设置电路60将工作频率从第三频率提高至第四频率。

[0153] 工作频率设置电路60包括分频器电路63、选择电路61和寄存器块62。分频器电路63、选择电路61和寄存器块62与图2中所示的相同或基本相同。因此,为了简洁,将省略这些元件的具体描述。

[0154] 图15是图1中所示的又一个其他示例性实施例的方框图;除了工作频率设置电路60包括查询表71之外,图15中所示的示例类似于图14中所示的示例。

[0155] 参考图15,查询表71存储多个分频因子,并且响应于来自模式检测器55的选择信号D,输出从多个分频因子Div中选择的一个分频因子。模式检测器55和分频器电路72与图2中所示的相同或基本相同。因此,为了简洁,省略了这些元件的具体描述。

[0156] 图16是根据本发明的概念的示例性实施例的包括SoC 200的半导体系统1000的方框图。

[0157] 参考图16,半导体系统1000可以作为手持装置实现,诸如蜂窝电话、智能电话、平板电脑、个人数字助手(PDA)、企业数字助手(EDA)、数字静态相机、数码摄像机、便携式多媒体播放器(PMP)、个人导航装置或者便携式导航装置(PND)、掌上游戏机、电子书等。

[0158] 半导体系统1000包括SoC 200、振荡器210、外部存储器220和显示装置230。SoC 200可以是应用处理器,并且对应于根据如本文中所述的示例性实施例的SoC。应用处理器可以控制半导体系统1000的整体操作。

[0159] SoC 200可以包括:时钟控制器100、时钟发生器110、中央处理单元(CPU) 120、图形处理单元(GPU) 125、液晶显示器(LCD)控制器130、只读存储器(ROM) 140、随机存取存储器(RAM) 160、存储控制器150以及总线。SoC 200还包括其他元件,诸如电源管理单元、电视(TV)处理器等。功能块可以指CPU 120、GPU 125、存储控制器150或者外围电路控制单元(未示出)。

[0160] CPU 120可以处理或执行存储在外部存储器220中的程序和/或数据。例如,CPU 120可以响应于从时钟控制器100所输出的工作时钟信号,处理或执行程序 and/或数据。

[0161] 可以通过多核处理器来实现CPU 120。多核处理器是具有两个或多个独立的实际处理器(称为核心)的单个计算部件。每个处理器都可以读取和执行程序指令。多核处理器可以一次驱动多个加速器,因此,包括多核处理器的数据处理系统可以执行多级加速(multi-acceleration)。

[0162] GPU 125可以通过读取并执行与图形处理相关的程序指令来降低CPU120的负载。GPU 125通过存储接口(未示出)从外部存储器220接收数据,并且将处理的数据通过存储接口传输至外部存储器220。GPU 125可以响应于从时钟控制器100所输出的工作时钟信号,处理或执行程序 and/或数据。

[0163] 在必要时,存储在外部存储器220中的程序和/或数据可以加载到CPU120或者GPU 125上。

[0164] ROM 140可以存储永久性程序和/或数据。可以实现ROM 140作为可擦可编程ROM (EPROM) 或者电可擦可编程ROM (EEPROM)。

[0165] RAM 160可以临时存储程序、数据和/或指令。存储在外部存储器220中的程序和/或数据可以根据CPU 120的控制或者存储在ROM 140中的引导代码临时存储在RAM 160中。可以通过动态RAM (DRAM) 和/或静态RAM (SRAM) 来实现RAM 160。

[0166] 存储控制器150与外部存储器220接口连接。存储控制器150控制外部存储器220的整体操作,并且控制主机和外部存储器220之间的数据通信。存储控制器150可以在主机请求时,控制外部存储器220写入或读取数据。主机可以是诸如CPU 120或者LCD控制器130的主要装置。

[0167] 外部存储器220是用于存储数据的存储器,并且可以存储操作系统 (OS) 以及各种程序和数据。可以通过DRAM来实现外部存储器220,但是本发明的概念不仅限于这些示例性实施例。可以通过诸如闪速存储器、相变RAM (PRAM)、磁阻RAM (MRAM)、阻性RAM (ReRAM)、铁电体RAM (FeRAM) 等的非易失性存储器来实现外部存储器220。在其他示例性实施例中,可以将外部存储器220内嵌在SoC 200中。

[0168] SoC 200的元素可以通过总线彼此通信。

[0169] 显示装置230可以显示加载到功能块120上的多媒体。根据至少该示例性实施例,显示装置230为LCD装置。然而,本发明的概念不限于该示例性实施例。在至少一些其他示例性实施例中,显示装置230可以为发光二极管 (LED) 显示装置、有机LED (OLED) 显示器或者其他类型的显示装置中的一个。

[0170] 显示装置控制器130控制显示装置230的操作。

[0171] 图17是根据本发明的概念的示例性实施例的包括图1中所示的SoC 10的半导体系统400的方框图。尽管在图17中示出包括SoC 10的半导体系统400,但是半导体系统400可以包括根据本文中所述的任意一个示例性实施例的一个或多个SoC。

[0172] 参考图17,半导体系统400包括图1中所示的SoC 10、天线401、无线电收发器403、输入装置405以及显示器407。

[0173] 无线电收发器403通过天线401发射和接收无线电信号。无线电收发器403可以将通过天线401所接收到的无线电信号变换为可以通过SoC 10进行处理的信号。因此,SoC 10可以处理从无线电收发器403所输出的信号并且将处理的信号传输至显示器407。而且,无线电收发器403也可以将从SoC 10所输出的信号变换为无线电信号,并且通过天线401将无线电信号输出至外部装置。

[0174] 输入装置405能够将用于控制SoC 10的操作的控制信号或要通过SoC10处理的信号输入至半导体系统400。可以通过诸如触摸板或者计算机鼠标的定点装置、小键盘或者键盘来实现输入装置405。

[0175] 图18是根据本发明的概念的另一个示例性实施例的,包括图1中所示的SoC 10的计算机系统500的方框图。计算机系统500可以被实现为个人计算机 (PC)、平板PC、笔记本、电子阅读器、PDA、便携式多媒体播放器 (PMP)、MP3播放器、MP4播放器等。尽管在图16中示出了包括SoC 10的计算机系统500,但是计算机系统500可以包括根据本文中所述的任意一个示例性实施例的一个或多个SoC。

[0176] 计算机系统500包括SoC 10、存储装置501、控制存储装置501的数据处理操作的存储控制器502、显示器503以及输入装置504。

[0177] 根据通过输入装置504的数据,SoC 10可以通过显示器503来显示存储在存储装置

501中的数据。可以通过诸如触摸板或者计算机鼠标的定点装置、小键盘或者键盘来实现输入装置504。

[0178] SoC 10还可以控制计算机系统500的整体操作和存储控制器502的操作。存储控制器502可以控制存储装置501的操作,该存储控制器502可以作为SoC 10的一部分或者作为独立芯片来实现。

[0179] 图19是根据本发明的概念的另一个示例性实施例的包括图1中所示的SoC 10的计算机系统600的方框图。计算机系统600可以被实现为数码相机、配备有数码相机的蜂窝电话、配备有数码相机的智能电话、配备有数码相机的平板PC等的图像处理器。尽管在图19中示出了包括SoC 10的计算机系统600,但是计算机系统600可以包括根据这里所述的任意一个示例性实施例的一个或多个SoC。

[0180] 计算机系统600包括SoC 10、存储装置601和控制存储装置601的数据处理操作(例如,编程操作、擦除操作、以及读取操作)的存储控制器602。计算机系统600还包括图像传感器603和显示器604。

[0181] 包括在计算机系统600中的图像传感器603将光学图像变换为数字信号,并且将数字信号输出至SoC 10或者存储控制器602。可以通过SoC 10控制数字信号以通过显示器604显示的或通过存储控制器602存储在存储装置601中。

[0182] 可以根据SoC 10或者存储控制器602的控制,通过显示器604显示存储在存储装置601中的数据。存储控制器602可以控制存储装置601的操作,可以作为SoC 10的一部分或者独立芯片来实现该存储控制器602。

[0183] 图20为根据本发明的概念的又一个示例性实施例的,包括在图1中所示的SoC 10的存储系统700的方框图。可以实现存储系统700,作为诸如固态驱动器(SSD)的数据存储系统。尽管图20中所示的存储系统700包括SoC 10,但是存储系统700可以包括根据本文中所述的任意一个示例性实施例的一个或多个SoC。

[0184] 存储系统700包括:多个存储装置701;存储控制器702,控制存储装置701的数据处理操作;易失性存储装置703,诸如动态随机存取存储器(DRAM);以及SoC 10,控制在存储控制器702和主机704之间传送的数据存储在易失性存储装置703中。

[0185] 如上所述,本发明的概念的示例性实施例还体现为存储在计算机可读介质中的计算机可读代码。计算机可读记录介质可以为任何数据存储装置,能够存储数据作为此后通过计算机系统读取的程序。计算机可读记录介质的示例包括只读存储器(ROM)、随机存取存储器(RAM)、CD-ROM、磁带、软盘、以及光学数据存储装置。计算机可读介质还可以分布在网络耦接的计算机系统上,使得以分布式方式存储和执行计算机可读代码。此外,程序设计员容易理解实现本发明的创造性概念的功能程序、代码、和代码段。

[0186] 图21是示出,当在没有考虑或顾及功能块120的状态的情况下,将工作时钟信号施加给功能块120时的电流和电压的曲线图。图22是当在考虑(顾及)功能块120的状态的情况下,将工作时钟信号施加给功能块22时的电流和电压的曲线图。

[0187] 参考图21,当在没有考虑功能块120的状态的情况下,将工作时钟信号施加给功能块120时,会产生电压降落A。然而,如图22所示,当在功能块120从空闲状态至激活状态的过渡过程时,将具有第三频率的工作时钟信号施加给功能块120时,电压V逐渐施加给功能块120,因此,与电压降A相比较,减小了电压降B。

[0188] 当在没有考虑功能块120的状态的情况下,将工作时钟信号施加给功能块120时,将具有比空闲状态频率大的多的激活状态频率的工作时钟信号突然施加给功能块120,并且如图21所示,电流I的斜率增大(例如,快速增大)。然而,当在功能块120从空闲状态转换为激活状态之后,将具有唤醒状态频率的工作时钟信号施加给功能块120时,电流I逐渐地提供给功能块120,因此,如图22所示,电流I的斜率相对缓和地或者缓慢地增大。结果,功能块120正常工作,而没有通过相对较大的电压降A和/或电流I的斜率相对快速地增大所导致的故障。

[0189] 在控制SoC的时钟信号的方法、使用该方法的SoC以及包括SoC的半导体系统的至少一些示例性实施例中,根据每个功能块的状态,独立控制施加给多个功能块中的每个的工作时钟信号,使得降低不必要的功耗。此外,当功能块从空闲状态转换为激活状态时,抑制和/或防止可能产生的故障。

[0190] 尽管已经参照本发明的概念的示例性实施例特别示出和描述了本发明的概念,但是本领域普通技术人员应当理解,可以在不背离通过以下权利要求而限定的发明概念的精神和范围的情况下,可以对其在形式和细节上进行各种改变。

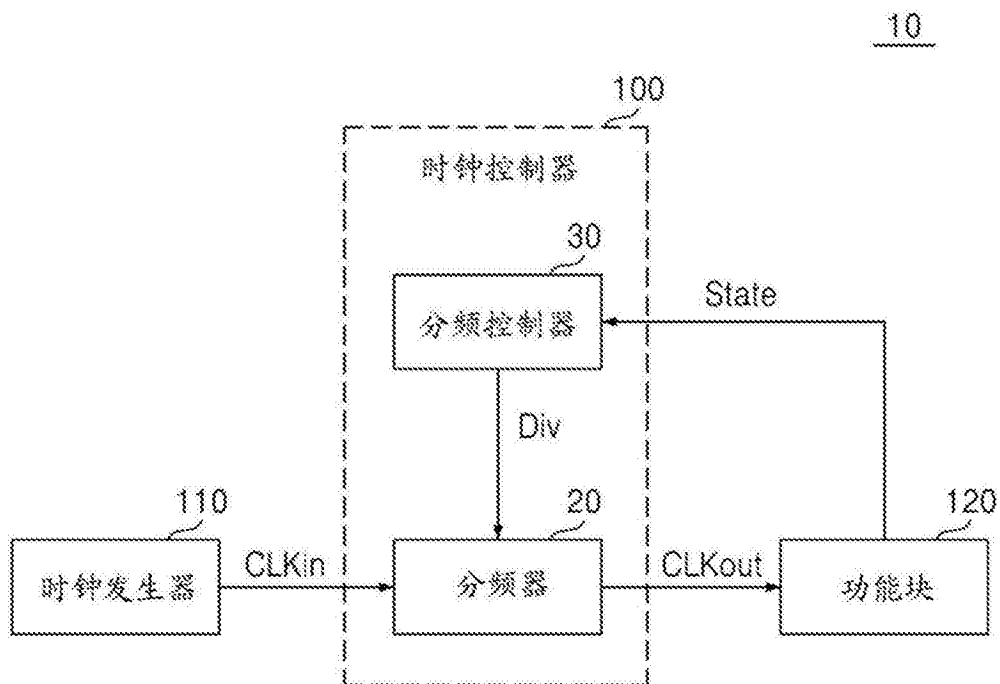


图1

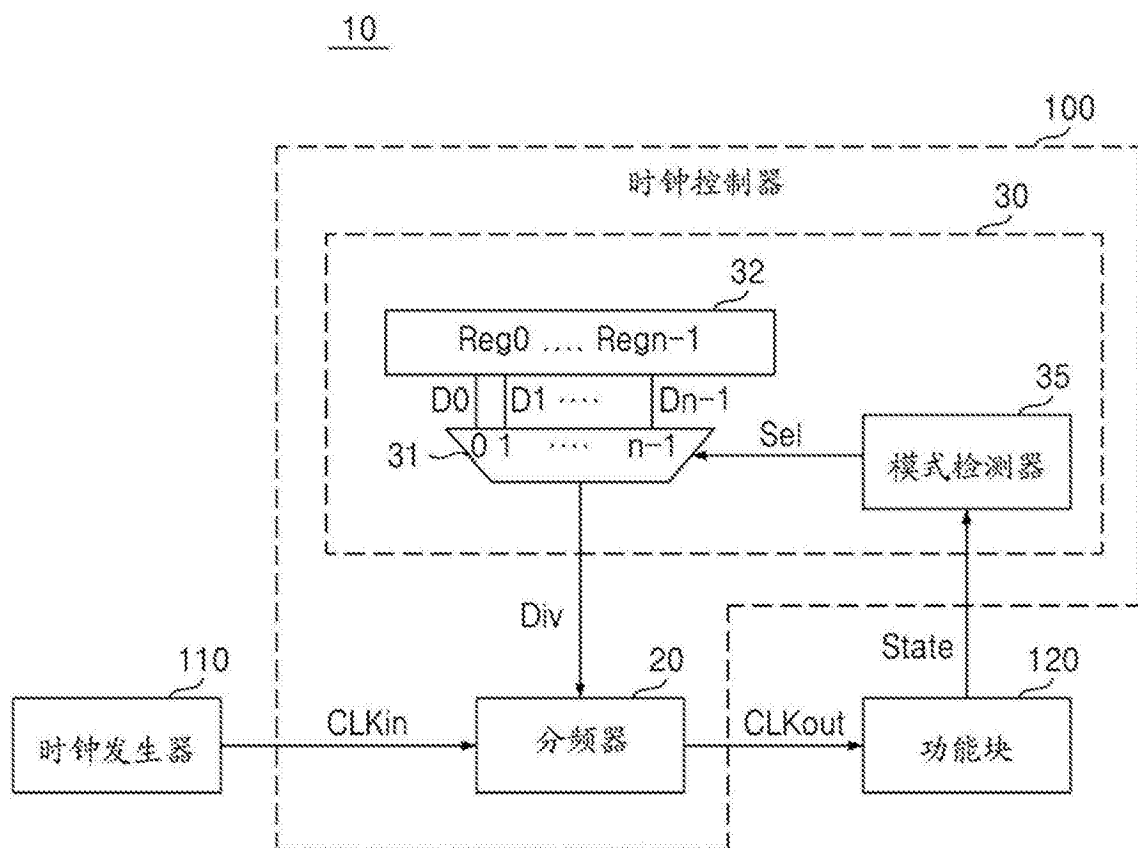


图2

35

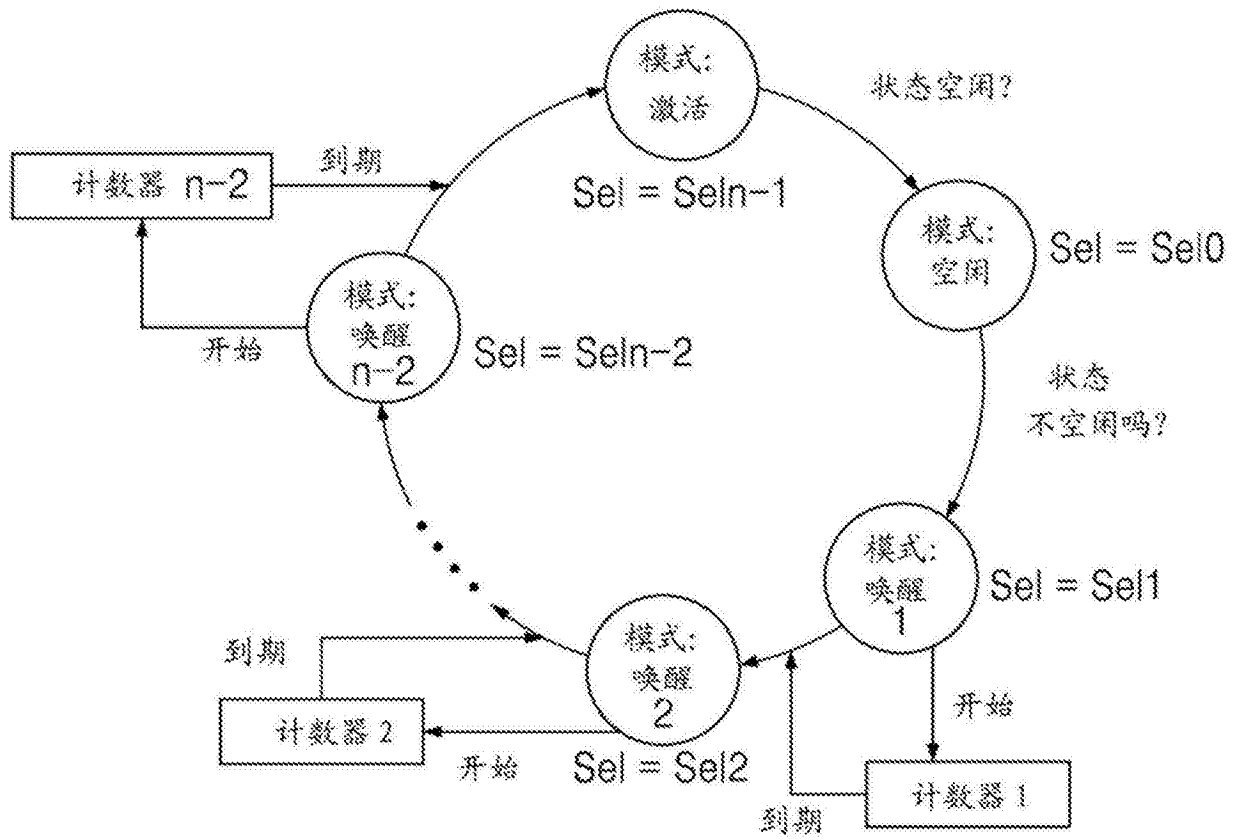


图3

10

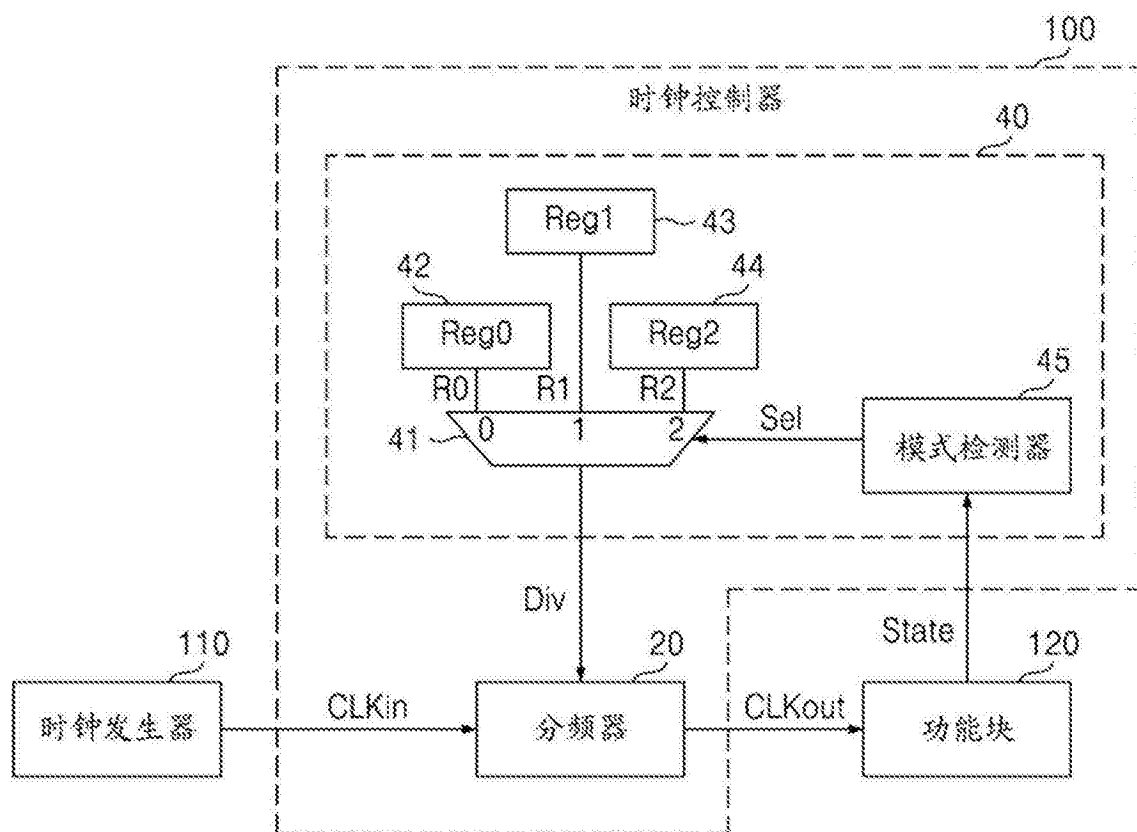


图4

45

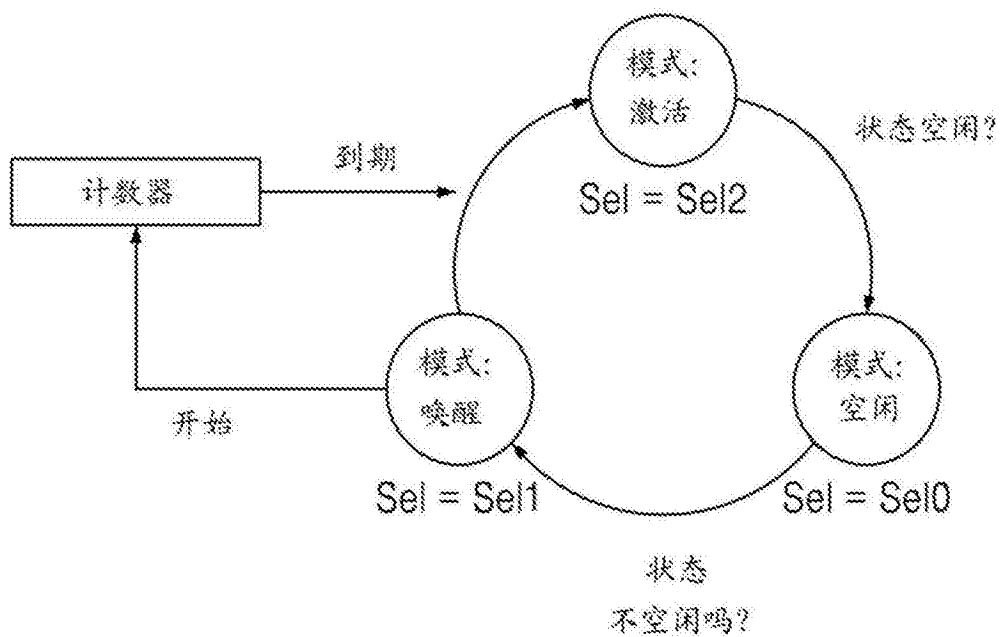


图5

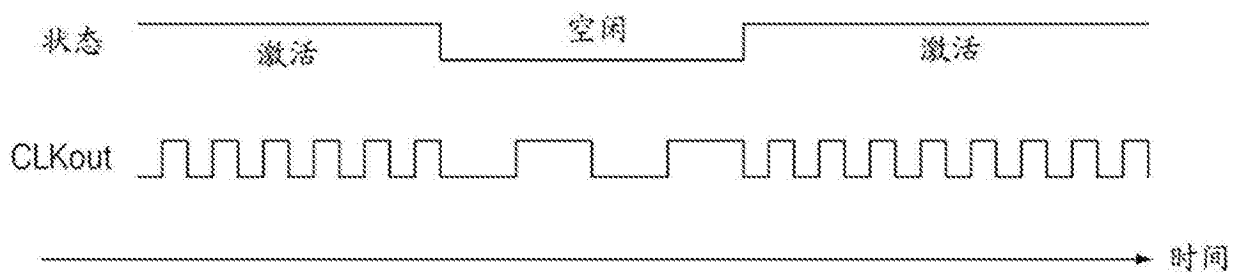


图6

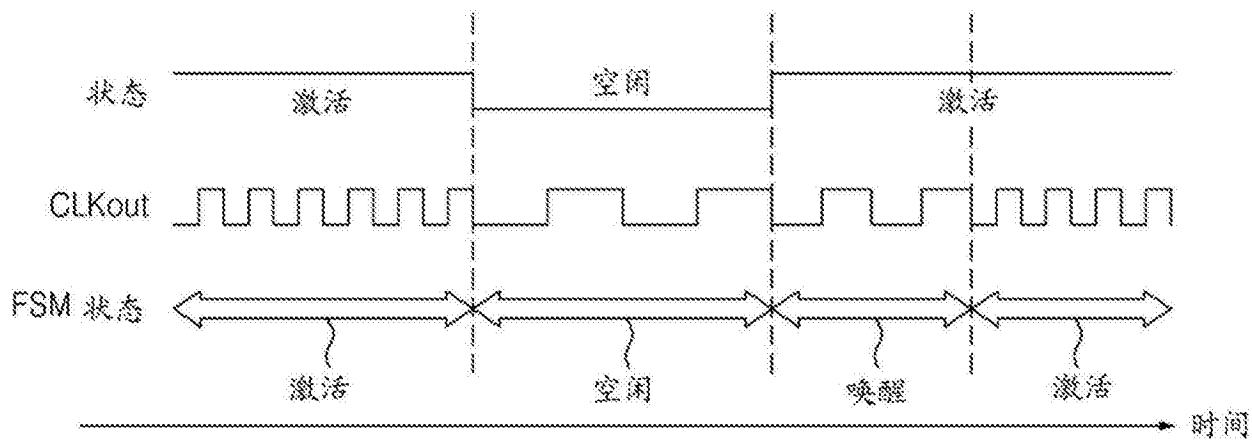


图7

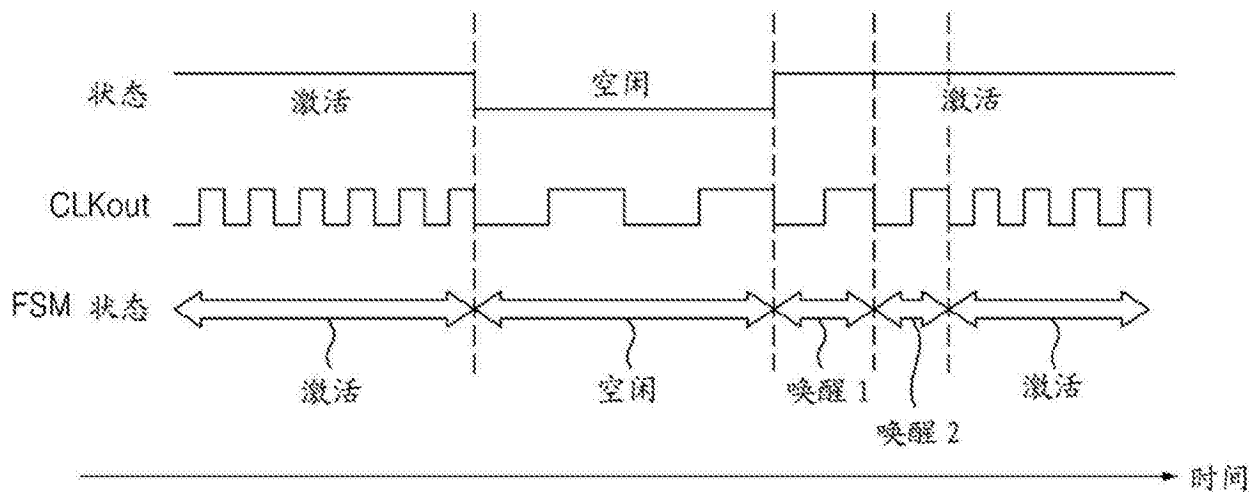


图8

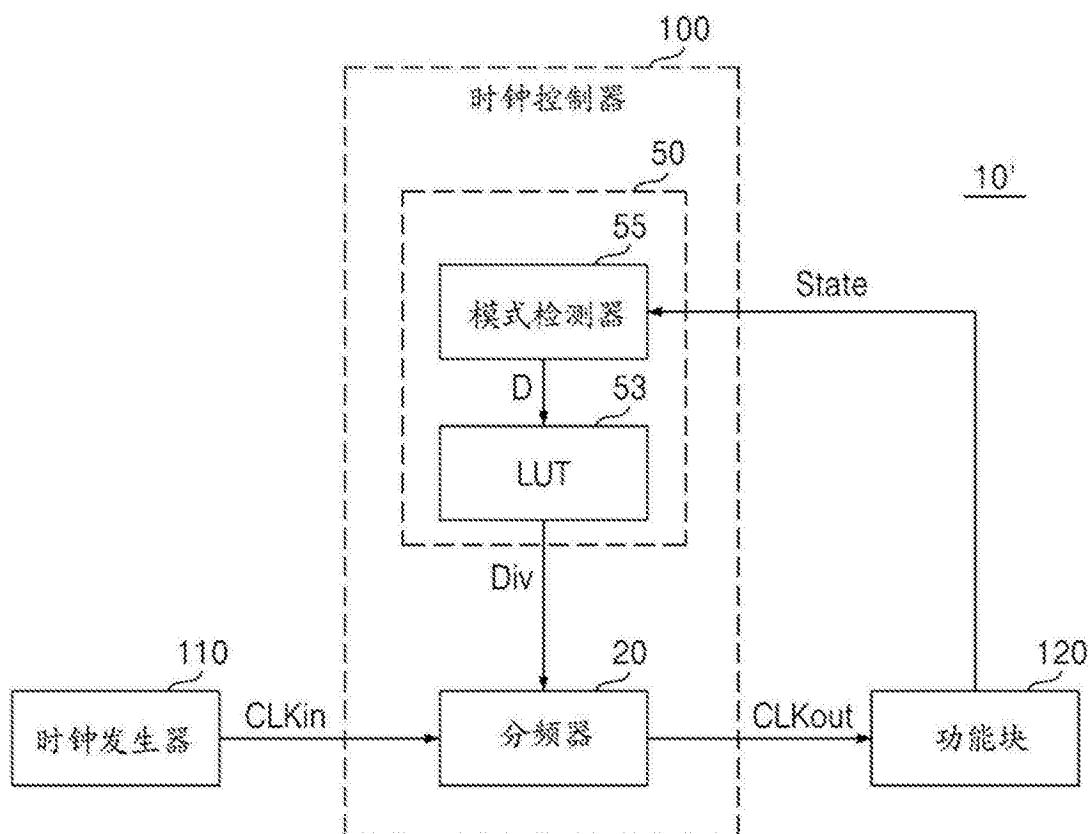


图9

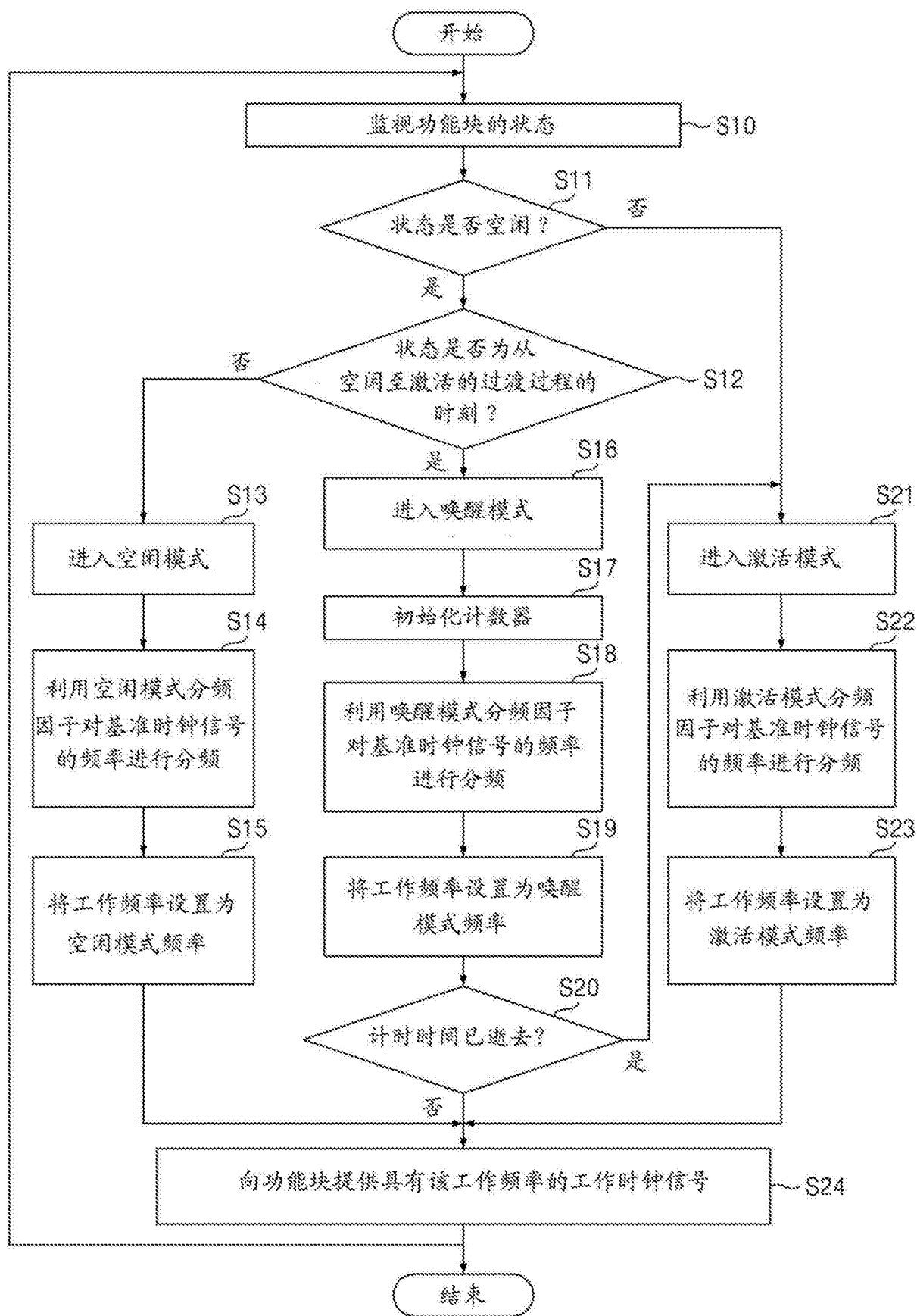


图10

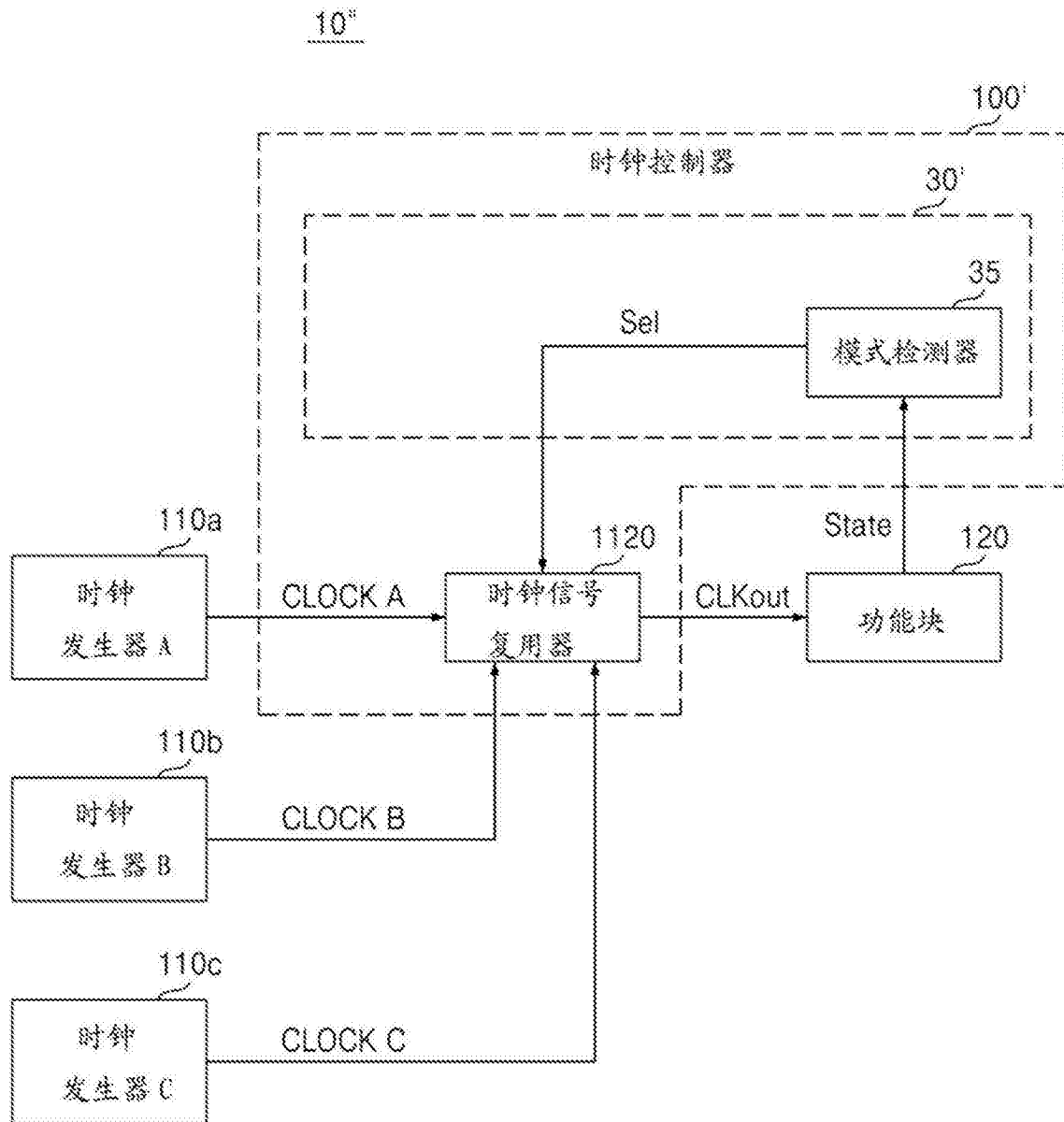


图11

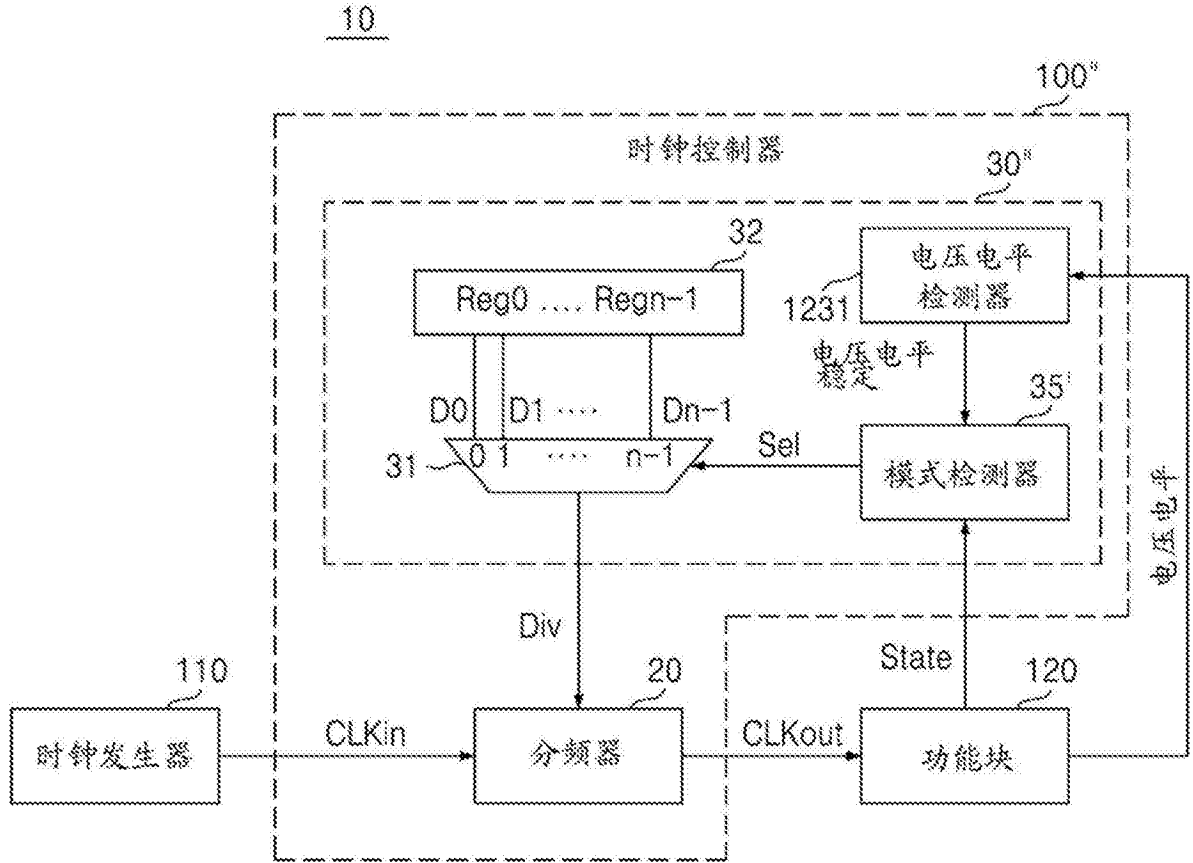


图12

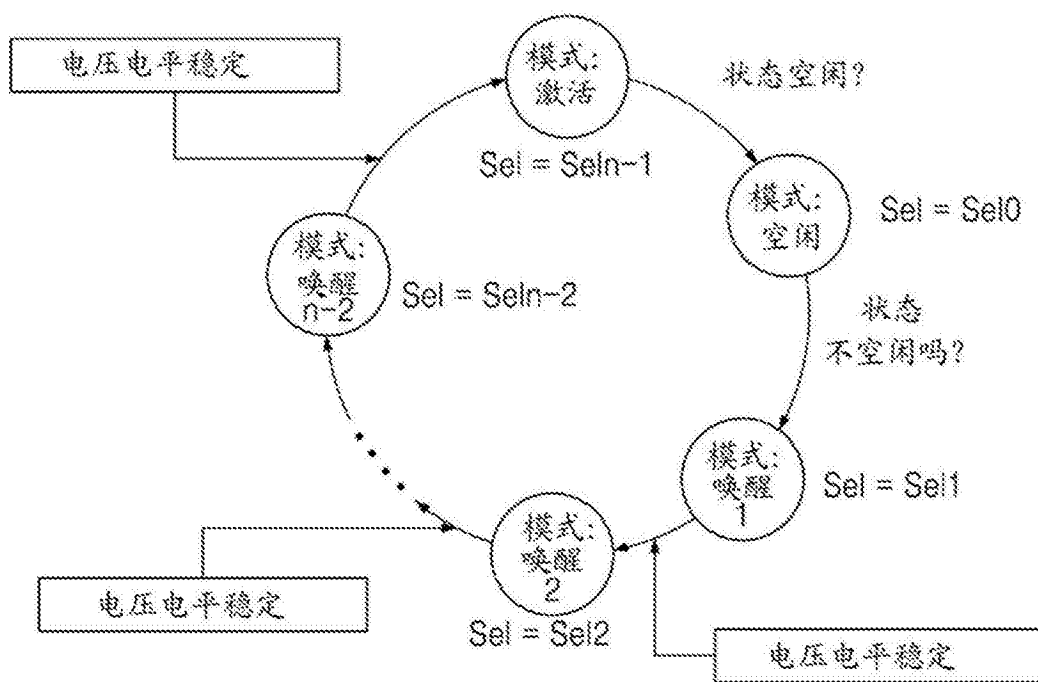
35¹

图13

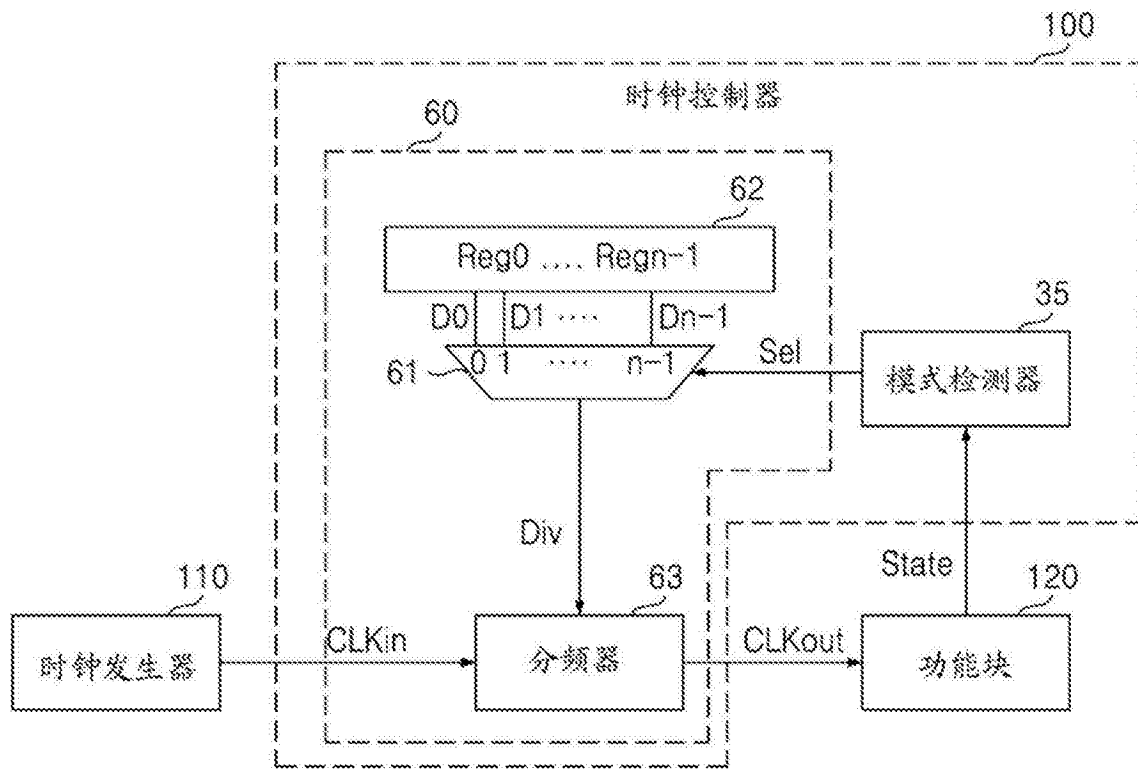
11

图14

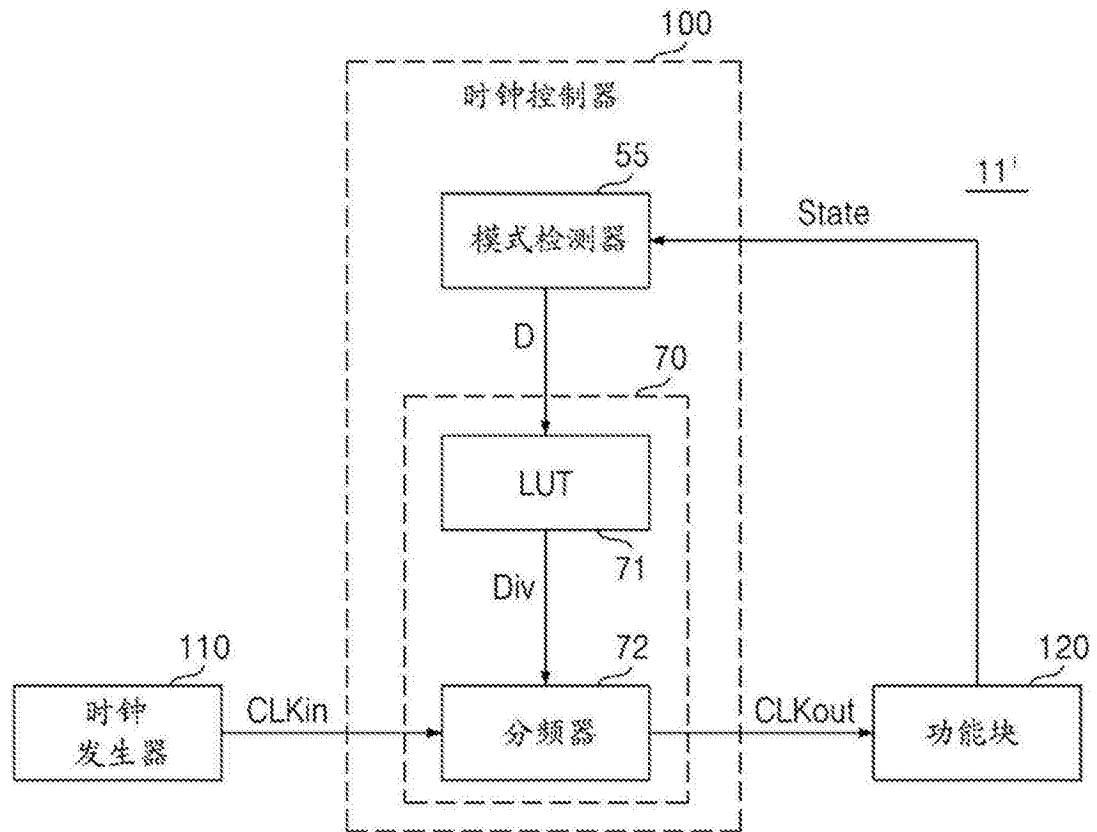


图15

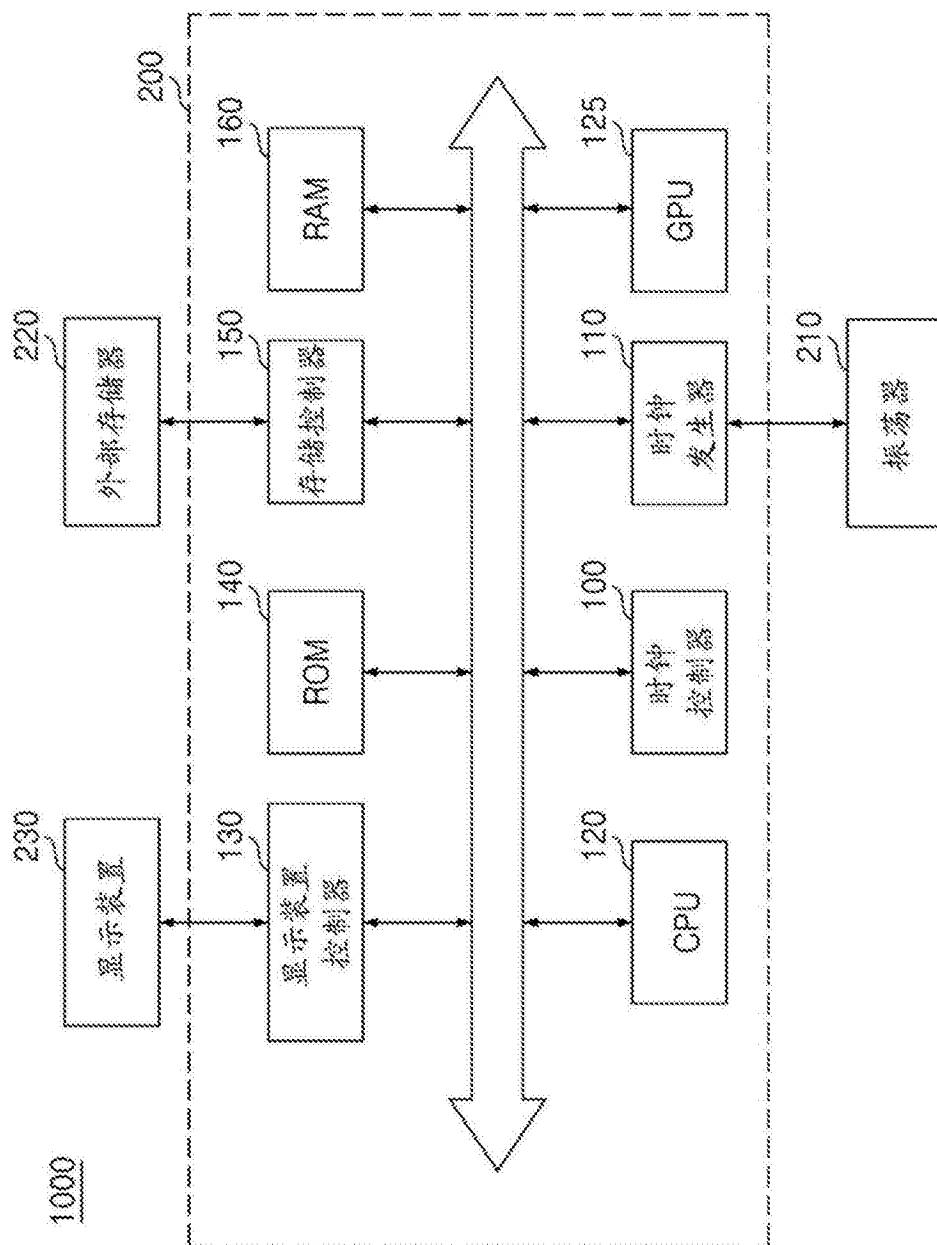


图16

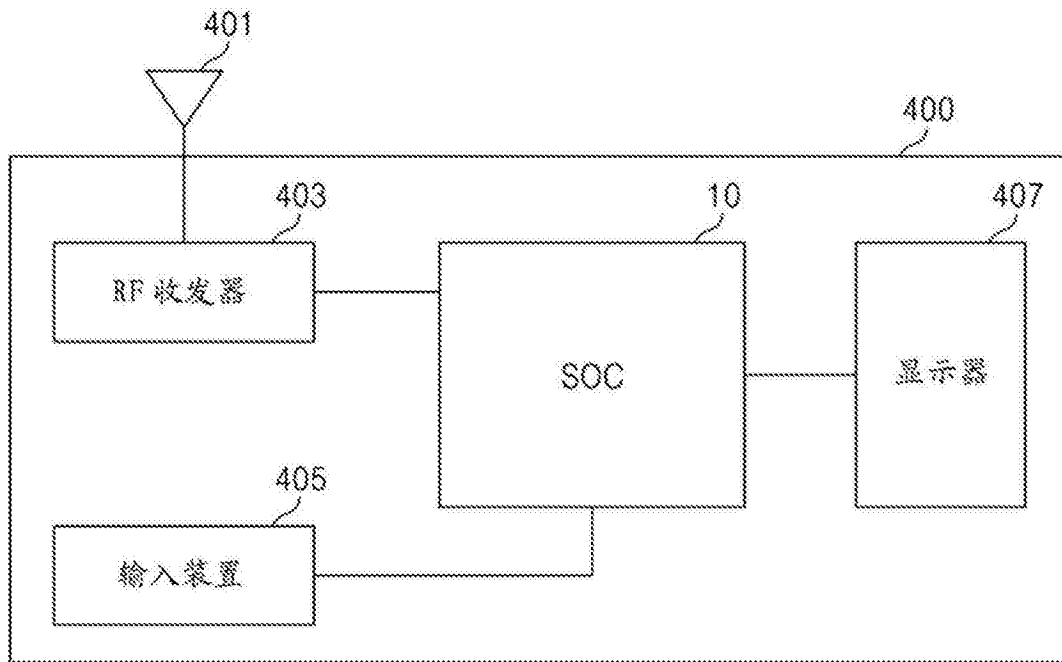


图17

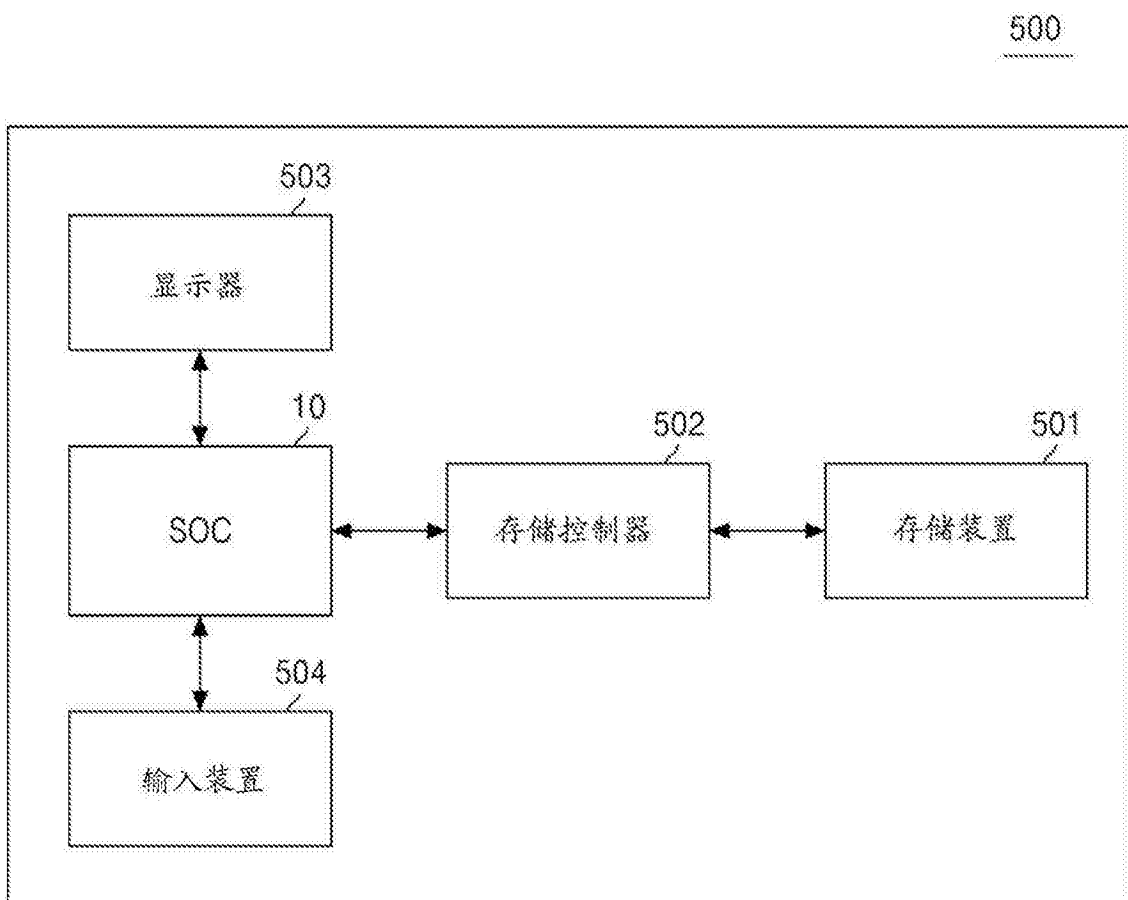


图18

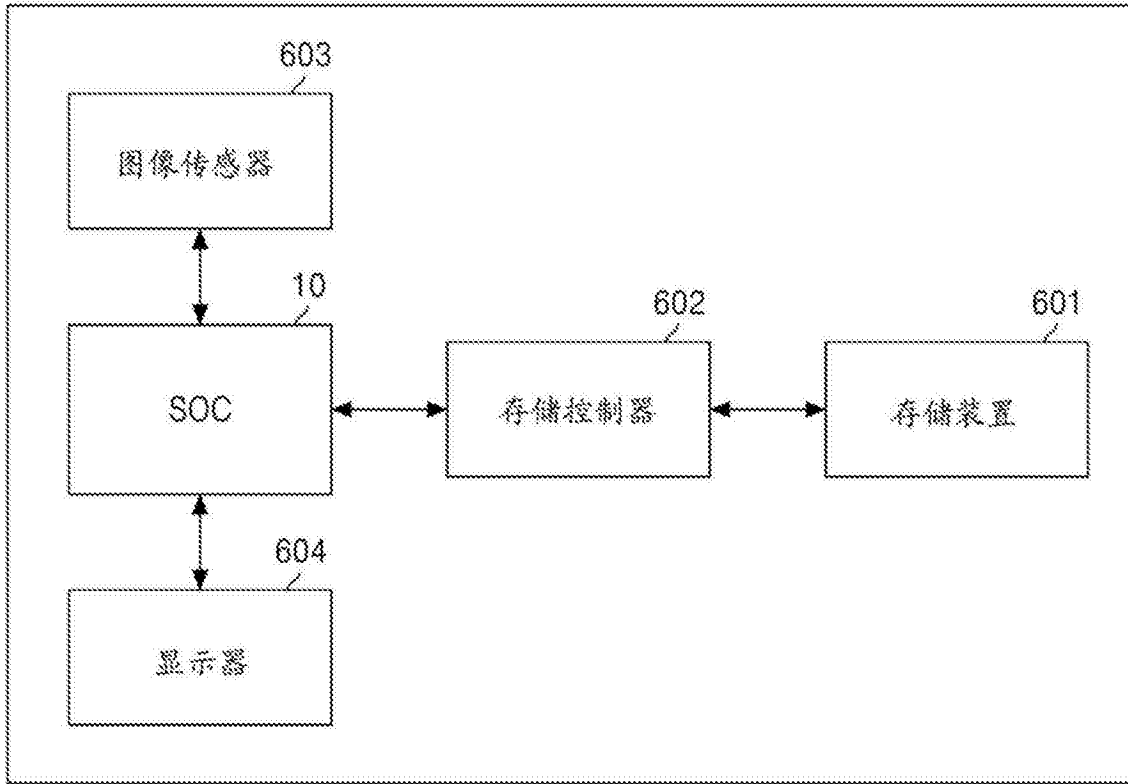
600

图19

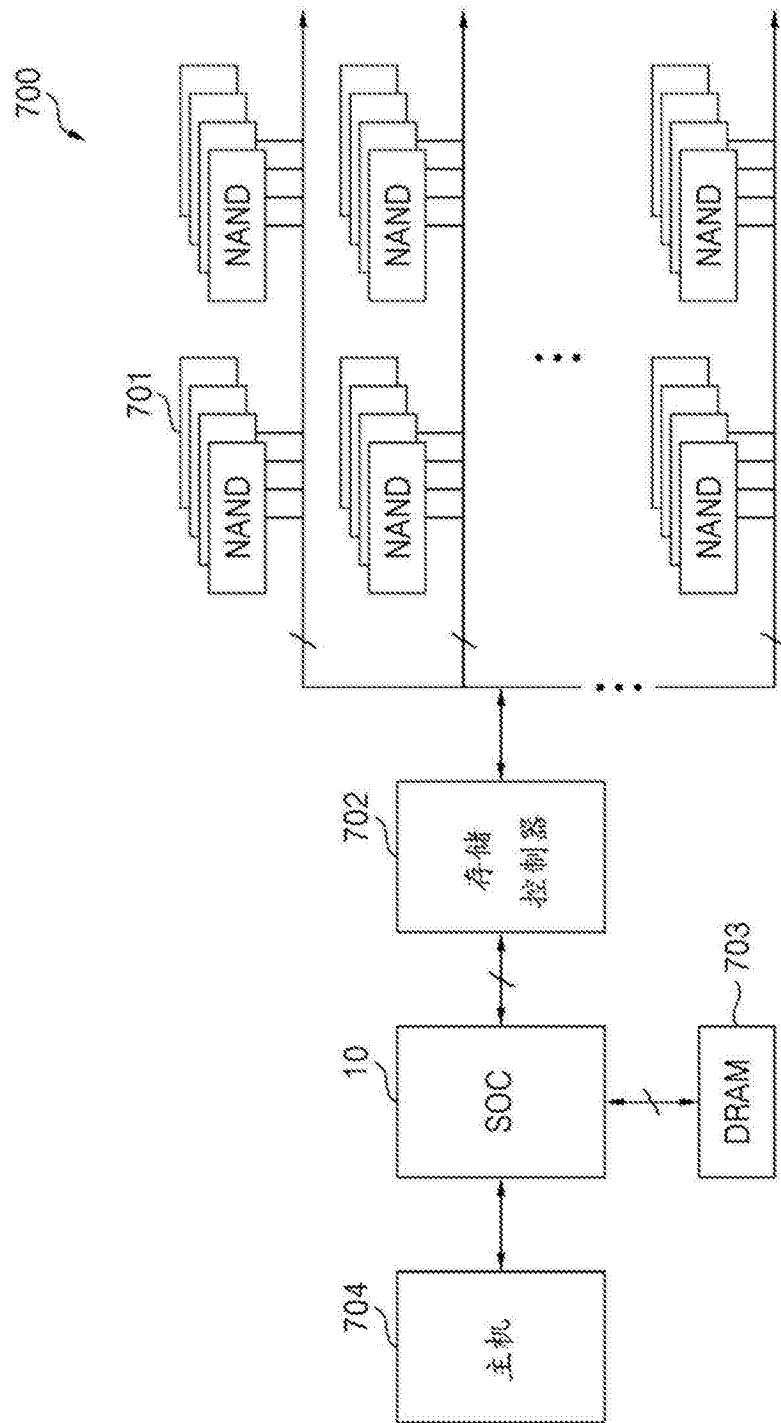


图20

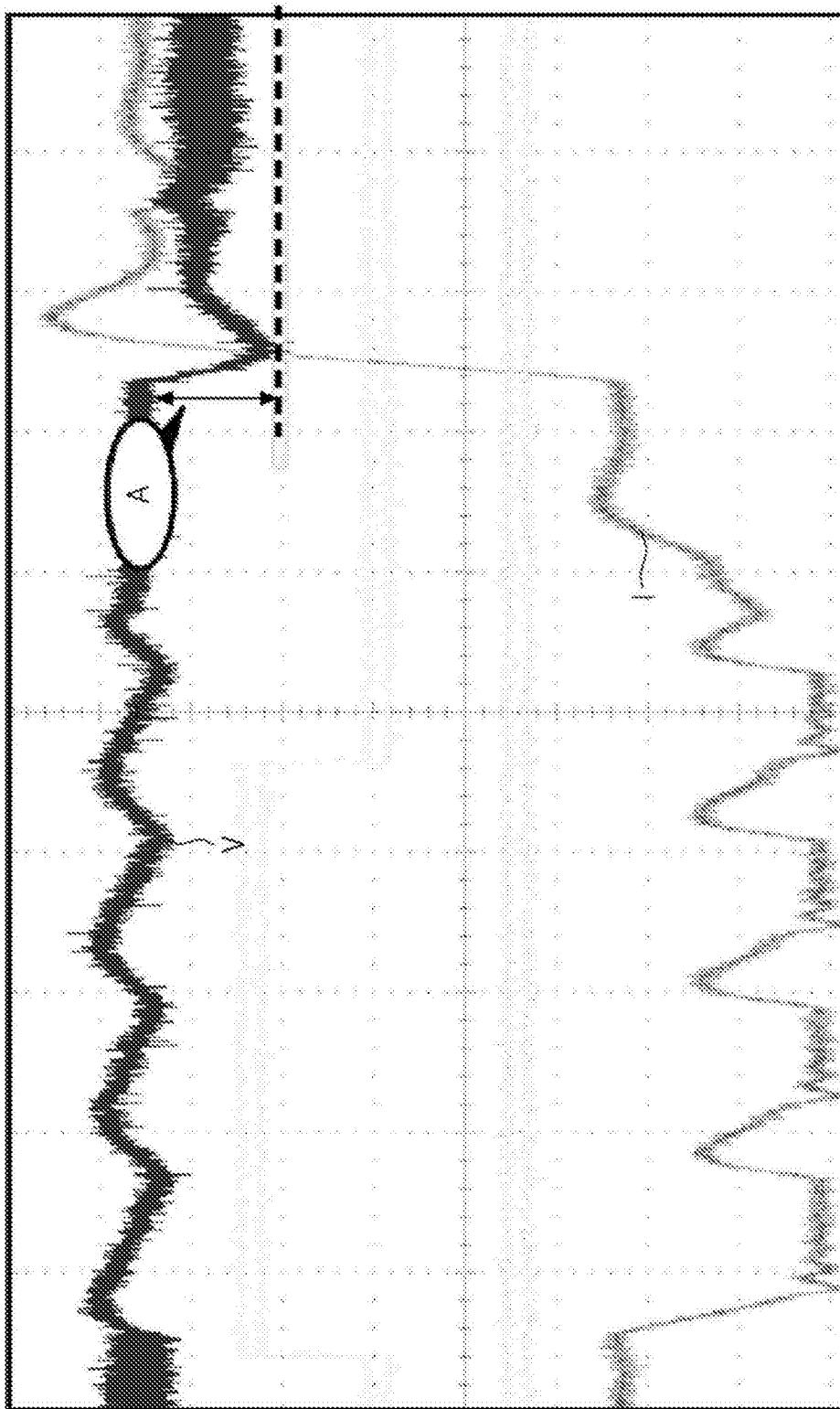


图21

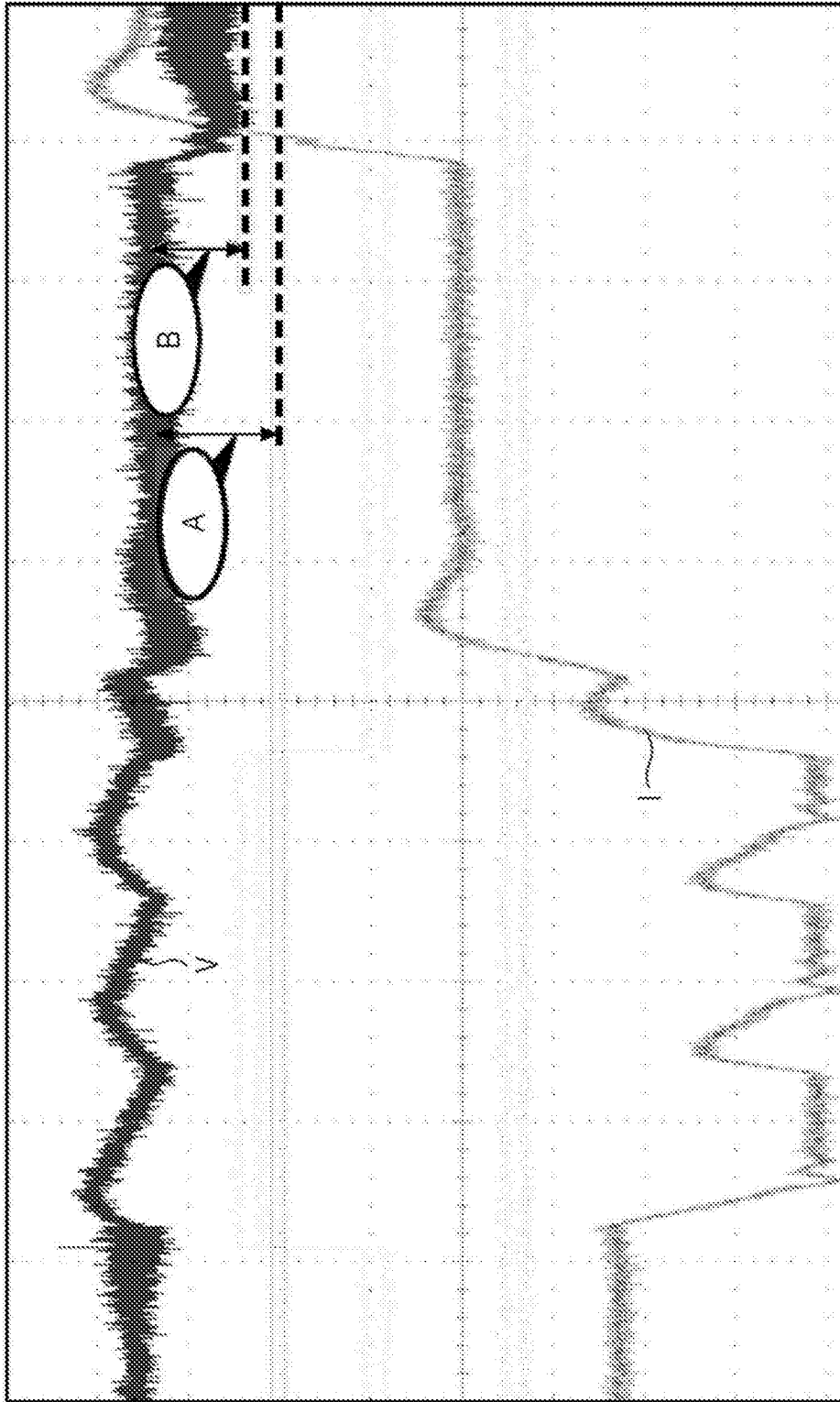


图22