



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0144648
(43) 공개일자 2022년10월27일

(51) 국제특허분류(Int. Cl.)
H02M 3/07 (2006.01)

(52) CPC특허분류
H02M 3/07 (2013.01)

(21) 출원번호 10-2021-0051221

(22) 출원일자 2021년04월20일

심사청구일자 2021년04월20일

(71) 출원인

서강대학교산학협력단

서울특별시 마포구 백범로 35 (신수동, 서강대학교)

(72) 발명자

홍성완

서울특별시 서대문구 거북골로 100, 101동 1303호(남가좌동, 래미안 루센티아)

박효진

서울특별시 양천구 목동동로 100, 1321동 1205호(신정동, 목동신시가지아파트13단지)

(뒷면에 계속)

(74) 대리인

팬코리아특허법인

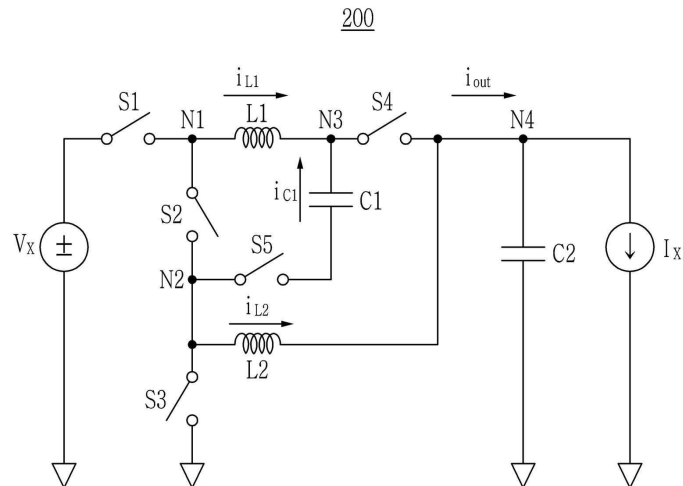
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 전력 변환 장치

(57) 요약

실시 예에 따른 전력 변환 장치는, 입력단으로 전압을 인가하는 전압원의 일단과 제1 노드 사이에 연결된 제1 스위치, 상기 제1 노드와 제3 노드 사이에 연결되어 있는 제1 인덕터, 상기 제1 노드와 제2 노드 사이에 연결된 제2 스위치, 상기 제2 노드와 제4 노드 사이에 연결된 제2 인덕터, 상기 제2 노드와 접지 사이에 연결된 제3 스위치, 상기 제2 노드와 상기 제3 노드 사이에 직렬로 연결되어 있는 제1 커패시터 및 제5 스위치, 및 상기 제3 노드와 상기 제4 노드 사이에 연결된 제4 스위치를 포함한다.

대표도 - 도2



(72) 발명자

조주미

경기도 화성시 병점서로 8, 112동 1702호(병점동, 남수원)

최현지

경기도 시흥시 배곧1로 27-15, 111동 1806호(정왕동, 한라비발디캠퍼스)

백이선

서울특별시 성동구 무학로 50, 103동 1105호(하왕십리동, 벽산아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호 1415173303

과제번호 20010712

부처명 산업통상자원부

과제관리(전문)기관명 한국산업기술평가관리원

연구사업명 전자부품산업기술개발(R&D)

연구과제명 고속 SSD 메모리 시스템을 위한 고효율 저비용 인덕터 커패시터 혼합형 통합내장

PMIC 개발

기 여 율 1/1

과제수행기관명 고려대학교산학협력단

연구기간 2021.01.01 ~ 2021.12.31

명세서

청구범위

청구항 1

입력단으로 전압을 인가하는 전압원의 일단과 제1 노드 사이에 연결된 제1 스위치,
상기 제1 노드와 제3 노드 사이에 연결되어 있는 제1 인덕터,
상기 제1 노드와 제2 노드 사이에 연결된 제2 스위치,
상기 제2 노드와 제4 노드 사이에 연결된 제2 인덕터,
상기 제2 노드와 접지 사이에 연결된 제3 스위치,
상기 제2 노드와 상기 제3 노드 사이에 직렬로 연결되어 있는 제1 커패시터 및 제5 스위치, 및
상기 제3 노드와 상기 제4 노드 사이에 연결된 제4 스위치를 포함하는,
전력 변환 장치.

청구항 2

제1항에 있어서,
제1 구간 동안, 상기 제1 스위치, 상기 제2 스위치, 및 상기 제5 스위치는 닫혀있으며,
상기 제3 스위치 및 상기 제4 스위치는 열려있는,
전력 변환 장치.

청구항 3

제2항에 있어서,
상기 제1 구간 이후의 제2 구간 동안, 상기 제2 스위치, 상기 제3 스위치, 상기 제4 스위치, 및 상기 제5 스위치는 닫혀있으며, 상기 제1 스위치는 열려있는,
전력 변환 장치.

청구항 4

제3항에 있어서,
상기 제2 구간 이후의 제3 구간 동안, 상기 제1 스위치 및 상기 제4 스위치는 닫혀있으며, 상기 제2 스위치, 상기 제3 스위치, 및 상기 제5 스위치는 열려있는,
전력 변환 장치.

청구항 5

제4항에 있어서,
상기 제4 노드의 전압은 상기 제1 구간에서 제1 기울기를 가지면서 증가하고, 상기 제2 구간에서는 제2 기울기를 가지면서 감소하며, 상기 제3 구간에서는 상기 제2 기울기와 상이한 제3 기울기를 가지면서 감소하고,
상기 제3 기울기는 시간이 지남에 따라 증가하는,
전력 변환 장치.

청구항 6

입력단에 전압을 인가하는 전압원을 연결하고, 제1 인덕터와 제2 인덕터를 병렬로 연결하는 단계,

상기 입력단에 접지를 연결하고, 상기 제1 인덕터와 상기 제2 인덕터 사이에 제1 커패시터를 병렬로 연결하는 단계, 그리고

상기 입력단에 상기 전압원을 연결하고, 상기 제1 인덕터, 상기 제1 커패시터, 및 상기 제2 인덕터를 직렬로 연결하는 단계를 포함하는,

전력 변환 장치를 제어하는 방법.

청구항 7

제6항에 있어서,

상기 전력 변환 장치는, 상기 입력단과 상기 제1 인덕터의 일단을 연결하는 제1 스위치, 상기 제1 인덕터의 일단과 상기 제2 인덕터의 일단을 연결하는 제2 스위치, 상기 제2 인덕터의 일단과 상기 접지를 연결하는 제3 스위치, 상기 제1 인덕터의 일단 및 상기 제1 커패시터의 일 전극과 출력단을 연결하는 제4 스위치, 및 상기 제2 인덕터의 일단과 상기 제1 커패시터의 타 전극을 연결하는 제5 스위치를 포함하는,

전력 변환 장치를 제어하는 방법.

청구항 8

제7항에 있어서,

상기 입력단에 전압을 인가하는 전압원을 연결하고, 제1 인덕터와 제2 인덕터를 병렬로 연결하는 단계는,

상기 제1 스위치, 제2 스위치, 및 제5 스위치를 닫고, 제3 스위치 및 제4 스위치를 여는 단계를 포함하는,

전력 변환 장치를 제어하는 방법.

청구항 9

제8항에 있어서,

상기 입력단에 접지를 연결하고, 상기 제1 인덕터와 상기 제2 인덕터 사이에 제1 커패시터를 병렬로 연결하는 단계는,

상기 제2 스위치, 상기 제3 스위치, 상기 제4 스위치, 및 상기 제5 스위치를 닫고, 상기 제1 스위치를 여는 단계를 포함하는,

전력 변환 장치를 제어하는 방법.

청구항 10

제9항에 있어서,

상기 입력단에 상기 전압원을 연결하고, 상기 제1 인덕터, 상기 제1 커패시터, 및 상기 제2 인덕터를 직렬로 연결하는 단계는,

상기 제1 스위치 및 상기 제4 스위치는 닫고, 상기 제2 스위치, 상기 제3 스위치, 및 상기 제5 스위치를 여는 단계를 포함하는,

전력 변환 장치를 제어하는 방법.

청구항 11

복수의 스위치, 그리고

상기 복수의 스위치의 작동에 의해 입력단과 출력단 사이에 병렬로 연결되거나, 또는 직렬로 연결되는 제1 인덕터, 제1 커패시터, 및 제2 인덕터

를 포함하는 전력 변환 장치.

청구항 12

제11항에 있어서,

상기 제1 인덕터, 상기 제1 커패시터, 및 상기 제2 인덕터가 직렬로 연결되는 동안, 상기 제1 커패시터가 충전되고,

상기 제1 인덕터, 상기 제1 커패시터, 및 상기 제2 인덕터가 병렬로 연결되는 동안, 상기 제1 커패시터가 방전되는,

전력 변환 장치.

청구항 13

제11항에 있어서,

상기 복수의 스위치는,

입력단과 상기 제1 인덕터의 일단을 연결하는 제1 스위치,

상기 제1 인덕터의 일단과 상기 제2 인덕터의 일단을 연결하는 제2 스위치,

상기 제2 인덕터의 일단과 접지를 연결하는 제3 스위치,

상기 제1 인덕터의 타단 및 상기 제1 커패시터의 일 전극과 상기 출력단을 연결하는 제4 스위치,

상기 제2 인덕터의 일단과 상기 제1 커패시터의 타 전극을 연결하는 제5 스위치를 포함하는,

전력 변환 장치.

청구항 14

제13항에 있어서,

상기 제1 인덕터, 상기 제1 커패시터, 및 상기 제2 인덕터가 병렬로 연결되도록, 상기 제2 스위치, 상기 제3 스위치, 상기 제4 스위치, 및 상기 제5 스위치는 닫히고, 상기 제1 스위치는 열리는,

전력 변환 장치.

청구항 15

제14항에 있어서,

상기 제1 인덕터, 상기 제1 커패시터, 및 상기 제2 인덕터가 직렬로 연결되도록, 상기 제1 스위치 및 상기 제4 스위치는 닫히고, 상기 제2 스위치, 상기 제3 스위치, 및 상기 제5 스위치는 열리는,

전력 변환 장치.

발명의 설명

기술 분야

[0001] 본 개시는 전력 변환 장치에 관한 것이다.

배경 기술

[0002] 최근, 모바일 디바이스가 더 많은 기능을 제공함에 따라 전력 관리 집적 회로(PMIC: power management IC)는 더 많은 직류-직류(DC-DC) 컨버터를 필요로 한다. DC-DC 컨버터는 전원 전압을 상대적으로 낮은 전압으로 변환시키는데 주로 이용될 수 있다. 특히 DC-DC 벡(buck) 변환기는 시간에 따라 입력전압이 변하거나 부하가 변하여도 출력 전압을 안정적으로 공급하며, 높은 전압에서 낮은 전압으로 전압을 변화시킬 때 사용된다.

[0003] 전력 변환 장치에서 손실되는 에너지를 감소시키기 위해 복수의 인덕터를 병렬로 연결하는 방식이 사용된다. 다만, 종래에는 인덕터에 동일한 전류가 흐르도록 하기 위해 인덕터 전류를 센싱하고 조정하는 방식이 사용되곤 하였다. 그러나, 인덕터에 흐르는 전류를 감지하기 위해 사용되는 센서는 DC-DC 컨버터의 스위칭 주파수를 제한할 뿐만 아니라, 응답 특성이 느리며, 각 인덕터들이 별도로 제어되기 때문에 부품 비용이 높고, 구조가 복잡하

다는 단점이 있다.

발명의 내용

해결하려는 과제

- [0004] 본 개시는 상기와 같은 문제점을 해결하기 위한 것으로, 인덕터에 동일한 전류가 흐르도록 하는 전력 변환 장치 및 그 동작 방법을 제공하고자 한다.

과제의 해결 수단

- [0005] 일 실시예에 따른 전력 변환 장치는, 입력단에 전압을 인가하는 전압원의 일단과 제1 노드 사이에 연결된 제1 스위치, 제1 노드와 제3 노드 사이에 연결되어 있는 제1 인덕터, 제1 노드와 제2 노드 사이에 연결된 제2 스위치, 제2 노드와 제4 노드 사이에 연결된 제2 인덕터, 제2 노드와 접지 사이에 연결된 제3 스위치, 제2 노드와 제3 노드 사이에 직렬로 연결되어 있는 제1 커패시터 및 제5 스위치, 및 제3 노드와 제4 노드 사이에 연결된 제4 스위치를 포함한다.
- [0006] 제1 구간 동안, 제1 스위치, 제2 스위치, 및 제5 스위치는 닫혀있으며, 제3 스위치 및 제4 스위치는 열려있을 수 있다.
- [0007] 제1 구간 이후의 제2 구간 동안, 제2 스위치, 제3 스위치, 제4 스위치, 및 제5 스위치는 닫혀있으며, 제1 스위치는 열려있을 수 있다.
- [0008] 제2 구간 이후의 제3 구간 동안, 제1 스위치 및 제4 스위치는 닫혀있으며, 제2 스위치, 제3 스위치, 및 제5 스위치는 열려있을 수 있다.
- [0009] 제4 노드의 전압은 제1 구간에서 제1 기울기를 가지면서 증가하고, 제2 구간에서는 제2 기울기를 가지면서 감소하며, 제3 구간에서는 제2 기울기와 상이한 제3 기울기를 가지면서 감소하고, 제3 기울기는 시간이 지남에 따라 증가할 수 있다.
- [0010] 일 실시예에 따른 전력 변환 장치를 제어하는 방법은, 입력단에 전압을 인가하는 전압원을 연결하고, 제1 인덕터와 제2 인덕터를 병렬로 연결하는 단계, 입력단에 접지를 연결하고, 제1 인덕터와 제2 인덕터 사이에 제1 커패시터를 병렬로 연결하는 단계, 그리고 입력단에 전압원을 연결하고, 제1 인덕터, 제1 커패시터, 및 제2 인덕터를 직렬로 연결하는 단계를 포함한다.
- [0011] 전력 변환 장치는, 입력단과 제1 인덕터의 일단을 연결하는 제1 스위치, 제1 인덕터의 일단과 제2 인덕터의 일단을 연결하는 제2 스위치, 제2 인덕터의 일단과 접지를 연결하는 제3 스위치, 제1 인덕터의 일단 및 제1 커패시터의 일 전극과 출력단을 연결하는 제4 스위치, 제2 인덕터의 일단과 제1 커패시터의 타 전극을 연결하는 제5 스위치를 포함할 수 있다.
- [0012] 입력단에 전압을 인가하는 전압원을 연결하고, 제1 인덕터와 제2 인덕터를 병렬로 연결하는 단계는, 제1 스위치, 제2 스위치, 및 제5 스위치를 닫고, 제3 스위치 및 제4 스위치를 여는 단계를 포함할 수 있다.
- [0013] 입력단에 접지를 연결하고, 제1 인덕터와 제2 인덕터 사이에 제1 커패시터를 병렬로 연결하는 단계는, 제2 스위치, 제3 스위치, 제4 스위치, 및 제5 스위치를 닫고, 제1 스위치를 여는 단계를 포함할 수 있다.
- [0014] 입력단에 전압원을 연결하고, 제1 인덕터, 제1 커패시터, 및 제2 인덕터를 직렬로 연결하는 단계는, 제1 스위치 및 제4 스위치는 닫고, 제2 스위치, 제3 스위치, 및 제5 스위치를 여는 단계를 포함할 수 있다.
- [0015] 일 실시예에 따른 전력 변환 장치는, 복수의 스위치, 그리고 복수의 스위치의 작동에 의해 입력단과 출력단 사이에 병렬로 연결되거나, 또는 직렬로 연결되는 제1 인덕터, 제1 커패시터, 및 제2 인덕터를 포함한다.
- [0016] 제1 인덕터, 제1 커패시터, 및 제2 인덕터가 직렬로 연결되는 동안, 제1 커패시터가 충전되고, 제1 인덕터, 제1 커패시터, 및 제2 인덕터가 병렬로 연결되는 동안, 제1 커패시터가 방전될 수 있다.
- [0017] 복수의 스위치는, 입력단과 제1 인덕터의 일단을 연결하는 제1 스위치, 제1 인덕터의 일단과 제2 인덕터의 일단을 연결하는 제2 스위치, 제2 인덕터의 일단과 접지를 연결하는 제3 스위치, 제1 인덕터의 타단 및 제1 커패시터의 일 전극과 출력단을 연결하는 제4 스위치, 제2 인덕터의 일단과 제1 커패시터의 타 전극을 연결하는 제5 스위치를 포함할 수 있다.

[0018] 제1 인덕터, 제1 커패시터, 및 제2 인덕터가 병렬로 연결되도록, 제2 스위치, 제3 스위치, 제4 스위치, 및 제5 스위치는 닫히고, 제1 스위치는 열릴 수 있다.

[0019] 제1 인덕터, 제1 커패시터, 및 제2 인덕터가 직렬로 연결되도록, 제1 스위치 및 제4 스위치는 닫히고, 제2 스위치, 제3 스위치, 및 제5 스위치는 열릴 수 있다.

발명의 효과

[0020] 본 개시에 따른 실시 예들 중 적어도 하나에 의하면, 전력 변환 장치는 별도의 전류 센싱 장치 없이도 흐르는 인덕터 전류의 불균형을 해결할 수 있다는 장점이 있다.

[0021] 본 개시에 따른 실시 예들 중 적어도 하나에 의하면, 단순한 구조를 가지는 전력 변환 장치를 제공할 수 있다는 장점이 있다.

[0022] 본 개시에 따른 실시 예들 중 적어도 하나에 의하면, 크기가 작은 전력 변환 장치를 제공할 수 있다는 장점이 있다.

도면의 간단한 설명

[0023] 도 1은 본 개시에 따른 전력 변환 시스템을 설명하기 위한 개략적인 블록도이다.

도 2는 본 개시에 따른 전력 변환 장치의 회로도이다.

도 3은 전력 변환 장치가 동작할 때 전류의 타이밍도이다.

도 4는 전력 변환 장치가 동작할 때 각 노드에서의 전압의 타이밍도이다.

도 5 내지 도 7은 각 위상에 따른 전력 변환 장치의 회로도이다.

발명을 실시하기 위한 구체적인 내용

[0024] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시예를 상세히 설명하되, 동일하거나 유사한 구성요소에는 동일, 유사한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 "모듈" 및/또는 "부"는 명세서 작성의 용이함만이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 본 명세서에 개시된 실시예를 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 명세서에 개시된 실시예의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 또한, 첨부된 도면은 본 명세서에 개시된 실시예를 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되지 않으며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0025] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0026] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다.

[0027] 본 출원에서, "포함한다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0028] 도 1은 본 개시에 따른 전력 변환 시스템(1)을 설명하기 위한 개략적인 블록도이다.

[0029] 본 개시에 따른 전력 변환 시스템(1)은 스위치 제어 장치(100) 및 전력 변환 장치(200)를 포함한다.

[0030] 스위치 제어 장치(100)는 전력 변환 장치(200) 내의 복수의 스위치를 스위칭한다.

[0031] 전력 변환 장치(200)는 입력 직류 전원을 미리 결정된 직류 전원으로 변환한다. 전력 변환 장치(200)는 출력단

에 연결된 부하에 전력을 공급할 수도 있다.

- [0032] 전력 변환 장치(200)는 복수의 스위치를 포함한다. 여기서, 전력 변환 장치(200) 내의 각각의 스위치들은 PMOS와 NMOS로 구현한 것일 수도 있으며, 적절한 다른 형태로 구현될 수도 있다.
- [0033] 도 2는 본 개시에 따른 전력 변환 장치(200)의 회로도를 도시한다.
- [0034] 전력 변환 장치(200)는 2개의 인덕터(L1, L2)와 2개의 커패시터(C1, C2), 5개의 스위치(S1~S5)를 포함한다.
- [0035] 전력 변환 장치(200)의 제1 노드(N1)와 접지 노드(GND) 사이에는 입력 직류 전원(V_x)이 연결된다. 예를 들어, 입력 직류 전원(V_x)은 배터리를 포함할 수 있다.
- [0036] 제1 인덕터(L1)는 제1 노드(N1)와 제3 노드(N3) 사이에 연결되어 있다. 제1 인덕터(L1)를 통해 제1 노드(N1)에서 제3 노드(N3)로 제1 인덕터 전류(i_{L1})가 흐른다.
- [0037] 제2 인덕터(L2)는 제2 노드(N2)와 제4 노드(N4) 사이에 연결되어 있다. 제2 인덕터(L2)를 통해 제2 노드(N2)에서 제4 노드(N4)로 제2 인덕터 전류(i_{L2})가 흐른다.
- [0038] 제1 인덕터(L1)와 제2 인덕터(L2)는 서로 동일한 인덕턴스를 가질 수 있으나, 이에 한정되는 것은 아니다. 제1 인덕터(L1)와 제2 인덕터(L2)는 상이한 인덕턴스를 가질 수도 있다. 이하에서, 제1 인덕터(L1) 및 제2 인덕터(L2)는 동일한 인덕턴스를 갖는다는 가정 하에 기술하기로 한다. 다만, 제1 인덕터(L1) 및 제2 인덕터(L2)의 인덕턴스 값은 본 개시에 따른 전력 변환 장치의 동작에 영향을 미치지 않는다.
- [0039] 제1 커패시터(C1)는 제3 노드(N3)와 제5 스위치(S5) 사이에 직렬로 연결되어 있다. 제2 커패시터(C2)는 제4 노드(N4)와 접지 사이에 연결되어 있다.
- [0040] 제2 커패시터(C2)는 DC 링크(DC link)를 구성할 수 있다. 제2 커패시터(C2)는 제4 노드(N4)의 출력 전압을 안정시킬 수 있다. 제2 커패시터(C2)는 제4 노드(N4)의 리플 전압이 출력 전압에 비해 작도록 충분히 큰 커패시턴스를 가질 수 있다. 후술하는 바와 같이, 제1 커패시터(C1)와 제2 커패시터(C2)의 커패시턴스 값은 클수록 바람직하다.
- [0041] 제1 스위치(S1)는 제1 노드(N1)와 직류 전원(V_x)을 연결한다. 제2 스위치(S2)는 제1 노드(N1)와 제2 노드(N2)를 연결한다. 제3 스위치(S3)는 제2 노드(N2)와 접지를 연결한다. 제4 스위치(S4)는 제3 노드(N3)와 제4 노드(N4)를 연결한다. 제5 스위치(S5)는 제2 노드(N2)와 제1 커패시터(C1)의 일 전극을 연결한다.
- [0042] 전력 변환 장치(200)는 제4 노드(N4)와 접지 전압 사이에 제2 커패시터(C2)와 병렬로 연결된 전류원을 포함할 수 있다. 여기서, 전류원에는 제4 노드(N4)에 출력으로 들어오는 전류(I_{out})의 평균만큼의 전류가 흐르도록 설정할 수 있다.
- [0043] 각각의 스위치들(S1 내지 S5)에는 스위치의 온/오프를 제어하는 제어 신호들이 스위치 제어 장치(100)로부터 인가된다. 이러한 제어 신호들은 크게 3개의 구간으로 이루어진 제어 단계들을 반복한다. 이러한 제어 단계들은 이하에서 상세하게 기술한다.
- [0044] 도 3은 도 2에 도시된 전력 변환 장치(200)가 동작할 때의 전류의 타이밍도이다. 도 4는 도 2에 도시된 전력 변환 장치(200)가 동작할 때의 각 노드에서의 전압의 타이밍도이다.
- [0045] 여기서, 각 위상의 구간의 길이, 제1 위상(σ_1)의 제1 구간(T_{a1}), 제2 위상(σ_2)의 제2 구간(T_{a2}), 제3 위상(σ_3)의 제3 구간(T_{a3})의 길이는 원하는 출력 전압을 획득하기 위해 각각 상이하게 설정될 수 있다.
- [0046] 구체적으로, 전력 변환 장치는 i) 입력단으로부터 인가되는 입력 전압에 대응하는 에너지를 각각의 인덕터에 충전(Build up)하는 제1 위상(σ_1) 구간, ii) 인덕터에 충전된 에너지를 제1 커패시터(C1)에 전달(Freewheeling)하는 제2 위상(σ_2) 구간, 및 iii) 인덕터에 흐르는 전류의 균형을 맞추는(Balancing) 제3 위상(σ_3) 구간에 따라 제어된다.

- [0047] 이하에서는, 도 5 내지 도 7을 참조하여 각 위상 별로 전력 변환 장치(200)의 동작을 기술한다.
- [0048] 도 5 내지 도 7은 각 위상 별로 동작하는 전력 변환 장치(200)의 회로를 도시한 회로도이다.
- [0049] 구체적으로, 도 5는 제1 위상(ϑ^1)일 때의 전력 변환 장치(200)를 나타낸 회로도이다. 도 6는 제2 위상(ϑ^2)일 때의 전력 변환 장치(200)를 나타낸 회로도이다. 도 7은 제3 위상(ϑ^3)일 때의 전력 변환 장치(200)를 나타낸 회로도이다.
- [0050] 제1 노드(N1)에서 제3 노드(N3)로 제1 인덕터(L1)를 통해 흐르는 전류를 I_{L1} 이라고 하고, 제2 노드(N2)에서 제4 노드(N4)로 제2 인덕터(L2)를 통해 흐르는 전류를 I_{L2} 라고 한다. 제2 노드(N2)에서 제3 노드(N3)로 제1 커패시터(C1)를 통해 흐르는 전류를 I_{C1} 이라고 한다. 또한, 입력단으로부터 제4 노드(N4)로 들어오는 전류를 I_{out} 이라고 한다.
- [0051] 제1 구간(T_{a1}) 동안, 도 5에 도시된 바와 같이, 제1 스위치(S1), 제2 스위치(S2), 및 제5 스위치(S5)는 닫혀있으며, 제3 스위치(S3) 및 제4 스위치(S4)는 열려있다. 이에 따라, 제1 노드(N1)와 제2 노드(N2)는 연결되며, 제3 노드(N3)와 제4 노드(N4)가 연결된다. 이에 따라, 제1 인덕터(L1)와 제2 인덕터(L2)는 병렬로 연결된다.
- [0052] 이 상태에서, 전류 경로는 입력단(V_x)으로부터 2개의 인덕터(L1, L2)를 거쳐 병렬로 연결되어 있는 제2 커패시터(C2) 및 전류원을 통해 접지 노드(GND)에 이르는 경로로 형성된다.
- [0053] 도 3에 나타난 바와 같이, 제1 구간(T_{a1}) 동안, 입력 전압(V_x)을 통해 에너지가 계속 공급되므로 제1 인덕터(L1)에 흐르는 전류(I_{L1}) 및 제2 인덕터(L2)에 흐르는 전류(I_{L2})는 증가한다. 제1 인덕터(L1)에 흐르는 전류(I_{L1})와 제2 인덕터(L2)에 흐르는 전류(I_{L2})가 합쳐져 I_{out} 이 되므로, 출력 전류인 I_{out} 의 값도 또한 증가한다.
- [0054] 도 4에 나타난 바와 같이, 제1 구간(T_{a1}) 동안, 제1 노드(N1) 및 제2 노드(N2)에는 입력 전압 V_x 가 인가된다. 또한, 출력 전류인 I_{out} 가 제2 커패시터(C2)를 거쳐 접지 노드(GND)에 이르면서 제2 커패시터(C2)의 전기장 에너지로 변환되어 제2 커패시터(C2)가 충전된다. 이로써 제2 커패시터(C2)의 일 전극에 연결된 제3 노드(N3) 및 제4 노드(N4)의 전압은 증가한다.
- [0055] 제2 구간(T_{a2}) 동안, 도 6에 도시된 바와 같이, 제2 스위치(S2) 내지 제5 스위치(S5)는 닫혀있으며, 제1 스위치(S1)는 열려있다. 이에 따라, 제1 구간(T_{a1})에서와 동일하게 제1 노드(N1)와 제2 노드(N2)는 연결되어 있으며, 제3 노드(N3)와 제4 노드(N4) 또한 연결되어 있다. 이에 따라, 제1 인덕터(L1), 제1 커패시터(C1), 및 제2 인덕터(L2)는 병렬로 연결된다.
- [0056] 이 상태에서, 전류 경로는 입력 전압(V_x)과는 단절되고, 자화된 제1 인덕터(L1) 및 제2 인덕터(L2)와 제1 커패시터(C1)를 거쳐 병렬로 연결되어 있는 제2 커패시터(C2) 및 전류원을 통해 접지 노드(GND)에 이르는 경로로 형성된다.
- [0057] 제2 구간(T_{a2}) 동안, 도 3에 나타난 바와 같이, 제2 스위치(S2)가 턴온되는 시점(t1)에 제1 인덕터(L1) 및 제2 인덕터(L2)에 저장된 에너지 일부가 제1 커패시터(C1)에 전달되어 제1 커패시터(C1)에 흐르는 전류는 급격히 상승한다. 이후, 제1 커패시터(C1)에 흐르는 전류(I_{C1})는, 제1 인덕터(L1) 및 제2 인덕터(L2)에 저장된 에너지가 감소됨에 따라 점차 감소한다. 일정 기간이 지나면 제1 커패시터(C1)가 쇼트되어 전류(I_{C1})가 더 이상 제1 커패시터(C1)에 흐르지 않게 된다.
- [0058] 참고로, 제1 커패시터(C1)를 흐르는 전류(I_{C1})의 흐름은, 제1 커패시터(C1)에 저장되어 있던 양전하(Q+)의 양이

제2 커패시터(C2)에 저장되어 있는 양전하의 양보다 많기 때문에, 즉 전하량의 차이 때문에 제2 노드(N2)로부터 제3 노드(N3) 방향으로 흐르게 된다.

[0059] 이와 동시에, 제1 인덕터(L1)에 흐르는 전류(I_{L1}) 및 제2 인덕터(L2)에 흐르는 전류(I_{L2})는 점차 감소한다. 이에 따라, 제1 인덕터 전류(I_{L1}), 제2 인덕터 전류(I_{L2}), 및 제1 커패시터 전류(I_{C1})의 합인 I_{out} 또한 감소한다.

[0060] 제2 구간(T_{a2}) 동안, 도 4에 나타난 바와 같이, 제1 노드(N1) 및 제2 노드(N2)는 접지된다. 또한, 출력 전류인 I_{out} 이 감소되므로, 제3 노드(N3) 및 제4 노드(N4)에 걸리는 전압 또한 감소된다.

[0061] 다만, 후술하는 바와 같이 바로 직전의 제3 구간(T_{a3})에서 제1 커패시터(C1)에 저장되어 있던 에너지가 제2 구간(T_{a2})에서 I_{out} 으로 출력된다. 이 때, I_{out} 은, 제1 커패시터(C1)에 저장된 에너지가 없는 경우에 제2 구간(T_{a2})에 흐르는 전류의 양보다, 제1 커패시터(C1)에 저장되어 있는 에너지의 양만큼 더 크다. 즉, 바로 직전의 제3 구간(T_{a3})에 제1 커패시터(C1)에 저장되어 있던 에너지와 제2 구간(T_{a2})에서 I_{out} 으로 출력되는 추가된 에너지의 양은 동일하며, 이에 따라 도 3에 제1 면적(S12)과 제2 면적(S21)이 동일하다. 이와 유사하게, 제3 면적(S22)과 제4 면적(S31) 또한 동일하다.

[0062] 구체적으로, 제1 커패시터(C1)에는 제3 구간(T_{a3}) 동안의 제2 노드(N2)와 제3 노드(N3) 사이의 전압 차이가 저장되어 있다. 이후의 제1 구간(T_{a1})에서, 제1 커패시터(C1)는 플로팅 상태에 있다. 그리고 이어지는 제2 구간(T_{a2})에서, 제1 커패시터(C1)의 일 전극은 접지(GND)에 연결되고, 타 전극은 출력 단자(즉, 제4 단자(N4))에 연결된다. 즉, 제1 커패시터(C1)에 저장되어 있는 전압에 의해, 제3 노드(N3) 및 제4 노드(N4)의 전압은 급격히 증가한다. 시간이 경과함에 따라 제1 커패시터(C1)에 저장된 에너지가 출력 단자에 전달되면서 제3 노드(N3) 및 제4 노드(N4)의 전압이 감소한다.

[0063] 만일 제1 인덕터(L1)와 제2 인덕터(L2) 값이 동일하고, 제1 인덕터 전류(I_{L1}) 및 제2 인덕터 전류(I_{L2})의 리플이 각 인덕터 전류의 직류값보다 상당히 작다고 가정하면, $I_{L1} = I_{L2} = I_{L,DC}$ 라고 할 수 있다. 이 때, 제1 커패시터(C1)의 값은 다음과 같이 나타낼 수 있다.

$$C_1 = \frac{T_{a3} * I_{L,DC}}{\Delta V}$$

[0064] 여기서, T_{a3} 는 제3 구간의 시간의 길이이고, $I_{L,DC}$ 는 제1 및 제2 인덕터의 DC 전류이며, ΔV 는 제3 구간 동안에 변하는 제1 커패시터(C1)의 양단 전압이다. 본 개시에서는 ΔV 가 클수록 커패시터에 저장될 수 있는 용량이 작아지고 전류의 밸런싱을 맞출 수 있는 효율이 낮아지므로, T_{a3} 과 $I_{L,DC}$ 를 고려하여 ΔV 를 충분히 작게할 수 있는 커패시터를 사용해야 한다.

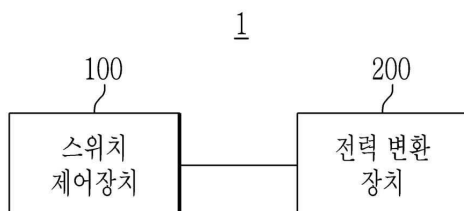
[0065] 제3 구간(T_{a3}) 동안, 도 7에 도시된 바와 같이, 제1 스위치(S1) 및 제4 스위치(S4)는 닫혀있으며, 제2 스위치(S2), 제3 스위치(S3), 및 제5 스위치(S5)는 열려있다. 이에 따라, 제1 인덕터(L1), 제1 커패시터(C1), 및 제2 인덕터(L2)는 직렬로 연결된다.

[0066] 이 상태에서, 전류 경로는 입력 전압(V_*)에서부터 시작되어 제1 인덕터(L1), 제1 커패시터(C1), 및 제2 인덕터(L2)를 거치고, 병렬로 연결되어 있는 제2 커패시터(C2) 및 전류원을 통해 접지 노드(GND)에 이르는 경로로 형성된다.

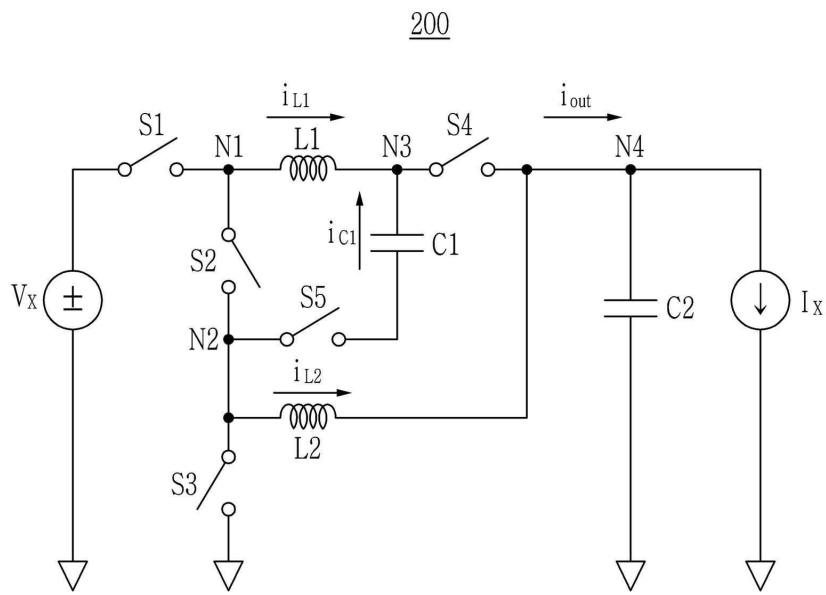
- [0068] 제3 구간(T_{a3}) 동안, 도 3에 나타난 바와 같이, 제1 스위치(S1)가 제1 노드(N1)에 연결되는 시점(t_2)부터 제1 인덕터(L1)에 흐르는 전류는 증가한다. 또한, 제1 커패시터(C1)를 통해 흐르는 전류(I_{c1})는 감소한다.
- [0069] 이 때, 제1 인덕터(L1), 제1 커패시터(C1), 및 제2 인덕터(L2)는 모두 직렬로 연결되어 있으므로, 제1 인덕터 전류(I_{L1}), 제1 커패시터 전류(I_{c1}), 및 제2 인덕터 전류(I_{L2})에는 동일한 전류가 흐르며, 이는 출력 전류(I_{out})과 동일하다. 즉, 제3 위상에서 제1 인덕터 전류(I_{L1}), 제1 커패시터 전류(I_{c1}), 제2 인덕터 전류(I_{L2}), 및 출력 전류(I_{out})의 기울기의 절댓값은 모두 동일하다.
- [0070] 다만, 상승한 제2 구간(T_{a2})에서는 제1 인덕터(L1)에 흐르는 전류, 제2 인덕터(L2)에 흐르는 전류, 및 제1 커패시터(C1)에 흐르는 전류가 합쳐져서 출력 전류(I_{out})로서 흐른다. 반면, 제3 구간(T_{a3})에서는 제1 인덕터(L1), 제1 커패시터(C1), 및 제2 인덕터(L2)가 직렬로 연결되므로, 출력 전류(I_{out})가 제2 구간(T_{a2})과 비교하여 감소된다. 상승한 바와 같이, 출력단으로 전달되지 못한 에너지는 제1 커패시터(C1)에 저장되어, 제3 위상(ϑ_3)에서 제2 노드(N2)와 제3 노드(N3) 사이의 전압차는 증가된다.
- [0071] 제3 구간(T_{a3}) 동안, 도 4에 나타난 바와 같이, 제1 노드(N1)는 입력단에 연결되어 V_* 의 전압을 가진다. 제1 인덕터(L1)를 통해 흐르는 전류에 의해 제3 노드(N3)의 전압이 증가한다. 반면, 제1 커패시터(C1)의 양단에 걸리는 전압이 증가함에 따라 제2 노드(N2)의 전압은 감소한다. 또한, 출력 전류(I_{out})가 감소함에 따라 제4 노드(N4)의 전압 또한 감소한다. 제4 노드(N4), 즉, 제2 커패시터(C2) 양단에 걸리는 전압은 그 제2 커패시터(C2)에 흐르는 전류의 공급에 비례한다. 따라서, 제4 노드(N4)에 걸리는 전압은 2차 함수의 형태로 감소한다.
- [0072] 이후, 전압 변환 장치는 제1 위상(ϑ_1) 내지 제3 위상(ϑ_3)의 상태를 반복한다.
- [0073] 본 개시에 따른 전력 변환 시스템에 따르면, 전력 변환 장치의 구조적인 변경 없이도 인덕터에 흐르는 전류의 불균형을 해결할 수 있다.
- [0074] 또한, 본 개시에 따른 전력 변환 시스템은, 구조 상 단순하고 크기가 작은 전력 변환 장치를 제공할 수 있다.
- [0075] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 사용한 통상의 기술자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면

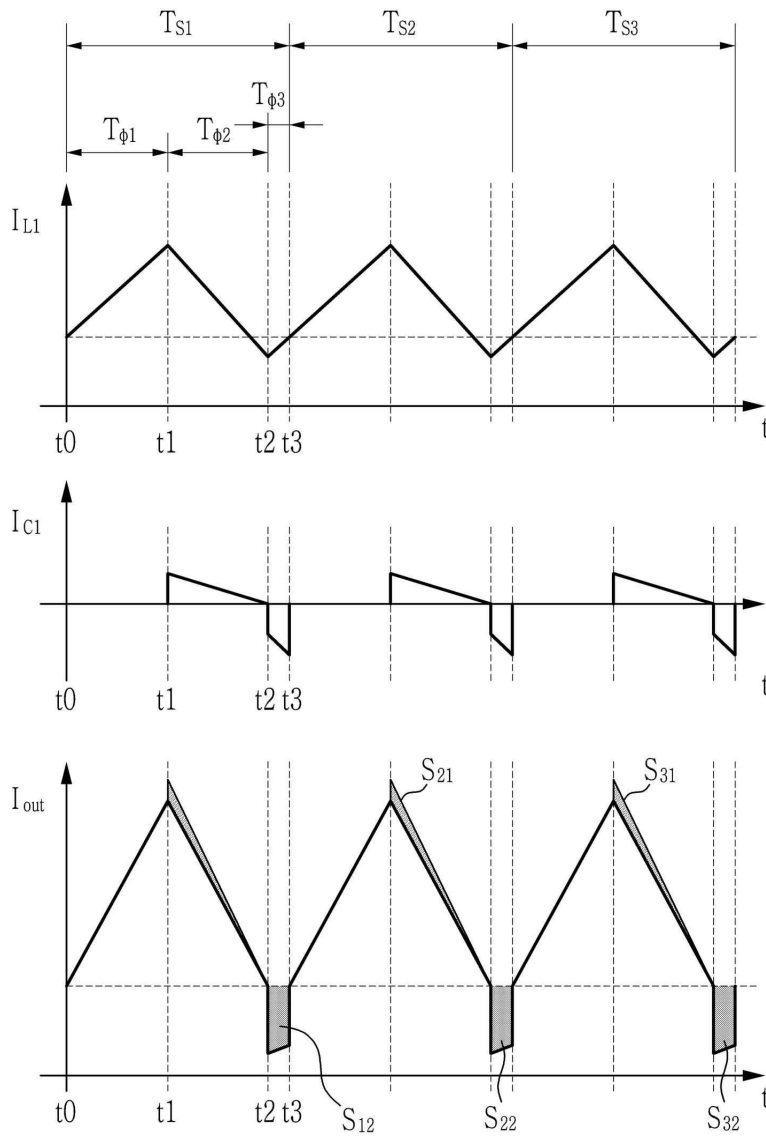
도면1



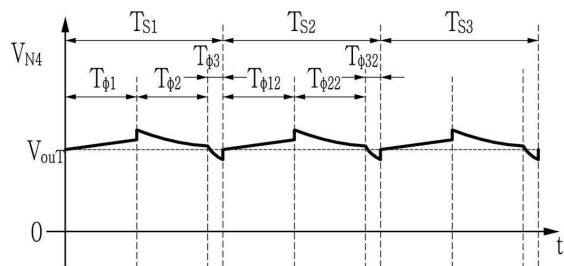
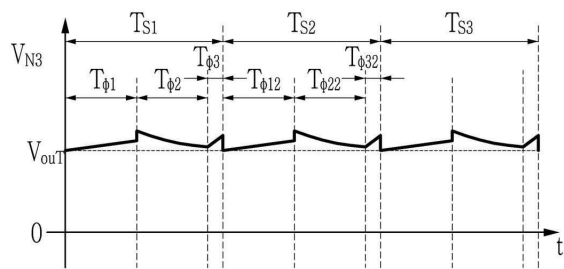
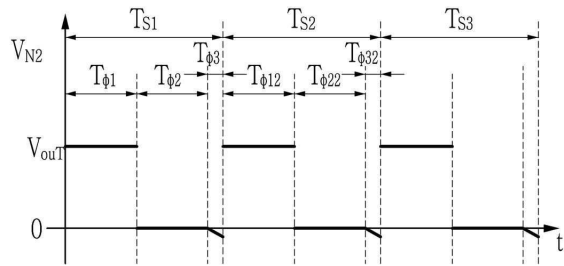
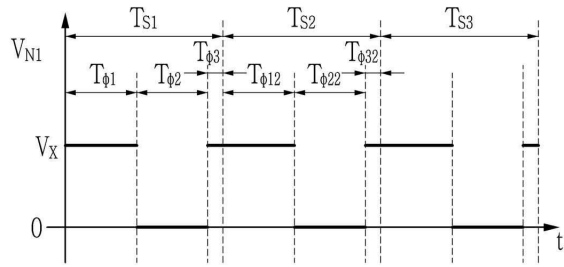
도면2



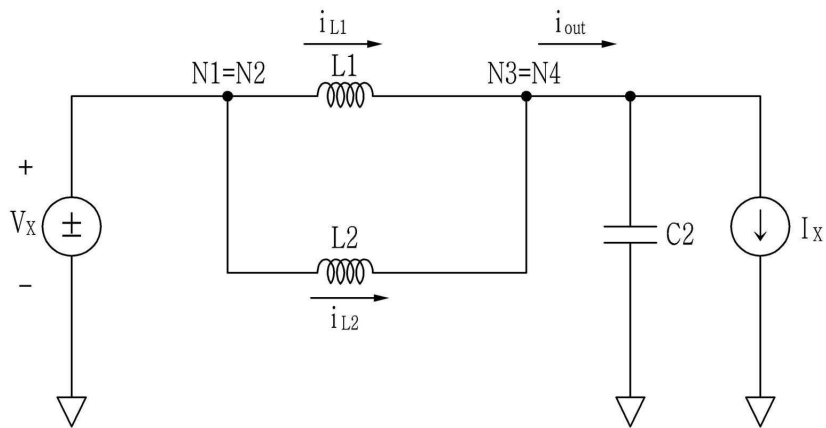
도면3



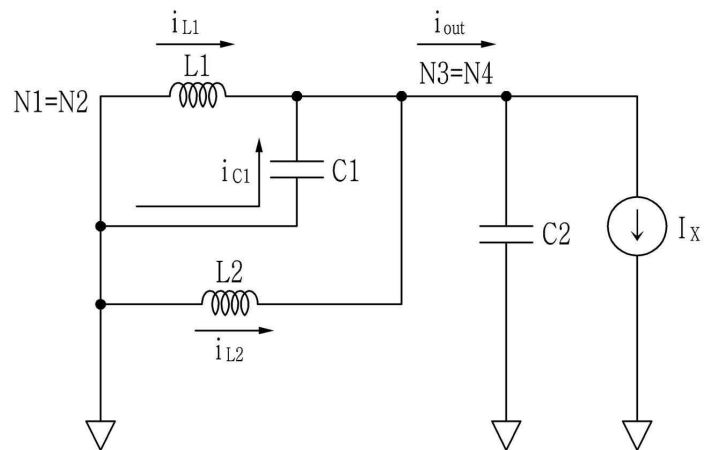
도면4



도면5



도면6



도면7

