

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04L 29/00

G06F 11/00



[12] 发明专利说明书

[21] ZL 专利号 00122780.7

[45] 授权公告日 2004 年 8 月 18 日

[11] 授权公告号 CN 1163043C

[22] 申请日 2000.8.14 [21] 申请号 00122780.7

[30] 优先权

[32] 1999.8.12 [33] JP [31] 228389/1999

[71] 专利权人 精工爱普生株式会社

地址 日本东京都

[72] 发明人 青木茂树

审查员 李玲玲

[74] 专利代理机构 中国专利代理(香港)有限公司

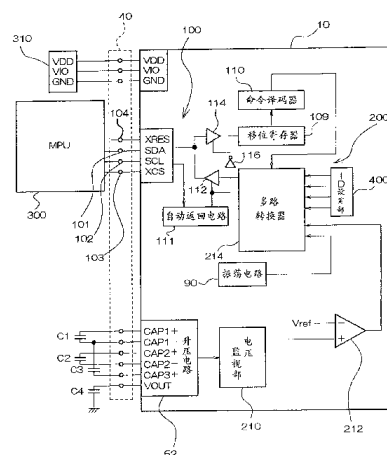
代理人 梁永 叶恺东

权利要求书 4 页 说明书 16 页 附图 14 页

[54] 发明名称 显示单元及使用它的电子机器和显示单元的检查方法

[57] 摘要

一种可自动化检查连接器的连接不良的检查工序的显示单元。该显示单元具有：液晶显示部、显示用驱动集成电路、第 1 基板、微处理器、第 2 基板和连接器。所述微处理器具有在检查模式时输出测试命令，接着读取检查结果信号的单元。显示用驱动集成电路具有接口电路、命令译码器和检查电路。通过微处理器读取经接口电路和连接器输入的检查结果信号，可判断连接器的连接不良。本发明还涉及含有所述显示单元的电子机器，以及检测显示单元的检查方法。



1. 一种显示单元，所述显示单元具有：显示部、用于驱动控制上述显示部的显示用驱动集成电路、用于搭载上述显示用驱动集成电路的第1基板、用于向上述显示用驱动集成电路输出命令以显示数据的微处理器、用于搭载上述微处理器的第2基板、用于电连接上述第1和第2基板的连接器，其特征在于：

上述微处理器具有在检查模式时输出测试命令、接着读取从上述显示用驱动集成电路输出的检查结果信号的单元，

- 上述显示用驱动集成电路具有：与上述微处理器之间输入输出信号的接口电路、译码从上述微处理器经上述接口电路输入的上述测试命令的命令译码器、根据来自上述命令译码器的信号输出上述检查结果信号的检查电路。

2. 根据权利要求1所述的显示单元，其特征在于：

- 上述第1基板为玻璃基板，上述显示部为包括上述玻璃基板构成的液晶显示部。

3. 根据权利要求1所述的显示单元，其特征在于：

- 上述显示用驱动集成电路具有：用于写入从上述微处理器经上述接口电路输入的显示数据的存储部、用于根据写入上述存储部的显示数据来驱动显示部的显示驱动部、用于升压并生成供给上述显示驱动部的电压的升压电路，

上述升压电路通过上述连接器至少与1个升压电容器连接，

上述检查电路具有：比较上述升压电路的输出和参考值的比较器，和根据上述比较器的比较结果、锁定上述升压电路在其输出低于上述参考值时的失效状态的门锁电路，

- 在上述检查模式时，上述微处理器输出用于监视由一个升压时钟驱动的上述升压电路的输出电压的测试命令，接着等待上述升压时钟的1周期以上的的时间，读取上述检查结果信号。

4. 根据权利要求1所述的显示单元，其特征在于：

上述显示用驱动集成电路中包含一个标识设定部，

- 在上述检查模式时，上述微处理器输出用于监视上述标识设定部的输出的测试命令，

在用上述命令译码器译码上述测试命令之后，上述检查电路根据上

述标识设定部的输出，输出上述检查结果信号。

5. 根据权利要求4所述的显示单元，其特征在于：

上述检查电路根据上述标识设定部的输出，输出包含高比特位数据和低比特位数据的上述检查结果信号，而且，根据通过上述命令译码器译码上述测试命令而生成的信号，使上述高比特位数据和上述低比特位数据成为正相-反相关系。

6. 根据权利要求1所述的显示单元，其特征在于：

上述显示用驱动集成电路具有根据通过上述连接器供给的逻辑电源电压振荡的振荡电路，

10 上述接口电路具有数据输入输出端和串行时钟端，每计数所定数目的从上述微处理器经上述串行时钟端供给的串行时钟，在可输入状态和可输出状态之间切换上述数据输入输出端的自动返回电路，

上述微处理器在上述检查模式时，输出用于监视上述振荡电路的输出测试命令和上述所定数的串行时钟，在通过上述检查电路以及上述数据输入输出端输入来自上述振荡电路的输出时，停止上述串行时钟的输出，在读取上述振荡电路的输出之后输出上述所定数的串行时钟，

上述显示用驱动集成电路，根据计数在输出上述振荡电路的输出后输入的上述所定数串行时钟，使上述自动返回电路工作，将上述数据输入输出端设定为可输入状态。

20 7. 一种显示单元，所述显示单元具有：显示部、驱动控制上述显示部的显示用驱动集成电路、向上述显示用驱动集成电路输出命令以显示数据的微处理器，其特征在于：

上述显示用驱动集成电路具有标识设定部和译码来自上述微处理器的上述命令的命令译码器，

25 上述微处理器具有存储包含上述显示用驱动集成电路的多种显示用驱动集成电路的多种控制内容的存储部，

上述微处理器在读取来自上述标识设定部的标识时，向上述显示用驱动集成电路输出标识监视命令，

30 上述显示用驱动集成电路根据通过上述命令译码器译码上述标识监视命令而生成的信号，将来自上述标识设定部的标识信息输出给上述微处理器，

上述微处理器通过读取上述标识信息，根据上述存储部内的对应的

控制内容，驱动控制上述显示用驱动集成电路。

8. 一种电子机器，包括一个显示单元，所述显示单元具有：显示部、用于驱动控制上述显示部的显示用驱动集成电路、用于搭载上述显示用驱动集成电路的第1基板、用于向上述显示用驱动集成电路输出命令以显示数据的微处理器、用于搭载上述微处理器的第2基板、用于电连接上述第1和第2基板的连接器，其特征在于：

上述微处理器具有在检查模式时输出测试命令，接着读取从上述显示用驱动集成电路输出的检查结果信号的单元，

- 上述显示用驱动集成电路具有与上述微处理器之间输入输出信号的接口电路、译码从上述微处理器经上述接口电路输入的上述测试命令的命令译码器、根据来自上述命令译码器的信号，输出上述检查结果信号的检查电路。

9. 一种显示单元的检查方法，所述显示单元具有：显示部、用于驱动控制上述显示部的显示用驱动集成电路、用于搭载上述显示用驱动集成电路的第1基板、用于向上述显示用驱动集成电路输出命令以显示数据的微处理器、用于搭载上述微处理器的第2基板、用于电连接上述第1和第2基板的连接器，所述检查方法的特征在于具有：

从上述微处理器通过上述连接器向上述显示用驱动集成电路输出测试命令的工序；

- 用上述显示用驱动集成电路译码上述测试命令，接着，将根据上述测试命令而得到的检查结果信号输出给上述微处理器的工序；

通过上述微处理器读取上述检查结果信号，判断上述连接器的连接是否不良的工序。

10. 根据权利要求9所述的显示单元的检查方法，其特征在于包含：按照升压时钟驱动通过上述连接器至少与1个升压电容器连接的升压电路的工序；

根据上述测试命令，比较上述升压电路的输出和参考值的工序；

根据上述比较器的比较结果，用门锁电路锁定上述升压电路的输出低于上述参考值时的失效状态的工序；

- 接着，等待上述升压时钟的1周期以上的时间，读取基于上述门锁电路的输出的上述检查结果信号的工序。

11. 根据权利要求9所述的显示单元的检查方法，其特征在于：

根据上述测试命令，输出用于在检查电路监视标识设定部的输出的另一个测试命令，

上述另一个测试命令在被命令译码器译码之后，根据上述标识设定部的输出，从上述检查电路输出上述检查结果信号。

5 12. 根据权利要求 11 所述的显示单元的检查方法，其特征在于：

根据上述标识设定部的输出，从上述检查电路输出包含高比特位数据和低比特位数据的上述检查结果信号，而且，根据通过上述命令译码器译码上述测试命令而生成的信号，使上述高比特位数据和上述低比特位数据成为正相-反相的关系。

10 13. 根据权利要求 9 所述的显示单元的检查方法，其特征在于：

在检查模式时，从上述微处理器输出用于监视根据通过上述连接器供给的逻辑电源电压振荡的振荡电路的输出的测试命令和所定数的串行时钟，

15 每计数所定数目的从上述微处理器通过接口电路的串行时钟端供给的上述串行时钟，由自动返回电路在可输入状态和可输出状态之间切换上述接口电路中的数据输入输出端，

在通过上述检查电路以及上述数据输入输出端输入来自上述振荡电路的输出时，上述微处理器停止上述串行时钟的输出，在读取上述振荡电路的输出之后，上述微处理器输出上述所定数串行时钟，

20 根据计数在输出上述振荡电路的输出之后输入的上述所定数串行时钟，上述自动返回电路工作，将上述数据输入端设定为可输入状态。

显示单元及使用它的电子机器和显示单元的检查方法

5 技术领域

本发明涉及包含显示用驱动集成电路和控制它的微处理器的显示单元及使用该显示单元的电子机器和显示单元的检查方法。

背景技术

图 1 是现有技术的便携式电话的显示单元的概略截面图。如图 1 所示，便携式电话的显示部由搭载了内藏检查电路的液晶显示驱动集成电路 10 的液晶模块 20、搭载了微处理器 300 的印刷电路板 30 和使液晶模块 20 和印刷电路板 30 电连接连接器 40 构成。该连接器 40 例如由交替形成导电部和绝缘部的弹性连接构件（耶勃拉橡胶）构成。弹性连接构件 40 是沿着从图 1 的里面到表面的方向，交替层叠导电部和绝缘部构成。通过在该弹性连接构件 40 的延长方向均等地施加压力，电连接液晶模块 20 和印刷电路板 30 的端子。

液晶模块 20 具有在 2 个玻璃基板 22、24 之间封闭液晶 26 构成的液晶显示部 28，在一基板 24 的延伸部搭载了液晶显示驱动集成电路 10。

在此，如果作用于弹性连接构件 40 的压力不一样，则液晶模块 20 和印刷电路板 30 接触不良。

过去，检查该接触不良是通过根据来自微处理器 300 的信号，驱动液晶显示驱动集成电路 10，在液晶显示部 28 显示显示图案，注视该图案来进行。

但是，虽然这种显示单元的制造工序除了上述注视检查工序之外完全自动化，但由于需要注视检查，所以只有检查工序不能自动化。

而且，采用上述注视检查会有因人为的错误忽略不良的情况，从而在检查精度的方面也有改善的余地。

近年，为了满足最终使用者的要求，或响应电子机器厂家的销售战略，需要制造改变显示容量、图像大小等规格的多种显示单元。此时，对每一个不同规格的机种准备部件不仅因部件的品种增多会比较贵，而且部件管理也麻烦。

因此，本发明的目的在于提供可以自动化检查连接器的连接不良的

检查工序的显示单元及使用该显示单元的电子机器和显示单元的检查方法。

5 本发明的另一目的在于提供在检查连接器的连接不良的检查工序中，可以检查升压电路的输出异常或振荡电路的输出异常，或可以读取显示用驱动集成电路的标识的显示单元及使用该显示单元的电子机器和显示单元的检查方法。

本发明的又另一目的在于提供可以将微处理器共用于多种显示用驱动集成电路，而且，微处理器可以正确设定适合于装入的显示用驱动集成电路的控制内容的显示单元以及使用该显示单元的电子机器。

10 因此，根据本发明，提供了一种显示单元，所述显示单元具有：显示部、用于驱动控制上述显示部的显示用驱动集成电路、用于搭载上述显示用驱动集成电路的第1基板、用于向上述显示用驱动集成电路输出命令以显示数据的微处理器、用于搭载上述微处理器的第2基板、用于电连接上述第1和第2基板的连接器，其特征在于：上述微处理器具有在检查模式时输出测试命令、接着读取从上述显示用驱动集成电路输出的检查结果信号的单元，上述显示用驱动集成电路具有：与上述微处理器之间输入输出信号的接口电路、译码从上述微处理器经上述接口电路输入的上述测试命令的命令译码器、根据来自上述命令译码器的信号输出上述检查结果信号的检查电路。

20 在上述显示单元中，上述第1基板可以为玻璃基板，上述显示部可以为包括上述玻璃基板构成的液晶显示部。

上述显示用驱动集成电路可以具有：用于写入从上述微处理器经上述接口电路输入的显示数据的存储部、用于根据写入上述存储部的显示数据来驱动显示部的显示驱动部、用于升压并生成供给上述显示驱动部的电压的升压电路，上述升压电路通过上述连接器至少与1个升压电容器连接，上述检查电路具有比较上述升压电路的输出和参考值的比较器和根据上述比较器的比较结果，锁定上述升压电路在其输出低于上述参考值时的失效状态的门锁电路，在上述检查模式时，上述微处理器输出用于监视由一个升压时钟驱动的上述升压电路的输出电压的测试命令，接着等待上述升压时钟的1周期以上的的时间，读取上述检查结果信号。

上述显示用驱动集成电路中可以包含一个标识设定部，在上述检查

模式时，上述微处理器输出用于监视上述标识设定部的输出的测试命令，在用上述命令译码器译码上述测试命令之后，上述检查电路根据上述标识设定部的输出，输出上述检查结果信号。优选地，上述检查电路根据上述标识设定部的输出，输出包含高比特位数据和低比特位数据的上述检查结果信号，而且，根据通过上述命令译码器译码上述测试命令而生成5 的信号，使上述高比特位数据和上述低比特位数据成为正相-反相关系。

上述显示用驱动集成电路可以具有根据通过上述连接器供给的逻辑电源电压振荡的振荡电路，上述接口电路具有数据输入输出端和串行时钟端，每计数所定数目的从上述微处理器经上述串行时钟端供给的串行时钟，在可输入状态和可输出状态之间切换上述数据输入输出端的自动返回电路，上述微处理器在上述检查模式时，输出用于监视上述振荡电路的输出的测试命令和上述所定数的串行时钟，在通过上述检查电路以及上述数据输入输出端输入来自上述振荡电路的输出时，停止上述串行时钟的输出，在读取上述振荡电路的输出之后输出上述所定数的串行时钟；上述显示用驱动集成电路根据计数在输出上述振荡电路的输出后输入的上述所定数串行时钟，使上述自动返回电路工作，将上述数据输入输出端设定为可输入状态。

根据本发明的另一个方面，提供了一种显示单元，所述显示单元具有：显示部、驱动控制上述显示部的显示用驱动集成电路、向上述显示用驱动集成电路输出命令以显示数据的微处理器，其特征在于：上述显示用驱动集成电路具有标识设定部和译码来自上述微处理器的上述命令的命令译码器，上述微处理器具有存储包含上述显示用驱动集成电路的多种显示用驱动集成电路的多种控制内容的存储部，上述微处理器在25 读取来自上述标识设定部的标识时，向上述显示用驱动集成电路输出标识监视命令，上述显示用驱动集成电路根据通过上述命令译码器译码上述标识监视命令而生成信号，将来自上述标识设定部的标识信息输出给上述微处理器，上述微处理器通过读取上述标识信息，根据上述存储部内的对应的控制内容，驱动控制上述显示用驱动集成电路。

30 本发明还提供了一种电子机器，它包括如上所述的显示单元。

根据本发明，还提供了一种显示单元的检查方法，所述显示单元具有：显示部、用于驱动控制上述显示部的显示用驱动集成电路、用于搭

载上述显示用驱动集成电路的第 1 基板、用于向上述显示用驱动集成电路输出命令以显示数据的微处理器、用于搭载上述微处理器的第 2 基板、用于电连接上述第 1 和第 2 基板的连接器，所述检查方法的特征在于具有：从上述微处理器通过上述连接器向上述显示用驱动集成电路输出测试命令的工序；用上述显示用驱动集成电路译码上述测试命令，接着，将根据上述测试命令而得到的检查结果信号输出给上述微处理器的工序；通过上述微处理器读取上述检查结果信号，判断上述连接器的连接是否不良的工序。

在所述检查方法中，还可以包括：按照升压时钟驱动通过上述连接器至少与 1 个升压电容器连接的升压电路的工序；根据上述测试命令，比较上述升压电路的输出和参考值的工序；根据上述比较器的比较结果，用门锁电路锁定上述升压电路的输出低于上述参考值时的失效状态的工序；接着，等待上述升压时钟的 1 周期以上的时间，读取基于上述门锁电路的输出的上述检查结果信号的工序。

在所述检查方法中，根据上述测试命令，输出用于在上述检查电路监视标识设定部的输出的另一个测试命令，上述另一个测试命令在被命令译码器译码之后，根据上述标识设定部的输出，从上述检查电路输出上述检查结果信号。其中，根据上述标识设定部的输出，从上述检查电路输出包含高比特位数据和低比特位数据的上述检查结果信号，而且，根据通过上述命令译码器译码上述测试命令而生成的信号，使上述高比特位数据和上述低比特位数据成为正相-反相的关系。

在检查模式时，从上述微处理器输出用于监视根据通过上述连接器供给的逻辑电源电压振荡的振荡电路的输出的测试命令和所定数的串行时钟，每计数所定数目的从上述微处理器通过接口电路的串行时钟端供给的上述串行时钟，由自动返回电路在可输入状态和可输出状态之间切换上述接口电路中的数据输入输出端，在通过上述检查电路以及上述数据输入输出端输入来自上述振荡电路的输出时，上述微处理器停止上述串行时钟的输出，在读取上述振荡电路的输出之后，上述微处理器输出上述所定数串行时钟；根据计数在输出上述振荡电路的输出之后输入的上述所定数串行时钟，上述自动返回电路工作，将上述数据输入端设定为可输入状态。

附图说明

图 1 是搭载了本发明实施例 1 的液晶显示驱动集成电路的液晶模块的概略截面图。

图 2 是图 1 所示的液晶显示驱动集成电路的方框图。

图 3 是表示图 2 所示的检查电路和与该检查电路的工作有关的结构
5 的方框图。

图 4 是图 3 所示的多路转换器的逻辑电路图。

图 5 是监视液晶显示驱动集成电路的振荡电路输出的工序的流程图。

图 6 是监视液晶显示驱动集成电路的振荡电路输出的工序的时序
10 图。

图 7 是监视来自液晶显示驱动集成电路的标识设定部的标识的工序的流程图。

图 8 是监视来自液晶显示驱动集成电路的标识设定部的标识的工序的时序图。

图 9 是表示图 3 所示的升压电路和附属的升压电容器的电路图。
15

图 10 是供给图 9 所示的升压晶体管群的升压时钟的波形图。

图 11 是图 9 所示的升压电路正常时的输出电压 V_{OUT} 的波形图。

图 12 是图 9 所示的升压电路异常时的输出电压 V_{OUT} 的波形图。

图 13 是电压监视工序的流程图。

图 14 是作为搭载了图 1 所示的液晶模块的电子机器的 1 例的便携式
20 电话的概略透视图。

具体实施方式

下面，参照附图说明将本发明适用于便携式电话用液晶装置的实施例。

25 本发明方案的总体概要

本发明的液晶装置也具有图 1 所示的便携式电话的显示单元。图 1 所示的第 1 基板是作为液晶显示部 28 的一结构元件的玻璃基板 24，在该玻璃基板 24 搭载了液晶显示驱动集成电路 10。第 2 基板是搭载了微处理器 300 的印刷电路基板 30，通过连接器（例如耶勃拉橡胶等弹性连接构件）40 与第 1 基板 24 连接。另外，图 1 所示的液晶模块 20 若是透光型液晶装置，就搭载背照灯或侧照灯，但如果是反射型，就不需要光源。
30

如图 14 所示, 该液晶模块 20 配置为在便携式电话机 500 露出液晶显示部 28。便携式电话机 500 除液晶显示部 28 之外, 还具有受话部 510、送话部 520、操作部 530 和天线 540 等。而且, 微处理器 300 根据由天线 540 接收的信息或由操作部 530 操作输入的信息, 向液晶模块 20 输出命令数据或显示数据。

液晶显示驱动集成电路

图 2 是表示液晶显示驱动集成电路的方框图。在图 2 中, 该液晶显示驱动集成电路 10 设有电源电路 50、显示存储器例如显示数据 RAM60、作为显示驱动器的分段 (SEG) 驱动器 70 以及公共 (COM) 驱动器 80、振荡电路 90 和显示定时信号发生器 92 等液晶驱动所需的结构。显示数据 RAM60 具有与在 132 个分段电极 SEG0~SEG131 和 65 个公共电极 COM0~COM64 的交点形成的像素个数相同个数 (132×65 个) 的存储元件。

另外, 在该液晶显示驱动集成电路 10 设有检查电路 200 和标识设定部 400。标识设定部 400 设有该液晶显示驱动集成电路 10 固有的标识。在本实施例中, 检查电路 200 串行输出基于来自电源电路 50、振荡电路 90 或标识设定部 400 的信号的检查数据 (检查结果信号)。该检查数据通过后述的微处理器接口电路 100、第 1 输入输出端 101 输入到微处理器 300。

在液晶显示驱动集成电路 10 还设有微处理器接口 100、命令译码器 110 和内部总线 120。在本实施例中, 该微处理器接口 100 设有用于输入来自微处理器 300 的各种信号的第 1 输入输出端 101、第 2~第 4 输入端 102~104。在第 1 输入输出端 101 输入输出串行数据信号 (SDA)、在第 2 输入端 102 输入串行时钟信号 (SCL)、在第 3 输入端 103 输入选片信号 (XCS)、在第 4 输入端 104 输入复位信号 (XRES)。

在此, 作为串行数据信号 (SDA), 作为微处理器 300 输入的数据有命令数据以及显示数据, 作为来自显示用驱动集成电路 10 的输出数据有上述检查数据。这些串行数据信号 (SDA) 由微处理器 300 同时处理的位数构成, 在本实施例中是 1 字节 (8 位)。命令数据以及显示数据的位数也可以是 1 字 (16 位) 或 1 长字 (32 位)。

微处理器接口 100 在选片信号 (XCS) 有效 (例如低电平有效) 时, 变换按照串行时钟信号 (SCL) 输入的串行数据信号 (SDA), 进行串

行一并行变换并输入输出。

微处理器接口 100 如果串行数据信号 (SDA) 为命令数据, 就将该命令数据并行输出给命令译码器 110, 如果串行数据信号 (SDA) 为显示数据, 就将该显示数据并行输出给内部总线 120。

5 另外, 微处理器接口电路 100 具有通过第 1 输入输出端 101 输出来自检查电路 200 的检查数据的功能。

经译码的命令数据除了用于电源电路 50、显示定时信号发生器 92 的工作命令之外, 还用于指定与显示数据 RAM60 连接的页面·地址电路 61、列地址电路 62、行地址电路 63 的各地址。另外, 在经译码的命令数据要求来自检查电路 200 的检查数据时, 第 1 输入输出端 101 成为
10 可输出状态, 并输出来自检查电路 200 的检查数据。

另一方面, 并行显示数据通过内部总线 120、显示数据 RAM60 的 I/O 缓冲器 64, 按照由命令指定的页面和列的各地址被写入显示数据 RAM60 中的存储元件。

15 显示数据 RAM60 起液晶模块 20 的液晶显示部 28 的信息组存储器或帧存储器作用。按照来自显示定时信号发生器 92 的定时信号, 指定地址并读取写入显示数据 RAM60 的显示数据, 并用显示数据·门锁电路 65 锁定。由显示数据·门锁电路 65 锁定的显示数据在分段 (SEG) 驱动器 70 变换为液晶驱动所需的例如 5 电平的电位 V1~V5, 并供给液
20 晶显示部 28 的分段电极 SEG0~SEG131。

通过根据来自显示定时信号发生器 92 的定时信号, 经公共 (COM) 驱动器 80, 一边切换公共电极 COM0~COM64 的选择, 一边实施向该分段电极 SEG0~SEG131 的电位供给, 显示驱动液晶显示部 28。

内部包含的检查电路的说明

25 图 3 是表示图 2 中的检查电路 200 和与该检查电路 200 的工作有关的结构。检查电路 200 具有根据来自命令译码器 110 的信号, 串行输出设置在图 2 所示的电源电路 50 内的升压电路 52 的输出、振荡电路 90 的输出和标识设定部 400 的输出的功能。因此, 如图 3 所示, 检查电路 200 具有电压监视电路 210、比较器 212 和多路转换器 214。

30 电压监视电路 210 利用电阻分割分压升压电路 52 的输出, 生成适合比较器 21 的参考电压 Vref 的监视电压。比较器 212 比较参考电压 Vref 和监视电压, 并输出该比较结果。多路转换器 214 根据来自命令译码器

110 的信号，边切换边串行输出振荡电路 90、比较器 214 和标识设定部 400 的输出。

微处理器接口 100 为了将第 1 输入输出端 101 切换到可输入状态或可输出状态，设有自动返回电路 111、第 1、第 2 传输门 112、114 和反相器 116。自动返回电路 111 每计 8 个来自第 2 输入端 102 的串行时钟信号（SCL），就翻转其输出。第 1 传输门 112 由自动返回电路 111 的高电平输出导通，第 2 传输门 114 由反相器 116 翻转自动返回电路 111 的低电平输出的高电平信号导通。另外，通过导通第 1 传输门 112，可以输出来自多路转换器 214 的检查数据。通过导通第 2 传输门 114，成为来自第 1 输入输出端 101 的命令数据等可输入到液晶显示驱动集成电路 10 内的状态。另外，第 2 传输门 114 与移位寄存器 109 连接，将串行输入的命令数据逐个移位，作为 8 位并行数据输出给命令译码器 110。

另外，在图 3 中，将来自功率集成电路 310 的逻辑电压 VDD（例如 2.7V）、VIO（例如 1.8V）和 GND（0V）通过弹性连接构件 40 输入给液晶显示驱动集成电路 10 的逻辑电压输入部。而且，升压用的附属的电容器 C1~C4 通过连接器 40 与升压电路 52 连接。

多路转换器的结构

图 4 是图 3 所示的多路转换器 214 的逻辑电路图。该多路转换器 214 根据图 3 所示的命令译码器 110 的输出 TSINV、TEST1S、TEST11~14、16，选择图 3 所示的振荡电路 90 的振荡输出 XC 集成电路 L、比较器 212 的输出 COMP、标识设定部 400 的输出，从而得到多路转换器 214 的输出 TSTOUT。因此，多路转换器 214 具有反相器 INV1~INV5、与非门 NAND1~NAND13、或非门 NOR1~NOR8 以及 D 型触发器 DFF。在比较器 212 的输出成为低电平时，反相器 INV2、D 型触发器 DFF 以及或非门 NOR1 起锁定该失效状态的电路 216 的作用。另外，多路转换器 214 的其他输出 XTESTO 在检查电路 200 为检查状态时输出低电平、其他时候输出高电平。

在此，图 4 所示的信号 TEST1S 只在监视振荡电路 90 的输出时成为高电平，信号 TEST16 只在根据比较器 212 的输出监视电压时成为高电平。信号 TEST11~TEST14 在监视来自标识设定部 40 的标识时，按顺序逐个成为高电平。

另外，图 4 所示的信号 TSINV 用于切换从图 4 所示的正相输出路由

OUT1 和反相输出路由 OUT2 的任一方输出图 4 所示的节点 a 的输出信号。如果节点 a 的输出信号经由正相输出路由 OUT1，则直接输出其逻辑，如果经由反相输出路由 OUT2，则翻转其逻辑并输出。

振荡电路输出的监视工序

5 首先，参照图 5 的流程图和图 6 的时序图说明液晶显示驱动集成电路的振荡电路 90 是否正常的检查方法，如图 5 所示，微处理器 300 解除液晶显示驱动集成电路 10 的节能模式（图 5 的步骤 1）。该步骤用于进行不用节能模式而用正常模式驱动振荡电路 90。

10 接着，微处理器 300 输出用于由微处理器 300 监视振荡电路 90 的输出的测试命令（图 5 的步骤 2）。如图 6 所示，8 位测试命令与 8 个串行时钟 SCL 同步输出，经第 1 输入输出端 101 串行输入到液晶显示驱动集成电路 10。

该测试命令经图 3 所示的第 2 传输门 114 串行输入到移位寄存器 109。在移位寄存器 109 按照经第 2 输入端 102 输入的串行时钟信号（SCL），对串行数据进行移位，并行输出 8 位测试命令 D0 ~ D8。该测试命令由命令译码器 110 译码，多路转换器 214 控制选择并输出振荡电路 90 的输出。

20 即在振荡电路输出的监视工序中，在作为命令译码器 110 的输出的图 4 所示的信号 TSINV、TEST1S、TEST11 ~ 14、16 之中，只有信号 TEST1S 成为高电平，其余成为低电平。

此时，振荡电路 90 的输出 X 集成电路 L 的逻辑分别在反相器 INV1、与非门 NAND1、或非门 NOR7、或非门 NOR15 及与非门 NAND11 翻转，在图 4 的节点 a 可得到振荡电路 90 的输出 X 集成电路 L 的反相输出。

25 在此，由于输入到或非门 NOR7 的信号 TSINV 为低电平、信号 TEST1S 为高电平，所以或非门 NOR7 的输出固定成为低电平。此时，作为节点 a 以后的输出路由，选择图 4 的反相输出路由 OUT2。

30 因此，由于节点 a 的振荡电路 90 的输出 X 集成电路 L 的反相输出分别在或非门 NOR8、反相器 INV5 和与非门 NAND13 翻转，所以可以从多路转换器 214 的输出 TSTOUT 选择性地得到振荡电路 90 的输出 X 集成电路 L。

另外，由于一输入 8 位测试命令，图 3 的自动返回电路 111 就计 8

个串行时钟信号 (SCL)，所以截止第 2 传输门 114，导通第 1 传输门 112。于是，作为多路转换器 214 的输出选择的振荡电路 90 的输出经第 1 输入输出端 101 输出到外部的微处理器 300。

在此，通过解除节能模式，振荡电路 90 以正常模式振荡。此时，
5 微处理器 300 设定为振荡输出的读状态 (图 5 的步骤 3)，测定振荡电路 90 的振荡频率。此时，如图 6 所示，最好微处理器 300 停止产生串行时钟信号 (SCL)。对于振荡输出例如为数 10KHz 的低频，串行时钟信号 (SCL) 例如为 4MHz 高频。因此，即使按照高频串行时钟信号 (SCL) 的定时计测低频振荡输出，也是重复测定振荡输出毫无变化的状态。因此，
10 停止串行时钟信号 (SCL)，以适合振荡输出的一定的定时读振荡输出的电平变化点或使用信号计数器等计测振荡频率。

该计测一结束，如图 6 所示，微处理器 300 输出 8 个串行时钟 (SCL)。通过用液晶显示驱动 10 的自动返回电路 111 计数该时钟，截止第 1 传输门 112、导通第 2 传输门 114，随后复位该检查项目 (图 5
15 的步骤 4)。

监视该振荡电路 90 的振荡输出的意义在于从振荡电路 90 接受来自逻辑电压输入部 54 的逻辑电压供给而工作可知如果其振荡输出正常，则对逻辑电压输入部 54 的逻辑电压供给正常。换言之，功率集成电路 310 和逻辑电压输入部 54 之间的弹性连接构件 40 的接触正常。

20 进而，从可以正常输入输出来自微处理器 300 的命令数据和来自液晶显示驱动集成电路 10 的振荡输出的数据可知第 1 输入输出端 101 和第 2 输入端 102 (串行接口) 也接触正常。

标识的监视工序

下面，参照图 7 的流程图和图 8 的时序图说明监视来自液晶显示驱动集成电路 10 的标识设定部 400 的标识的工序。
25

该标识监视工序最好在上述振荡输出监视工序的检查结果为正常时接着执行，但也可以在其他时刻执行。

在此，在图 4 所示的标识设定部 400 中，为了设置该液晶显示驱动集成电路 10 固有的标识信息，配线为将与非门 NAND6 的一个输入端连接到电位 VDD，将其他与非门 NAND3~5 的一个输入端连接到电位 VSS。通过组合该配线，可以设置 $2^4=16$ 的标识。
30

在读取液晶显示驱动集成电路 10 的标识，如图 7 的步骤 1 所示，

从微处理器 300 向液晶显示驱动集成电路 10 输入测试命令。按从 TEST14 到 TEST11 的顺序，由该测试命令将上述与非门 NAND3~6 的另一输入端的信号 TEST11~TEST14 选择性地依次设为 HIGH。此时，在读取各与非门 NAND3~6 的输出的过程中，设信号 TSINV 前半为低电平、后半为高电平。图 4 所示的其他信号 TEST1S、TEST16 成为低电平。由此设定，依次读出下述表 1 所示的 8 位标识 1~标识 4，并用微处理器 300 监视总计 32 位的标识。

表 1

标识的种类	读取对象	高比特位数据正相				低比特位数据反相			
		D7	D6	D5	D4	D3	D2	D1	D0
标识 1	NAND6	1	1	1	1	0	0	0	0
标识 2	NAND5	0	0	0	0	1	1	1	1
标识 3	NAND4	0	0	0	0	1	1	1	1
标识 4	NAND3	0	0	0	0	1	1	1	1

在此，将用于读取该标识的测试命令如上所述，通过输入输出端 101、第 2 传输门 114、移位寄存器 109，用命令译码器 110 译码，多路转换器 214 控制选择并输出标识设定部 400 的输出。

由该测试命令首先 TEST11 成为高电平，TEST12~14 成为低电平。而且，信号 TSINV 最初为低电平。这样，图 4 所示的与非门 NAND6 的一输入电位 VDD（高电平）分别在与非门 NAND9、反相器 INV4、与非门 NAND11 翻转，从而在节点 a 得到高电平。此时，由于与非门 7 的输出固定为高电平，所以选择正相输出路由 OUT1，作为多路转换器 214 的输出 TSTOUT 直接得到节点 a 的逻辑高电平。

该多路转换器 214 的输出在微处理器接口 100 由串行时钟 CLK 输出，如上述的表 1 和图 8 所示，分别输出高 4 位状态 D7~D4 “1”。

接着，如图 8 所示，信号 TSINV 从低电平切换到高电平。这样，由于与非门 7 的输出固定为低电平，所以选择反相输出路由 OUT2，翻转节点 a 的逻辑高电平，作为多路转换器 214 的输出 TSTOUT 得到低电平。

该多路转换器 214 的输出也由微处理器接口 100 的串行时钟 CLK 输出，如上述表 1 和图 8 所示，分别输出低 4 位状态 D3~D0 “0”。

同样，通过依次将信号 TEST12、13、14 设为高电平，作为表 1 所示的标识 2～标识 4 得到正相高 4 位和反相低 4 位。

这样，在微处理器 300 输入表 1 所示的总计 32 位的标识 1～标识 4，微处理器 300 读取该标识（图 7 的步骤 2）。如果输入到微处理器 300 的各标识 1～标识 4 的 8 位中低 4 位与高 4 位的逻辑反相，则可以判断逻辑电源接通和串行接口的连接正常。这是因为如果这些连接有异常，各标识 1～标识 4 的 8 位数据不会按 4 位成为正相和反相的逻辑。

一般，为了判断是否正常变换串行数据，进行奇偶校验。在该奇偶校验中，用加法器检验有几个数据“1”。但是，由于加法器电路规模大，从而增大了集成电路的占用面积。在本实施例中，不需要那样大规模电路，就可以判断串行接口是否正常。该判断一结束，微处理器 300 输出复位命令，结束标识监视工序（图 7 的步骤 3）。

电压监视工序

下面说明检查液晶显示驱动集成电路 10 内的升压电路 52 的输出电压 VOUT 是否正常的电压监视工序。

该电压监视工序最好在上述标识监视工序的检查结果为正常时接着执行，但也可以在其他时刻执行。

首先，参照图 9 和图 10 说明升压电路 52 的结构和工作。图 9 表示升压电路 52 和附属的升压电容器 C1～C4，图 10 表示驱动图 9 所示的升压晶体管群的升压时钟的信号波形。

如图 9 所示，升压晶体管群 52A 经弹性连接构件 40 连接升压电容器 C1～C4。按图 10 所示的时序，将升压时钟信号 CLH1、CLH2、CL1P、CL2P、CL1N、CL2N 供给该升压晶体管群 52A 的各栅极。另外，该升压时钟信号是通过分频振荡电路 90 的输出而生成。因此，该电压监视工序最好在判断振荡电路 90 的振荡输出为正常之后再进行。

根据上述升压时钟信号，VDD2（例如 2.7V）和 $2 \times VDD2$ 交替对升压电容器 C1 充电， $2 \times VDD2$ 和 $4 \times VDD2$ 交替对升压电容器 C2 充电， $3 \times VDD2$ 和 $4 \times VDD2$ 交替对升压电容器 C3 充电。于是， $4 \times VDD2$ （例如 $2.7V \times 4 = 10.8V$ ）对升压电容器 C4 充电，并成为升压电路 52 的输出电压 VOUT。

以上工作是以经弹性连接构件 40 的升压晶体管群 52A 和升压电容器 C1～C4 的连接没有接触不良为前提。因此，如果没有接触不良，如

图 11 所示，升压电路 52 的输出电压 VOUT 维持在一定电压。但是，如果例如升压电容器 C1 连接不良，如图 12 所示，输出电压 VOUT 与升压时钟同步地变化。但是，在异常时的输出电压 VOUT 的波形产生纹波，该峰值与图 11 所示的正常值几乎一样。

5 为了检查该连接状态，监视升压电路 52 的输出电压 VOUT。该输出电压 VOUT 在电压监视电路 210 由电阻分割分压，并输入到比较器 212 的一个输入端。对比较器 212 的另一输入端供给参考电压（例如 1.5V）。在此，电压监视电路 210 在升压电路 52 的输出电压 VOUT 为正常值时，分压输出电压 VOUT，以便成为比参考电压还略高的电压。
10 因此，可知如果电压监视电路 210 的输出电压比参考电压高，比较器 212 的输出就成为高电平，输出电压 VOUT 为正常。另一方面，由于如果移开任何一个以上的升压电容器，就成为图 12 所示的电压波形，所以比较器 212 的输出通常不能成为高电平，而转换为低电平。

 接着，按照图 13 所示的流程图详细说明检查液晶显示驱动集成电路 10 内的升压电路 52 的输出电压 VOUT 是否正常的电压监视工序。
15

 首先，解除节能模式（图 13 的步骤 1），用正常模式驱动振荡电路 90。接着，接通升压电路 52（图 13 的步骤 2），等待只对升压电容器 C4 充电到 $4 \times VDD2$ 的电压所需的时间（图 13 的步骤 3）。

 接着，微处理器 300 输出测试命令。也对该测试命令如上所述，由命令译码器 110 译码。于是，只有图 4 所示的信号 TEST16 成为高电平，其余信号 TSINV、TEST1S、TEST11 ~ TEST14 全部成为低电平。
20

 在此，由于如果升压电路 52 的输出电压 VOUT 为正常，比较器 212 的输出成为高电平，所以图 4 所示的反相器 INV2 的输出一直为低电平。于是，由于其后部分的或非门 NOR1 的一个输入固定为低电平，所以与另一输入逻辑无关，或非门 NOR1 的输出成为高电平。
25

 另一方面，在电压监视工序中，由于只有上述的通用信号 TEST16 成为高电平，所以输入或非门 NOR1 的输出（高电平）和信号 TEST16（高电平）的与非门 NAND2 的输出低电平分别在或非门 NAND7、或非门 NOR5、与非门 NAND11 翻转，节点 a 的逻辑成为高电平。

30 另外此时，由于信号 ITSINV 为低电平，所以选择正相输出路由 OUT1。因此，节点 a 的逻辑（GHIH）经与非门 NAND12、NAND13，作为多路转换器 214 的输出 TSTOUT 直接输出。

虽然该多路转换器 214 的输出也在微处理器接口 100 由串行时钟 CLK 输出, 但经该升压工作的 1 周期 H 以上的期间执行 (图 13 的步骤 5)。

由微处理器 300 读取该多路转换器 214 的输出 (图 13 的步骤 6),
5 如果多路转换器 214 的输出逻辑为高电平, 可以判明升压电路 52 的输出电压 VOUT 正常。

接着, 说明附属的升压电容器 C1 ~ C4 中的至少 1 个连接不良时的工作。例如, 如果升压电容器 C1 连接不良, 则升压电路 52 的输出电压 VOUT 如图 12 所示变化。在此, 从图 12 可看出, 在连接不良时, 在升压时钟的 1 周期 H 期间, 输出电压 VOUT 一定变化为比正常时的电压
10 电平还低得多的电平。

因此, 在图 13 的步骤 5, 监视升压时钟的至少 1 周期 H 的期间的电压, 同时可以用图 4 所示的失效状态门锁电路 216 锁定输出电压 VOUT 的异常。

15 即在输出电压 VOUT 如图 12 所示变化时, 在升压时钟的 1 周期 H 期间比较器 212 的输出从高电平转换为低电平。这样, 经图 4 所示的反相器 INV2, 对 D 型触发器 DFF 的时钟输入端 C 输入高电平, 在 D 型触发器 DFF 的输出 Q 出现数据端 D 的电位 VDD (高电平)。该输出 Q 一旦变成高电平, 即使比较器 212 的输出变成高电平, 对 D 型触发器
20 DFF 的时钟输入端 C 的输入电位也只成为低电平, 输出 Q 固定为高电平。

这样, 该 D 型触发器的后部分的或非门 NOR1 的一输入端的逻辑由 Q 输出固定为高电平。于是, 该或非门 NOR1 的输出与反相器 INV2 的逻辑无关, 固定为低电平。

25 这样, 在失效状态门锁电路 216 中, 可以锁定输出电压 VOUT 成为异常的失效状态, 可以将或非门 NOR1 的输出固定为低电平。

此时, 图 4 所示的节点 a 的逻辑 (低电平) 经与非门 NAND12、NAND13, 作为多路转换器 214 的输出 TSTOUT 直接输出。因此, 在输入它的微处理器 300 中, 通过读取在图 13 的步骤 5 等待后的多路转换器
30 214 的输出 (图 13 的步骤 6), 如果其逻辑成为低电平, 可以判断升压电路 52 的输出电压 VOUT 为异常。接着, 通过微处理器 300 输出复位命令, 结束电压监视工序 (图 13 的步骤 7)。

液晶显示驱动集成电路的标识的其他利用例

在本实施例中，由于液晶显示驱动集成电路 10 具有固有的标识，所以微处理器 300 可以构成为共用于多种液晶显示驱动集成电路。此时，微处理器 300 在存储部例如 PROM（可编程只读存储器）与多个标识对应存储适合于多个液晶显示驱动集成电路的显示控制内容。

例如，作为共用 1 个微处理器 300 的多种液晶显示驱动集成电路，可以举出由它驱动的液晶屏的显示容量不同的以下机种 A、B。

机种 A---65×96 点的液晶屏驱动用集成电路

机种 B---48×96 点的液晶屏驱动用集成电路

这样，如果液晶屏的显示容量不同，则液晶显示驱动集成电路也不同，从而微处理器 300 的控制内容不同。

另外，与液晶屏的显示容量的异同无关，如果液晶屏生产商（折弯机）不同，只要生产商之间不兼容，控制命令体系就不同。

因此，由液晶驱动集成电路 10 的标识设定部 400 设定的标识不限于用于上述检查工序，也可以用于选择存储在如下所述微处理器 300 的存储部的多个机种中的每一个的控制内容。

作为选择该控制内容的程序，可以举出例如下述例。即可以每次对搭载了该集成电路的机器接通电源或进行电源接通复位之后，都执行液晶显示驱动集成电路 10 的标识读取。如果按该定时从微处理器 300 输出标识读取的命令，与标识监视工序同样，由微处理器 300 读取来自液晶驱动集成电路 10 的标识。此时，标识读取方法可以在各折弯机机种间共同化。

将读取的标识存储于设在机器内的寄存器或存储器例如 RAM。如果该存储器不是易失性的存储器，则存储在工厂执行上述检查工序时读取的标识号码即可，从而不需要每次接通上述电源或电源接通复位后都实施。

另外，根据存储于存储器等的标识号码，选择与其对应的控制内容，并可以根据该控制内容，驱动控制各液晶显示驱动集成电路 10。

例如，根据存储在 RAM 的标识，参照 ROM 内的查找表，选择与该标识对应的控制内容并保存到 RAM。作为该控制内容的信息，包含例如液晶屏的图像大小、显示容量、各种命令（地址设置、显示接通/断开等）。

在此，在按照上述的控制内容控制对图 2 所示的显示数据 RAM60 写入数据时，如果重复实施在由 RAM 地址设置的命令指定的区域写入显示数据的工作，就可以进行适合于液晶屏的显示容量的数据写入。

5 另外，本发明不局限于上述的实施例，可以在本发明的要点的范围内有各种变形例。例如，本发明也可以适用于由用户切换串行输入还是并行输入命令数据、显示数据等输入的例子。这是因为至少在串行输入时可以进行按照本发明的结构的工作。

10 另外，本发明的显示用驱动集成电路不限于一定用于液晶显示，可适用于其他方式的显示装置。本发明的电子机器也不限于便携式电话，可以适用于接受串行数据的输入而驱动除液晶之外的其他显示部的其他各种电子机器。

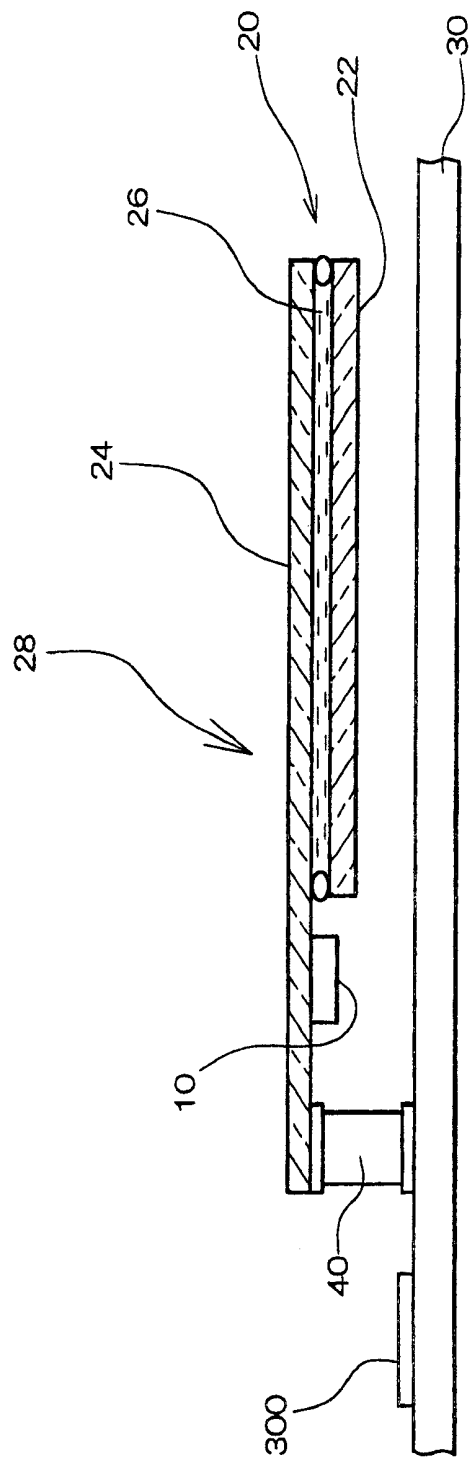
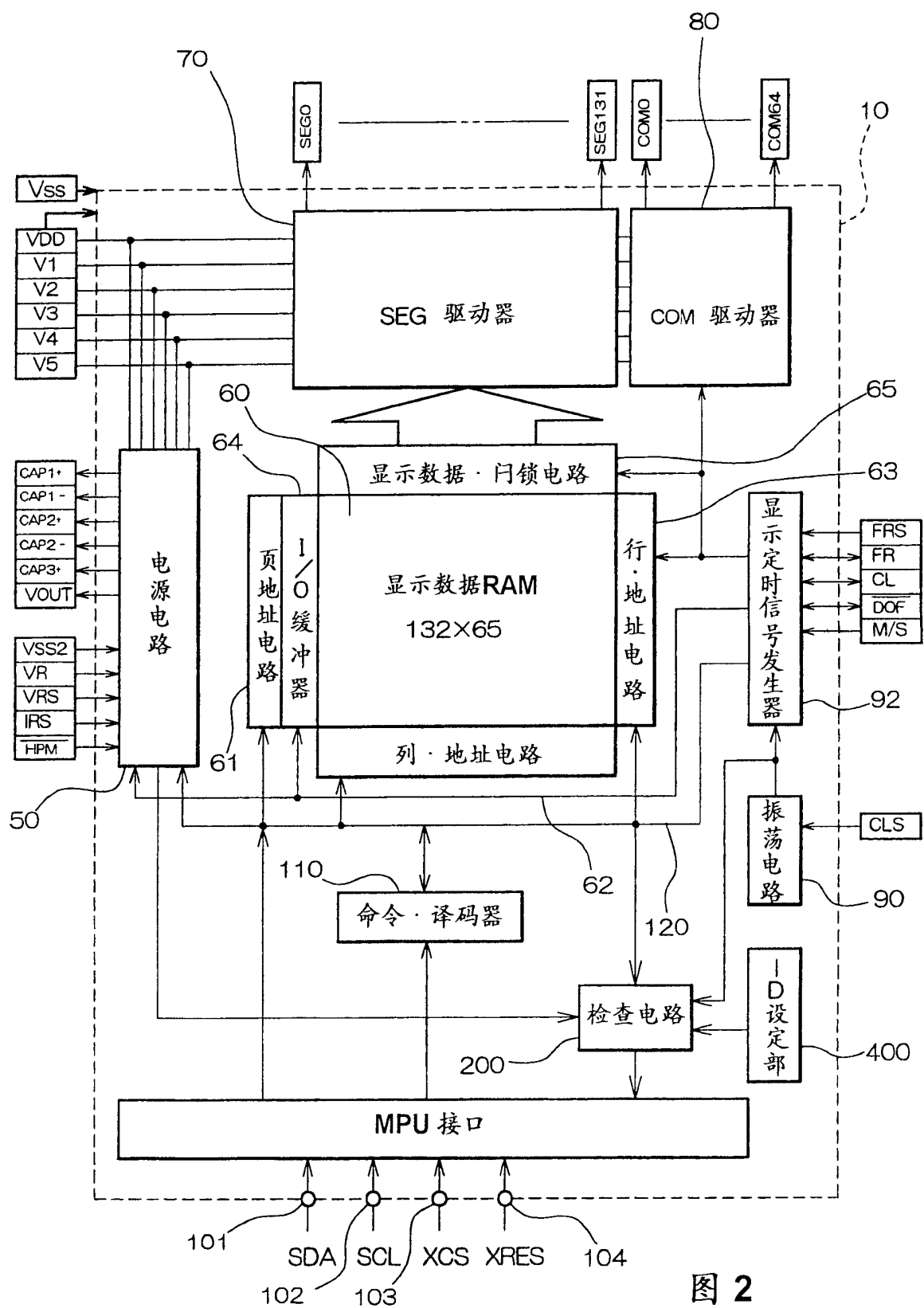


图 1 现有技术



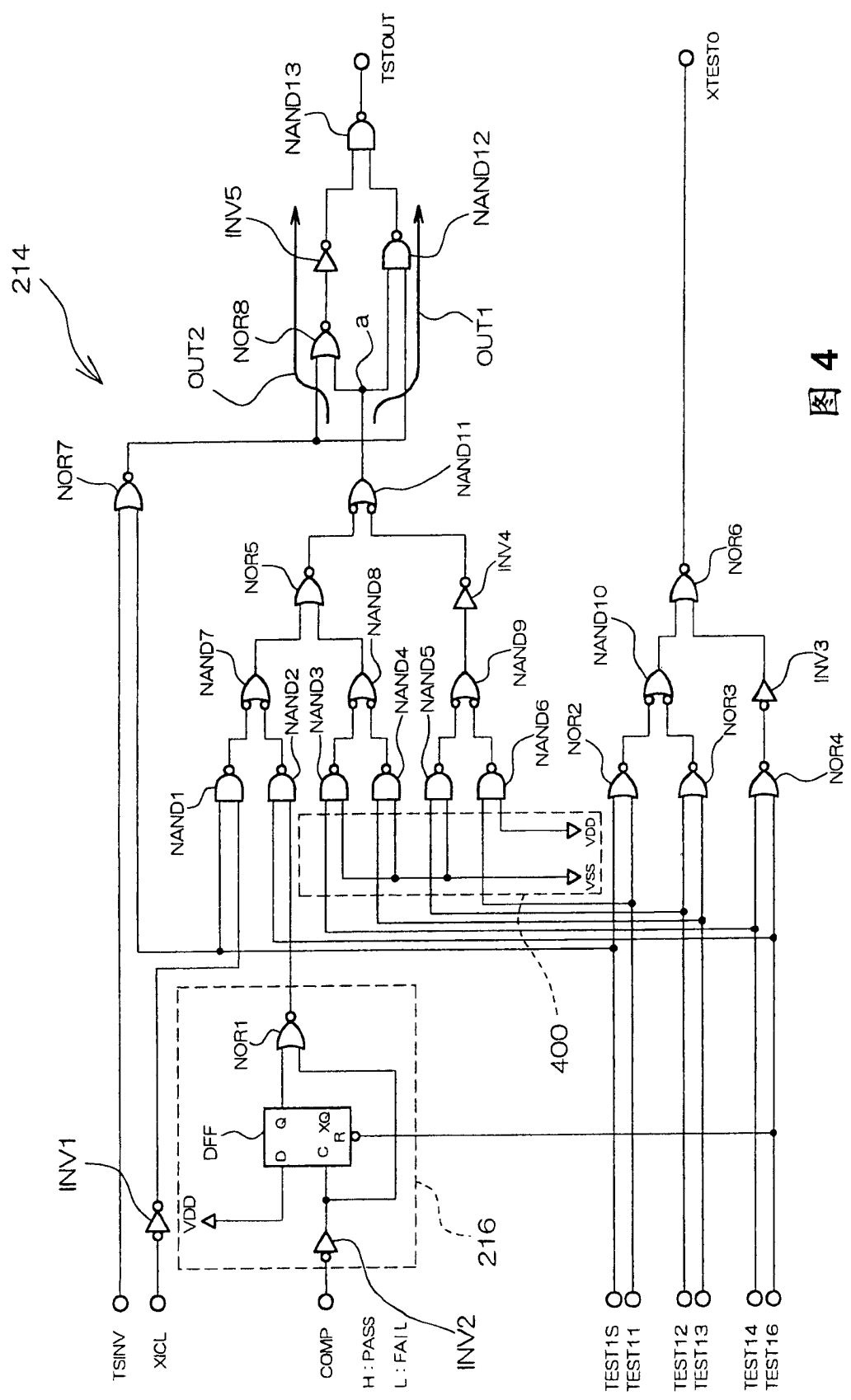


图 4

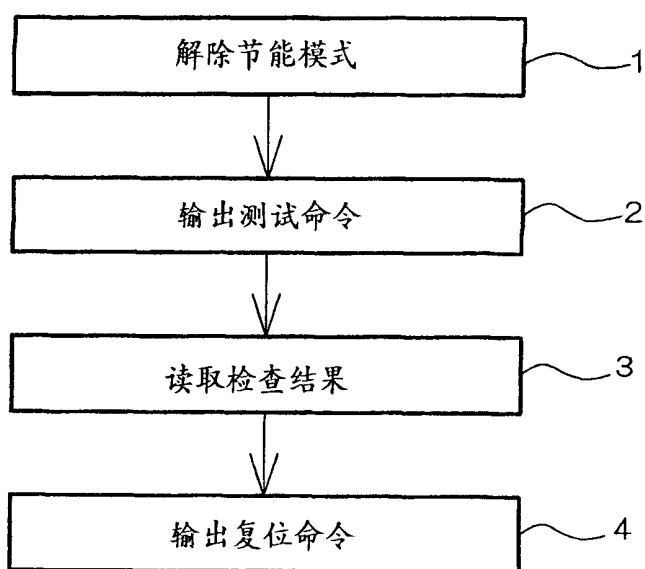


图 5

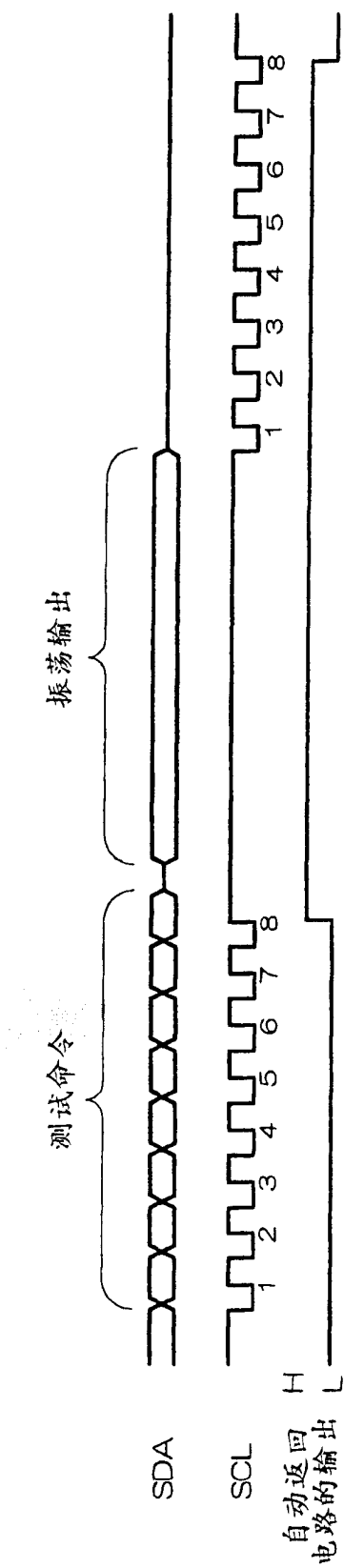


图 6

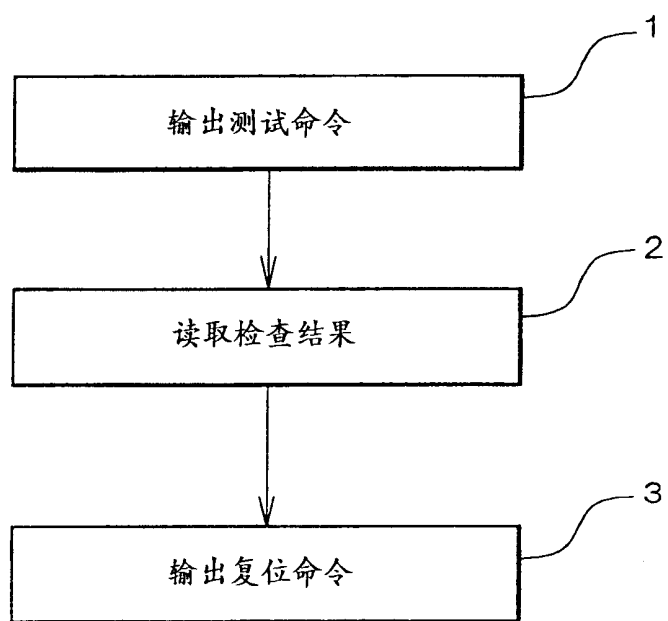


图 7

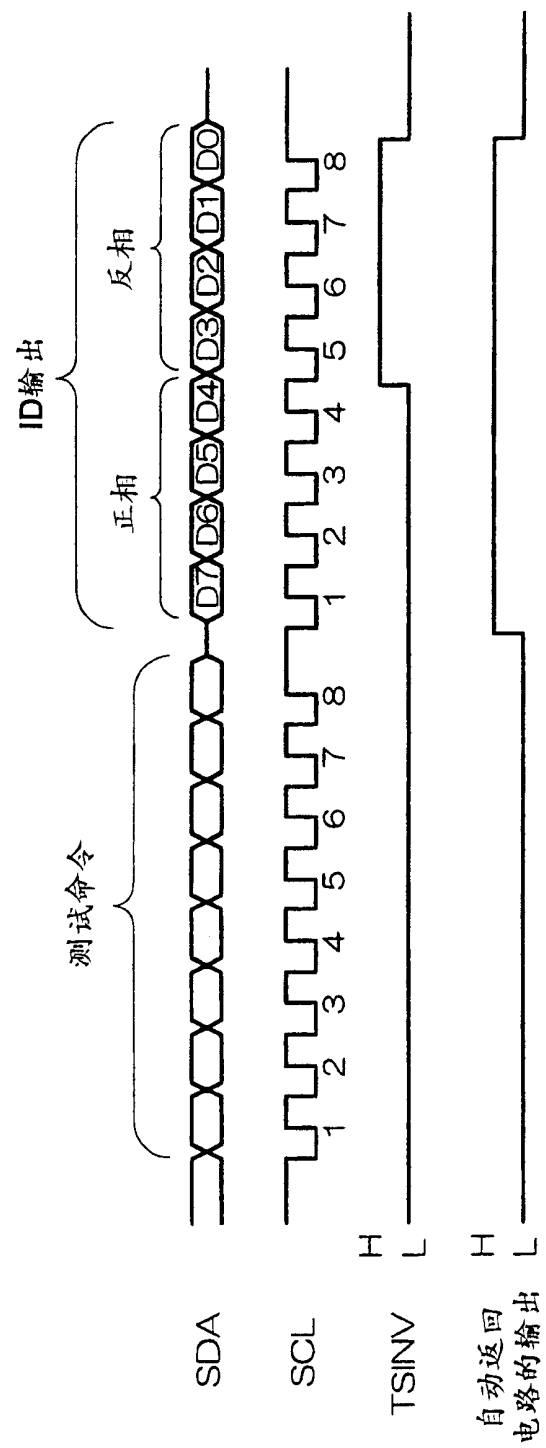


图 8

33

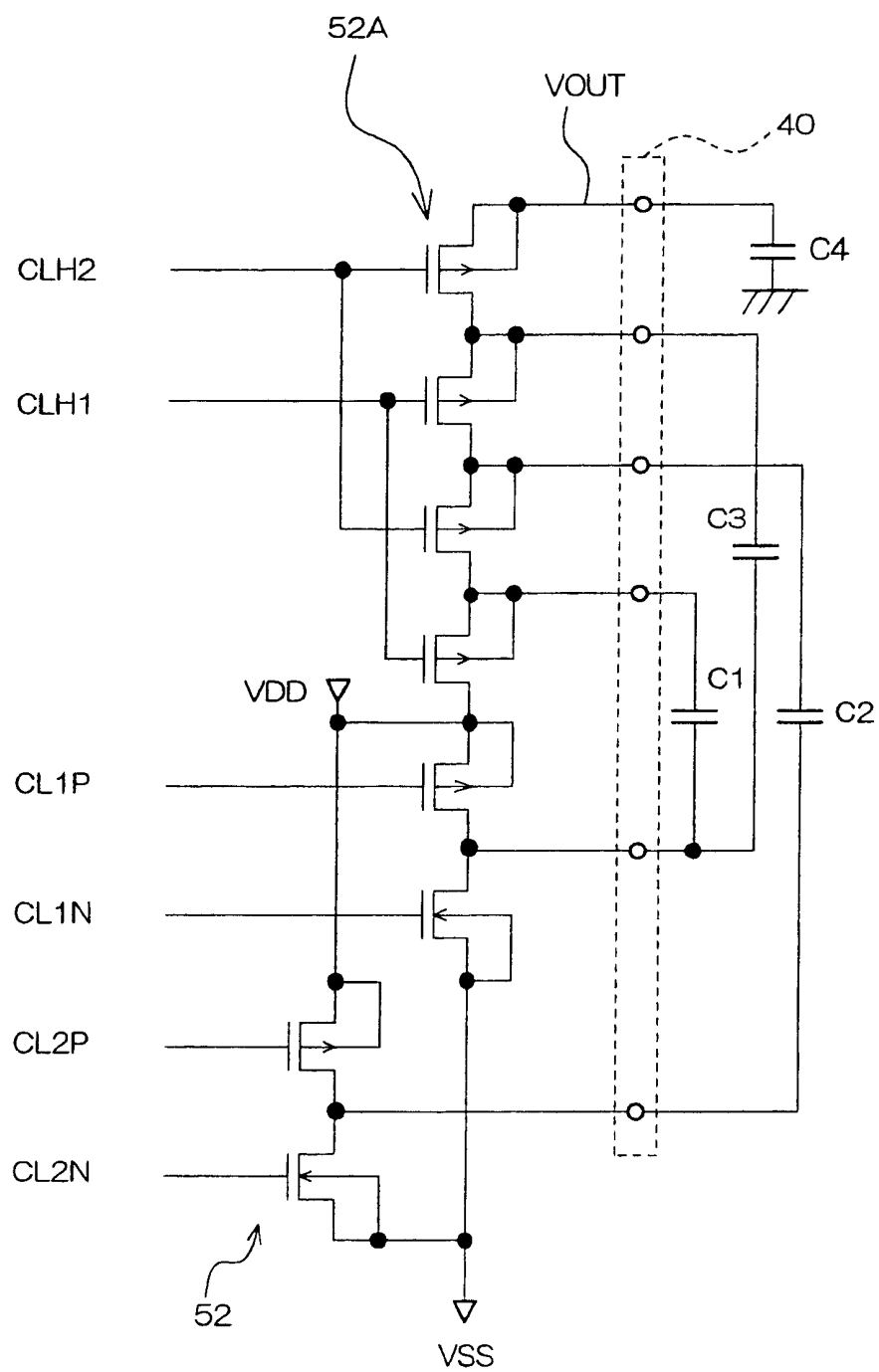


图 9

} 4

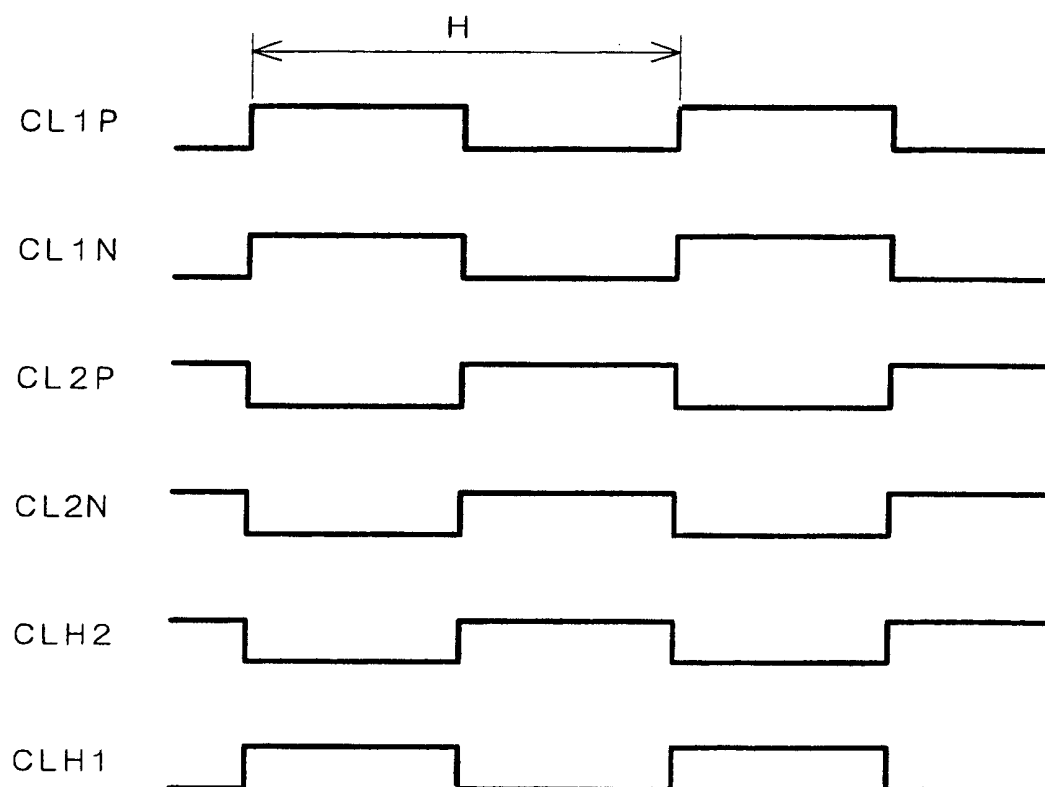


图 10

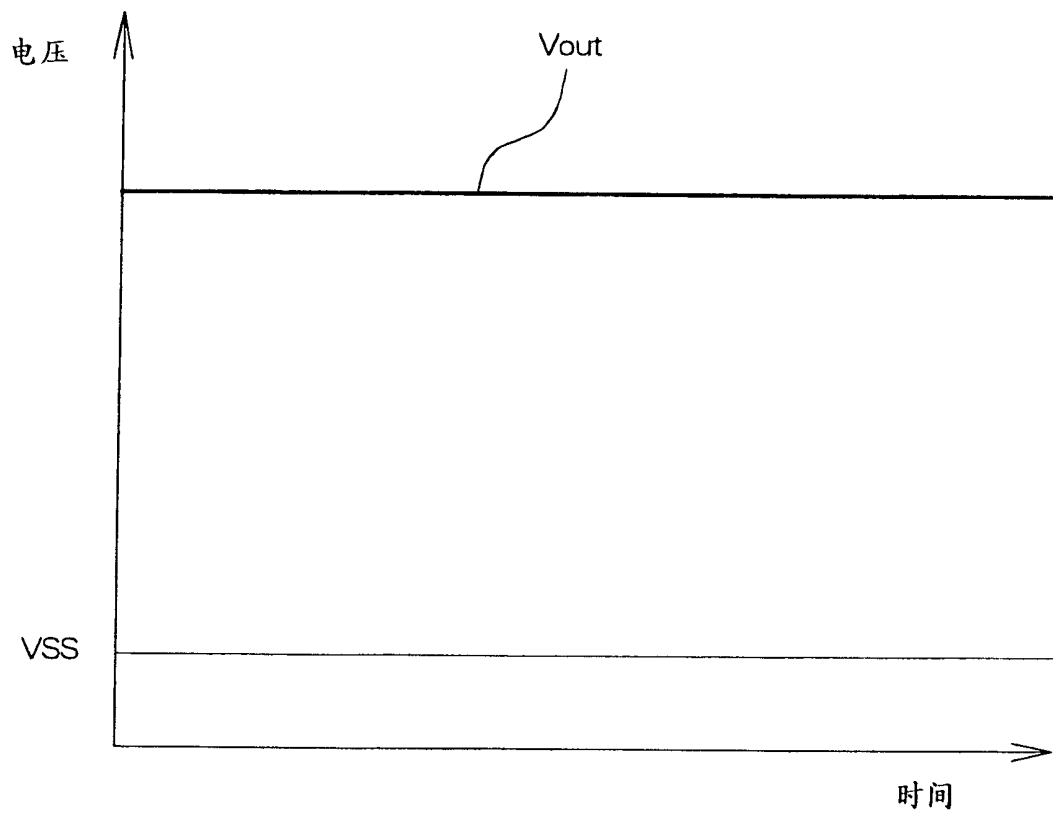


图 11

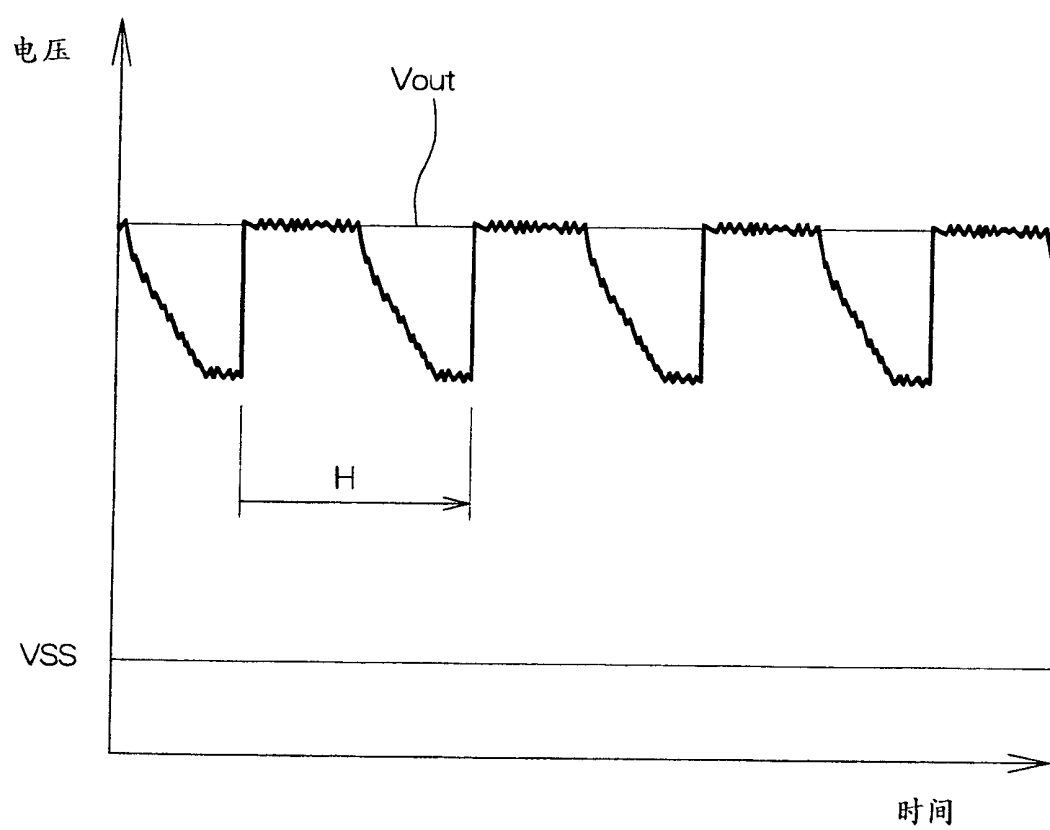


图 12

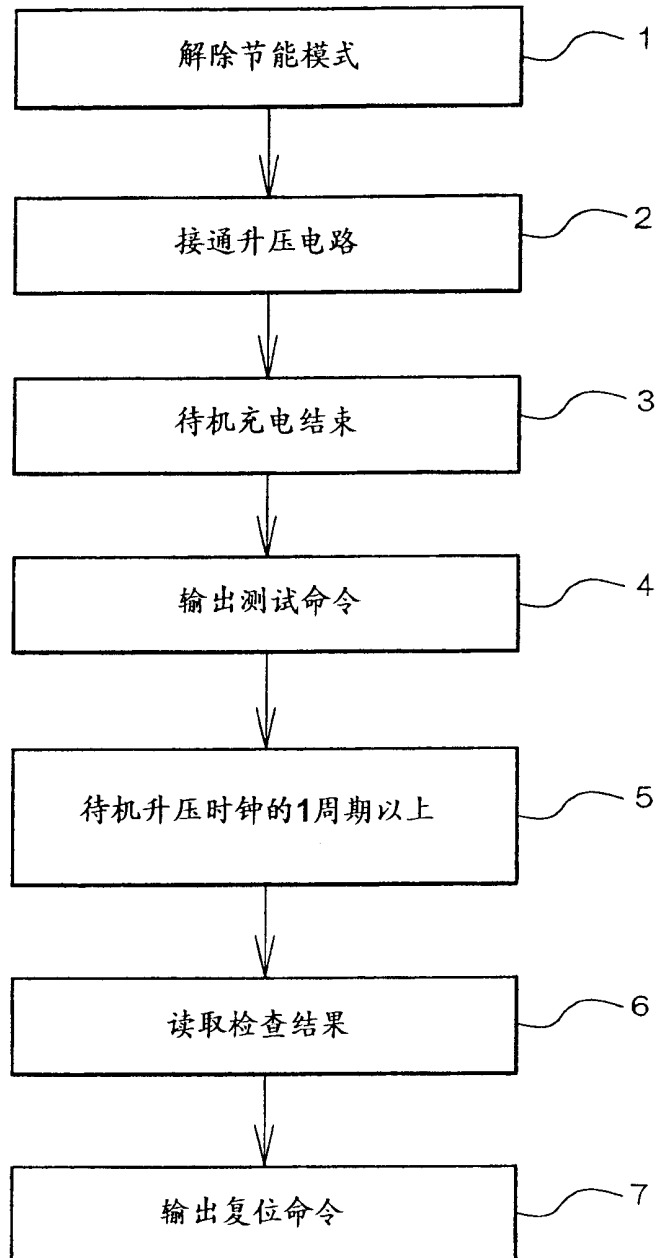


图 13

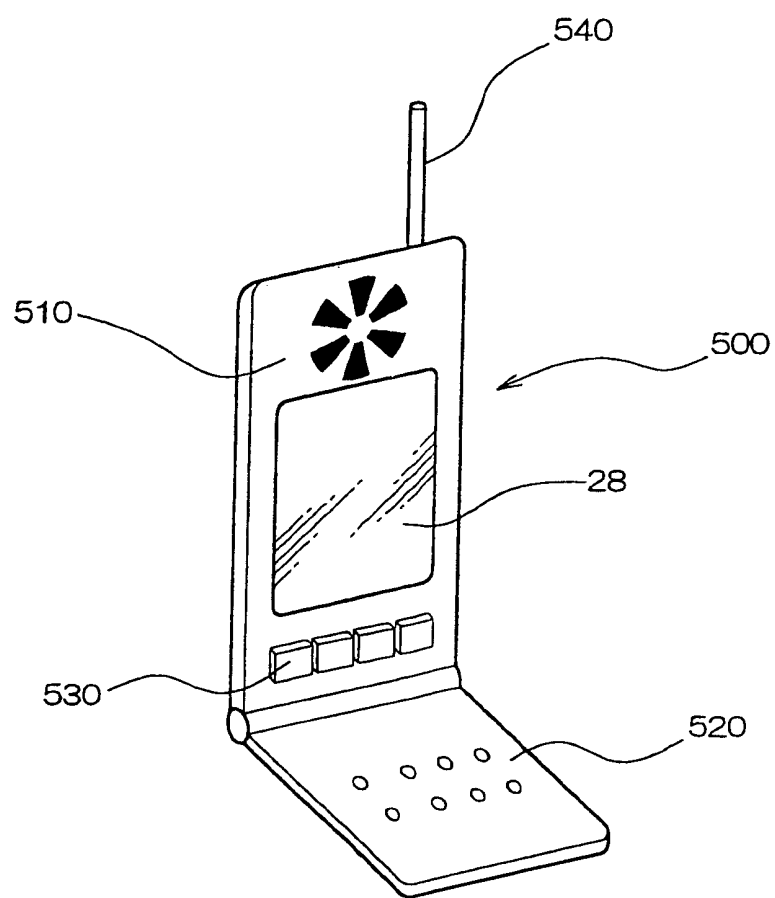


图 14