

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012年3月8日(08.03.2012)

PCT

(10) 国際公開番号
WO 2012/029282 A1

- (51) 国際特許分類:
H01L 31/075 (2006.01) H01L 31/18 (2006.01)
- (21) 国際出願番号: PCT/JP2011/004811
- (22) 国際出願日: 2011年8月30日(30.08.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-196592 2010年9月2日(02.09.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号 Osaka (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 福島 厚志 (FUKUSHIMA, Atsushi) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号三洋電機株式会社内 Osaka (JP). 桐山 竜也 (KIRIYAMA, Tatsuya) [JP/JP]; 〒5708677 大阪府守口市京阪本通2丁目5番5号三洋電機株式会社内 Osaka (JP).
- (74) 代理人: 森下 賢樹 (MORISHITA, Sakaki); 〒1500021 東京都渋谷区恵比寿西2-11-12 Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

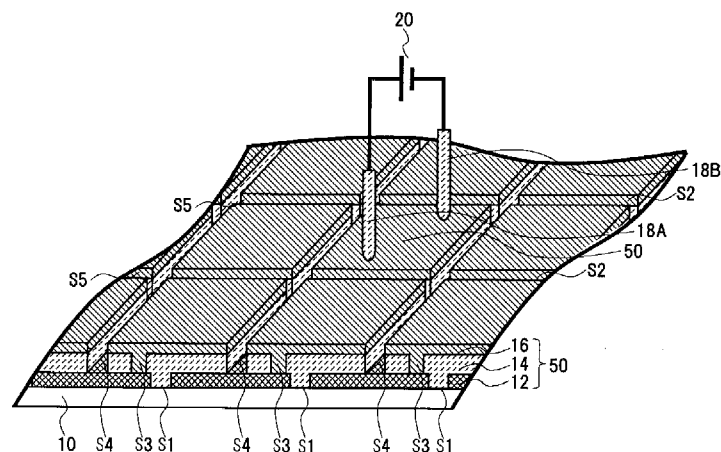
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: METHOD FOR PRODUCING PHOTOELECTRIC CONVERSION DEVICE

(54) 発明の名称: 光電変換装置の製造方法

[図3]



(57) Abstract: A method for producing a photoelectric conversion device (100) has a step for forming photoelectric conversion cells (50) and a step for annealing the photoelectric conversion cells (50). A photoelectric conversion cell (50) has a conductive layer for an underside electrode (14), and the process for annealing is carried out by applying a voltage so that current flows in a conductive layer and generates heat.

(57) 要約: 光電変換装置 100 の製造方法は、光電変換セル 50 を形成する工程と、光電変換セル 50 をアニールする工程と、を有するものであって、光電変換セル 50 は、裏面電極 14 として導電層を有し、導電層に電流が流れるように電圧を印加して発熱させ、アニールする工程を行う。



WO 2012/029282 A1

明 細 書

発明の名称：光電変換装置の製造方法

技術分野

[0001] 本発明は、光電変換装置の製造方法に関する。

背景技術

[0002] 太陽光を利用した発電システムとして、結晶質シリコン層を含む光電変換層を有する光電変換装置が用いられている。

[0003] 光電変換装置は、基板上に透明電極層、光電変換層、裏面電極を順次積層して形成される。光電変換層としては、p i n接合からなる半導体層が用いられ、一般にプラズマ化学気相成長法（C V D法）により形成される。

[0004] 光電変換層に微結晶シリコン膜を用いた光電変換装置の場合、アニール処理により光電変換効率を高めることができる。アニール処理により、p層及びn層のドーピング元素の活性化量が増大してp層及びn層の電気的特性が向上するとともに、p層とi層、及びi層とn層の界面特性が向上し、その結果、光電変換装置の光電変換効率を高めることができると考えられている。具体的なアニール処理方法としては、特許文献1のように大気雰囲気下において150℃以上200℃以下の温度で30分以上6時間以下、光電変換装置を加熱することが提案されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2009-164251号公報

発明の概要

発明が解決しようとする課題

[0006] 光電変換装置にアニール処置を施す場合、30分以上6時間以下の処理時間を要することとなり、量産性を低下させていた。更には、大型の基板を用いた場合にあっては、基板に応じた大きなアニール装置が必要となり、アニール装置の導入コストが高くなってしまう。

課題を解決するための手段

[0007] 本発明の光電変換装置の製造方法の１つの態様は、光電変換セルを形成する工程と、光電変換セルをアニールする工程と、を有する光電変換装置の製造方法であって、光電変換セルは、電極として導電層を有し、導電層に電流が流れるように電圧を印加して発熱させ、前記アニールする工程を行う。

発明の効果

[0008] 本発明によれば、安価な装置で短時間に光電変換装置にアニール処理を施すことができる。

図面の簡単な説明

[0009] [図1]本発明の実施の形態における光電変換装置の構造を示す平面図である。
[図2]本発明の実施の形態における光電変換装置の製造工程を示す断面図である。
[図3]本発明の実施の形態における光電変換装置の製造工程を示す斜視図である。
[図4]本発明の実施の形態における他の光電変換装置の製造工程を示す斜視図である。

発明を実施するための形態

[0010] 図１及び図２は、本発明の実施の形態における光電変換装置１００の構成を示す。図１は、光電変換装置１００を受光面とは反対側である裏面から見た平面図である。図２は、図１のラインＡ－ＡおよびＢ－Ｂに沿った製造工程を示すための断面図である。なお、図１及び図２では、構成を明確に示すために各部の寸法を実際のものとは変えて示している。

[0011] 光電変換装置１００は、図１及び図２に示すように、基板１０、透明電極層１２、光電変換層１４、裏面電極１６を含んで構成される。

[0012] 基板１０は、光電変換装置１００を支持する部材である。光電変換装置１００は基板１０側から光を入射させて発電を行う構成であるので、基板１０は、例えば、ガラス基板、プラスチック基板等の少なくとも可視光波長領域

において透過性を有する材料を適用する。

[0013] 図2(a)に示すように基板10上に、透明電極層12を形成する。透明電極層12は、酸化錫(SnO_2)、酸化亜鉛(ZnO)、インジウム錫酸化物(ITO)等に錫(Sn)、アンチモン(Sb)、フッ素(F)、アルミニウム(Al)等をドーピングした透明導電性酸化物(TCO)のうち少なくとも一種類又は複数種を組み合わせる用いることが好適である。特に、酸化亜鉛(ZnO)は、透光性が高く、抵抗率が低く、耐プラズマ特性にも優れているので好適である。なお、透明電極層12はスパッタリング法又はCVD法で形成することができる。

[0014] 光電変換セル50を複数直列に接続した構成とする場合、透明電極層12を短冊状にパターニングする。本実施の形態では、図1の上下方向に沿って透明電極層12に第1スリットS1を形成して分割する。また、光電変換セル50を並列に分割した構成とする場合、上記直列接続を形成するための第1スリットS1に直交する方向に短冊状にパターニングして透明電極層12を分割する。本実施の形態では、図1の左右方向に沿って透明電極層12に第2スリットS2を形成して分割する。例えば、波長1064nm、エネルギー密度13J/cm²、パルス周波数3kHzのYAGレーザを用いて透明電極層12をパターニングすることができる。

[0015] 図2(b)に示すように透明電極層12上に、p型層、i型層、n型層のシリコン系薄膜を順に積層して光電変換層14を形成する。光電変換層14は、アモルファスシリコン薄膜光電変換層や微結晶シリコン薄膜光電変換層等の薄膜系光電変換層とすることができる。また、これらの光電変換層を積層したタンデム型やトリプル型の光電変換層としてもよい。なお、タンデム型やトリプル型の光電変換層とした場合にあっては、光閉じ込め効果を得るために複数の光電変換層の間に酸化シリコン(SiO_2)、酸化亜鉛(ZnO)等からなる中間層を設けてもよい。

[0016] アモルファスシリコン薄膜光電変換層や微結晶シリコン薄膜光電変換層は、シラン(SiH_4)、ジシラン(Si_2H_6)、ジクロルシラン(SiH_2Cl_2)

）等のシリコン含有ガス、ジボラン（ B_2H_6 ）等のp型ドーパント含有ガス、フォスフィン（ PH_3 ）等のn型ドーパント含有ガスおよび水素（ H_2 ）等の希釈ガスを混合した混合ガスをプラズマ化して成膜を行うプラズマCVD法により形成することができる。プラズマCVD法は、例えば、13.56MHzの平行平板型RFプラズマCVD法を適用することが好適である。

[0017] 複数の光電変換セル50を直列接続する場合、光電変換層14を短冊状にパターンニングする。例えば、透明電極層12を分割する第1スリットS1から50 μm 横の位置にYAGレーザを照射して第3スリットS3を形成して光電変換層14を短冊状にパターンニングする。YAGレーザは、例えば、エネルギー密度0.7J/cm²、パルス周波数3kHzのものをを用いることが好適である。

[0018] 図2（c）に示すように光電変換層14上に、裏面電極16を形成する。裏面電極16は、導電性を有する単層体或いは積層体を用いることができ、透明導電性酸化物と反射性金属とをこの順に積層した構造とすることが好適である。透明導電性酸化物としては、酸化錫、酸化亜鉛、インジウム錫酸化物等の透明導電性酸化物、又は、これらの透明導電性酸化物に不純物をドーブしたものが用いられる。例えば、酸化亜鉛にアルミニウムを不純物としてドーブしたものでよい。また、反射性金属としては、銀（Ag）、アルミニウム（Al）等の金属が用いられる。透明導電性酸化物および反射性金属は、例えば、スパッタリング法又はCVD法等により形成することができる。透明導電性酸化物と反射性金属の少なくとも一方には、光閉じ込め効果を高めるための凹凸が設けることが好適である。

[0019] 光電変換セル50を複数直列接続した構成とする場合、裏面電極16を短冊状にパターンニングする。光電変換層14を分割する第3スリットS3の位置から50 μm 横の位置にYAGレーザを照射して第4スリットS4を形成して裏面電極16を短冊状にパターンニングする。さらに、光電変換セル50を並列に分割した構成とする場合、透明電極層12を分割する第2スリットS2内に形成された光電変換層14および裏面電極16を分割する第5スリ

ットS5を形成する。YAGレーザは、エネルギー密度 0.7 J/cm^2 、パルス周波数 4 kHz のものをを用いることが好適である。

[0020] このように基板10上に透明電極層12、光電変換層14および裏面電極16を積層して複数の光電変換セル50を形成する。

[0021] そして、図2(d)に示すように第4スリットS4および第5スリットS5で分割された裏面電極16のそれぞれの領域に複数のプローブ18をあて、電圧を印加する。これにより、裏面電極16にジュール熱が発生し、光電変換層14にアニール処理を施すことができる。このアニール処理を施し、本実施の形態における光電変換装置100が完成する。

[0022] 以下に、本実施の形態で特徴であるアニール処理について詳細に説明する。

[0023] 本実施の形態では、図3に示すように直流電流を発生させる電源装置20に複数のプローブ18を接続し、第4スリットS4および第5スリットS5で区画された裏面電極16の一続きの領域に高電位のプローブ18Aと低電位のプローブ18Bを接触させる。つまり、高電位のプローブ18Aと低電位のプローブ18Bは、スリットを跨がないようにして裏面電極16と電氣的に接続される。これにより、高電位のプローブ18Aから低電位のプローブ18Bへ裏面電極16内を電流が流れ、裏面電極16の一続きの領域が抵抗成分となってジュール熱が発生し、高電位のプローブ18Aと低電位のプローブ18Bを接触させた光電変換セル50にアニール処理を施すことができる。

[0024] なお、生産性の観点から、電源装置20に接続されるプローブ18は一組に限られず、複数組のプローブ18が電源装置20に接続されていてもよい。より好ましくは、各スリットで区画されている裏面電極16の数に相当するプローブ18が電源装置20に接続されているとよい。そして、区画された裏面電極16の一続きの領域ごとに、高電位のプローブ18Aと低電位のプローブ18Bを接触させる。これにより、裏面電極16ごとに同時に電圧を印加することが可能となり、アニール処理工程の短時間化が図られる。そ

の結果、光電変換装置１００の製造コストの低減を図ることができる。

[0025] 光電変換装置１００としては、発電した電力をより多く取り出すために裏面電極１６は低抵抗であることが好ましく、理想的には抵抗値がゼロであることが好ましい。しかし、実際に作成される裏面電極１６は電流を流すことによりジュール熱が発生する程度の抵抗値を有する。これは裏面電極１６の材料や膜厚に起因した抵抗値であって、製造コスト等を考慮すると裏面電極１６の抵抗値を低くすることは容易ではない。本発明の実施の形態では、光電変換装置１００で発電した電力の損失要因となる裏面電極１６の抵抗成分を光電変換セル５０の発熱源として利用することによって、光電変換セル５０の変換効率を向上させる。

[0026] 本実施の形態のアニール処理においては、電圧を印加した裏面電極１６と重なる領域の基板１０が１２０℃より低い温度となるようにした場合には十分なアニール効果が得られない。一方、１８０℃より高い温度となるようにした場合には裏面電極１６等に劣化が生じ、却って光電変換セル５０の変換効率の低下を招いてしまう。このため、電圧を印加した裏面電極１６と重なる領域の基板１０が１２０℃～１８０℃程度となるようにしてアニール処理を施すことが好ましい。

[0027] 電圧を印加した裏面電極１６と重なる領域の基板１０が１２０℃～１８０℃程度となるようにするためには、裏面電極１６の一続きの領域に印加する電流の電流値および電圧値を制御し、裏面電極１６の発熱量を調整するとよい。このとき、電圧値を一定として電流値を制御する方が、電流値を一定として電圧値を制御する場合に比べ、基板１０の温度を所望の温度となるように制御することが容易となる。

[0028] なお、基板１０の中央部は、基板１０の端部に比べ、熱が逃げにくく、さらに隣接する裏面電極１６に同時に電圧を印加した場合にあっては、隣接する裏面電極１６で発生したジュール熱により加熱され、温度が高くなり易くなり、基板１０の温度を均一に制御することが難しい。そこで、基板１０の中央部と端部において、電圧値又は電流値の制御を異ならせ、基板１０の温

度が均一となるように制御してもよい。

温度制御に関しては、裏面電極 16 の一続きの領域ごとに、温度センサによって裏面電極 16（または基板 10）の温度をモニタし、その結果をフィードバックしながら制御してもよい。また、裏面電極 16（または基板 10）の温度が均一となる条件を、事前に実験やシミュレーションにより算出し、プローブに印加する電圧や電流の条件として電源装置 20 に記憶させておいてもよい。そして、記憶されている電圧や電流の条件に基づいてアニール処理の制御を行ってもよい。

[0029] さらに、裏面電極 16 の複数の領域に同時に電圧を印加する場合にあっては、電圧を印加する第 1 領域と、電圧を印加しない第 2 領域を設け、第 1 の領域の裏面電極 16 から発生するジュール熱により、第 1 領域のみならず、第 2 領域に対してもアニール処理を施すようにしてもよい。

[0030] 本発明の実施形態においては、図 3 に示すように、第 4 スリット S 4 および第 5 スリット S 5 で分割された裏面電極 16 のそれぞれ一続きの領域に複数のプローブ 18 をあて、電圧を印加する。これにより、第 4 スリット S 4 および第 5 スリット S 5 を形成する際に用いたレーザによって生じた光電変換層 14、具体的には i 層の欠陥を減少させることができ、光電変換効率を高めることができる。しかしながらこれに限らず、他の成膜工程に生じた光電変換層 14 の欠陥を減少させることができるため、第 4 スリット S 4 と第 5 スリット S 5 の両方、または第 4 スリット S 4 と 5 スリット S 5 のいずれか 1 つを形成する前に裏面電極 16 に電圧を印加してもよい。

[0031] さらに、裏面電極 16 を複数の領域に分けた後、それぞれの領域に電圧を印加した場合、領域の数の電源が必要となる。そこで、図 4 に示すように第 1 スリット S 1 方向に並んだ光電変換セル 50 の裏面電極 16 同士など、隣接する光電変換セル 50 の裏面電極 16 同士を直列に接続し、複数の光電変換セル 50 に電圧の印加を行い、一度に複数の光電変換セル 50 にアニール処理を施してもよい。

[0032] なお、前述のアニール処理の制御では、基板 10 の中央部と端部において

、電圧値又は電流値の制御を異ならせ、基板 10 の温度が均一となるように制御してもよい旨を述べたが、このような制御以外にも、変形例として基板の温度分布に広がりを持たせるような以下の制御を行ってもよい。

[0033] 微結晶シリコン薄膜光電変換層を含む場合には、成膜装置の性能や基板の大面積化に起因して、微結晶シリコン膜の面内の結晶性を十分に均一化することが困難である。こうした要因もあり、光電変換装置の光電変換効率は面内で均一ではなく、一般的に端部の光電変換効率に比べて中央部の光電変換効率が低くなる傾向がある。アニール処理条件（温度、時間）によって各部分の光電変換効率を増減させることができるが、従来のアニール処理方法では、すべての領域において同一条件でアニールされるため、光電変換装置全体での光電変換効率の最適化（向上）にはある程度の限界があった。

[0034] そこで、実施の形態の変形例では、裏面電極 16 の一続きの領域ごとに電圧値または電流値の制御を行う際に、基板の中央部に近い裏面電極と基板の端部に近い裏面電極とでそれぞれ独立してアニール処理条件を制御してもよい。これにより、裏面電極 16 ごとに適切なアニール処理が可能となる。そのため、光電変換装置全体での光電変換効率を更に高めることができる。また、こうしたアニール処理を、電圧値または電流値の制御だけで容易に行うことができる。

[0035] [実施例]

以下のようにして、本発明の実施例 1 に係る光電変換装置、本発明の実施例 2 に係る光電変換装置、および比較例に係る光電変換装置を作製した。

[0036] まず、厚さ 4 mm のガラス基板（基板 10）上に、 SnO_2 層（透明電極層 12）を形成した。

[0037] 次に、 SnO_2 層（透明電極層 12）上に、プラズマ CVD 法を用いて、光電変換層 14 を形成した。光電変換層 14 として、 SnO_2 層（透明電極層 12）上にアモルファスシリコン光電変換層、微結晶シリコン光電変換層を順次積層し、形成した。

[0038] アモルファスシリコン光電変換層は、p 型非晶質シリコン半導体と、i 型

非晶質シリコン半導体と、*n*型非晶質シリコン半導体とを順次積層したものとし、微結晶シリコン光電変換層は、*p*型微結晶シリコン半導体と、*i*型微結晶シリコン半導体と、*n*型微結晶シリコン半導体とを順次積層したものとした。

[0039] 次に、光電変換層 14 上に、スパッタリング法を用いて、ZnO 層および Ag 層（裏面電極 16）を形成した。

[0040] 上述した光電変換層 14 の形成条件を表 1 に示す。尚、ZnO 層および Ag 層（裏面電極 16）の厚さは、それぞれ 90 nm、200 nm とした。

[0041] [表1]

		基板温度 (°C)	ガス流量 (sccm)	反応圧力 (Pa)	RF パワー (W)	厚さ (nm)
アモルファス シリコン 光電変換層	<i>p</i> 型非晶質 シリコン層	180	SiH ₄ : 300 CH ₄ : 300 H ₂ : 2000 B ₂ H ₆ : 3	106	10	15
	<i>i</i> 型非晶質 シリコン層	200	SiH ₄ : 300 H ₂ : 2000	106	20	200
	<i>n</i> 型非晶質 シリコン層	180	SiH ₄ : 300 H ₂ : 300 PH ₃ : 5	133	20	30
微結晶シリコン 光電変換層	<i>p</i> 型結晶質 シリコン層	180	SiH ₄ : 10 H ₂ : 2000 B ₂ H ₆ : 0.1	106	10	30
	<i>i</i> 型結晶質 シリコン層	200	SiH ₄ : 100 H ₂ : 2000	133	20	2000
	<i>n</i> 型結晶質 シリコン層	200	SiH ₄ : 10 H ₂ : 2000 PH ₃ : 0.2	133	20	20

[0042] 実施例 1 では、ガラス基板（基板 10）の受光面の温度が 150°C となるように上述のように形成した積層体の裏面電極 16 に電圧を 2 分間印加して光電変換装置を作成し、光電変換効率の改善率を測定した。

[0043] 実施例2では、ガラス基板（基板10）の受光面の温度が150℃となるように上述のように形成した積層体の裏面電極16に電圧を9分間印加して光電変換装置を作成し、光電変換効率の改善率を測定した。

[0044] 比較例では、上述のように形成した積層体を従来技術に記載の加熱装置で2時間、150℃に加熱して光電変換装置を作成し、光電変換効率の改善率を測定した。

[0045] 〈特性評価〉

実施例1、実施例2および比較例に係る太陽電池について、光電変換効率の改善率の比較を行った。比較結果を表2に示す。尚、表2においては、アニール処理を行わない光電変換装置100の初期特性を1.00として規格化して表している。

[0046] [表2]

	光電変換効率の 改善率
処理前	1.000
実施例1	1.024
実施例2	1.033
比較例	1.030

[0047] 表2に示すように、実施例1、実施例2および比較例から、2分間電圧を印加する実施例1は、加熱装置で2時間加熱する比較例に及ばないものの高い光電変換効率の改善が図れることが確認された。そして、9分間電圧を印加する実施例2は、比較例1以上の光電変換効率の改善が図れることが確認された。

[0048] 以上のように、本発明の実施の形態により、加熱装置に比べて安価な電源装置で、短時間で光電変換効率を高めることができる。

[0049] また、アニール処理において、電圧を印加した裏面電極と重なる領域の基板が120℃以上180℃以下となるように制御することで、アニール処理の効果が大きくなる。

[0050] また、複数の光電変換セルの裏面電極同士を直列に接続して電圧を印加し、アニールすることで、一度に複数の光電変換セルをアニール処理できる。

符号の説明

- [0051] 10 基板
12 透明電極層
14 光電変換層
16 裏面電極
18 プローブ
20 電源装置
50 光電変換セル
100 光電変換装置

産業上の利用可能性

[0052] 本発明は、太陽電池などの光電変換装置の製造方法に利用できる。

請求の範囲

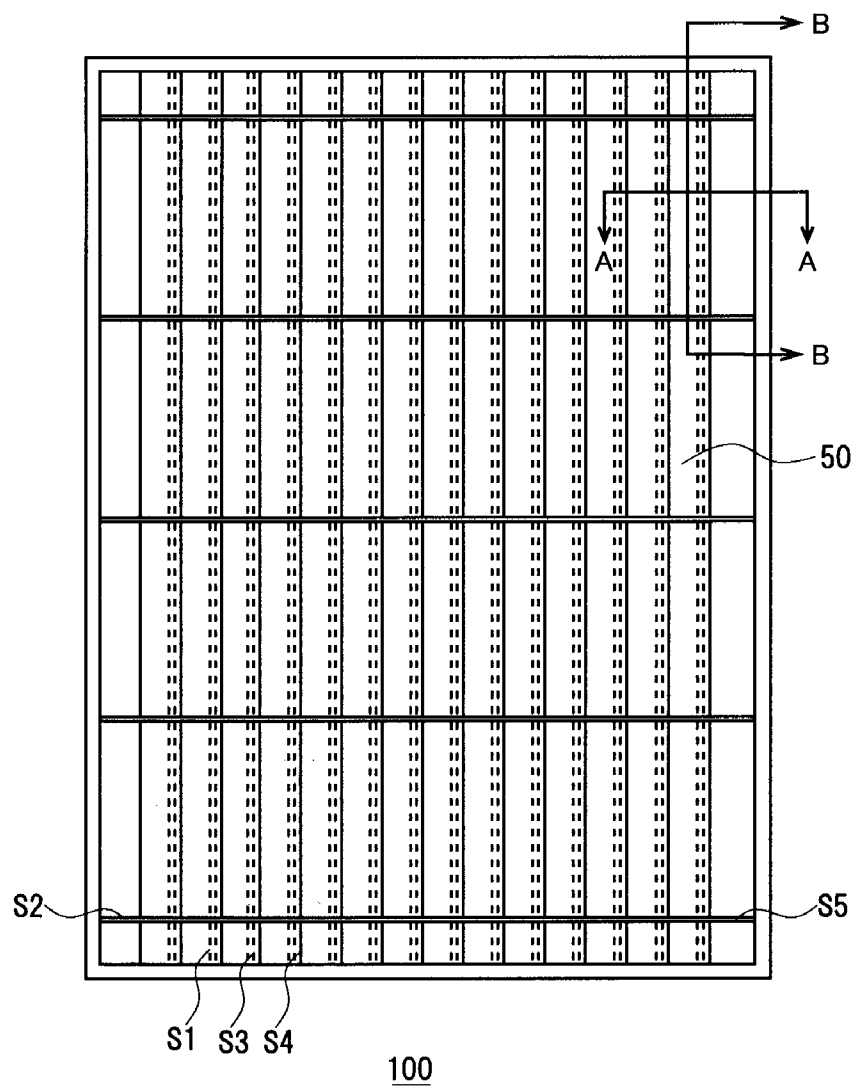
- [請求項1] 光電変換セルを形成する工程と、
前記光電変換セルをアニールする工程と、
を有する光電変換装置の製造方法であって、
前記光電変換セルは、電極として導電層を有し、
前記導電層に電流が流れるように電圧を印加して発熱させ、前記アニールする工程を行う
ことを特徴とする光電変換装置の製造方法。
- [請求項2] 請求項1に記載の光電変換装置の製造方法であって、
前記光電変換セルを基板上に形成し、
電圧を印加した前記導電層と重なる領域の前記基板が120℃以上180℃以下となるようにして前記アニールをすることを特徴とする
光電変換装置の製造方法。
- [請求項3] 請求項1又は請求項2に記載の光電変換装置の製造方法であって、
前記アニールをする工程において、前記導電層に印加する電流値を
制御して、前記光電変換セルが形成された基板の温度制御をすることを
特徴とする光電変換装置の製造方法。
- [請求項4] 請求項1又は請求項2に記載の光電変換装置の製造方法であって、
前記アニールをする工程において、前記導電層に印加する電圧値を
制御して、前記光電変換セルが形成された基板の温度制御をすることを
特徴とする光電変換装置の製造方法。
- [請求項5] 請求項1～4のいずれか1項に記載の光電変換装置の製造方法であ
って、
前記基板上に複数の光電変換セルを有する光電変換装置において、
前記複数の光電変換セルの前記導電層同士を直列に接続して電圧を
印加し、アニールすることを特徴とする光電変換装置の製造方法。
- [請求項6] 請求項5に記載の光電変換装置の製造方法であって、
前記基板上に前記複数の光電変換セルが並列接続された光電変換装

置において、隣接する前記複数の光電変換セルの導電層同士を直列に接続して電圧を印加し、アニールすることを特徴とする光電変換装置の製造方法。

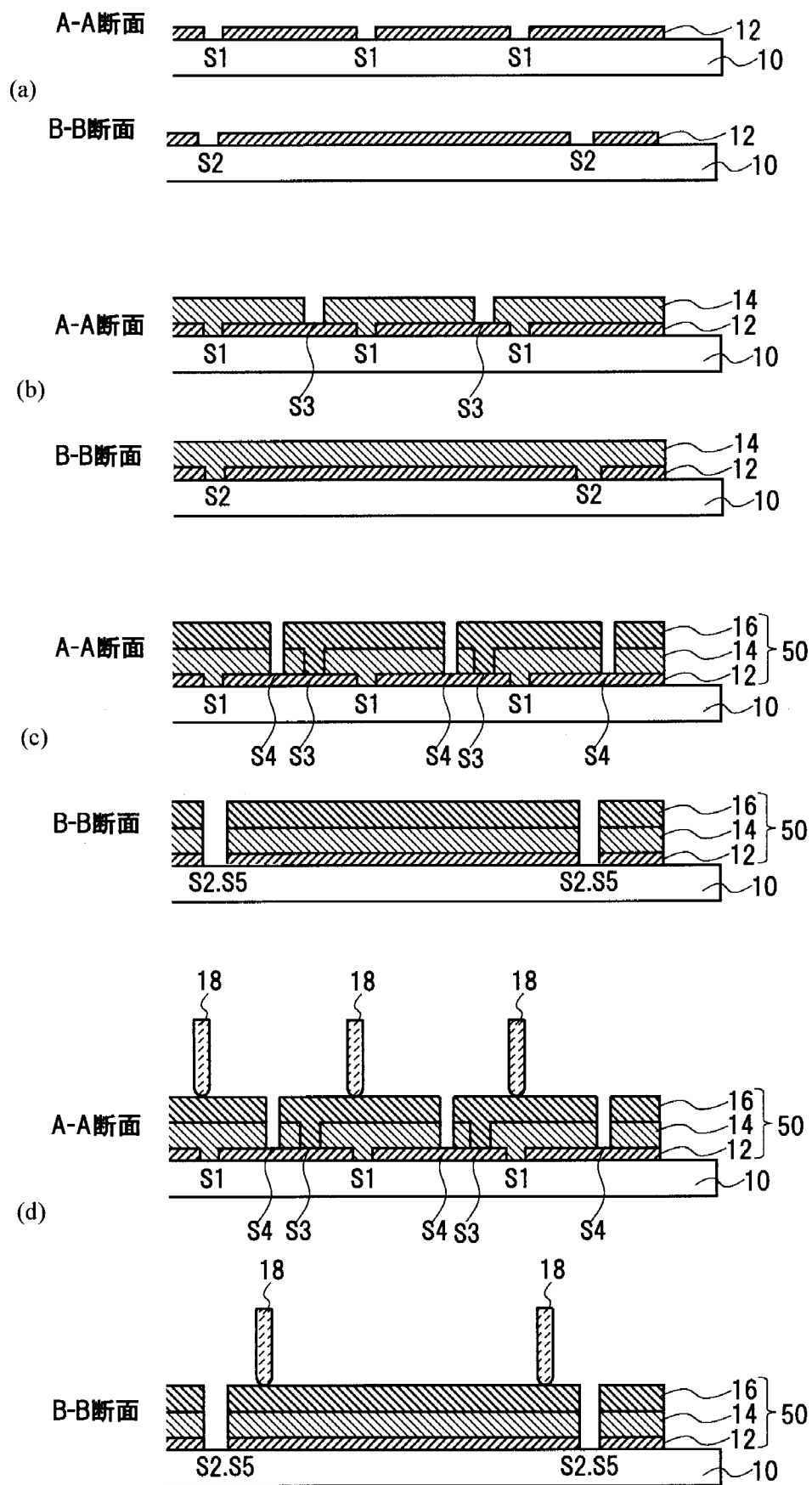
[請求項7] 請求項1～6のいずれか1項に記載の光電変換装置の製造方法であって、

前記基板上に複数の光電変換セルを有する光電変換装置において、
前記複数の光電変換セルのうち、一部の光電変換セルの導電層に電圧を印加し、すべての光電変換セルをアニールすることを特徴とする光電変換装置の製造方法。

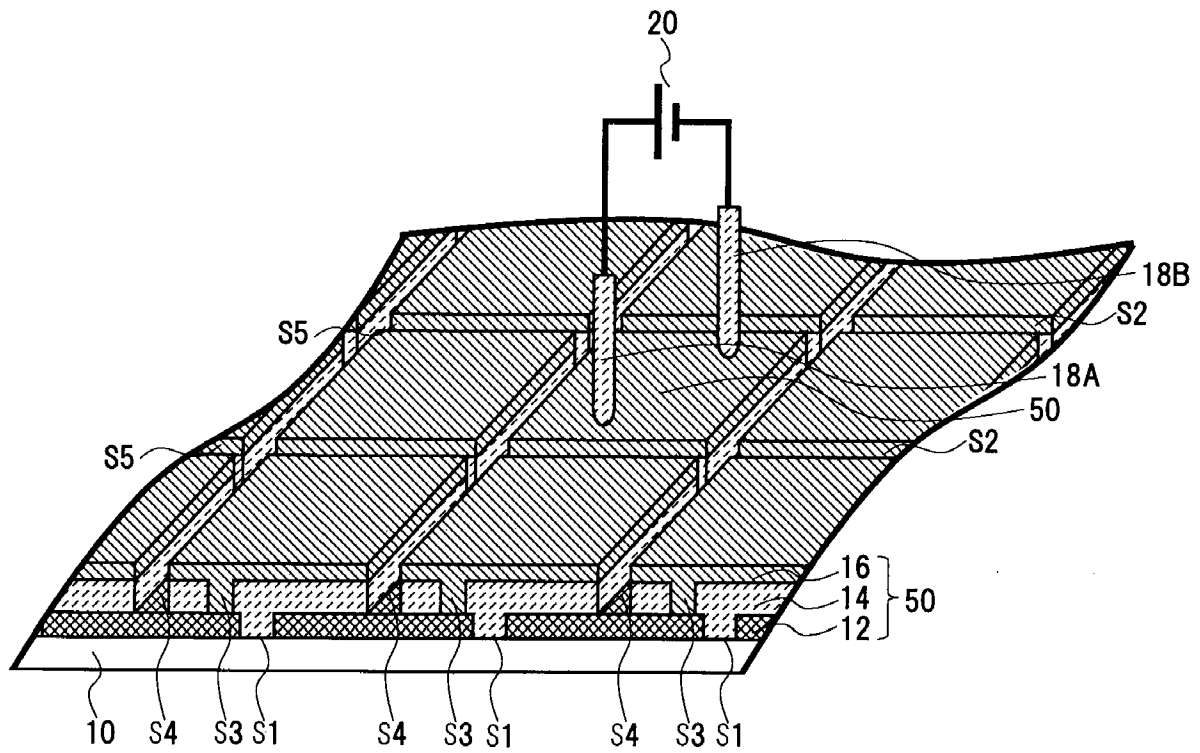
[図1]



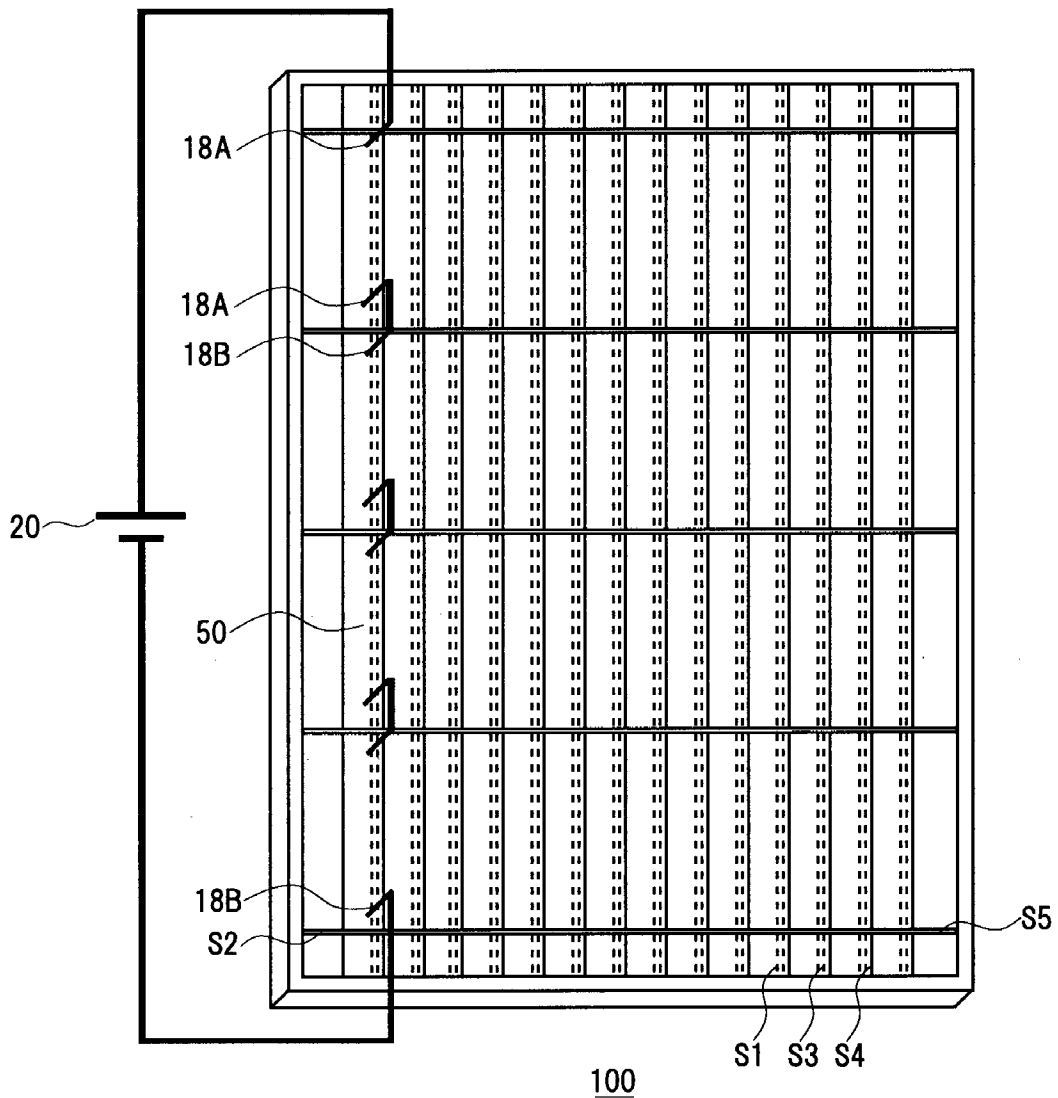
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/004811

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/075(2006.01)i, H01L31/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/00-31/20, H01L27/142

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 10-4202 A (Kaneka Corp.), 06 January 1998 (06.01.1998), (Family: none)	1-7
X	WO 2008/041454 A1 (Sharp Corp.), 10 April 2008 (10.04.2008), & JP 2008-91674 A & EP 2073278 A1 & US 2009/0224142 A1	1-7
X	JP 62-176174 A (Semiconductor Energy Laboratory), 01 August 1987 (01.08.1987), & CN 1008580 B & JP 62-176174 A & US 4806496 A	1-7

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
16 September, 2011 (16.09.11)

Date of mailing of the international search report
27 September, 2011 (27.09.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/004811

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 63-41081 A (Fuji Electric Co., Ltd.), 07 August 1986 (07.08.1986), (Family: none)	1-7

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L31/075(2006.01)i, H01L31/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L31/00-31/20, H01L27/142

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 10-4202 A (鐘淵化学工業) 1998.01.06, (ファミリーなし)	1-7
X	WO 2008/041454 A1 (シャープ) 2008.04.10, & JP 2008-91674 A & EP 2073278 A1 & US 2009/0224142 A1	1-7
X	JP 62-176174 A (半導体エネルギー研究所) 1987.08.01, & CN 1008580 B & JP 62-176174 A & US 4806496 A	1-7
X	JP 63-41081 A (富士電機) 1986.08.07, (ファミリーなし)	1-7

C 欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 9 . 2 0 1 1

国際調査報告の発送日

2 7 . 0 9 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

濱田 聖司

2 K

9 2 0 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5