



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 694 33 229 T2** 2004.08.12

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 030 483 B1**

(21) Deutsches Aktenzeichen: **694 33 229.1**

(96) Europäisches Aktenzeichen: **00 111 348.9**

(96) Europäischer Anmeldetag: **02.02.1994**

(97) Erstveröffentlichung durch das EPA: **23.08.2000**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **08.10.2003**

(47) Veröffentlichungstag im Patentblatt: **12.08.2004**

(51) Int Cl.7: **H04L 12/56**  
**H04Q 11/04**

(30) Unionspriorität:

**2528093            15.02.1993        JP**

(73) Patentinhaber:

**Mitsubishi Denki K.K., Tokio/Tokyo, JP**

(74) Vertreter:

**PFENNING MEINIG & PARTNER GbR, 80336  
München**

(84) Benannte Vertragsstaaten:

**DE, FR, GB, SE**

(72) Erfinder:

**Yamanaka, Hideaki, Kamakura-shi, Kanagawa 247,  
JP; Saito, Hiroataka, Kamakura-shi, Kanagawa 247,  
JP; Tsuzuki, Munenori, Kamakura-shi, Kanagawa  
247, JP; Yamada, Hirotooshi, Kamakura-shi,  
Kanagawa 247, JP; Kondoh, Harufusa,  
Kamakura-shi, Kanagawa 247, JP; Oshima,  
Kazuyoshi, Kamakura-shi, Kanagawa 247, JP;  
Notani, Hiromi, Kamakura-shi, Kanagawa 247, JP**

(54) Bezeichnung: **ATM-Schalter**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

## Beschreibung

### Hintergrund der Erfindung

[0001] Diese Erfindung bezieht sich auf einen Asynchronübertragungsbetriebs-Schalter zum Schalten von Zellen, die Bestimmungsinformationen enthalten, zwischen Eingangstoren und Ausgangstoren.

### Beschreibung des Standes der Technik

[0002] In ATM (Asynchronübertragungsbetriebs)-Kommunikationssystemen werden kontinuierliche Signale wie Zeilensignale oder Sprachsignale und Stoßsignale wie Datensignale oder Bewegungsvideo in festen Datenlängen geteilt, an einen Vorsatz, der Bestimmungsinformationen anzeigt, angefügt, wodurch ein Paket gebildet wird. Dieses Paket wird im ATM als "Zelle" bezeichnet. Daten werden in derselben Paketform übertragen. Die Synchronisation von Rahmen ist nicht erforderlich zwischen den Endgeräten und einem Kanal, und die Operationsgeschwindigkeit der Endgeräte und des Kanals kann unabhängig eingestellt sein. Dieses System kann auf viele Arten von Endgeräten angewendet werden. Aber ein Hochgeschwindigkeitspaket-Schalter empfängt Pakete zufällig und viele Pakete können an einen Bestimmungsort adressiert sein, so dass Pakete für die Verarbeitung in einer Schlange aufgereiht werden müssen, um einen Informationsverlust zu vermeiden.

[0003] **Fig. 14** zeigt ein Beispiel eines herkömmlichen ATM-Schalters, der als ATM-Schalter mit geteiltem Vielfachpuffer bezeichnet wird, und der in "622 Mb/s 8 × 8 Shared Multibuffer ATM Switch with Hierarchical Queueing and Multicast Functions", GLOBECOM '93, Sitzung Nr. 40, Dezember 1993 von Hideaki Yamaka et al. beschrieben ist. Eine Datenreihenvorrichtung hat Adressenschlangen in einer Steuervorrichtung **16**. Wenn eine Zelle zu einem der Eingangstor **11<sub>1</sub>** bis **11<sub>8</sub>** kommt, erfasst der ATM-Schalter den Vorsatz in der Zelle und überträgt ihn zu der Steuervorrichtung **16**. Die eintreffende Zelle wird an einer der freien Adressen der geteilten Pufferspeicher (SBM) geschrieben. Diese Adresse wird in der Steuervorrichtung **16** ausgewählt. Die Steuervorrichtung **16** hat mehrere Adressenschlangen. Jede Adressenschlange ist für eines von Ausgangstoren vorgesehen.

[0004] Adressenschlangen werden ausgewählt auf der Grundlage der Bestimmung der Zelle. Dann wird die Schreibadresse in der ausgewählten Adressenschlange gepuffert. Andererseits wird die eintreffende Zelle über einen Kreuzpunktschalter 3201 geführt, zu einem geteilten Pufferspeicher (SBM) übertragen und dort gespeichert. Die im SBM gespeicherten Daten werden zu einem der Ausgangstore **12<sub>1</sub>** bis **12<sub>8</sub>** übertragen auf der Grundlage der Ausgangsrichtung von der Steuervorrichtung **16**.

[0005] **Fig. 15** zeigt die Adressenschlangen durch die FIFO-Speicher in der Steuervorrichtung **16**.

[0006] **Fig. 16** zeigt ein Beispiel für eine Operation für Vielweg-Zellen, die auf vielen Wegen zu einer Vielzahl von Ausgangstoren übertragen werden. Für die Verarbeitung der Vielweg-Zellen sind Vielweg-Zellenzähler (MCC) vorgesehen. Die MCC entsprechend den in dem geteilten Pufferspeicher (SBM) gespeicherten Daten und zeigen an, ob die empfangenen Daten Vielweg-Zellen sind oder nicht. Wenn z. B. eine eintreffende Vielweg-Zelle im SBM **14<sub>1</sub>** an der Adresse AO gespeichert ist und diese Vielweg-Zelle für zwei Ausgangstore zu kopieren ist, erhöht der MCC **93** den Zellwert von "0" auf "2", wie in **Fig. 16** gezeigt ist. Eine andere an der Adresse B3 im SBM **14<sub>2</sub>** gespeicherte Zelle ist eine Vielweg-Zelle, die für zwei Ausgangstore bestimmt ist, und der MCC **90** setzt den Zählwert von "2" auf "0" herab, nachdem die Zelle in B3 zu den beiden Ausgangstoren herausgegangen ist. Da der MCC **90** gleich "0" wird, wird die Adresse B3 freigegeben und in den Leeradressenspeicher gegeben. Obgleich eine andere Zelle, die für zwei Ausgangstore bestimmt ist, im SBM **14<sub>3</sub>** gespeichert ist, wie durch MCC **92** gezeigt ist, wurde sie in diesem Zeitschlitz zu nur einem Ausgangstor übertragen. Der MCC **92** setzt den Zählwert von "2" auf "1" herab. Da der MCC **92** nicht "0" ist, wird die Adresse C1 nicht freigegeben. Als eine Folge kann die Zelle in C1 warten bis zum nächsten Schlitz, um zu dem anderen Bestimmungstor herauszugehen. Auf diese Weise steuern die MCCs, um die Freigabezeit von Adressen von SBM für Vielweg-Zellen zu erfassen.

[0007] **Fig. 17** zeigt ein Diagramm der Speicherkapazität, die von den geteilten Pufferspeichern (SBM) und den Adressenschlangen (AQ) gefordert wird, wobei B die Größe der Pufferspeicher pro Ausgangstor (Zelle/Tor) ist. Aqs sind ein Beispiel für eine herkömmliche Datenschlangenvorrichtung. **Fig. 18** zeigt eine Formel zum Zeichnen dieses Diagramms. Die geforderte Speicherkapazität der Adressenschlangen (AQ) nimmt zu entsprechend der Zunahme der Anzahl der Ausgangstore. Die Speicherkapazität der Adressenschlangen (AQ) ist so abgestimmt, dass die größer als die Speicherkapazität vom SBM ist, wenn die Anzahl der Ausgangstore **64** oder mehr beträgt.

[0008] **Fig. 19** einige Betrachtungen in Bezug auf die Ausbildung von Hochgeschwindigkeits-ATM-Schaltern und großen ATM-Schaltern. Die Arbeitsgeschwindigkeit muss bei den Hochgeschwindigkeit-ATM-Schaltern erhöht werden. Daher wird die Anzahl von in den Adressenschlangen pro Sekunde geschriebenen Adressen erhöht im Verhältnis zu der Arbeitsgeschwindigkeit, der Anzahl der Eingangstore und der Anzahl der Ausgangstore. Als eine Folge werden die Adressenschlangen oder eine Datenschlangenvorrichtung gezwungen, mit hoher Geschwindigkeit zu arbeiten. Und die Anzahl der Eingangstore und der Ausgangstore muss bei großen ATM-Schaltern erhöht werden. Die Speicherkapazität des geteilten Pufferspeichers muss ebenfalls vergrößert werden. Entsprechend diesen Zunahmen

müssen die Anzahl und die Länge der Schlangen vergrößert werden. Die Anzahl von Adressenbits muss auch erhöht werden. Somit wird die Gesamtspeicherkapazität der Adressenschlangen größer.

[0009] Bei der herkömmlichen Datenschlangenvorrichtung, die wie vorstehend beschrieben ausgebildet ist, muss, wenn der Speicher **14** beispielsweise eine Kapazität zum Halten einer Anzahl  $P$  von Paketen hat, der FIFO-Speicher **19** eine Kapazität für die Anzahl  $P$  von Adressen haben, um einen Verlust von Paketen zu vermeiden, der durch einen Überlauf von Adressen bewirkt wird. Daher benötigt die Datenschlangenvorrichtung **18** eine Speicherkapazität, die ausreichend ist zum Halten des  $P$ -fachen der Anzahl  $m$  von Adressen insgesamt, so dass die Vorrichtung groß wird.

[0010] IBM Technical Disclosure Bulletin, Band 32, Nr. 10B, März 1990, Seiten 176/177 offenbart einen gepufferten ATM-Schalter mit  $n$ -eingangs- und  $n$ -Ausgangstoren und mit mehreren Datenabschnitten, die durch einen einzigen Steuerabschnitt gesteuert werden.

[0011] Jeder Datenabschnitt enthält einen Satz von Schieberegistern als Paketspeicher. Ein Schieberegister soll ein Paket fester Größe (z. B. ATM-Zelle) halten. Auf der Eingangsseite können bis zu  $n$  eintreffende Pakete gleichzeitig in freie Schieberegister über individuelle Leitvorrichtungen an jedem Eingang geleitet werden. Die Leitinformationen für jede dieser Leitvorrichtungen, d. h. ein Zeiger zu einem freien Schieberegister, werden vorher von dem Steuerabschnitt geliefert. Auf der Ausgangsseite können bis zu  $n$  herausgehende Pakete gleichzeitig von den geeigneten Schieberegistern über individuelle Auswahlvorrichtungen zu jedem Ausgang übertragen werden. Die Auswahlinformationen für jede dieser Auswahlvorrichtungen, d. h. ein Zeiger zu vollen Schieberegistern, die Pakete für die Übertragung halten, wird ebenfalls von dem Steuerabschnitt geliefert.

[0012] Die Datenabschnitte sind mit ihren Eingängen und Ausgängen parallel miteinander verbunden. Einige Bits der von dem Steuerabschnitt gelieferten Adressenzeiger werden verwendet, um den zweckmäßigen Datenabschnitt freizugeben, während die verbleibenden Bits verwendet werden, um zu einem Schieberegister innerhalb des Datenabschnitts zu zeigen.

[0013] Der Steuerabschnitt handhabt kurze Steuerpakete, die Adressenzeiger enthalten, welche zu Schieberegistern in der Datenauswahl zeigen. Es gibt  $n + 1$  Steuereschlangen in dem Steuerabschnitt, nämlich eine FIFO-Ausgangsschlange pro Schalterausgang und eine einzelne freie Speicherschlange, die alle Adressen von gegenwärtig freien Schieberegistern enthält. Von dieser freien Speicherschlange werden freie Speicherzeiger aus der Schlange genommen und zu den Leitvorrichtungen an der Eingangsseite der Datenabschnitte geführt. Wann immer ein Paket eintrifft, wird der freie Speicherzeiger, den es nimmt, als ein Steuerpaket in die Ausgangs-

schlange innerhalb des Steuerabschnittes aufgenommen, der durch den Vorsatz des eintreffenden Pakets adressiert ist. Die Eintragung am Vorsatz einer Ausgangsschlange  $i$  enthält einen Zeiger für einen vollen Speicher, der das Schieberegister adressiert, welches das Paket hält, das für die Übertragung über das Ausgangstor  $i$  vorgesehen ist. Dieser Zeiger wird aus der Schlange genommen und zu der Auswahlvorrichtung  $i$  auf der Ausgangsseite der Datenabschnitte geführt. Wenn die Paketübertragung beendet ist, wird der entsprechende Adressenzeiger zu der freien Speicherschlange als eine gegenwärtig freie Speicheradresse zurückgeführt.

#### Zusammenfassung der Erfindung

[0014] Die Aufgabe dieser Erfindung besteht darin, die obigen Probleme zu lösen. Die Erfindung sieht eine Vorrichtung vor, die nicht mehrere Speicher zum Speichern von Daten benötigt, sondern einen gemeinsamen Speicher zum Speichern von Daten für alle Ausgangstore verwendet. Die Kapazität des Speichers wird kleiner, so dass der Umfang der Vorrichtung auch kleiner werden kann. Zusätzlich kann die Möglichkeit eines Datenverlusts verringert werden aufgrund der Teilungswirkung.

[0015] Anspruch 1 definiert einen Asynchronübertragungsbetriebs-Schalter nach der Erfindung.

[0016] Bei dem Asynchronübertragungsbetriebs-Schalter nach dieser Erfindung kann die Adressenschlange Speichermittel zum Speichern der Adressen und der Bestimmungsinformationen von Zellen und Auswahlmittel zum Auswählen von Adressen für jedes von Ausgangstoren auf der Grundlage der Bestimmungsinformationen enthalten.

[0017] Bei dem Asynchronübertragungsbetriebs-Schalter können die Speichermittel Schieberegister zum Speichern von Adressen und Bestimmungsinformationen und Suchelemente zum Suchen von in den Schieberegistern gespeicherten Bestimmungsinformationen enthalten.

[0018] Bei dem Asynchronübertragungsbetriebs-Schalter kann jeder der Schieberegister einen Besetztanzeiger zum Anzeigen eines Besetztzustands des Schieberegisters und einen Schieberegister zum Verschieben von Adressen und Bestimmungsinformationen zu einem anderen Schieberegister auf der Grundlage des durch den Besetztanzeiger angezeigten Besetztzustands in dem anderen Schieberegister enthalten.

#### Kurzbeschreibung der Zeichnungen

[0019] In den Zeichnungen ist **Fig. 1** ein Blockschaltbild einer Datenschlangenvorrichtung, die nicht von der Erfindung abgedeckt ist;

[0020] **Fig. 2** ist ein Zeitdiagramm, das die Operationszeiten in jedem in dem Blockschaltbild nach **Fig. 1** gezeigten Teil zeigt;

[0021] **Fig. 3** ist ein Zeitdiagramm, das die Operati-

onszeiten von jedem in dem Blockschaltbild nach **Fig. 1** gezeigten Teil zeigt;

[0022] **Fig. 4** ist ein Zeitdiagramm, das die Operationszeiten von jedem in dem Blockschaltbild nach **Fig. 1** gezeigten Teil zeigt;

[0023] **Fig. 5** ist ein Flussdiagramm der Arbeitsweise der in **Fig. 1** gezeigten Vorrichtung;

[0024] **Fig. 6** ist ein Blockschaltbild, das den ATM-Schalter mit geteiltem Mehrfachpuffer gemäß einem Ausführungsbeispiel der Erfindung zeigt;

[0025] **Fig. 7** zeigt die Konfiguration der Datenschlangenvorrichtung in dem ATM-Schalter mit geteiltem Mehrfachpuffer gemäß dem Ausführungsbeispiel dieser Erfindung;

[0026] **Fig. 8** zeigt den Schiebevorgang gemäß dem Ausführungsbeispiel dieser Erfindung;

[0027] **Fig. 9** zeigt den Vorgang des Vorwärtsschiebens gemäß dem Ausführungsbeispiel dieser Erfindung;

[0028] **Fig. 10** ist ein Diagramm, das die Speichergröße der Datenschlangenvorrichtung, die in einem ATM-Schalter nach dieser Erfindung verwendet wird, und einer herkömmlichen Datenschlangenvorrichtung vergleicht;

[0029] **Fig. 11** zeigt eine Formel zum Berechnen der Speichergröße der Datenschlangenvorrichtung, die in einem ATM-Schalter nach dieser Erfindung verwendet wird, und der herkömmlichen Datenschlangenvorrichtung;

[0030] **Fig. 12** zeigt den Schiebevorgang nach einem anderen Ausführungsbeispiel dieser Erfindung;

[0031] **Fig. 13** zeigt die Arbeitsweise des Suchelements gemäß einem anderen Ausführungsbeispiel dieser Erfindung;

[0032] **Fig. 14** zeigt die Konfiguration des ATM-Schalters mit geteiltem Mehrfachpuffer;

[0033] **Fig. 15** zeigt die Adressenschlangenbildung durch die herkömmlichen FIFO-Speicher;

[0034] **Fig. 16** zeigt die Arbeitsweise der herkömmlichen Datenschlangenvorrichtung, wenn sie eine herkömmliche Vielweg-Zelle empfängt;

[0035] **Fig. 17** zeigt die von den herkömmlichen geteilten Pufferspeichern (SBM) und den Adressenschlangen (AQ) benötigte Speichergröße;

[0036] **Fig. 18** zeigt eine Formel zum Berechnen der von den herkömmlichen geteilten Pufferspeichern (SBM) und den Adressenschlangen (AQ) benötigten Speichergröße; und

[0037] **Fig. 19** zeigt Betrachtungen beim Entwurf von Hochgeschwindigkeits-ATM-Schaltern und ATM-Schaltern mit großem Umfang.

[0038] **Fig. 1** zeigt ein Ausführungsbeispiel einer Datenschlangenvorrichtung, die nicht durch die Erfindung abgedeckt ist.

[0039] In **Fig. 1** empfängt eine Eingangsleitung 1 eine begrenzte Datenmenge, und mehrere Ausgangsleitungen 2<sub>1</sub> bis 2<sub>m</sub> übertragen Daten. Bestimmungseingänge 3<sub>1</sub> bis 3<sub>m</sub> sind entsprechend den Ausgangsleitungen 2<sub>1</sub> bis 2<sub>m</sub> vorgesehen und zeigen Bestimmungsausgangstore von empfangenen Daten

an. Schiebespeicher 4<sub>1</sub> bis 4<sub>k</sub> speichern Daten. Bestimmungsanzeigende Bits 5<sub>11</sub> bis 5<sub>km</sub>, sind entsprechend jedem Schiebespeicher vorgesehen. Das Bestimmungsanzeigebit 5<sub>12</sub> beispielsweise zeigt, ob die Bestimmung der in dem Schiebespeicher 4<sub>1</sub> gespeicherten Daten die Ausgangsleitung 2<sub>2</sub> ist oder nicht. Das Bestimmungsanzeigebit 5<sub>km</sub> zeigt gemäß einem anderen Beispiel, ob die Bestimmung der in dem Schiebespeicher 4<sub>k</sub> gespeicherten Daten die Ausgangsleitung 2<sub>m</sub> ist oder nicht. Suchschaltungen 6<sub>1</sub> bis 6<sub>m</sub> sind entsprechend den Ausgangsleitungen 2<sub>1</sub> bis 2<sub>m</sub> vorgesehen. Die Suchschaltung 6<sub>1</sub> beispielsweise ist mit den Bestimmungsanzeigebits 5<sub>11</sub>, 5<sub>21</sub> ... 5<sub>k1</sub> verbunden. Auswahlvorrichtungen 7<sub>1</sub> bis 7<sub>m</sub> sind entsprechend jeder der Ausgangsleitungen 2<sub>1</sub> bis 2<sub>m</sub> vorgesehen. Die Auswahlvorrichtung 7<sub>1</sub> zum Beispiel, die der Ausgangsleitung 2<sub>1</sub> entspricht, wählt die von den Schiebespeichern 4<sub>1</sub> bis 4<sub>k</sub> zu übertragenden Daten auf der Grundlage eines Suchergebnisses der Suchschaltung 6<sub>1</sub> aus und überträgt die ausgewählten Daten zu der Ausgangsleitung 2<sub>1</sub>.

[0040] Die Arbeitsweise der Vorrichtung nach **Fig. 1** wird nachfolgend erläutert. Die **Fig. 2** bis 4 zeigen die Änderung von Signalen und Speicherinhalte, wenn die Anzahl der Eingangsleitungen 1 gleich Eins, die Anzahl m der Ausgangsleitungen 2<sub>1</sub> bis 2<sub>m</sub> gleich Vier und die Anzahl k der Schiebespeicher 4<sub>1</sub> bis 4<sub>k</sub> gleich Sechs sind.

[0041] In den **Fig. 2** bis 4 zeigt die Zeile (a) Zeitschlitze, die durch eine feste Zeitlänge geteilt sind. Die Zeile (b) zeigt ein Beispiel für auf der Eingangsleitung 1 empfangene Daten, die Zeile (c) zeigt Bestimmungseingänge 3<sub>4</sub>, 3<sub>3</sub>, 3<sub>2</sub> und 3<sub>1</sub> in dieser Reihenfolge. Beispiele für den Inhalt der Schiebespeicher 4<sub>1</sub> bis 4<sub>6</sub> und der Bestimmungsanzeigebits 5<sub>11</sub> bis 5<sub>69</sub> in jedem Zeitschlitz sind in den Zeilen (d)–(o) gezeigt. Zeilen (b)–(s) zeigen Beispiele für die zu den Ausgangsleitungen 2<sub>1</sub> bis 2<sub>4</sub> zu übertragenden Daten.

[0042] Auf der Eingangsleitung 1 empfangene Daten sind eine begrenzte Länge von Informationen wie Rahmeninformationen, die in vorbestimmte feste Zeiten geteilt sind, Adresseninformationen fester Länge oder Paketinformationen fester Länge. In den **Fig. 2** bis 4 sind die vorbestimmten festen Zeiten die Zeitschlitze, und eine Seriennummer ist jedem Zeitschlitz zugewiesen von dem Zeitschlitz 1 aus zur Erleichterung dieser Erläuterung. In diesen Figuren wird in jedem Zeitschlitz ein Datenwort empfangen.

[0043] Diese Figuren zeigen ein Beispiel, in welchem keine Daten vor dem Zeitschlitz 1 empfangen wurden oder eine lange Zeit vergangen ist, seitdem die letzten Daten empfangen wurden, und daher sind die Schiebespeicher 4<sub>1</sub> bis 4<sub>6</sub> vor dem Zeitschlitz 1 leer. Ein Datenwort wird in jedem der Zeitschlitze 1, 2, 3, 4, 6, 7 und 8 empfangen.

[0044] In den **Fig. 2** bis 4 werden die zu den Ausgangsleitungen 2<sub>1</sub> bis 2<sub>4</sub> zu übertragenden Daten einmal während jeweils 4 Zeitschlitzen gelesen. Tatsächlich werden die Daten in dem Zeitschlitz 4 und

dem Zeitschlitz 8 gelesen.

[0045] Bestimmungsinformationen werden gleichzeitig mit den auf der Eingangsleitung 1 empfangenen Daten an den Bestimmungseingängen 3<sub>1</sub> bis 3<sub>4</sub> empfangen. Wenn z. B. die Bestimmung der empfangenen Daten die Ausgangsleitung 2<sub>4</sub> ist, setzt sich nur der Bestimmungseingang 3<sub>4</sub> durch. In den Figuren bedeutet "1" ein durchgesetztes Bit; somit werden in diesem Fall die Bestimmungseingänge {3<sub>4</sub>, 3<sub>3</sub>, 3<sub>2</sub>, 3<sub>1</sub>} gleich {1, 0, 0, 0}.

[0046] "Daten a", die zu der Ausgangsleitung 2<sub>4</sub> adressiert sind, werden in dem Zeitschlitz 1 empfangen, und "Daten b", die zu der Ausgangsleitung 2<sub>1</sub> adressiert sind, werden in dem Zeitschlitz 2 empfangen. In dem Zeitschlitz 1 ist der Schieberegister 4<sub>6</sub> leer; somit werden die "Daten a" sofort zu dem Schieberegister 4<sub>6</sub> verschoben. Die Bestimmungseingänge 3<sub>1</sub> bis 3<sub>4</sub> werden in den Bestimmungsanzeigebits 5<sub>64</sub> bis 5<sub>61</sub> gespeichert.

[0047] In derselben Weise ist in dem Zeitschlitz 2 der Schieberegister 4<sub>5</sub> leer; somit werden die "Daten a" zu dem Schieberegister 4<sub>5</sub> verschoben und die "Daten b" werden zu dem Schieberegister 4<sub>6</sub> verschoben. Wenn die "Daten a" von dem Schieberegister 4<sub>6</sub> zu dem Schieberegister 4<sub>5</sub> verschoben werden, wird die Bestimmung in den Bestimmungsanzeigebits 5<sub>64</sub> bis 5<sub>61</sub> zu den Bestimmungsanzeigebits 5<sub>54</sub> bis 5<sub>51</sub>, entsprechend dem nächsten Schieberegister 4<sub>5</sub> verschoben.

[0048] Es folgt eine Erläuterung des Auslesens von Daten zu den Ausgangsleitungen 2<sub>1</sub> bis 2<sub>4</sub>. Fig. 2 zeigt ein Beispiel des Übertragens von Daten in dem Zeitschlitz 4. In der ersten Stufe des Zeitschlitzes 4 suchen die Suchschaltungen 6<sub>1</sub> bis 6<sub>4</sub> Daten zum Übertragen und erfassen diese. Wenn sich irgendeines der Bestimmungsanzeigebits 5<sub>11</sub> bis 5<sub>64</sub> durchgesetzt hat, wird ein entsprechendes Suchergebnis zu den Auswahlvorrichtungen 7<sub>1</sub> bis 7<sub>4</sub> gegeben. Die Auswahlvorrichtungen 7<sub>1</sub> bis 7<sub>4</sub> wählen ein übertragenes Datenstück von den erfassten für jede Ausgangsleitung 2<sub>1</sub> bis 2<sub>4</sub> von den Schieberegistern 4<sub>1</sub> bis 4<sub>6</sub> aus und übertragen Daten zu den Ausgangsleitungen 2<sub>1</sub> bis 2<sub>4</sub>.

[0049] Beispielsweise erfasst die Suchschaltung 6<sub>1</sub> zu der Ausgangsleitung 2<sub>1</sub> zu übertragende Daten. Die Bestimmungsanzeigebits 5<sub>11</sub>, 5<sub>21</sub>, 5<sub>31</sub>, 5<sub>41</sub>, 5<sub>51</sub>, 5<sub>61</sub> werden in dieser Reihenfolge gelesen, bis das durchgesetzte Bit "1" unter diesen Bits erfasst wird. Wenn das durchgesetzte Bit erfasst ist, wird es zu der Auswahlvorrichtung 7<sub>1</sub> geleitet. Die in diesen Figuren gezeigte Auswahlvorrichtung 7<sub>1</sub> wählt eins aus sechs aus. Die Auswahlvorrichtung 7<sub>1</sub> wählt einen von sechs Schieberegistern 4<sub>1</sub> bis 4<sub>6</sub> aus und die ausgewählten Daten werden zu der Ausgangsleitung 2<sub>1</sub> übertragen.

[0050] Der obige Vorgang der Übertragung von Daten zu der Ausgangsleitung 2<sub>1</sub> erfolgt unabhängig von der Übertragung von Daten zu den anderen Ausgangsleitungen 2<sub>2</sub> bis 2<sub>4</sub>. Diese Vorgänge der Übertragung von Daten zu den Ausgangsleitungen kön-

nen getrennt und gleichzeitig erfolgen.

[0051] Die von den Suchschaltungen 6<sub>1</sub> bis 6<sub>4</sub> erfassten Bestimmungsanzeigebits 5<sub>11</sub> bis 5<sub>64</sub> werden nach der Auswahl auf der Grundlage einer Erfassung entwertet. Die in den Schieberegistern 4<sub>1</sub> bis 4<sub>6</sub> gespeicherten Daten werden nach dem Lesen gelöscht. Die nächsten Daten werden zu den Schieberegistern 4<sub>1</sub> bis 4<sub>6</sub> verschoben, wenn irgendwelche Daten in der vorhergehenden Stufe vorhanden sind.

[0052] Es folgt eine detaillierte Erläuterung der Arbeitsweise unter Bezugnahme auf die Fig. 2 bis 4.

[0053] In jedem Zeitschlitz 1 bis 4 werden jeweils "Daten a, b, c und d" empfangen. Die jeweiligen "Daten a, b, c und d" werden in der empfangenen Reihenfolge in den Schieberegistern gespeichert. In dem Zeitschlitz 4 wird ein Datenstück gelesen und zu jeder der Ausgangsleitungen 2<sub>1</sub> bis 2<sub>4</sub> übertragen, wie vorstehend beschrieben ist.

[0054] Die zu der Ausgangsleitung 2<sub>1</sub> zu übertragenden Daten werden nachfolgend unter Bezugnahme auf Fig. 2 erläutert. In dem Zeitschlitz 4 liest die Suchschaltung 6<sub>1</sub> die Bestimmungsanzeigebits 5<sub>11</sub>, 5<sub>21</sub>, 5<sub>31</sub>, 5<sub>41</sub>, 5<sub>51</sub>, und 5<sub>61</sub> in dieser Reihenfolge aus. Diese Bits sind 0, 0, 0, 0, 1 und 1. Das Bestimmungsanzeigebit 5<sub>51</sub> wird aus diesen Werten erfasst, da es sich durchgesetzt hat und vor 5<sub>61</sub> gelesen wird, und es wird zu der Auswahlvorrichtung 7<sub>1</sub> geleitet. Die Auswahlvorrichtung 7<sub>1</sub> wählt den Schieberegister 4<sub>5</sub> aus sechs Schieberegistern 4<sub>1</sub> bis 4<sub>6</sub> aus auf der Grundlage des Ergebnisses der Operation der Suchschaltung 6<sub>1</sub>, und die "Daten b" werden zu der Ausgangsleitung 2<sub>1</sub> übertragen.

[0055] Wenn die "Daten b" zu der Ausgangsleitung 2<sub>1</sub> übertragen werden, wird der Schieberegister 4<sub>5</sub>, in welchem die "Daten b" in dem Zeitschlitz 4 gespeichert waren, leer. In dem Zeitschlitz 5 werden die "Daten c", die in der vorhergehenden Stufe in dem Zeitschlitz 4 gespeichert waren, zu dem Schieberegister 4<sub>5</sub> verschoben, wie in Fig. 3 gezeigt ist. Die Bestimmungsinformationen in den Bestimmungsanzeigebits 5<sub>64</sub>, 5<sub>63</sub>, 5<sub>62</sub> und 5<sub>61</sub> werden ebenfalls zu den Bestimmungsanzeigebits 5<sub>54</sub>, 5<sub>53</sub>, 5<sub>52</sub> und 5<sub>51</sub> verschoben.

[0056] In derselben Weise werden die "Daten a" zu der Ausgangsleitung 2<sub>4</sub> übertragen.

[0057] Jeder Wert der Bestimmungsanzeigebits 5<sub>12</sub>, 5<sub>22</sub>, 5<sub>32</sub>, 5<sub>42</sub>, 5<sub>52</sub> und 5<sub>62</sub>, welche der Ausgangsleitung 2<sub>2</sub> entsprechen, ist 0, 0, 0, 0, 0 und 0. Dies bedeutet, dass keine durchgesetzten Bits existieren, und somit informiert die Suchschaltung 6<sub>2</sub> die Auswahlvorrichtung, dass keine zu übertragenden Daten vorhanden sind. Somit werden keine Daten von der Ausgangsleitung 2<sub>2</sub> übertragen.

[0058] In derselben Weise werden keine Daten von der Ausgangsleitung 2<sub>3</sub> übertragen.

[0059] Es werden keine Daten in dem Zeitschlitz 5 empfangen, jedoch werden die in den Schieberegistern gespeicherten Daten zu den nächsten Schieberegistern verschoben. In den Zeitschlitz 6 bis 8 werden die "Daten e, f und g" aufeinander folgend

empfangen. Die empfangenen Daten werden in den Schiebespeichern gespeichert und dann zu den nächsten Schiebespeichern verschoben.

[0060] In dem Zeitschlitz **8** werden Daten gelesen, um zu den Ausgangsleitungen übertragen zu werden, wie vorstehend beschrieben ist. In diesem Fall werden die "Daten c" als die zu der Ausgangsleitung **2<sub>1</sub>** zu übertragenden Daten von der Suchschaltung **6<sub>1</sub>** erfasst. Die "Daten e" werden als die zu der Ausgangsleitung **2<sub>2</sub>** zu übertragenden Daten von der Suchschaltung **6<sub>2</sub>** erfasst. Diese erfassten "Daten c und e" werden zu jeder Ausgangsleitung übertragen. Die Suchschaltungen **6<sub>3</sub>** und **6<sub>4</sub>** können wissen, dass keine zu den Ausgangsleitungen **2<sub>3</sub>** und **2<sub>4</sub>** zu übertragenden Daten vorhanden sind, da die Bestimmungsanzeigebits keine durchgesetzten Bits haben. Demgemäß werden keine Daten zu den Ausgangsleitungen **2<sub>3</sub>** und **2<sub>4</sub>** übertragen.

[0061] In den Zeitschlitz **9** bis **11** werden keine Daten auf den Eingangsleitungen empfangen. In diesen Fällen werden in den Schiebespeichern gespeicherte Daten aufeinander folgend zu den nächsten Schiebespeichern verschoben.

[0062] Die "Daten d" werden in dem Zeitschlitz **10** in dem Schiebespeicher **4<sub>1</sub>** gespeichert, wie in **Fig. 4** gezeigt ist. Die "Daten d" können nicht weiter verschoben werden, da der Schiebespeicher **4<sub>1</sub>** die letzte Stufe ist. Die "Daten d" verbleiben während des Zeitschlitzes **11** in dem Schiebespeicher **4<sub>1</sub>**.

[0063] Diese "Daten d" werden in dem Zeitschlitz **12** von der Suchschaltung **6<sub>1</sub>** als die zu der Ausgangsleitung **2<sub>1</sub>** zu übertragenden Daten erfasst und dann durch die Auswahlvorrichtung **7<sub>1</sub>** zu der Ausgangsleitung **2<sub>1</sub>** übertragen.

[0064] In den obigen Beispielen könnten alle empfangenen Daten in den Schiebespeicher **4<sub>6</sub>** geschrieben werden. Aber Daten können nicht geschrieben werden, wenn alle Schiebespeicher **4<sub>1</sub>** bis **4<sub>6</sub>** von Daten besetzt sind. In diesem Fall werden eintreffende Daten belöscht. Um die Möglichkeit der Datenlöschung oder des Datenverlustes zu verringern, ist erwünscht, dass die Anzahl **k** von Schiebespeichern **4<sub>1</sub>** bis **4<sub>k</sub>** groß ist.

[0065] Ein Ablauf des obigen Vorgangs wird nachfolgend unter Bezugnahme auf **Fig. 5** erläutert.

[0066] Im Schritt **S1** werden Daten und ihre Bestimmung auf der Eingangsleitung **1** und an den Bestimmungseingängen **3<sub>1</sub>** bis **3<sub>m</sub>** empfangen.

[0067] Im Schritt **S2** wird geprüft, ob der erste Schiebespeicher, der anfänglich die empfangenen Daten speichert, durch irgendwelche Daten besetzt ist. Wenn der erste Schiebespeicher durch irgendwelche anderen Daten besetzt wurde, werden die Daten und die Bestimmung, die im Schritt **S1** empfangen wurden, im Schritt **S3** weggelegt. Wenn im Schritt **S2** festgestellt wird, dass der erste Schiebespeicher leer ist, speichert der erste Schiebespeicher im Schritt **S5** die Daten und die Bestimmung, die im Schritt **S1** empfangen wurden.

[0068] Im Schritt **S6** wird geprüft, ob es die vierte

Eingabe oder nicht ist. Wenn es nicht die vierte Eingabe ist, wird der Vorgang der Schritte **S1** bis **S5** wiederholt. Während der Vorgang der Schritte **S1** bis **S6** wiederholt wird, werden die empfangenen Daten im Schritt **S6'** nacheinander zu dem nächsten Schiebespeicher verschoben. Durch Vorwärtsschiebung in der beschriebenen Weise bleibt der erste Schiebespeicher, der die Daten zuerst empfängt, leer, wenn nicht alle Schiebespeicher voll sind.

[0069] Wenn im Schritt **S6** festgestellt wird, dass es die vierte Eingabe ist, suchen und erfassen die Suchschaltungen **6<sub>1</sub>** bis **6<sub>4</sub>** im Schritt **S7** die zu jeder der Ausgangsleitungen zu übertragenden Daten durch Prüfen der Bestimmung zu jeder der Ausgangsleitungen.

[0070] Im Schritt **S8** wird geprüft, ob die zu der Ausgangsleitung zu übertragenden Daten erfasst sind oder nicht. Wenn keine zu übertragenden Daten erfasst sind, wird der Vorgang vom Schritt **S1** an wiederholt.

[0071] Wenn im Schritt **S8** irgendwelche zu übertragenden Daten erfasst werden, werden die Daten von dem Schiebespeicher im Schritt **S9** durch die Auswahlvorrichtung ausgewählt.

[0072] Im Schritt **S10** werden die von der Auswahlvorrichtung ausgewählten Daten zu der entsprechenden Ausgangsleitung übertragen.

[0073] Im Schritt **S11** werden die Daten aus dem Schiebespeicher gelöscht durch Löschen der entsprechenden Bestimmung, da die im Schritt **S10** übertragenen Daten nicht weiter benötigt werden. Nach dem Löschen der Daten wird der Vorgang von dem Empfang der Daten und der Bestimmung im Schritt **S1** an wiederholt. Und es wird gefordert, dass die in dem vorhergehenden Schiebespeicher gespeicherten Daten durch diese Datenlöschung zu der nächsten Stufe verschoben werden. Somit werden die in dem vorhergehenden Schiebespeicher gespeicherten Daten in dem Schiebespeicher, in welchem die Bestimmung gelöscht wurde überschrieben (Schritt **S6'**).

[0074] Wie vorstehend beschrieben ist, werden bei dieser Vorrichtung auf der Eingangsleitung **1** empfangene Daten mit begrenzter Länge in die Schiebespeicher geschrieben, in welchen Daten aufeinander folgend von dem einen zu dem nächsten verschoben werden können ungeachtet ihrer Bestimmung. Die Bestimmungsanzeigebits sind mit jedem der Schiebespeicher assoziiert.

[0075] Die Suchschaltungen suchen die in der empfangenen Reihenfolge zu übertragenden Daten durch Erfassen eines durchgesetzten Bits der Bestimmungsanzeigebits entsprechend den Bestimmungsausgangsleitungen, und die Daten werden von den Auswahlvorrichtungen herausgezogen. Nach dem Herausziehen überträgt die Auswahlvorrichtung die Daten zu den gewünschten Ausgangsleitungen und die vorhergehenden Daten werden verschoben, um die übertragenen Daten zu überschreiben.

[0076] Durch diese Datenschlangenvorrichtung werden die auf der Eingangsleitung empfangenen Daten in die Schiebespeicher geschrieben und ihre Bestimmung wird in den Bestimmungsanzeigebits gespeichert. Die Daten werden in der Reihenfolge ihrer Ankunft gelesen durch Suchen der Bestimmungsanzeigebits entsprechend jeder der Ausgangsleitungen, so dass die empfangenen Daten in der Reihenfolge ihrer Ankunft zu der gewünschten Ausgangsleitung übertragen werden können. Die Schiebespeicher können gemeinsam für alle Ausgangsleitungen verwendet werden, so dass die Datenschlangenvorrichtung die Möglichkeit des Datenverlustes verringern kann, der bewirkt werden würde durch den Versuch des Schreibens von Daten, insbesondere beim Empfang von Stoßdaten, die die Kapazität der Schiebespeicher überschreiten.

#### Ausführungsbeispiel 1

[0077] **Fig. 6** zeigt ein Beispiel eines ATM-Schalters mit geteiltem Mehrfachpuffer. Der ATM-Schalter mit geteiltem Mehrfachpuffer ist dadurch charakterisiert, dass die Steuervorrichtung **16** bei der vorbeschriebenen Datenschlangenvorrichtung **180** verwendet wird.

[0078] **Fig. 7** zeigt eine Konfiguration der Datenschlangenvorrichtung **180**. Die Datenschlangenvorrichtung **180** hat dieselbe Funktion wie die mit Bezug auf die **Fig. 1** bis **5** beschriebene Datenschlangenvorrichtung. Die Kennzeichen entsprechen den vorbeschriebenen Bestimmungsanzeigebits, die die Bestimmungsinformation speichern. Die Adressen entsprechen den in den vorbeschriebenen Schiebespeichern gespeicherten Daten. Und ein Suchelement entspricht der vorbeschriebenen Suchschaltung.

[0079] **Fig. 8** zeigt einen Schiebevorgang. Der Wert eines Besetztanzeigers wird "0", wenn alle Kennzeichen gleich "0" sind. Wenn der Besetztanzeiger "0" anzeigt, werden die in der vorhergehenden Stufe gespeicherten Daten zu der nächsten verschoben.

[0080] **Fig. 9** erläutert die in **Fig. 8** gezeigte Vorwärtsschiebung. In der ersten Stufe wurden die Kennzeichen auf 1, 0, 0 gesetzt, so dass der Besetztanzeiger "1" anzeigt, wie in **Fig. 9** gezeigt ist. Der Wert des Besetztanzeigers wird zu einem Schiebetrigger der zweiten Stufe übertragen. Der Schiebetrigger verschiebt die Daten, die in der Stufe gespeichert sind, in der der Schiebetrigger existiert, zu der nächsten Stufe, wenn der Wert des Besetztanzeigers "0" wird. In der zweiten Stufe sind die Kennzeichen alle "0", so dass der Besetztanzeiger "0" anzeigt. Der Schiebetrigger der dritten Stufe verschiebt die Adresse und die Bestimmungsanzeige, die in der dritten Stufe gespeichert sind, zu der zweiten Stufe.

[0081] **Fig. 10** ist ein Diagramm, das die Speichergröße, die von der herkömmlichen Datenschlangenvorrichtung benötigt wird, mit der, die von der Datenschlangenvorrichtung nach diesem Ausführungsbeispiel benötigt wird. In **Fig. 10** zeigt die horizontale Achse die Anzahl der Ausgangsleitungen und die

vertikale Achse zeigt das Verhältnis der Speichergröße, die von der Vorrichtung nach diesem Ausführungsbeispiel benötigt wird, zu der Speichergröße, die von der herkömmlichen Vorrichtung benötigt wird. Das in **Fig. 10** gezeigte Diagramm wurde gemacht unter Verwendung der in **Fig. 11** gezeigten Formel. Wie in **Fig. 10** gezeigt ist, wird, je mehr Ausgangstore die Vorrichtung hat, eine desto kleinere Speichergröße von der Datenschlangenvorrichtung nach diesem Ausführungsbeispiel benötigt im Vergleich mit der herkömmlichen Vorrichtung.

#### Ausführungsbeispiel 2

[0082] **Fig. 12** zeigt ein anderes Ausführungsbeispiel zum Verschieben der in den Schiebespeichern gespeicherten Daten. Bei dem obigen Ausführungsbeispiel werden die in den Schiebespeichern gespeicherten Daten einmal während jedes Zeitschlitzes verschoben. Es ist erwünscht, die gespeicherten Daten während jedes Zeitschlitzes mehrere Male zu verschieben, wie in **Fig. 12** gezeigt ist, und nicht die Daten einmal während jedes Zeitschlitzes zu verschieben. In diesem Fall werden die Daten in jedem Zeitschlitz empfangen, und die empfangenen Daten können sicher in den Schiebespeichern gespeichert werden durch vorhergehendes Vorwärtsschieben der gespeicherten Daten.

#### Ausführungsbeispiel 3

[0083] **Fig. 13** zeigt ein Beispiel des Suchelements. Bei dem obigen Ausführungsbeispiel ist das Suchelement entsprechend jeder Ausgangsleitung vorgesehen. Bei diesem Ausführungsbeispiel ist das Suchelement gemeinsam für mehrere Ausgangsleitungen vorgesehen. Ein Schalter **60** ist für das Suchelement vorgesehen, und der Schalter ändert die Verbindungen mit dem Kennzeichen zum aufeinander folgenden Suchen jedes Kennzeichens. In diesem Fall kann das Suchelement mit einer hohen Geschwindigkeit arbeiten, oder das Suchelement kann nicht mit einer hohen Geschwindigkeit zum Suchen der zu jeder Ausgangsleitung zu übertragenden Daten einmal während jedes Zeitschlitzes arbeiten. Bei diesem Ausführungsbeispiel kann dieselbe Wirkung wie bei den obigen Ausführungsbeispielen erzielt werden.

#### Ausführungsbeispiel 4

[0084] Jedes der Kennzeichen muss nicht ein Bit sein, sondern es kann aus zwei oder mehr Bits bestehen, was nicht in der Figur gezeigt ist. Wenn ein Kennzeichen zwei oder mehr Bits hat, können die Prioritäten der Daten verarbeitet werden.

#### Patentansprüche

1. ATM(Asynchronübertragungsbetriebs)-Schalter zum Schalten von Zellen, die Bestimmungsinfor-

mationen enthalten, zwischen Eingangstoren (11) und Ausgangstoren (12), aufweisend einen geteilten Multipuffer (14) mit Adressen zum Speichern von Zellen und einer Adressenschlange zum Aufreihen der Adressen von in dem geteilten Multipuffer gespeicherten Zellen, **dadurch gekennzeichnet**, dass die Adressenschlange eine Vorrichtung (180) zum Speichern sowohl der Adressen von Zellen und von Bestimmungsinformationen enthält und gemeinsam für alle Ausgangstore (12) ist.

2. ATM-Schalter nach Anspruch 1, bei dem die Adressenschlange eine Speichervorrichtung zum Speichern der Adressen und der Bestimmungsinformationen von Zellen und eine Auswahlvorrichtung zum Auswählen von Adressen für jedes der Ausgangstore auf der Grundlage der Bestimmungsinformationen aufweist.

3. ATM-Schalter nach Anspruch 2, bei dem die Speichervorrichtung Schiebespeicher zum Speichern von Adressen und Bestimmungsinformationen und Suchelemente zum Suchen von in den Schiebespeichern gespeicherten Bestimmungsinformationen aufweist.

4. ATM-Schalter nach Anspruch 3, bei dem jeder der Schiebespeicher einen Besetzt-Anzeiger zur Anzeige eines Besetzungszustands des Schiebespeichers und einen Schiebeauslöser zum Schieben von Adressen und Bestimmungsinformationen zu einem anderen Schiebespeicher auf der Grundlage des von dem Besetzt-Anzeiger in dem anderen Schiebespeicher angezeigten Besetzungszustands aufweist.

Es folgen 19 Blatt Zeichnungen

FIG. 1

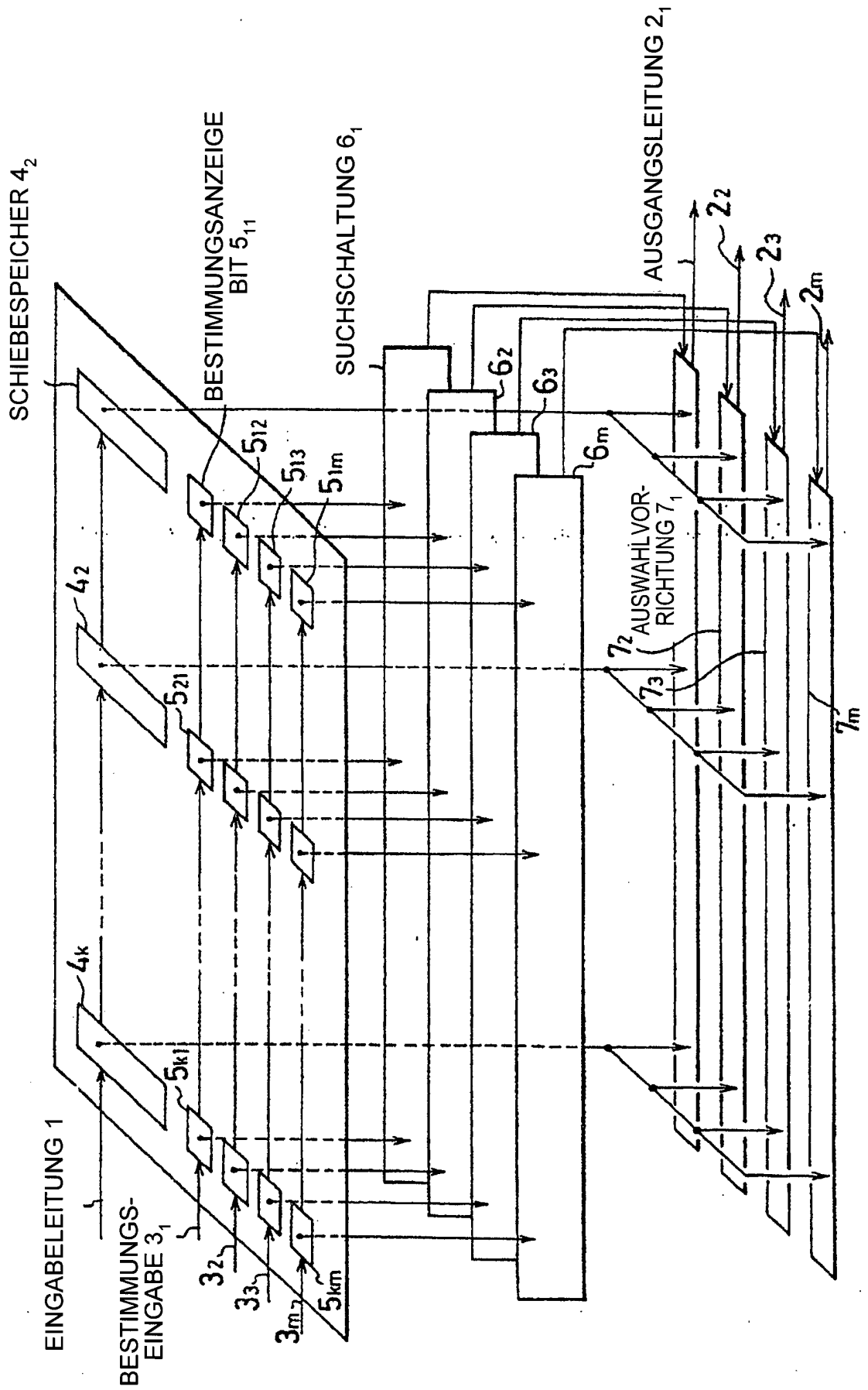


FIG. 2

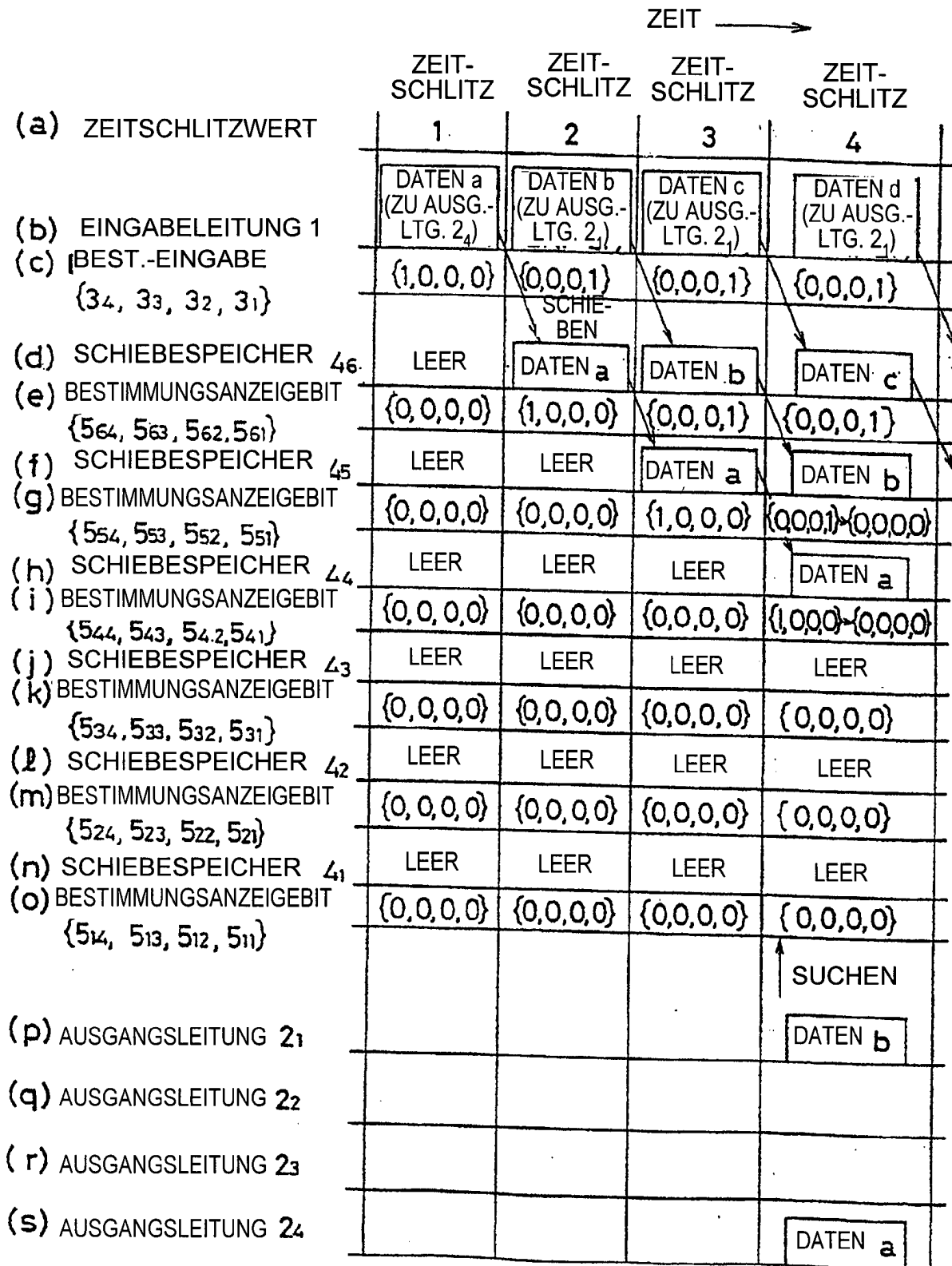


FIG. 3

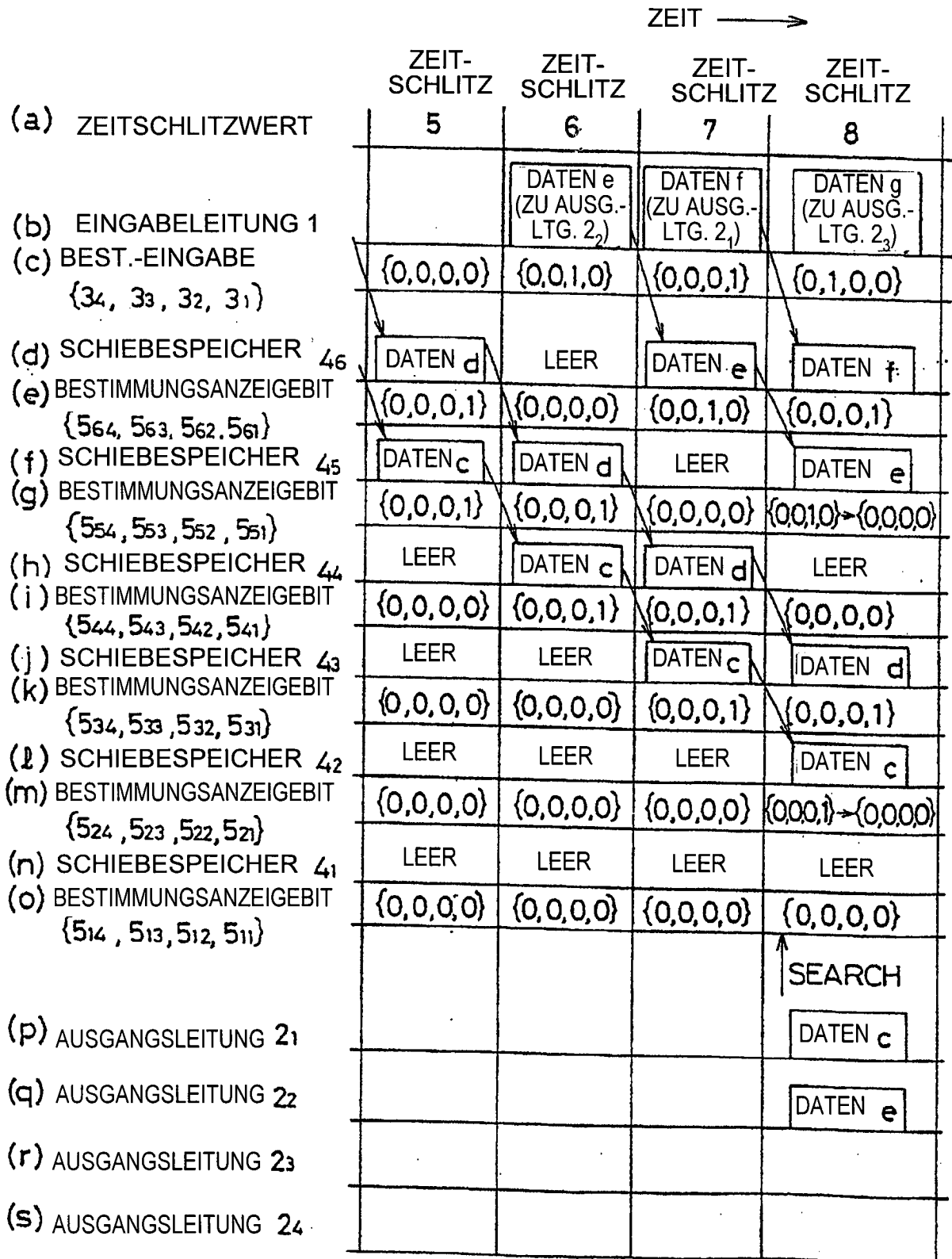


FIG. 4

	ZEIT →			
	ZEIT- SCHLITZ 9	ZEIT- SCHLITZ 10	ZEIT- SCHLITZ 11	ZEIT- SCHLITZ 12
(a) ZEITSCHLITZWERT				
(b) EINGABELEITUNG 1				
(c) BEST.-EINGABE {34, 33, 32, 31}	{0,0,0,0}	{0,0,0,0}	{0,0,0,0}	{0,0,0,0}
(d) SCHIEBESPEICHER 46	DATEN g	LEER	LEER	LEER
(e) BESTIMMUNGSANZEIGEBIT {564, 563, 562, 561}	{0,1,0,0}	{0,0,0,0}	{0,0,0,0}	{0,0,0,0}
(f) SCHIEBESPEICHER 45	DATEN f	DATEN g	LEER	LEER
(g) BESTIMMUNGSANZEIGEBIT {554, 553, 552, 551}	{0,0,0,1}	{0,1,0,0}	{0,0,0,0}	{0,0,0,0}
(h) SCHIEBESPEICHER 44	LEER	DATEN f	DATEN g	LEER
(i) BESTIMMUNGSANZEIGEBIT {544, 543, 542, 541}	{0,0,0,0}	{0,0,0,1}	{0,1,0,0}	{0,0,0,0}
(j) SCHIEBESPEICHER 43	LEER	LEER	DATEN f	DATEN g
(k) BESTIMMUNGSANZEIGEBIT {534, 533, 532, 531}	{0,0,0,0}	{0,0,0,0}	{0,0,0,1}	{0,1,0,0} → {0,0,0,0}
(l) SCHIEBESPEICHER 42	DATEN d	LEER	LEER	DATEN f
(m) BESTIMMUNGSANZEIGEBIT {524, 523, 521, 521}	{0,0,0,1}	{0,0,0,0}	{0,0,0,0}	{0,0,0,1}
(n) SCHIEBESPEICHER 41	LEER	DATEN d	DATEN d	DATEN d
(o) BESTIMMUNGSANZEIGEBIT {514, 513, 512, 511}	{0,0,0,0}	{0,0,0,1}	{0,0,0,1}	{0,0,0,1} → {0,0,0,0}
(p) AUSGANGSLEITUNG 21				SUCHEN ↑ DATEN d
(q) AUSGANGSLEITUNG 22				
(r) AUSGANGSLEITUNG 23				DATEN g
(s) AUSGANGSLEITUNG 24				

FIG. 5

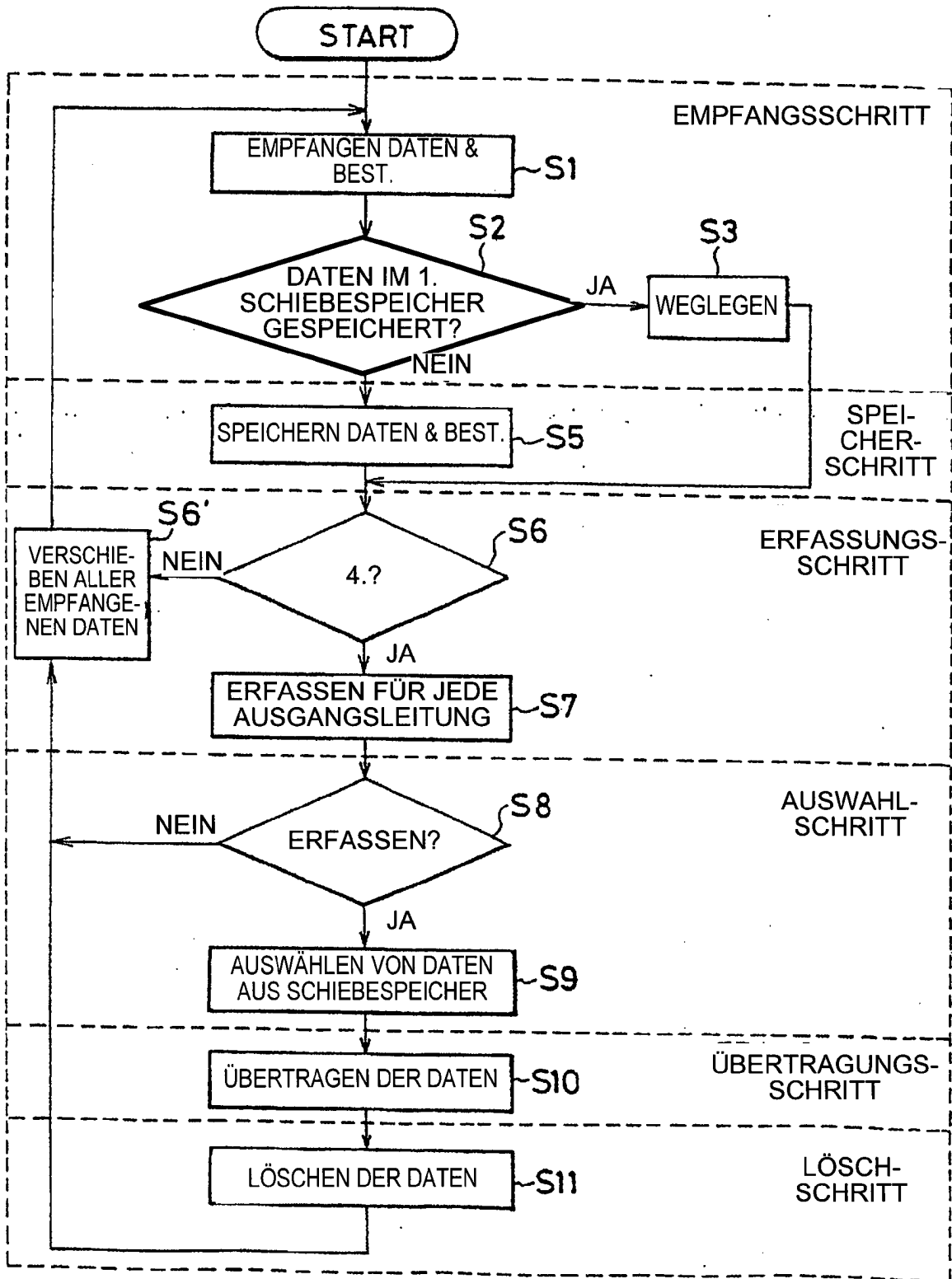
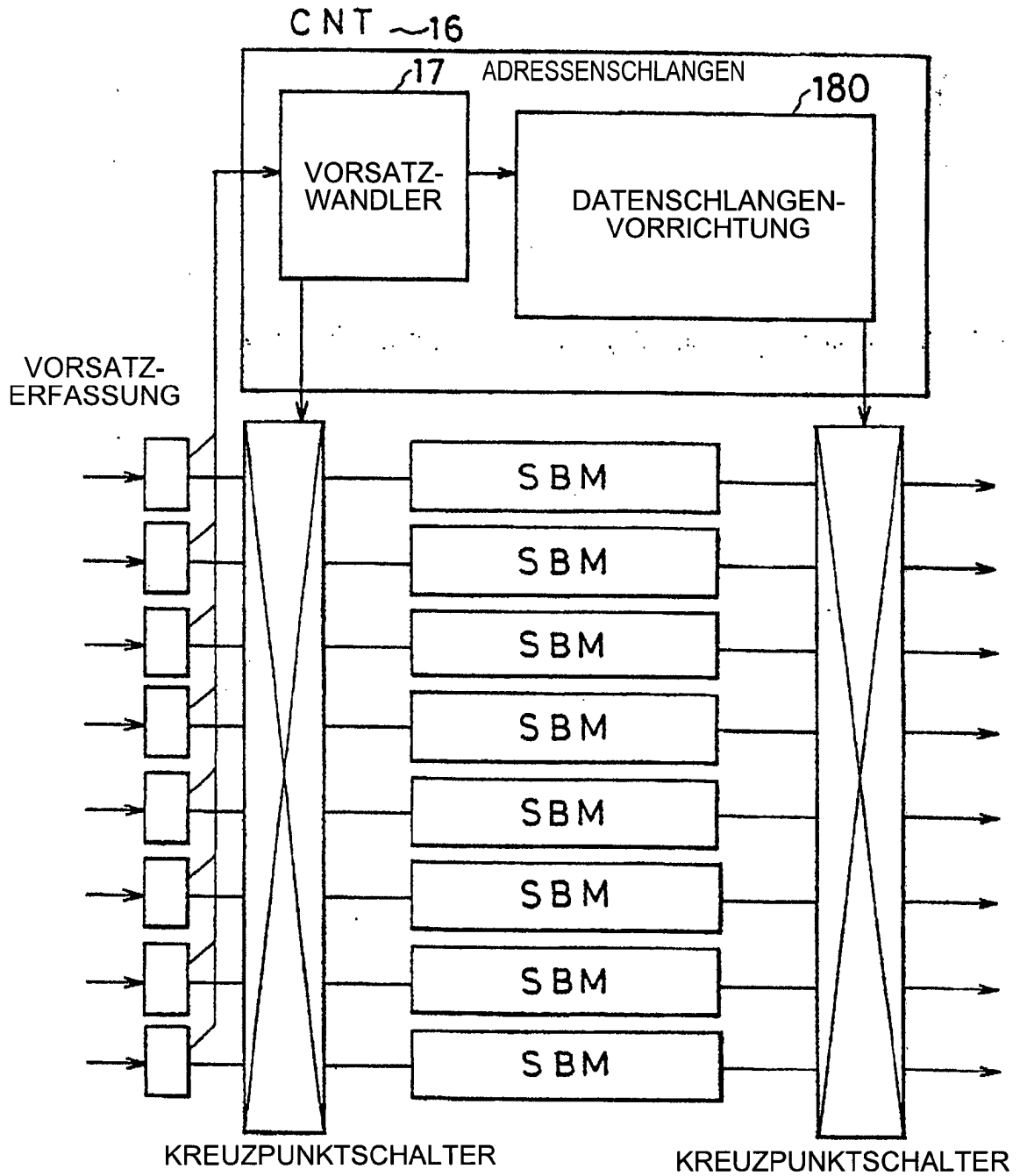


FIG. 6



GRUNDKONFIGURATION VON ATM-SCHALTER MIT GETEILTEM MEHRFACHPUFFER

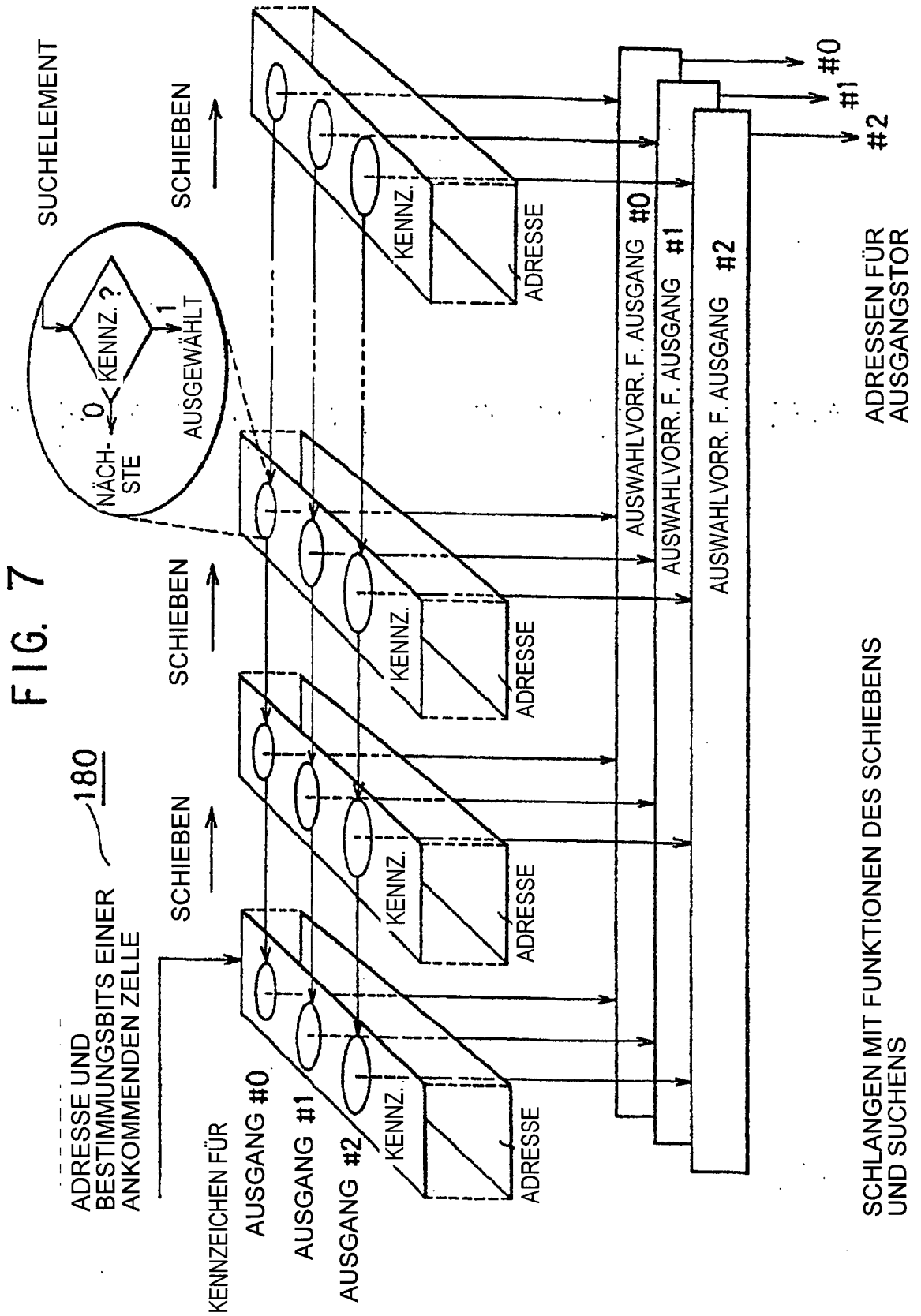


Fig. 8

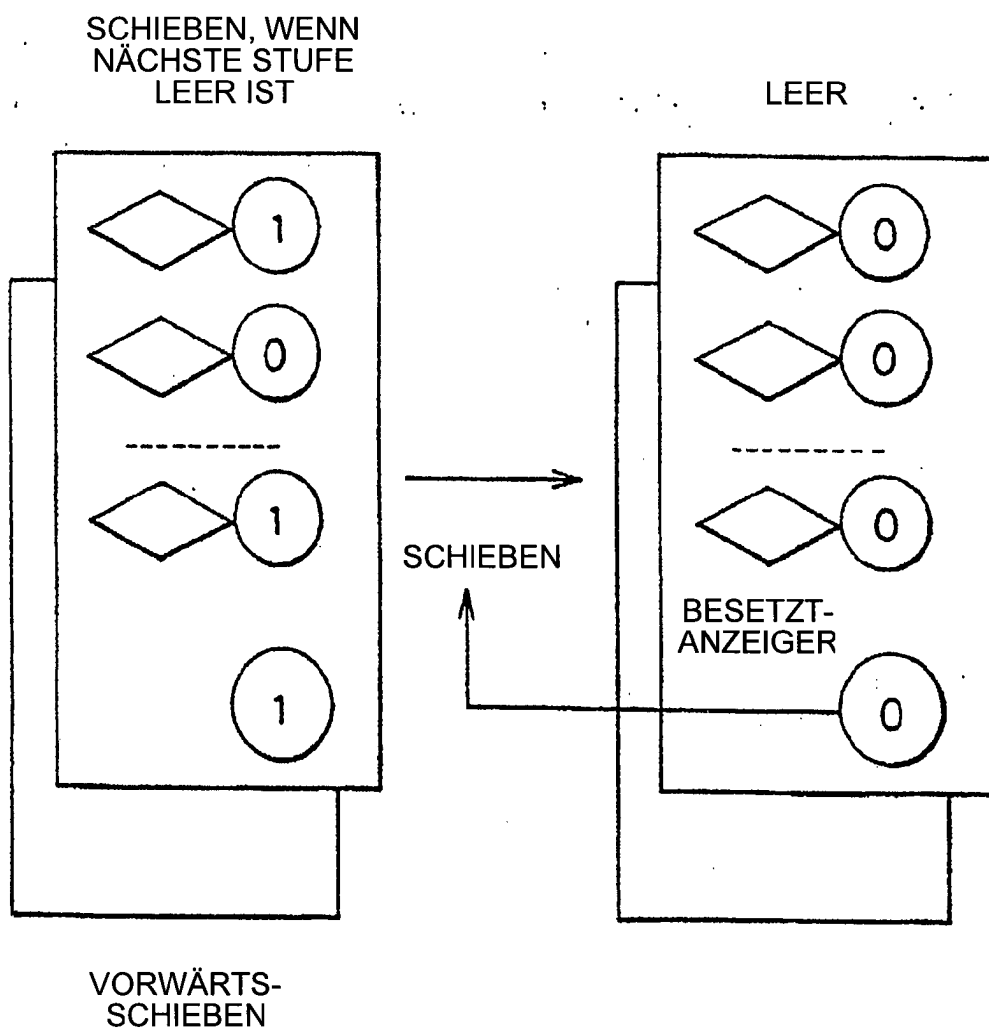


FIG. 9

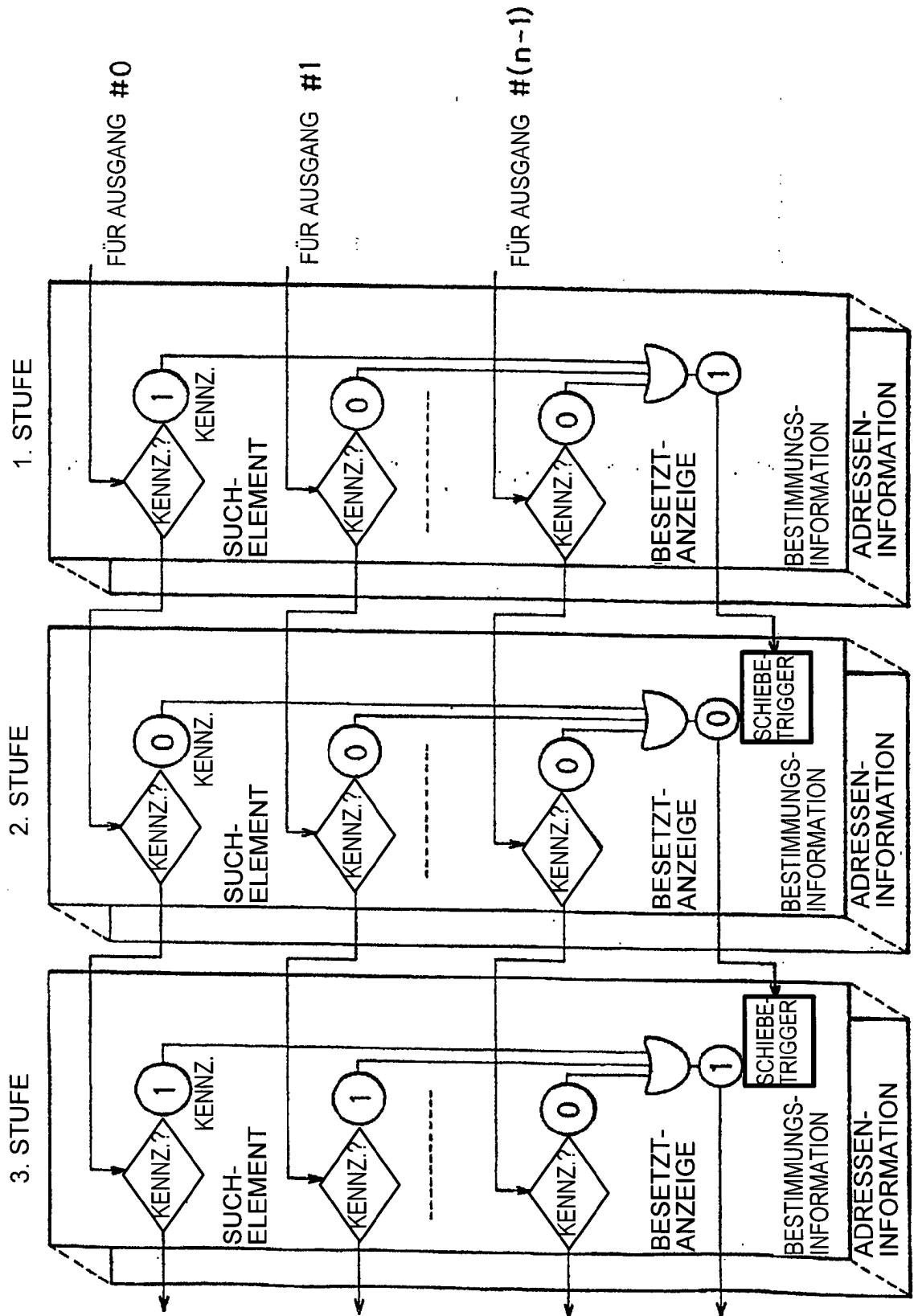


FIG. 10

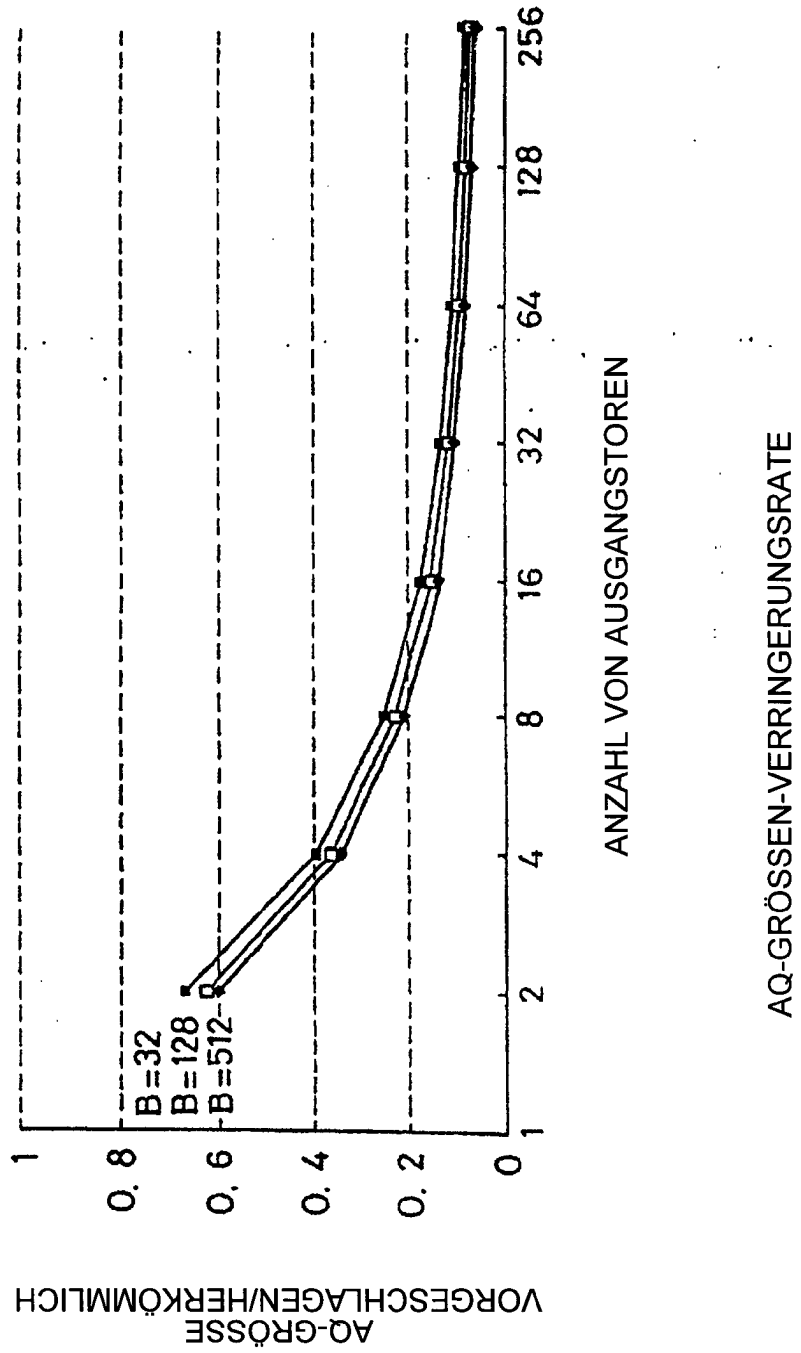


FIG. 11

NR: VON SCHIEBESPEICHER BIT FÜR KENNZEICHEN  
 VORGESCHLAGEN =  $B \cdot n \cdot \underbrace{(n + \log_2(B \cdot n))}_{\text{BIT FÜR ADRESSE SS}}$

$$\begin{aligned} \text{FORMEL} &= \frac{B \cdot n \cdot (n + \log_2(B \cdot n))}{B \cdot n^2 \cdot \log_2(B \cdot n)} \underbrace{\hspace{10em}}_{\text{HERKÖMMLICH}} \text{VORGESCHLAGEN} \\ &= \frac{1 + \frac{\log_2(B \cdot n)}{n}}{\log_2(B \cdot n)} = \frac{1}{\log_2(B \cdot n)} + \frac{1}{n} \end{aligned}$$

FIG. 12

	ZEITSCHLITZ 1		ZEITSCHLITZ 2		ZEITSCHLITZ 3	
SCHIEBE- SPEICHER 4 <sub>6</sub>	LEER	LEER	DATEN d	LEER	LEER	LEER
SCHIEBE- SPEICHER 4 <sub>5</sub>	DATEN c	DATEN c	LEER	DATEN d	LEER	LEER
SCHIEBE- SPEICHER 4 <sub>4</sub>	DATEN b	LEER	DATEN c	LEER	DATEN d	DATEN d
SCHIEBE- SPEICHER 4 <sub>3</sub>	LEER	DATEN b	LEER	DATEN c	DATEN c	DATEN c
SCHIEBE- SPEICHER 4 <sub>2</sub>	DATEN a	LEER	DATEN b	DATEN b	DATEN b	DATEN b
SCHIEBE- SPEICHER 4 <sub>1</sub>	LEER	DATEN a	DATEN a	DATEN a	DATEN a	DATEN a

FIG. 13

INFORMATION FÜR EINE GESPEICHERTE ZELLE

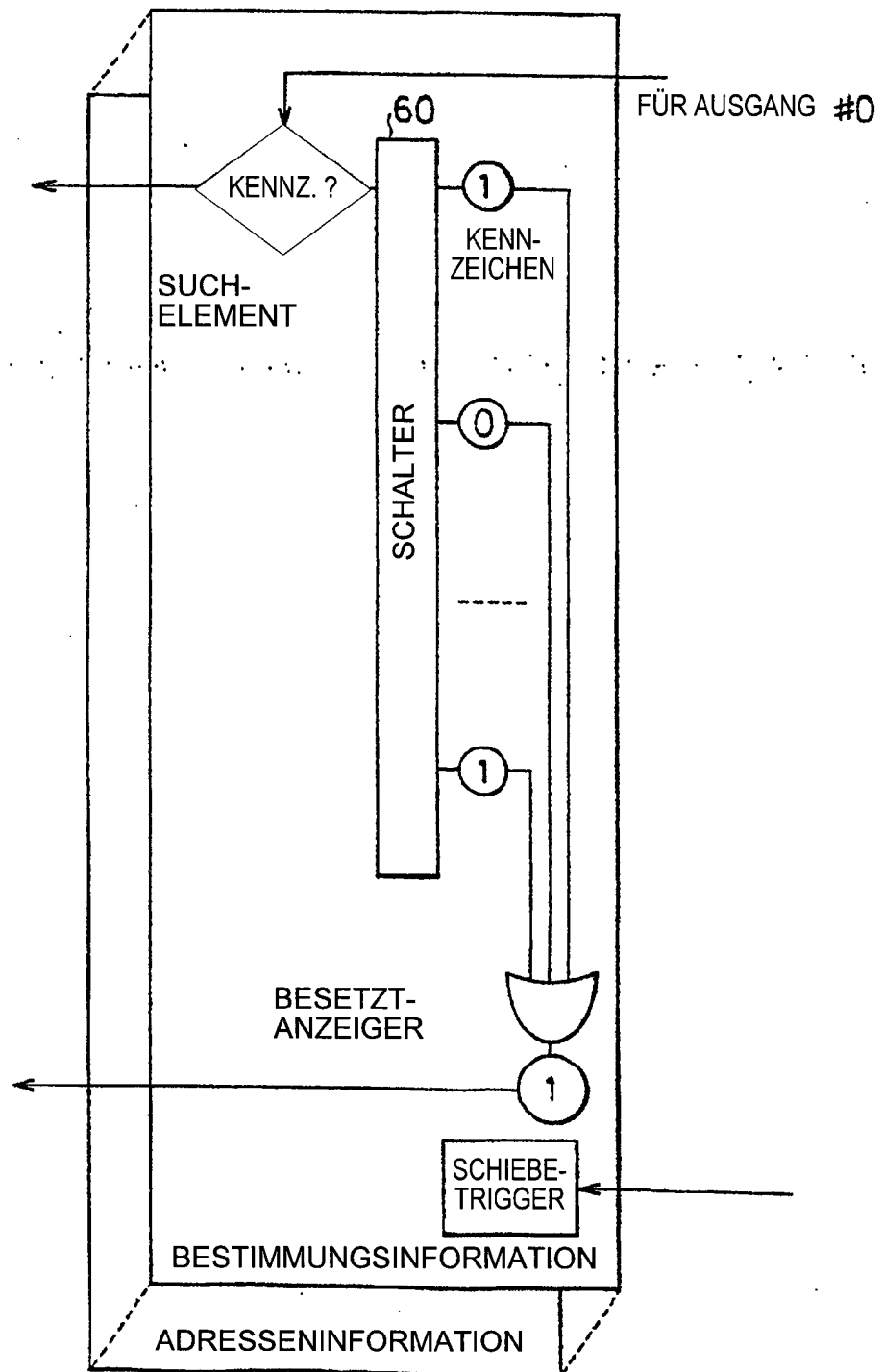
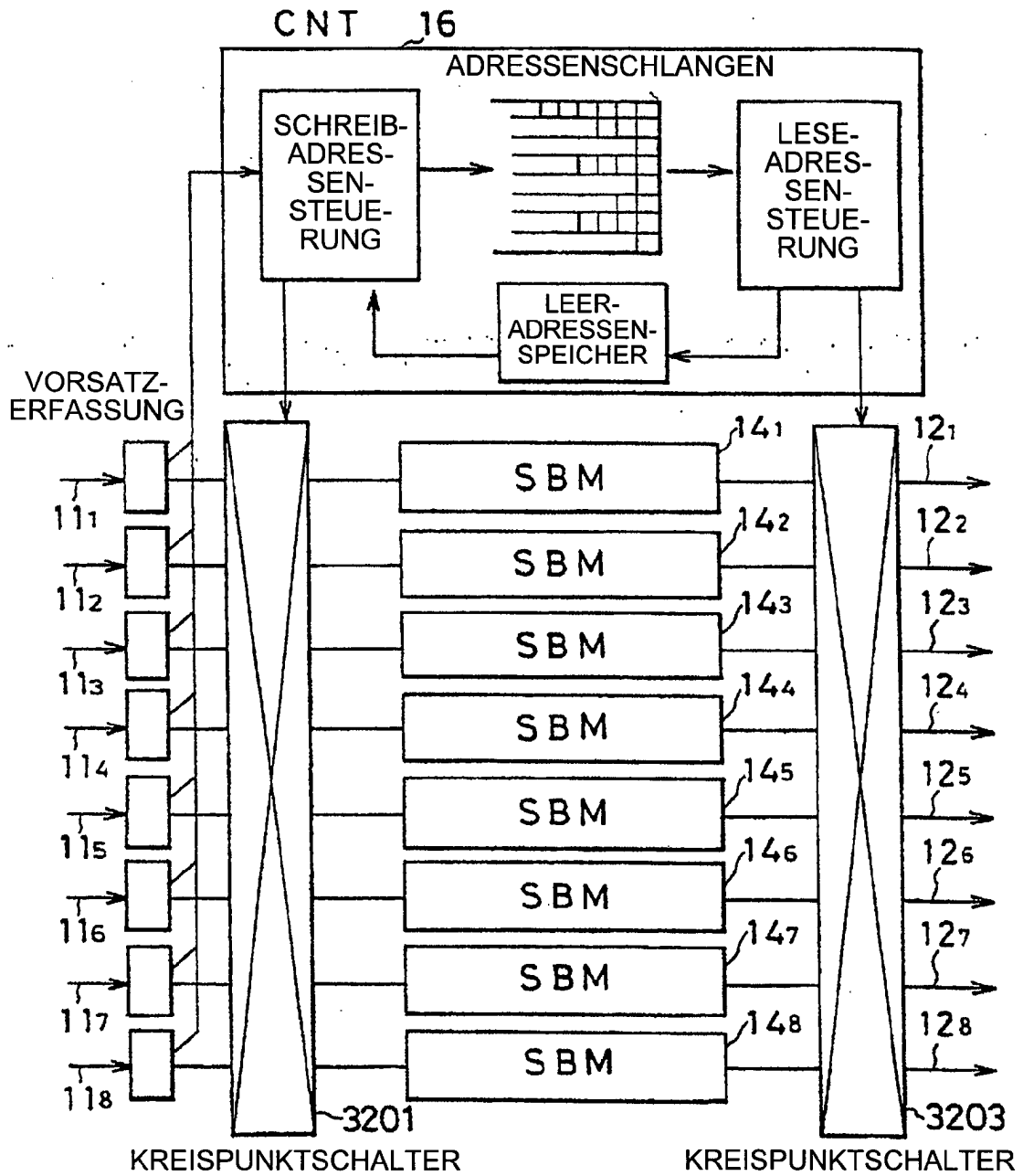
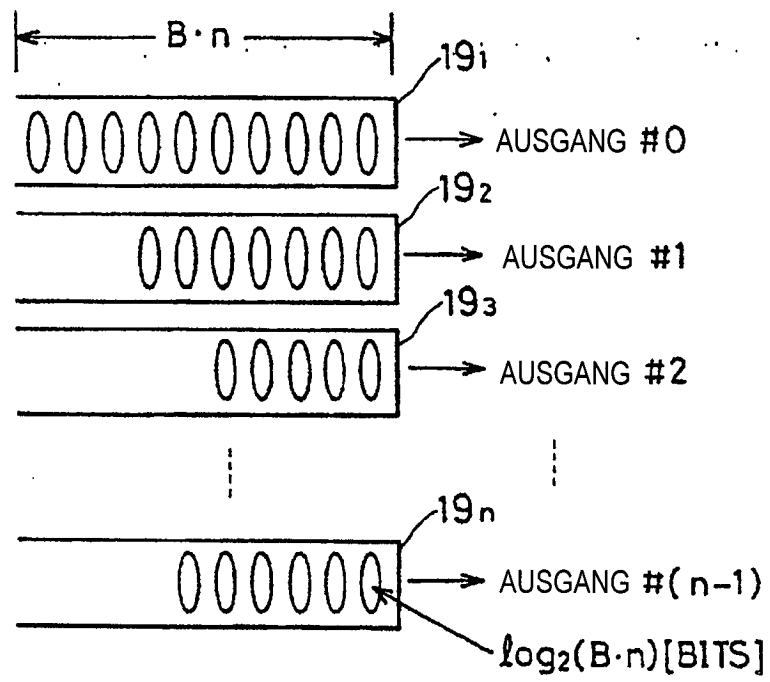


FIG. 14



GRUNDKONFIGURATION DES ATM-SCHALTERS MIT GETEILTEM MEHRFACHPUFFER

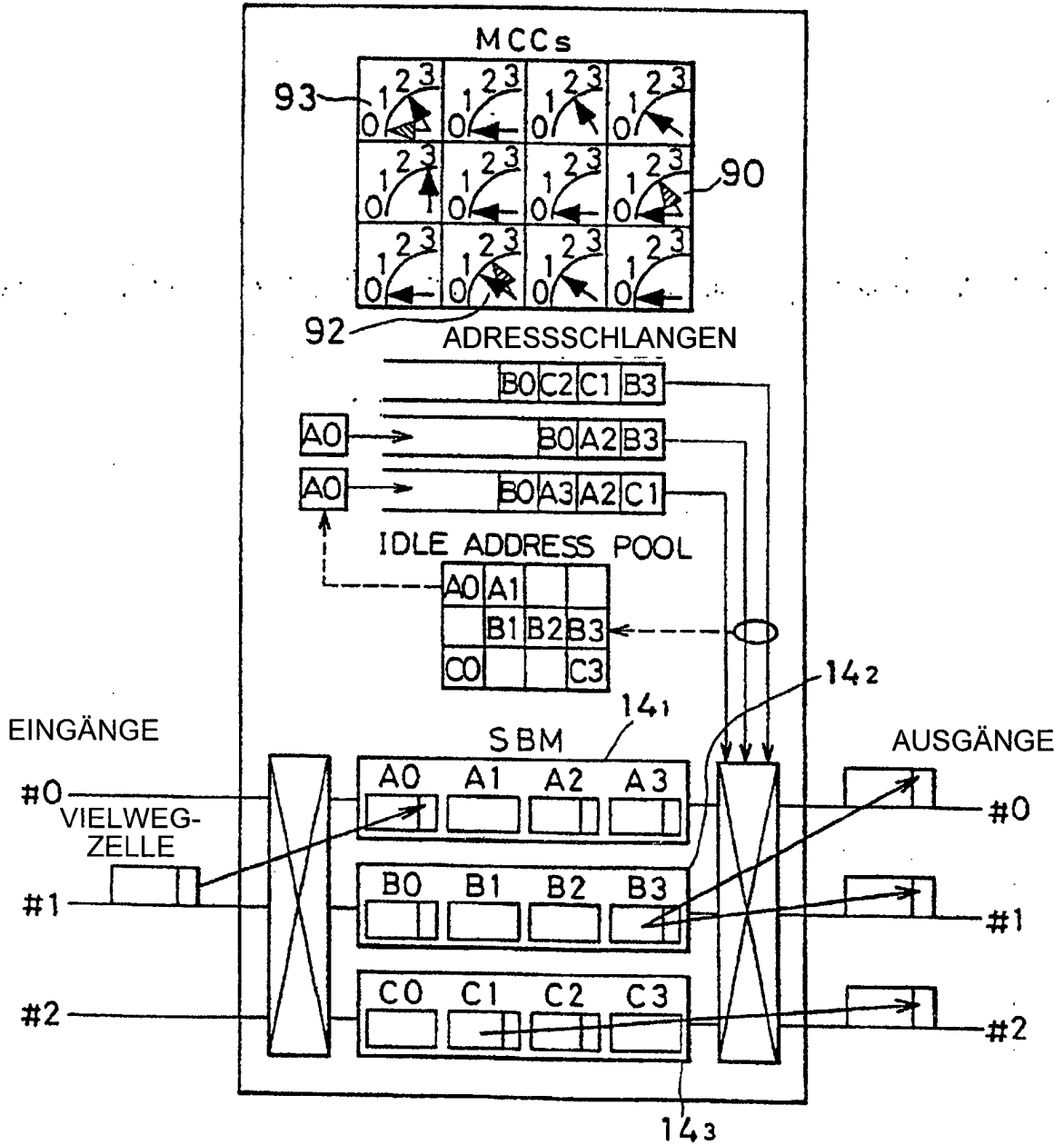
FIG. 15



HERKÖMMLICHE ADRESSSCHLANGENBILDUNG

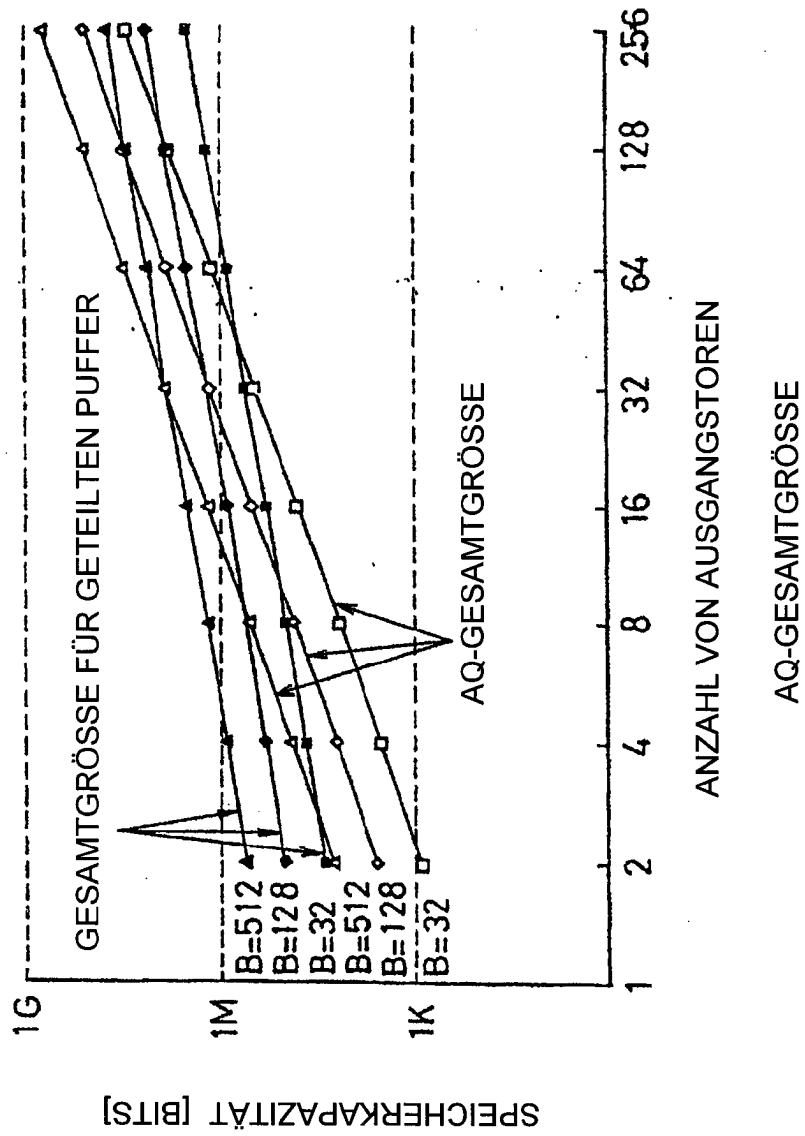
FIG. 16

ELEMENTSCHALTER



BEISPIEL FÜR VIELWEGFUNKTION

FIG. 17



## FIG. 18

FORMEL

$$AQ = B \cdot n^2 \cdot \log_2 (B \cdot n)$$

$$SBM = B \cdot n^2 \cdot X \text{ BITS}$$

$B$  : PUFFERSPEICHERKAPAZITÄT PRO AUSGANGSTOR (ZELLEN/TOR)  
 (BITS)  
 $X$  : ANZAHL VON BITS PRO ZELLE  
 (TORE)  
 $n$  : ANZAHL VON AUSGANGSTOREN  
 (BITS)  
 $\log_2 (B \cdot n)$  : ANZAHL VON BITS PRO ADRESSE

ZUM BEISPIEL

$B$  : 32 ZELLEN-SPEICHERKAPAZITÄT PRO AUSGANGSTOR  
 $X$  : 424 BITS PRO ZELLE  
 $n$  : 8 AUSGANGSTORE

$$\log_2 (B \cdot n) : 8 \text{ BITS}$$

$$AQ = 32 \cdot 8^2 \cdot 8 = 16384 \text{ BITS}$$

$$SBM = 32 \cdot 8 \cdot 424 = 108544 \text{ BITS}$$

FIG. 19

