

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7566708号
(P7566708)

(45)発行日 令和6年10月15日(2024.10.15)

(24)登録日 令和6年10月4日(2024.10.4)

(51)国際特許分類

F I

H 0 1 L 31/12 (2006.01)

H 0 1 L 31/12 C

H 0 1 L 31/12 F

請求項の数 6 (全11頁)

(21)出願番号	特願2021-152824(P2021-152824)	(73)特許権者	000003078
(22)出願日	令和3年9月21日(2021.9.21)		株式会社東芝
(65)公開番号	特開2023-44783(P2023-44783A)		東京都港区芝浦一丁目1番1号
(43)公開日	令和5年4月3日(2023.4.3)	(73)特許権者	317011920
審査請求日	令和5年9月19日(2023.9.19)		東芝デバイス&ストレージ株式会社
			東京都港区芝浦一丁目1番1号
		(74)代理人	110003708
			弁理士法人鈴榮特許総合事務所
		(72)発明者	劉 佳
			東京都港区芝浦一丁目1番1号 東芝デ
			バイス&ストレージ株式会社内
		(72)発明者	堀 将彦
			東京都港区芝浦一丁目1番1号 東芝デ
			バイス&ストレージ株式会社内
		審査官	桂城 厚

最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項1】

第1方向及び第2方向に延伸する第1面を有する基板と、
前記基板の前記第1面上に設けられ、前記第1方向及び前記第2方向と交差する第3方向を向いた第2面を有し、前記第2面上に設けられた第1電極及び第2電極を含む第1のM O S F E Tと、
前記基板の前記第1面の上方に設けられ、前記第3方向に延伸する支持台と、
前記支持台の前記第1方向を向いた第3面に接し、前記第1方向を向いた第4面を有し、前記第4面上に設けられた第3電極及び第4電極を含む受光素子と、
前記受光素子の前記第4面に接する発光素子と、
前記第1電極と前記第3電極とに接続される第1配線と、
前記第2電極と前記第4電極とに接続される第2配線と
を備える半導体装置。

【請求項2】

前記第3面及び前記第4面は、前記第1方向の前記第1のM O S F E Tが配置されている側を向いている、
請求項1に記載の半導体装置。

【請求項3】

前記受光素子の受光面は、前記第4面上に設けられ、
前記発光素子の照射面は、前記受光面と向かい合う、

請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記第 1 面上に設けられた第 2 の MOSFET を更に備え、

前記第 1 の MOSFET のソースと、前記第 2 の MOSFET のソースとが電氣的に接続される、

請求項 1 乃至 3 のいずれか一項に記載の半導体装置。

【請求項 5】

前記第 1 面上に設けられた第 5 電極を更に備え、

前記発光素子は、前記第 1 方向を向いた第 5 面上に設けられた第 6 電極を含み、

前記第 5 電極と前記第 6 電極とは電氣的に接続される、

請求項 1 乃至 4 のいずれか一項に記載の半導体装置。

【請求項 6】

前記第 5 電極と前記第 6 電極とに接続され、前記第 5 電極との接続位置から前記第 3 方向に延伸する部分と、前記第 6 電極との接続位置から前記第 1 方向に延伸して折れ曲がる部分とを含む第 3 配線を更に備える、

請求項 5 に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、半導体装置に関する。

【背景技術】

【0002】

半導体装置として、フォトリレー装置が知られている。フォトリレー装置は、発光素子及び受光素子を含む半導体リレー装置である。フォトリレー装置は、無接点のリレーであり、交流信号または直流信号の伝送に用いられる。

【先行技術文献】

【特許文献】

【0003】

【文献】特許第 5 9 8 5 4 5 2 号公報

【文献】特開 2 0 0 3 - 8 4 1 7 3 号公報

【文献】特開 2 0 0 5 - 1 2 3 2 7 4 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

高周波信号の伝送特性を改善できる半導体装置を提供する。

【課題を解決するための手段】

【0005】

実施形態に係る半導体装置は、第 1 方向及び第 2 方向に延伸する第 1 面を有する基板と、基板の第 1 面上に設けられ、第 1 方向及び第 2 方向と交差する第 3 方向を向いた第 2 面を有し、第 2 面上に設けられた第 1 電極及び第 2 電極を含む第 1 の MOSFET と、基板の第 1 面の上方に設けられ、第 3 方向に延伸する支持台と、支持台の第 1 方向を向いた第 3 面に接し、第 1 方向を向いた第 4 面を有し、第 4 面上に設けられた第 3 電極及び第 4 電極を含む受光素子と、受光素子の第 4 面に接する発光素子と、第 1 電極と第 3 電極とに接続される第 1 配線と、第 2 電極と第 4 電極とに接続される第 2 配線とを含む。

【図面の簡単な説明】

【0006】

【図 1】図 1 は、第 1 実施形態に係るフォトリレー装置の斜視図である。

【図 2】図 2 は、第 1 実施形態に係るフォトリレー装置の基板の平面及び支持台の平面を示す図である。

【図 3】図 3 は、第 1 実施形態に係るフォトリレー装置の断面図である。

10

20

30

40

50

【図４】図４は、第１実施形態に係るフォトリレー装置の回路図である。

【図５】図５は、第１実施形態に係るフォトリレー装置における受光素子及び発光素子を縦方向に配置する工程を示す図である。

【図６】図６は、第２実施形態に係るフォトリレー装置の斜視図である。

【図７】図７は、第２実施形態に係るフォトリレー装置の基板の平面及び支持台の平面を示す図である。

【発明を実施するための形態】

【０００７】

以下に実施形態が図面を参照して記述される。以下の記述において、略同一の機能及び構成を有する構成要素は同一符号を付され、繰り返しの説明は省略される場合がある。また、ある実施形態についての記述は全て、明示的に又は自明的に排除されない限り、別の実施形態の記述としても当てはまる。

【０００８】

本明細書及び特許請求の範囲において、ある第１要素が別の第２要素に「接続されている」とは、第１要素が直接的又は常時あるいは選択的に導電性となる要素を介して第２要素に接続されていることを含む。

【０００９】

１．第１実施形態

第１実施形態について、説明する。本実施形態では、半導体装置の例として、フォトリレー装置について説明する。

【００１０】

１．１ 全体構成

まず、図１及び図２を参照して、フォトリレー装置１の全体構成の一例について説明する。図１は、フォトリレー装置１の斜視図である。図２は、フォトリレー装置１の基板１０の平面及び支持台３０の平面を示す図である。以下の説明では、フォトリレー装置１の基板１０に平行な方向をＸ方向とする。基板１０に平行であり、Ｘ方向と交差する方向をＹ方向とする。基板１０に垂直であり（基板１０と交差し）、Ｘ方向及びＹ方向に交差する方向をＺ方向（または「縦方向」と表記する）とする。なお、図２では、説明を簡略化するためは、電極間を接続する配線は省略されている。

【００１１】

図１及び図２に示すように、フォトリレー装置１は、基板１０、２つのＭＯＳＦＥＴ（Metal Oxide Semiconductor Field Effect Transistor）２０ａ及び２０ｂ、支持台３０、受光素子４０、発光素子６０、電極７０及び７１、入力端子８０及び８１、出力端子８２ａ及び８２ｂ、配線９０～９６、並びに封止樹脂１００を含む。

【００１２】

基板１０は、例えば、ポリイミドを用いたフレキシブル基板（ＦＰＣ：Flexible Printed Circuits）である。なお、基板１０は、フレキシブル基板に限定されない。基板１０は、例えば、Ｘ方向及びＹ方向に延伸する板状の形状を有する。

【００１３】

ＭＯＳＦＥＴ２０ａ及び２０ｂは、例えばエンハンスメント型のｎチャネルＭＯＳトランジスタである。ＭＯＳＦＥＴ２０ａ及び２０ｂは、伝送する交流信号または直流信号の制御に用いられる。ＭＯＳＦＥＴ２０ａ及び２０ｂがオン状態の場合、フォトリレー装置１は、信号を伝送し、ＭＯＳＦＥＴ２０ａ及び２０ｂがオフ状態の場合、フォトリレー装置１は、信号を伝送しない。

【００１４】

ＭＯＳＦＥＴ２０ａ（以下、「ＭＯＳ１」とも表記する）は、電極２１ａ、２２ａ、及び２３ａを含む。電極２１ａは、ＭＯＳＦＥＴ２０ａのドレイン電極として機能する。電極２２ａは、ＭＯＳＦＥＴ２０ａのソース電極として機能する。電極２３ａは、ＭＯＳＦＥＴ２０ａのゲート電極として機能する。電極２１ａは、基板１０のＺ方向を向いた面Ｓ１上に設けられる。すなわち、電極２１ａは、基板１０の面Ｓ１上に設けられたダイパッ

10

20

30

40

50

ドとも呼べる。電極 2 1 a 上に、M O S F E T 2 0 a が設けられている。M O S F E T 2 0 a の電極 2 1 a と接する面と対向する Z 方向を向いた面 S 3 には、電極 2 2 a 及び電極 2 3 a が設けられている。

【 0 0 1 5 】

M O S F E T 2 0 b (以下、「M O S 2」とも表記する)は、M O S F E T 2 0 a と同じ構造を有する。例えば、M O S F E T 2 0 b は、基板 1 0 の面 S 1 の上方において、M O S F E T 2 0 a と、Y 方向に並んで配置されている。なお、M O S F E T 2 0 a 及び M O S F E T 2 0 b の配置は任意である。

【 0 0 1 6 】

M O S F E T 2 0 b は、電極 2 1 b、2 2 b、及び 2 3 b を含む。電極 2 1 b は、M O S F E T 2 0 b のドレイン電極として機能する。電極 2 2 b は、M O S F E T 2 0 b のソース電極として機能する。電極 2 3 b は、M O S F E T 2 0 b のゲート電極として機能する。電極 2 1 b は、基板 1 0 の Z 方向を向いた面 S 1 上に設けられる。すなわち、電極 2 1 b は、基板 1 0 の面 S 1 上に設けられたダイパッドとも呼べる。電極 2 1 b 上に、M O S F E T 2 0 b が設けられている。M O S F E T 2 0 b の電極 2 1 b と接する面と対向する Z 方向を向いた面 S 3 には、電極 2 2 b 及び電極 2 3 b が設けられている。図 2 の例では、電極 2 2 b 及び電極 2 3 b は、M O S F E T 2 0 a の電極 2 2 a 及び電極 2 3 a と、X 方向を中心軸として、対称となるように配置されている。

【 0 0 1 7 】

M O S F E T 2 0 a の電極 2 2 a と M O S F E T 2 0 b の電極 2 2 b とは、配線 9 0 により共通に接続されている。すなわち、M O S F E T 2 0 a のソースと M O S F E T 2 0 b のソースが共通に接続されている。なお、配線 9 0 の本数は、1 本以上であればよい。

【 0 0 1 8 】

支持台 3 0 は、受光素子 4 0 及び発光素子 6 0 を支持する。支持台 3 0 は、導電体であってもよいし、絶縁体であってもよい。支持台 3 0 は、Y 方向及び Z 方向に延伸する板状の形状を有する。支持台 3 0 は、例えば、基板 1 0 の面 S 1 に対して、縦方向 (垂直、または Z 方向) に配置される。

【 0 0 1 9 】

受光素子 4 0 は、P D A (Photo Diode Array)、またはフォトランジスタ等である。以下では、受光素子 4 0 が P D A である場合について説明する。受光素子 4 0 は、X 方向を向いた支持台 3 0 の面 S 4 に接する。より具体的には、支持台 3 0 の面 S 4 は、X 方向の M O S F E T 2 0 a 及び 2 0 b が配置されている側を向いている。受光素子 4 0 は、基板 1 0 に対して縦方向に配置される。受光素子 4 0 は、支持台 3 0 に接する面と対向する X 方向を向いた面 S 5 に、受光面を有する。換言すれば、受光素子 4 0 の面 S 5 は、X 方向の M O S F E T 2 0 a 及び 2 0 b が配置されている側を向いている。受光素子 4 0 は、電極 4 1 ~ 4 4 を含む。電極 4 1 ~ 4 4 は、受光素子 4 0 の支持台 3 0 に接する面と対向する X 方向を向いた面 S 5 上に、設けられている。例えば、電極 4 1 及び 4 3 は、受光素子 4 0 内において共通に接続されている。例えば、電極 4 2 及び 4 4 は、受光素子 4 0 内において共通に接続されている。電極 4 1 は、配線 9 3 を介して、M O S F E T 2 0 a の電極 2 2 a に接続される。電極 4 2 は、配線 9 5 を介して、M O S F E T 2 0 a の電極 2 3 a に接続される。電極 4 3 は、配線 9 4 を介して、M O S F E T 2 0 b の電極 2 2 b に接続される。電極 4 4 は、配線 9 6 を介して、M O S F E T 2 0 b の電極 2 3 b に接続される。

【 0 0 2 0 】

発光素子 6 0 は、例えば、L E D (Light Emitting Diode) である。発光素子 6 0 は、接着層 5 0 を介して、受光素子 4 0 の面 S 5 上に配置される。発光素子 6 0 は、基板 1 0 に対して縦方向に配置される。なお、接着層 5 0 には、透光性を有する絶縁材料が用いられる。発光素子 6 0 の光の照射面は、受光素子 4 0 の受光面、すなわち、受光素子 4 0 の面 S 5 と向かい合う。発光素子 6 0 は、電極 6 1 及び 6 2 を含む。電極 6 1 及び 6 2 は、発光素子 6 0 の受光素子 4 0 と接する面と対向する X 方向を向いた面 S 6 上に設けられ

10

20

30

40

50

る。換言すれば、発光素子 60 の面 S 6 は、X 方向の MOSFET 20 a 及び 20 b が配置されている側を向いている。電極 61 及び 62 は、いずれか一方が発光素子 60 のアノード電極であり、他方が発光素子 60 のカソード電極である。

【0021】

電極 70 及び 71 は、基板 10 の面 S 1 上に設けられる。電極 70 は、配線 91 を介して、発光素子 60 の電極 61 に接続される。電極 71 は、配線 92 を介して、発光素子 60 の電極 62 に接続される。配線 91 は、例えば、Z 方向に延伸し、一端が電極 61 に接続され、他端が、電極 70 に接続される。同様に、配線 92 は、例えば、Z 方向に延伸し、一端が電極 62 に接続され、他端が、電極 71 に接続される。

【0022】

入力端子 80 及び 81、並びに出力端子 82 a 及び 82 b は、基板 10 の面 S 1 と対向する面 S 2 上に設けられる。

【0023】

入力端子 80 及び 81 は、外部に設けられた図示せぬ直流電源に接続される。入力端子 80 及び 81 には、フォトリレー装置 1 を制御するための電圧が印加される。入力端子 80 は、基板 10 を貫通する図示せぬ導電体を介して電極 70 に電氣的に接続される。入力端子 81 は、基板 10 を貫通する図示せぬ導電体を介して電極 71 に電氣的に接続される。

【0024】

出力端子 82 a 及び 82 b は、外部に設けられた回路等にそれぞれ接続される。出力端子 82 a は、基板 10 を貫通する導電体を介して MOSFET 20 a の電極 21 a に電氣的に接続される。出力端子 82 b は、基板 10 を貫通する導電体を介して MOSFET 20 b の電極 21 b に電氣的に接続される。MOSFET 20 a 及び 20 b がオン状態の場合、出力端子 82 a 及び 82 b は電氣的に接続される。これにより、フォトリレー装置 1 を介して交流または直流信号が伝送される。

【0025】

配線 90 ~ 96 は、導電材料により構成される。なお、配線 91 ~ 96 は、ワイヤボンディングにより形成されたワイヤであってもよいし、フレキシブル基板の配線であってもよい。

【0026】

封止樹脂 100 は、基板 10 の面 S 1 の上方に配置された、MOSFET 20 a 及び 20 b、受光素子 40、発光素子 60、並びに配線 90 ~ 96 を覆い保護する。また、封止樹脂 100 は、縦方向に配置された支持台 30、受光素子 40、及び発光素子 60 の位置を固定する。なお、封止樹脂 100 は、複数の樹脂材を含んでもよい。例えば、封止樹脂 100 は、発光素子 60 を被覆する第 1 封止樹脂と基板 10 の面 S 1 の上方全体を被覆する第 2 封止樹脂により構成されていてもよい。

【0027】

1.2 フォトリレー装置の断面構成

次に、図 3 を参照して、フォトリレー装置 1 の断面構成の一例について説明する。図 3 は、Y 方向を向いた側面から見たフォトリレー装置の断面図である。

【0028】

図 3 に示すように、X 方向に向かって支持台 30 の面 S 3 上に受光素子 40 及び発光素子 60 が積層されている。支持台 30、受光素子 40、及び発光素子 60 の積層構造体は、基板 10 の面 S 1 の上方に配置されている。そして、支持台 30 の面 S 4、受光素子 40 の面 S 5、及び発光素子 60 の面 S 6 は、X 方向の MOSFET 20 a 及び 20 b が配置されている側を向いている。支持台 30、受光素子 40、及び発光素子 60 の積層構造体は、基板 10 及び MOSFET 20 a 及び 20 b に対して、縦方向に配置されている。

【0029】

受光素子 40 の受光面 45 は、受光素子 40 の面 S 5 に設けられている。発光素子 60 の光の照射面 63 は、受光素子 40 の受光面、すなわち、受光素子 40 の面 S 5 と向かい合う。

10

20

30

40

50

【 0 0 3 0 】

電極 7 0 は、入力端子 8 0 と、基板 1 0 を関する導電体 8 5 を介して電氣的に接続されている。電極 7 1 と、入力端子 8 1 との接続も同様である。

【 0 0 3 1 】

M O S F E T 2 0 a の電極 2 1 a は、出力端子 8 2 a と、基板 1 0 を関する導電体 8 7 a を介して電氣的に接続されている。なお、図 3 の例では、3 つの導電体 8 7 a が設けられているが、導電体 8 7 a は、1 つ以上あればよい。M O S F E T 2 0 b の電極 2 1 b と、出力端子 8 2 b との接続も同様である。

【 0 0 3 2 】

受光素子 4 0 及び発光素子 6 0 を縦方向に配置することにより、受光素子 4 0 の電極 4 1 ~ 4 4 と、M O S F E T 2 0 a 及び 2 0 b の電極 2 2 a、2 2 b、2 3 a、及び 2 3 b との距離を、受光素子 4 0 及び発光素子 6 0 を M O S F E T 2 0 a 及び 2 0 b の横に配置した場合よりも、短くすることができる。すなわち、配線 9 3 ~ 9 6 の長さを比較的短くできる。同様に、発光素子 6 0 の電極 6 1 及び 6 2 と、基板 1 0 上に設けられた電極 7 0 及び 7 1 と接続する配線 9 1 及び 9 2 の長さを比較的短くできる。

【 0 0 3 3 】

なお、図 3 の例では、支持台 3 0 は、基板 1 0 の面 S 1 の上方に設けられ、基板 1 0 と接していないが、Z 方向に延伸して、基板 1 0 と接してもよい。

【 0 0 3 4 】

1 . 3 フォトリレー装置の回路構成

次に、図 4 を参照して、フォトリレー装置 1 の回路構成の一例について説明する。図 4 は、フォトリレー装置 1 の回路図である。

【 0 0 3 5 】

図 4 に示すように、発光素子 6 0 は入力端子 8 0 及び 8 1 に接続される。入力端子 8 0 及び 8 1 には、フォトリレー装置 1 を制御するための入力電圧が印加される。

【 0 0 3 6 】

受光素子 4 0 は、例えば、制御回路 4 0 a と、直列に接続された数個 ~ 数十個のフォトダイオード 4 0 b とを含むフォトダイオードアレイである。直列接続された複数のフォトダイオード 4 0 b の両端は、制御回路 4 0 a に接続される。

【 0 0 3 7 】

M O S F E T 2 0 a 及び 2 0 b のゲートは、受光素子 4 0 のアノードに共通に接続される。M O S F E T 2 0 a 及び 2 0 b のソースは、受光素子 4 0 のカソードに共通に接続される。M O S F E T 2 0 a のドレインは、出力端子 8 2 a に接続される。M O S F E T 2 0 b のドレインは、出力端子 8 2 b に接続される。

【 0 0 3 8 】

入力側の発光素子 6 0 がオン状態（発光状態）になると、M O S F E T 2 0 a 及び 2 0 b を駆動する受光素子 4 0 は、発光素子 6 0 から受光して、例えば、7 V ~ 1 0 数 V の電圧を発生させる。これにより、M O S F E T 2 0 a 及び 2 0 b がオン状態とされ、出力端子 8 2 a 及び 8 2 b が電氣的に接続される。また、発光素子 6 0 がオフ状態となると、M O S F E T 2 0 a 及び 2 0 b はオフ状態とされ、出力端子 8 2 a 及び 8 2 b は、電氣的に非接続状態とされる。

【 0 0 3 9 】

1 . 4 製造方法

次に、図 5 を参照してフォトリレー装置 1 の製造方法の一例について説明する。本実施形態では、受光素子 4 0 及び発光素子 6 0 を縦方向に配置する工程に着目して説明する。図 5 は、受光素子 4 0 及び発光素子 6 0 を縦方向に配置する工程を示す図である。

【 0 0 4 0 】

図 5 に示すように、例えば、支持台 3 0 の面 S 4 が Z 方向を向いた状態で、支持台 3 0、受光素子 4 0、及び発光素子 6 0 の積層構造体が、基板 1 0 と隣り合って配置されている。この状態で、各電極が電氣的に接続される。例えば、図 5 の例では、M O S F E T 2

10

20

30

40

50

0 a の電極 2 2 a と、受光素子 4 0 の電極 4 2 とが、配線 9 5 を介して電氣的に接続される。M O S F E T 2 0 a の電極 2 3 a と、受光素子 4 0 の電極 4 1 とが、配線 9 3 を介して電氣的に接続される。発光素子 6 0 の電極 6 1 と、電極 7 0 とが、配線 9 1 を介して電氣的に接続される。他の電極も同様である。

【 0 0 4 1 】

次に、例えば、支持台 3 0、受光素子 4 0、及び発光素子 6 0 の積層構造体は、基板 1 0 の X 方向の端部を起点として、9 0 度回転されて、縦方向の配置とされる。その後、封止樹脂 1 0 0 により、M O S F E T 2 0 a 及び 2 0 b、受光素子 4 0、並びに発光素子 6 0 が覆われる。なお、受光素子 4 0 及び発光素子 6 0 を縦方向に配置する方法はこれに限定されない。

10

【 0 0 4 2 】

1 . 5 本実施形態に係る効果

本実施形態に係る構成であれば、例えば、1 G H z 以上の高周波信号の伝送特性を改善できる。本効果につき、詳述する。

【 0 0 4 3 】

例えば、フォトリレー装置において、受光素子及び発光素子を、M O S F E T (出力端子) と、電極 (入力端子) との間に配置することがある。この場合、受光素子と入力端子との間、及び受光素子と出力端子との間で結合容量が生じる。この結合容量の影響により、例えば 1 G H z 以上の高周波伝送特性が劣化することがある。また、例えば、受光素子と M O S F E T とを接続する配線の長さが長くなるとオープンスタブの影響により、より低い周波数領域で、伝送特性が劣化する。

20

【 0 0 4 4 】

これに対し、本実施形態に係る構成であれば、フォトリレー装置 1 は、受光素子 4 0 及び発光素子 6 0 を縦方向に配置できる。これにより、受光素子 4 0 と入力端子 8 0 及び 8 1 との間、及び受光素子 4 0 と出力端子 8 2 a 及び 8 2 b との間で生じる結合容量を低減できる。更に、入力端子 8 0 と入力端子 8 1 との間で生じる結合容量を低減できる。また、受光素子 4 0 及び発光素子 6 0 を縦方向に配置することにより、受光素子 4 0 の電極と、M O S F E T 2 0 a 及び 2 0 b の電極とを接続する配線の長さを比較的短くできる。同様に、発光素子 6 0 の電極 6 1 及び 6 2 と、基板 1 0 上に設けられた電極 7 0 及び 7 1 と接続する配線の長さを比較的短くできる。したがって、オープンスタブの影響をより高周波領域にシフトさせることができる。従って、半導体装置の高周波信号の伝送特性を改善できる。

30

【 0 0 4 5 】

更に、本実施形態に係る構成であれば、受光素子 4 0 及び発光素子 6 0 を縦方向に配置することにより、フォトリレー装置 1 の設置面積を低減できる。すなわち、フォトリレー装置 1 を小型化できる。

【 0 0 4 6 】

2 . 第 2 実施形態

次に、第 2 実施形態について説明する。第 2 実施形態では、第 1 実施形態と異なるフォトリレー装置 1 の構成について説明する。以下、第 1 実施形態と異なる点を中心に説明する。

40

【 0 0 4 7 】

2 . 1 全体構成

図 6 及び図 7 を参照して、フォトリレー装置 1 の全体構成の一例について説明する。図 6 は、フォトリレー装置 1 の斜視図である。図 7 は、フォトリレー装置 1 の基板 1 0 の平面及び支持台 3 0 の平面を示す図である。なお、図 7 では、説明を簡略化するためは、電極間を接続する配線は省略されている。

【 0 0 4 8 】

図 6 及び図 7 に示すように、本実施形態のフォトリレー装置 1 の M O S F E T 2 0 a 及び 2 0 b、受光素子 4 0、並びに発光素子 6 0 の配置は、第 1 実施形態の図 1 と同様であ

50

る。

【 0 0 4 9 】

本実施形態の電極 7 0 は、例えば、Y 方向において、M O S F E T 2 0 a よりも基板 1 0 の端部に配置されている。同様に、電極 7 1 は、例えば、Y 方向において、M O S F E T 2 0 b よりも基板 1 0 の端部に配置されている。

【 0 0 5 0 】

配線 9 1 及び 9 2 は、第 1 実施形態と配線レイアウトが異なる。配線 9 1 は、例えば、電極 6 1 との接続位置から Y 方向に延伸して、電極 7 0 の上方において、電極 7 0 に向かって折れ曲がっている。そして、配線 9 1 は、Z 方向に延伸して電極 7 0 に接続されている。同様に、配線 9 2 は、例えば、電極 6 2 との接続位置から Y 方向に延伸して、電極 7 1 の上方において、電極 7 1 に向かって折れ曲がっている。そして、配線 9 2 は、Z 方向に延伸して電極 7 1 に接続されている。これにより、Y 方向において、配線 9 1 と配線 9 2 との間に、X 方向に延伸する配線 9 3 ~ 9 4 が配置されている。

10

【 0 0 5 1 】

2 . 2 本実施形態に係る効果

本実施形態に係る構成であれば、第 1 実施形態と同様の効果が得られる。

【 0 0 5 2 】

更に、本実施形態に係る構成であれば、配線 9 1 及び 9 2 と、配線 9 3 ~ 9 6 との距離を比較的大きくできる。これにより、配線間の電磁干渉を低減できる。

【 0 0 5 3 】

20

3 . その他

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【 符号の説明 】

【 0 0 5 4 】

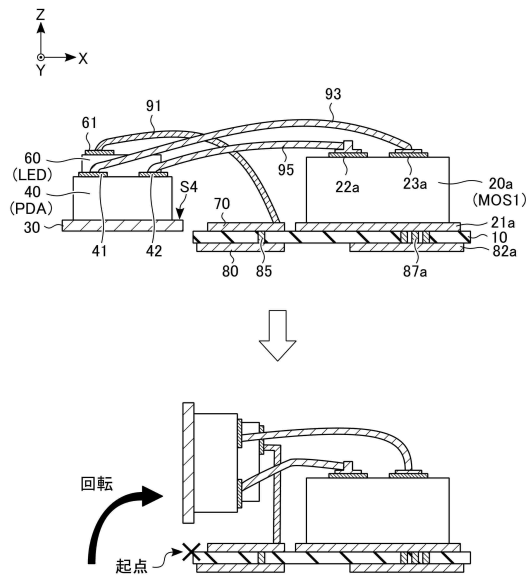
1 ... フォトリレー装置、2 0 a、2 0 b ... M O S F E T、2 1 a、2 1 b、2 2 a、2 2 b、2 3 a、2 3 b、4 1 ~ 4 4、6 1、6 2、7 0、7 1 ... 電極、3 0 ... 支持台、4 0 ... 受光素子、4 0 a ... 制御回路、4 0 b ... フォトダイオード、4 5 ... 受光面、5 0 ... 接着層、6 0 ... 発光素子、6 3 ... 照射面、8 0、8 1 ... 入力端子、8 2 a、8 2 b ... 出力端子、8 5、8 7 a ... 導電体、9 0 ~ 9 6 ... 配線、1 0 0 ... 封止樹脂

30

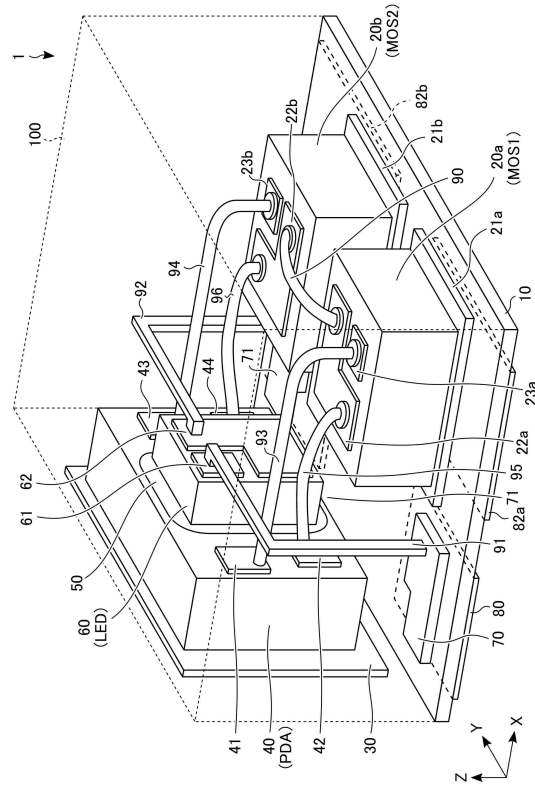
40

50

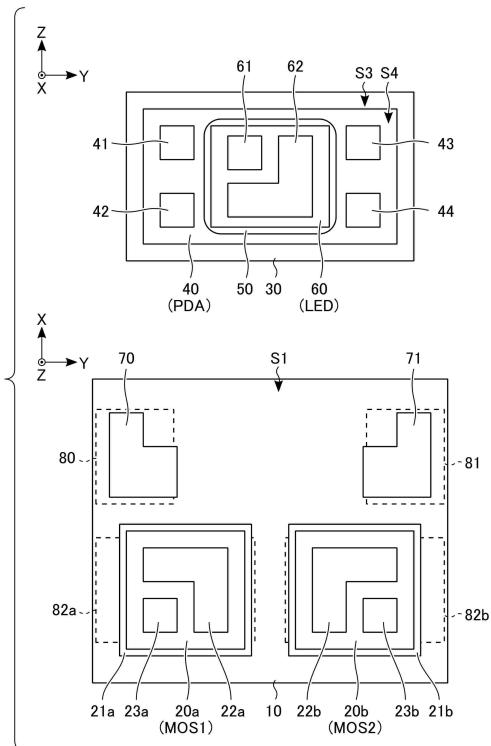
【 図 5 】



【圖 6】



【 図 7 】



フロントページの続き

- (56)参考文献 特開平 1 1 - 2 7 4 5 4 8 (J P , A)
特開 2 0 2 1 - 0 8 9 9 7 1 (J P , A)
特開 2 0 1 5 - 0 5 6 5 3 1 (J P , A)
特開 2 0 1 5 - 0 5 0 2 8 1 (J P , A)
国際公開第 2 0 1 5 / 1 2 9 1 7 8 (W O , A 1)
特開 2 0 0 2 - 1 3 4 8 2 3 (J P , A)
特開 2 0 0 3 - 0 8 4 1 7 3 (J P , A)
特開 2 0 0 5 - 2 9 4 4 9 4 (J P , A)
特開 2 0 0 5 - 1 2 3 2 7 4 (J P , A)
米国特許第 0 5 6 5 4 5 5 9 (U S , A)
- (58)調査した分野 (Int.Cl. , D B 名)
H 0 1 L 3 1 / 0 0 - 3 1 / 0 3 9 2
H 0 1 L 3 1 / 0 8 - 3 1 / 2 0