



(12) 发明专利

(10) 授权公告号 CN 101114628 B

(45) 授权公告日 2014. 05. 14

(21) 申请号 200710001452. 1

(22) 申请日 2007. 01. 08

(30) 优先权数据

2006-205381 2006. 07. 27 JP

(73) 专利权人 富士通半导体股份有限公司

地址 日本神奈川县横浜市

(72) 发明人 西村隆雄 成泽良明

(74) 专利代理机构 隆天国际知识产权代理有限公司
72003

代理人 张龙哺

(51) Int. Cl.

H01L 23/488 (2006. 01)

H01L 21/60 (2006. 01)

审查员 韩颖姝

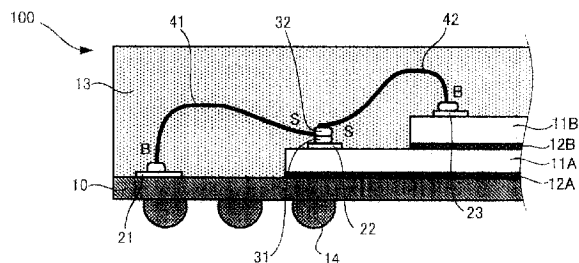
权利要求书1页 说明书19页 附图14页

(54) 发明名称

半导体器件及其制造方法

(57) 摘要

本发明提供一种小且高性能的半导体器件及该半导体器件的有效制造方法,在该半导体器件中防止了相邻导线的接触,从而提高了设计线路配置图的灵活性。本发明的半导体器件包括:基板(10),其表面上设置有电极(21A);以及第一半导体元件(11A),包括设置在其表面上的电极(22),并且该第一半导体元件(11A)由该基板(10)支撑,其中,第一导线(41)通过第一凸块(31)连接到该基板(10)和该第一半导体元件(11A)的上方的所述电极中的至少一个电极(即电极(21)和电极(22)中的至少一个),并且第二导线(42)通过第二凸块(32)连接到第一导线(41)的焊接部分。



1. 一种半导体器件,包括:
基板,其表面上设置有电极;
第一半导体元件,其表面上设置有电极,并且该第一半导体元件由该基板支撑;
第一导线,其通过第一凸块连接到布置在该第一半导体元件上的电极中的至少一个电极;
第二导线,其通过第二凸块连接到该第一导线的焊接部分;
第三导线,其与该第一导线和该第二导线中的至少一条导线交叉,并且设置为远离该第一导线和该第二导线,所述第三导线的环路的顶部高度的位置不同于所述第一导线和所述第二导线中的至少一个环路的顶部高度的位置;以及
第二半导体元件,其表面上设置有电极,并且该第二半导体元件由该第一半导体元件支撑,所述第二导线和所述第三导线都连接到所述第二半导体元件。
2. 如权利要求1所述的半导体器件,其中,该第一导线针脚式焊接到该第一凸块,并且该第二导线针脚式焊接到该第二凸块。
3. 如权利要求1所述的半导体器件,其中,在该第一凸块和该第二凸块之间设置至少一个第三凸块。
4. 如权利要求1所述的半导体器件,其中,在该第二导线的焊接部分上设置第四凸块,并且第四导线连接到该第四凸块。
5. 如权利要求1所述的半导体器件,其中,设置在该第一半导体元件和该第二半导体元件上的电极用作电源端子,所述电极通过第五导线电连接到第三电极,该第三电极设置在该第二半导体元件的中央附近。
6. 一种半导体器件的制造方法,该方法包括以下步骤:
在基板的上方设置第一半导体元件,该第一半导体元件的表面上设置有电极,该基板的表面上设置有电极;
形成第一凸块,通过该第一凸块将第一导线连接到设置在该基板和该第一半导体元件上的电极中的至少一个电极;和
在该第一导线的焊接部分形成第二凸块;
通过该第二凸块将第二导线连接到该第一导线的焊接部分;
设置第三导线,其与该第一导线和该第二导线中的至少一条导线交叉,设置为远离该第一导线和该第二导线,并且所述第三导线的环路的顶部高度的位置不同于所述第一导线和所述第二导线中的至少一个环路的顶部高度的位置;以及
在该第一半导体元件的上方设置第二半导体元件,该第二半导体元件的表面上设置有电极,并且所述第二导线和所述第三导线都连接到所述第二半导体元件。
7. 如权利要求6所述的半导体器件的制造方法,其中,该第一导线针脚式焊接到该第一凸块,并且该第二导线针脚式焊接到该第二凸块。
8. 如权利要求6所述的半导体器件的制造方法,其中,该第一凸块的形成通过球焊进行,在该球焊中施加负荷并沿着与负荷施加方向近似垂直的方向施加超声振动;
并且该第二凸块的形成通过施加负荷的球焊进行。

半导体器件及其制造方法

[0001] 相关申请的交叉参考

[0002] 本申请基于并且要求 2006 年 7 月 27 日提交的在先日本专利申请 No. 2006-205381 的优先权,其全部内容通过参考合并于此。

技术领域

[0003] 本发明涉及一种半导体器件及其制造方法。尤其是,本发明涉及这样一种半导体器件及该半导体器件的有效制造方法,在这种半导体器件中防止了相邻导线的接触,从而提高了设计线路配置图的灵活性。

背景技术

[0004] 传统上,在半导体器件中相邻电极之间的电连接有时会涉及多条导线与半导体芯片或半导体元件上形成的一个电极的连接(例如,参见日本专利申请特开(JP-A) No. 04-142073、No. 06-37250、No. 11-204720、No. 2000-114452、No. 2000-307057、No. 2002-110898、No. 2003-243436、以及 No. 2003-243442)。

[0005] 在这种情况下,可以通过将多条导线(例如两条导线)与半导体芯片上的一个电极端子相连接来减少电极端子的数量,并因此实现半导体芯片的最小化,从而减小半导体器件的尺寸。

[0006] 日本专利申请 No. 04-142073、No. 06-37250、No. 11-20472、No. 2000-114452、No. 2000-307057、No. 2002-110898、No. 2003-243436、以及 No. 2003-243442 公开了一种半导体器件,其中多个半导体芯片以一个在另一个的顶部上的方式互相层叠,并且通过导线互相连接。

[0007] 这种半导体器件内具有多个半导体芯片,因此能够提供高性能和多功能性。此外,当半导体器件安装在系统板等上时,由于半导体芯片以一个在另一个的顶部上的方式互相层叠,因此可以减小系统板中由半导体器件所占用的面积。

[0008] 而且,在这种具有多个半导体芯片的半导体器件中,一个半导体芯片的电极焊盘通过导线连接到另一个半导体芯片的电极焊盘,并且连接到一起的电极焊盘中的一个电极焊盘还使用另一条导线连接到又一个半导体芯片的电极焊盘、布线板的焊盘或者引线框的焊接引线。

[0009] 由于可以避免使用过长的导线,因此具有这种结构的半导体器件与使用不同导线将单个半导体芯片的电极焊盘连接到布线板的焊盘或引线框的焊接引线的半导体器件相比具有优势。太长的导线会导致难以控制稳定的导线环路(wire loop)的形成,由此在布线时可能使相邻的导线相互接触,从而不期望地降低产量。而且,由于导线环路的高度增加而导致不能实现半导体器件的小型化(变小)。另外,导线易于变形。为此,当将导线封装在树脂中时,流动的树脂使相邻的导线相互接触,这会导致所得到的半导体器件出现故障。

[0010] 如上所述,前述结构适于减小半导体器件的尺寸。但是用于实现这种结构的导线焊接会导致以下问题。特别是,日本专利申请 No. 04-142073、No. 06-37250 和 No. 11-204720

没有公开具体的线路配置图 (wiring layout) (即, 形成导线的环路形状和方法), 可以看到由导线形成而导致相邻导线接触的可能性很高。

[0011] 日本专利申请 No. 2000-307057 和 No. 2004-221264 公开了一种将两条导线 (第一和第二导线) 焊接到一个电极焊盘的方法。更具体地, 预先在待焊接两条导线的半导体芯片的电极焊盘上设置凸块 (bump)。在另一个半导体芯片的电极焊盘、布线板的焊接焊盘或者引线框的焊接引线上进行第一焊接, 之后在该凸块上进行第二焊接, 以形成第一导线。随后, 在另一个半导体芯片的电极焊盘、布线板的焊盘或者引线框的焊接引线上进行第一焊接, 之后在该凸块上进行第二焊接, 以形成第二导线。

[0012] 通常用于第一焊接的导线焊接操作采用所谓的球焊 (也称为“钉头式接合”), 其中通过将导线的一端点火 (spark) 而形成球状物, 并且通过焊针 (bonding capillary) 施加负荷和超声振动来将所得到的球状物焊接到电极焊盘等上。第二焊接通过所谓的针脚式焊 (stitch bonding) 来进行, 其中在焊针的末端 (表面) 将导线压在电极焊盘等上。但是, 这种方案具有如下问题, 即在凸块上第二导线的第二焊接端要形成在或紧邻于第一导线的第二焊接末端的情况下, 一旦进行第二导线的第二焊接, 焊针就不期望地接触到预先形成的第一导线的第二焊接端, 因此会导致第一导线的第二焊接端的连接劣化。

[0013] 日本专利申请 No. 2000-114452、No. 2000-307057、No. 2002-110898、No. 2003-243436 和 No. 2003-243442 还公开了一种在一个电极焊盘上焊接两条导线的方法。

[0014] 更具体地, 预先在待焊接两条导线的半导体芯片的电极焊盘上设置凸块。然后, 在另一个半导体芯片的电极焊盘、布线板的焊盘或者引线框的焊接引线上进行第一焊接, 之后在该凸块上进行第二焊接, 以形成第一导线。随后, 在另一个半导体芯片的电极焊盘、布线板的焊盘或者引线框的焊接引线上进行第一焊接, 之后在该凸块上进行第二焊接, 以形成第二导线。注意, 如上所述, 通常采用所谓的球焊进行第一焊接, 并采用所谓的针脚式焊进行第二焊接。

[0015] 由这种通常的焊接操作形成的导线环路的形状为使其在第一焊接侧从第一焊接端向上升高, 水平地位于第二焊接侧并且朝着第一焊接端逐渐升高。因此, 导线环路的高度在第一焊接侧较高, 而在第二焊接侧较低。因此, 类似环形的导线以阶梯图案连续地产生。

[0016] 当要将导线封装到密封树脂中时, 必须设置导线以根据半导体芯片上的电极焊盘、布线板的焊盘以及引线框的焊接引线的设置来使相邻的两条导线交叉。这有时会使导线焊接操作难以进行。此外, 如果相邻的导线交叉, 则会存在这样一个问题, 即所得到的半导体器件由于导线的接触而不能正常工作。例如, 如日本专利申请 No. 04-142073 中的图 1A 所示, 当类似的环路导线以阶梯图案连续形成时, 在导线交叉处可能发生短路。

[0017] 目前还没有提供这样一种技术, 其能在通过导线焊接电连接半导体器件中相邻的电极时避免导线相互接触, 从而使设计线路配置图时更为灵活。因此, 期望进行深入的研究。

发明内容

[0018] 本发明的目的是解决上述传统问题并且实现下述目的。

[0019] 具体地, 本发明的目的是提供一种小且高性能的半导体器件以及该半导体器件的

有效制造方法,在该半导体器件中防止了相邻导线之间的接触,从而提高了在设计线路配置图时的灵活性。

[0020] 以下是用于解决上述问题的装置:

[0021] 本发明的半导体器件包括:基板,其表面上设置有电极;第一半导体元件,其表面上设置有电极,并且该第一半导体元件由该基板支撑第一导线,其通过第一凸块连接到布置在该第一半导体元件上的电极中的至少一个电极;第二导线,其通过第二凸块连接到该第一导线的焊接部分;第三导线,其与该第一导线和该第二导线中的至少一条导线交叉,并且设置为远离该第一导线和该第二导线,所述第三导线的环路的顶部高度的位置不同于所述第一导线和所述第二导线中的至少一个环路的顶部高度的位置;以及第二半导体元件,其表面上设置有电极,并且该第二半导体元件由该第一半导体元件支撑,所述第二导线和所述第三导线都连接到所述第二半导体元件。

[0022] 在该半导体器件中,该第一导线和该第二导线连接到位于该基板和该第一半导体元件的上方的电极中的至少一个电极,并且该第二凸块设置在该第一导线和该第二导线之间,因此防止了该第一导线的焊接部分劣化。此外,可以避免相邻导线的互相接触,特别是在它们设置成相互交叉的情况下由于接触而导致的短路,由此实现了设计线路配置图的灵活性的提高。因此能够实现高密度布线,并且所得到的半导体器件小且性能高。

[0023] 本发明的半导体器件包括:第一半导体元件,其表面上设置有电极;以及基底,其表面上设置有电极,并且该基底由该第一半导体元件支撑,其中,第一导线通过第一凸块连接到设置在该基底和该第一半导体元件中的至少一个上的电极中的至少一个电极,以及第二导线通过第二凸块连接到该第一导线的焊接部分。

[0024] 同样,在该半导体器件中,该第一导线和该第二导线连接到该基板和该第一半导体元件的上方的电极中的至少一个电极,并且该第二凸块设置在该第一导线和该第二导线之间,因此不仅防止了该第一导线的焊接部分劣化,而且防止了相邻导线相互接触。因此,可以在设计线路配置图时实现灵活性的提高。

[0025] 本发明的半导体器件的制造方法包括以下步骤:在基板的上方设置第一半导体元件,该第一半导体元件的表面上设置有电极,该基板的表面上设置有电极;形成第一凸块,通过该第一凸块将第一导线连接到设置在该基板和该第一半导体元件上的电极中的至少一个电极;和在该第一导线的焊接部分形成第二凸块;通过该第二凸块将第二导线连接到该第一导线的焊接部分;设置第三导线,其与该第一导线和该第二导线中的至少一条导线交叉,设置为远离该第一导线和该第二导线,并且所述第三导线的环路的顶部高度的位置不同于所述第一导线和所述第二导线中的至少一个环路的顶部高度的位置;以及在该第一半导体元件的上方设置第二半导体元件,该第二半导体元件的表面上设置有电极,并且所述第二导线和所述第三导线都连接到所述第二半导体元件。

[0026] 在该方法中,首先,表面上具有电极的半导体元件设置在表面上具有电极的基板上。然后,第一导线通过第一凸块连接到该基板和该半导体元件的上方的电极中的至少一个电极。因此,防止了相邻导线之间的接触,从而实现了设计线路配置图的灵活性的提高。特别是,能够防止在所述导线设置成相互交叉的情况下由于相邻导线之间的接触而导致的短路。因此,能够实现具有高密度布线的半导体器件的有效制造。

附图说明

- [0027] 图 1 是示出了本发明的半导体器件的第一实例的竖直剖视图。
- [0028] 图 2 是示出了本发明的半导体器件的第一实例的改型的竖直剖视图。
- [0029] 图 3 是示出了本发明的半导体器件的第一实例的另一个改型的竖直剖视图。
- [0030] 图 4 是示出了本发明的半导体器件的第二实例的竖直剖视图。
- [0031] 图 5 是示出了本发明的半导体器件的第三实例的竖直剖视图。
- [0032] 图 6 是示出了本发明的半导体器件的第四实例的竖直剖视图。
- [0033] 图 7 是示出了本发明的半导体器件的第五实例的竖直剖视图。
- [0034] 图 8 是示出了本发明的半导体器件的第五实例的改型的竖直剖视图。
- [0035] 图 9 是示出了本发明的半导体器件的第六实例的竖直剖视图。
- [0036] 图 10 是示出了本发明的半导体器件的第七实例的竖直剖视图。
- [0037] 图 11 是示出了本发明的半导体器件的第八实例的竖直剖视图。
- [0038] 图 12A 是示出了本发明的半导体器件的制造方法中在电极上形成第一凸块的第一步骤的剖视图。
- [0039] 图 12B 是示出了本发明的半导体器件的制造方法中在电极上形成第一凸块的第二步骤的剖视图。
- [0040] 图 12C 是示出了本发明的半导体器件的制造方法中在电极上形成第一凸块的第三步骤的剖视图。
- [0041] 图 13A 是示出了本发明的半导体器件的制造方法中连接第一导线的第一步骤的剖视图。
- [0042] 图 13B 是示出了本发明的半导体器件的制造方法中连接第一导线的第二步骤的剖视图。
- [0043] 图 13C 是示出了本发明的半导体器件的制造方法中连接第一导线的第三步骤的剖视图。
- [0044] 图 13D 是示出了本发明的半导体器件的制造方法中连接第一导线的第四步骤的剖视图。
- [0045] 图 13E 是示出了本发明的半导体器件的制造方法中连接第一导线的第五步骤的剖视图。
- [0046] 图 13F 是示出了本发明的半导体器件的制造方法中连接第一导线的第六步骤的剖视图。
- [0047] 图 14A 是示出了本发明的半导体器件的制造方法中在针脚式焊部分上形成第二凸块的第一步骤的剖视图。
- [0048] 图 14B 是示出了本发明的半导体器件的制造方法中在针脚式焊部分上形成第二凸块的第二步骤的剖视图。
- [0049] 图 14C 是示出了本发明的半导体器件的制造方法中在针脚式焊部分上形成第二凸块的第三步骤的剖视图。
- [0050] 图 15A 是示出了本发明的半导体器件的制造方法中连接第二导线的第一步骤的剖视图。
- [0051] 图 15B 是示出了本发明的半导体器件的制造方法中连接第二导线的第二步骤的

剖视图。

[0052] 图 15C 是示出了本发明的半导体器件的制造方法中连接第二导线的第三步骤的剖视图。

[0053] 图 15D 是示出了本发明的半导体器件的制造方法中连接第二导线的第四步骤的剖视图。

[0054] 图 15E 是示出了本发明的半导体器件的制造方法中连接第二导线的第五步骤的剖视图。

[0055] 图 15F 是示出了本发明的半导体器件的制造方法中连接第二导线的第六步骤的剖视图。

[0056] 图 16A 示出了线路配置图的实例。

[0057] 图 16B 是图 16A 所示的线路配置图的俯视图和侧视图,其中根据本发明连接导线。

[0058] 图 16C 是俯视图和侧视图,每一个图均示出了图 16A 所示的线路配置图中出现的问题,其中没有根据本发明连接导线。

[0059] 图 16D 是俯视图和侧视图,每一个图均示出了图 16A 所示的线路配置图中出现的问题,其中没有根据本发明连接导线。

[0060] 图 17A 示出了线路配置图的另一个实例。

[0061] 图 17B 是图 17A 所示的线路配置图的俯视图和侧视图,其中根据本发明连接导线。

[0062] 图 17C 是示出了图 17A 所示的线路配置图中出现的问题的侧视图,其中没有根据本发明连接导线。

[0063] 图 17D 是示出了图 17A 所示的线路配置图中出现的问题的侧视图,其中没有根据本发明连接导线。

具体实施方式

[0064] 以下,将参考实例详细描述根据本发明的半导体器件及其制造方法,但其不应被理解为限制本发明。

[0065] (实例 1)

[0066] 图 1 示出了本发明的半导体器件的第一实例。

[0067] 本实例中的半导体器件 100 是所谓的球栅阵列 (BGA) 半导体器件。

[0068] 该半导体器件 100 具有设置在基板的上表面上的、两个层叠的半导体芯片 (半导体元件) 11A 和 11B; 半导体芯片 11A 通过粘合剂 12A 接合到基板, 并且半导体芯片 11B 通过粘合剂 12B 接合到半导体芯片 11A。

[0069] 使用这种多芯片层叠的封装以使半导体器件能够提供由不同半导体芯片的组合使用所实现的多功能性、以及由增加了的存储器存储容量所实现的高性能等。

[0070] 通过所谓的光蚀刻、选择镀等形成的多个电极 (也称为“电极焊盘”) 21 选择性地设置在基板 10 的上表面上方的、接近半导体芯片 11A 的位置处。另外, 通过所述晶片处理 (wafer process) 形成的多个电极 (电极焊盘) 22 也设置在半导体芯片 11A 的上表面上方, 该表面设有电路。类似地, 通过所谓晶片处理形成的多个电极 (电极焊盘) 23 设置在半导体芯片 11B 的上表面上方, 该表面设有电路。

[0071] 基板 10 上选出的电极 21 和半导体芯片 11A 上选出的电极 22 通过焊线 (bonding

wire)(连接线,连接导线;下文称为“导线”)41 连接到一起。半导体芯片 11A 上选出的电极 22 和半导体芯片 11B 上选出的电极 23 通过导线 42 连接到一起。

[0072] 使用密封树脂 13 密封基板 10 以及半导体芯片 11A 和 11B 的上表面,同时将导线 41 和 42 封装于其内。基板 10 具有设置在其它表面(下表面)上的多个焊球,这些焊球用作外部连接端子 14。

[0073] 在图 1 中应当注意到,尽管由于从与半导体芯片 11A 和 11B 层叠的方向垂直的方向观察半导体器件,从而在该图中仅示出了多个电极 21、多个电极 22 和多个电极 23 中的每一个电极的一个电极,但在基板 10 以及半导体芯片 11A 和 11B 上必然形成多个电极。

[0074] 在该示意性实例中,两条导线连接到半导体芯片 11A 上的电极 22。

[0075] 示意性的电极 22 示出了形成于半导体芯片 11A 上的一个或多个电极,并且接收与半导体芯片 11B 的电极 23 相同的电压或电信号。

[0076] 在半导体芯片 11A 的电极 22 上形成凸块 31。

[0077] 导线 41 的一端可以具有球状部分 B 并且通过所谓的球焊连接到基板 10 上的电极 21,另一端通过所谓的针脚式焊连接到在半导体芯片 11A 的电极 22 上形成的凸块 31。

[0078] 该实例的特征结构在于,在导线 41 的针脚式焊部分 S 上设置了凸块 32。

[0079] 导线 42 的一端可以具有球状部分 B 并且通过所谓的球焊连接到半导体芯片 11B 上的电极 23,另一端通过针脚式焊连接到凸块 32。

[0080] 更具体地,在半导体芯片 11A 上选出的电极 22 处,导线 41 针脚式焊接到在电极 22 上形成的凸块 32,凸块 32 形成于导线 41 的针脚式焊部分 S 上,并且导线 42 针脚式焊接到凸块 32。导线 41 和 42 的针脚式焊部分 S 层叠在半导体芯片 11A 上的电极 22 的上方,并且通过凸块 32 连接到一起。

[0081] 注意,导线 41 和 42 连接的顺序不限于上述顺序;当然,可以将导线 42 针脚式焊接到凸块 31,将凸块 32 设置到所得到的针脚式焊部分 S,并且将导线 41 针脚式焊接到凸块 32。

[0082] 在该结构中,基板 10 由诸如玻璃纤维环氧树脂(glass epoxy)、玻璃 BT 或聚酰亚胺(polyimide)之类的有机绝缘材料,或者诸如陶瓷或玻璃之类的无机绝缘材料制成。在基板 10 的表面或内侧上设置由铜等制成的互连层。如果必要的话,这些互连层可以以一个在另一个的顶部上的方式互相层叠,并且在每两个互连层之间夹设绝缘层,从而使基板 10 具有所谓的多层互连结构。

[0083] 电极 21 也由与互连层相同的材料制成。

[0084] 设置在半导体芯片 11A 上的电极 22 和设置在半导体芯片 11B 上的电极 23 也可称为电极焊盘,它们通过在所谓的晶片处理中对例如铝(Al)合金或者铜(Cu)合金进行处理而形成。

[0085] 半导体芯片 11A 和 11B 由诸如硅(Si)或砷化镓(GaAs)之类的半导体材料制成,并且通过所谓的晶片处理在它们的一个表面上形成包括有源元件和无源元件的电路。电极 22 和 23 分别设置在半导体芯片 11A 和 11B 上,同时在形成电路的表面上设置绝缘层或者多层互连层。有源元件、无源元件以及电极分别与互连层连接到一起。

[0086] 使用由金(Au)、铝(Al)、铜(Cu)或它们的合金制成的线性材料作为导线 41 和 42 的材料,并且在这些材料中,选择直径大约为 $18\mu\text{m}$ 到 $30\mu\text{m}$ 的材料。

[0087] 将与形成导线 41 和 42 的材料类似的材料用于凸块 31 和 32, 并且形成凸块 31 和 32 的方法可以采用所谓的球焊方法。

[0088] 可以使用诸如环氧树脂粘合剂、聚亚胺树脂粘合剂、以及丙烯酸树脂粘合剂之类的绝缘树脂粘合剂作为粘合剂 12A 和 12B。

[0089] 环氧树脂可以用于密封树脂 13。

[0090] 如上所述, 在该实例 1 中, 所谓的针脚式焊接方法用于将每条导线连接到待连接多条导线的电极 22。

[0091] 该结构可以降低围绕电极 22 的、由连接的导线 (导线 41 和 42) 所形成的环路的高度。

[0092] 为此, 可以在导线 41 和 42 的上方设置另一条导线, 并且不使其环路的高度增加到超出所需的高度, 因此提高了线路配置图的灵活性。这样还降低了密封树脂 13 的高度 (厚度), 因此能够实现半导体器件的小型化。

[0093] 此外, 当导线 41 连接到电极 22 时, 凸块 31 设置在电极 22 上, 并且导线 41 通过针脚式焊连接到凸块 31。此后, 凸块 32 设置在包括导线 41 的针脚式焊部分 S 的凸块 31 的上方。

[0094] 通过这种凸块 32 层叠在凸块 31 的上方的结构, 可以加强凸块 31 和导线 41 之间的连接。

[0095] 此外, 当导线 42 连接到电极 22 时, 凸块 32 设置在包括导线 41 的针脚式焊部分 S 的凸块 31 的上方, 并且导线 42 通过针脚式焊连接到凸块 32。

[0096] 因此, 导线 42 的针脚式焊部分 S 与导线 41 的针脚式焊部分 S 分离, 由此, 在没有影响导线 41 的针脚式焊部分 S 的情况下, 导线 42 针脚式焊接到凸块 32。

[0097] 而且在此, 凸块 32 的存在增加了导线 42 可延伸焊接的方向的数目。因此, 对导线 41 和 42 延伸焊接的方向没有作出限制。

[0098] (实例 1 的第一改型)

[0099] 可以对实例 1 的半导体器件 100 作出以下改型。

[0100] 即, 可以采用所谓的引线框结构来替代基板 10。

[0101] 在半导体器件 150 中, 在引线框 15 的压料垫 (die pad) 15A 上设置层叠的半导体芯片 11A 和 11B。

[0102] 使用密封树脂 13 密封压料垫 15A、引线框 15 的内引线 15B、以及半导体芯片 11A 和 11B, 同时将导线 41 和 42 封装在其内。

[0103] 在这种结构中, 导线 41 的一端可以具有球状部分 B 并且通过所谓的球焊连接到引线框 15 的内导线 15B, 另一端通过针脚式焊连接到凸块 31, 该凸块 31 设置在半导体芯片 11A 上选出的电极 22 上。

[0104] 然后, 在导线 41 的针脚式焊部分 S 上设置凸块 32。

[0105] 导线 42 的一端也可以具有球状部分 B 并且通过所谓的球焊连接到半导体芯片 11B 上选出的电极 23, 另一端通过针脚式焊连接到凸块 32。

[0106] 该结构也可以提供与上述实例 1 类似的效果。

[0107] (实例 1 的第二改型)

[0108] 图 3 示出了一种半导体器件的结构, 其中两条导线 (即导线 41 和 42) 以与它们在

实例 1 的半导体器件 100 中的连接顺序相反的顺序连接到电极 22。

[0109] 更具体地,首先使用导线 42 将设置在半导体芯片 11A 上的电极 22 连接到设置在半导体芯片 11B 上的电极 23。此后,使用导线 41 将设置在基板 10 上的电极 21 连接到设置在半导体芯片 11A 上的电极 22。

[0110] 在该过程中,导线 42 的另一端首先针脚式焊接到设置在电极 22 上的凸块 31,在所得到的针脚式焊部分 S 上设置凸块 32,并且导线 41 的另一端针脚式焊接到凸块 32。

[0111] 导线 42 的一端通过球焊连接到设置在半导体芯片 11B 上的电极 23。导线 41 的一端通过球焊连接到设置在基板 10 上的电极 21。

[0112] 该过程也可以提供与实例 1 所描述的效果类似的效果。

[0113] 注意在图 3 和其后的附图中,省略了对密封树脂 13 和用作外部连接端子 14 的焊球的示出和描述。

[0114] (实例 2)

[0115] 图 4 示出了本发明的半导体器件的第二实例。

[0116] 除了在凸块 31 和 32 之间设置了两个层叠的凸块 33 以外,本实例的半导体器件 200 与实施例 1 的第二改型相同。

[0117] 通过在凸块 31 和 32 之间设置这种额外的凸块 33,增加了导线 41 和 42 之间的距离。这可以更加确保在不影响导线 42 的情况下进行导线 41 的针脚式焊。

[0118] 此外,凸块 33 的设置增加了导线 41 的针脚式焊部分 S 在电极 22 处的高度,因此增加了导线 41 的环路高度。

[0119] 因此,可以在环路导线 42 的下方设置额外的导线(未示出),并且增加了设计线路配置图的灵活性。

[0120] 尽管在该具体实例中凸块 33 的数目或者凸块 33 的级(stage)数为 2,但是该数目不特别限于 2。不言而喻,该数目可以是 1,或者可以是 3 或更多。

[0121] 甚至对于实例 1 的半导体器件结构而言,如果需要的话,也可以在导线 41 的针脚式焊部分 S 上设置凸块 33。

[0122] (实例 3)

[0123] 图 5 示出了本发明的半导体器件的第三实例。

[0124] 在本实例的半导体器件 300 中,在已通过针脚式焊连接到凸块 32 的导线 42 的针脚式焊部分 S 上设置额外的凸块 34,该凸块 32 设置在电极 22 处的凸块 31 的上方。

[0125] 导线 42 的针脚式焊部分 S 上的额外的凸块 34 的设置使得针脚式焊部分 S 牢固地固定到凸块 32。

[0126] 而且,还可以将额外的导线连接到凸块 34,从而提高设计的灵活性。

[0127] (实例 4)

[0128] 图 6 示出了本发明的半导体器件的第四实例。

[0129] 在本实例的半导体器件 400 中,选择性地设置在基板 10 的上表面上方的两个电极 21A 和 21B 分别通过导线 41A 和 41B 连接到设置在半导体芯片 11A 上的电极 22。

[0130] 此外,设置在半导体芯片 11A 上的半导体芯片 11B 上的电极 23 通过导线 42 连接到半导体芯片 11A 的电极 22。

[0131] 更具体地,在半导体器件 400 中,三条导线连接到一个电极 22。

[0132] 为了实现这种结构,导线 41A 的一端可以具有球状部分 B 并且通过所谓的球焊连接到基板 10 上的电极 21A,另一端通过所谓的针脚式焊连接到凸块 31,该凸块 31 形成在半导体芯片 11A 的电极 22 上。

[0133] 然后,在导线 41A 的针脚式焊部分 S 上设置凸块 32。

[0134] 导线 42 的一端也可以具有球状部分 B 并且通过所谓的球焊连接到半导体芯片 11B 上的电极 23,另一端通过针脚式焊连接到凸块 32。

[0135] 然后,在导线 42 的针脚式焊部分 S 上设置凸块 34。

[0136] 另外,导线 41B 的一端可以具有球状部分 B 并且通过所谓的球焊连接到基板 10 上的电极 21B,另一端通过针脚式焊连接到凸块 34。

[0137] 在实例 4 中,当要将多条导线连接到一个电极(电极 22)时,在导线的相邻焊接部分之间设置凸块,由此使导线能够连接到一起,并且没有影响它们的焊接部分。因此,提高了设计线路配置图的灵活性。

[0138] 如果需要提高半导体芯片 11A 和 11B 的电源,可以在该实例的线路配置图中,通过将电极 21A 和 21B 设置在基板 10 上以起电源端子的作用,从而为半导体器件提供提高的电源。

[0139] (实例 5)

[0140] 图 7 示出了本发明的半导体器件的第五实例。

[0141] 在本实例的半导体器件 500 中,半导体芯片 11B 设置半导体芯片 11A 上的、远离半导体芯片 11A 的电极 22 的位置处,并且在半导体芯片 11B 和电极 22 之间设置中继元件(relay member)50。使用粘合剂 12 将中继元件 50 固定到半导体芯片 11A。

[0142] 中继元件 50 包括选择性地设置在该中继元件 50 的基底(base)51 上的中继电极 52,该基底 51 由板状半导体构件或者板状绝缘构件构成。在电极 52 上设置凸块 31。

[0143] 在包括中继元件 50 的结构中,半导体芯片 11A 上的电极 22 和中继元件 50 上的电极 52 通过导线 41 连接到一起。中继元件 50 上的电极 52 和半导体芯片 11B 上的电极 23 通过导线 42 连接到一起。

[0144] 在本实例中,导线 41 的一端可以具有球状部分 B 并且通过所谓的球焊连接到半导体芯片 11A 上的电极 22,另一端通过针脚式焊连接到中继元件 50 的电极 52 上的凸块 31。

[0145] 然后,在导线 41 的针脚式焊部分 S 上设置凸块 32。

[0146] 导线 42 的一端可以具有球状部分 B 并且通过所谓的球焊连接到半导体芯片 11B 上的电极 23,另一端通过针脚式焊连接到凸块 32。

[0147] 注意,导线 41 和 42 的连接顺序不限于上述顺序;当然也可以将导线 42 的另一端(端子)针脚式焊接到凸块 31,将凸块 32 设置到所得到的针脚式焊部分 S,然后将另一端针脚式焊接到凸块 32。

[0148] 在这种结构中,中继元件 50 例如由硅(Si)、玻璃纤维环氧树脂、玻璃 BT 或聚酰亚胺制成。当使用硅形成中继元件 50 时,使用所谓的晶片处理用于半导体芯片,由此能够以高精度在硅基板上形成小电极(电极焊盘)。

[0149] 在这种情况下,可以使用与用于半导体芯片 11B 的设备类似的设备制造中继元件 50。

[0150] 优选的是,中继元件 50 与半导体芯片 11B 一样厚;例如,中继元件 50 的厚度优选

为 50 μm 到 200 μm 。

[0151] 而且,如果需要可以在中继元件 50 上设置多个电极,并且还可以设置与电极互相连接的互连层。

[0152] 如上所述,在实例 5 中,包括位于其表面上的电极 52 的中继元件 50 设置在半导体芯片 11A 上。然后,中继元件 50 接续 (relay) 半导体芯片 11A 和 11B 之间的导线。

[0153] 因此,可以提高设计线路配置图的灵活性。

[0154] 而且,半导体芯片 11A 上的电极 22 和半导体芯片 11B 上的电极 23 可以使用两个短导线而不使用单个长导线而连接到一起。为此,可以避免由于长导线的环路变形而导致的相邻导线之间的接触,从而还能够避免由于导线接触导致的短路。

[0155] (实例 5 的改型)

[0156] 可以对实例 5 的半导体器件 500 作出以下改型。

[0157] 即,如图 8 所示,中继元件 50 可以为具有较大面积的、已制成的板状,并且夹设在半导体芯片 11A 和 11B 之间。

[0158] 在这种半导体器件 550 中,半导体芯片 11A、板状中继元件 50、以及半导体芯片 11B 分别使用粘合剂 12A、12B 和 12C 依次层叠在基板 10 的上表面上方。

[0159] 在这种结构中,中继元件 50 上的电极 52 设置在这样的位置处,即,使位于半导体芯片 11A 和 11B 的上方的电极的导线可以连接到电极 52。例如,电极 52 的位置选择为使其与半导体芯片 11A 和 11B 的上方的多个电极之间的距离均相等。

[0160] 这种结构也可以提供与实例 5 所描述的效果类似的效果,并且可以通过中继元件 50 接续导线。因此,可以提高设计线路配置图的灵活性并且防止短路。

[0161] 注意,在该改型中,导线 41 和 42 连接到中继元件 50 上的电极 52 的顺序与图 3 所示的结构(实例 1 的第二改型)中的顺序相同。

[0162] 更具体地,在使用导线 42 将设置在半导体芯片 11B 上的电极 23 连接到设置在中继元件 50 上的电极 52 之后,在导线 42 的针脚式焊部分 S 上设置凸块 32,并且从半导体芯片 11A 上的电极 22 延伸的导线 41 的一端针脚式焊接到凸块 32。

[0163] 当然,也可以先连接导线 41,然后再连接导线 42。

[0164] (实例 6)

[0165] 图 9 示出了本发明的半导体器件的第六实例。

[0166] 在本实例的半导体器件 600 中,三个半导体芯片(半导体元件)11A、11B 和 11C 分别使用粘合剂 12A、12B 和 12C 层叠在基板 10 的上表面上方。

[0167] 电极 21 选择性地设置在基板 10 的上表面上方的、接近半导体芯片 11A 的位置处。通过所谓的晶片处理形成的多个电极(电极焊盘)22 设置在半导体芯片 11A 的上表面上方,该表面设有电路。类似地,通过所谓的晶片处理形成的多个电极(电极焊盘)23 和 24 分别设置在每个半导体芯片 11B 和 11C 的上表面上方。

[0168] 基板 10 上选出的电极 21 和半导体芯片 11A 上选出的电极 22 通过导线 41 连接到一起,并且半导体芯片 11A 上的电极 22 和半导体芯片 11B 上选出的电极 23 通过导线 42 连接到一起。而且,半导体芯片 11B 上的电极 23 和半导体芯片 11C 上选出的电极 24 通过导线 43 连接到一起。

[0169] 在图 9 中应当注意到,尽管由于从与半导体芯片 11A、11B 和 11C 层叠的方向垂直

的方向观察半导体器件,从而在该图中仅示出了多个电极 21、多个电极 22、多个电极 23 和多个电极 24 中的每一个电极的一个电极,但在基板 10 以及半导体芯片 11A、11B 和 11C 上必然形成多个电极。

[0170] 在半导体芯片 11A 的电极 22 上设置凸块 31a,在半导体芯片 11B 的电极 23 上设置凸块 31b。

[0171] 导线 41 的一端可以具有球状部分 B 并且通过所谓的球焊连接到基板 10 上的电极 21,另一端通过所谓的针脚式焊连接到凸块 31a,该凸块 31a 形成于半导体芯片 11A 的电极 22 上。

[0172] 导线 42 的一端可以具有球状部分 B 并且通过所谓的球焊连接到电极 22 上的凸块 31a,该凸块 31a 包括导线 41 的针脚式焊部分 S。导线 42 的另一端通过所谓的针脚式焊连接到凸块 31b,该凸块 31b 形成于半导体芯片 11B 上的电极 23 上。

[0173] 此外,在导线 42 的针脚式焊部分 S 上设置凸块 32。

[0174] 而且,导线 43 的一端也可以具有球状部分 B 并且通过球焊连接到半导体芯片 11C 上的电极 24,另一端通过所谓的针脚式焊连接到凸块 32,该凸块 32 形成于半导体芯片 11B 的电极 23 上。

[0175] 如上所述,在实例 6 中,凸块 31a 设置在半导体芯片 11A 的电极 22 上,并且导线 41 针脚式焊接到凸块 31a,其中导线 42 的一端通过球焊连接到针脚式焊部分 S。

[0176] 半导体芯片 11B 上的电极用作接续导线,该接续导线将半导体芯片 11A 和 11C 连接到一起。

[0177] 因此,可以在使用导线连接多个半导体芯片时,扩大建立线路配置图的选择范围。

[0178] (实例 7)

[0179] 图 10 示出了本发明的半导体器件的第七实例。

[0180] 在本实例的半导体器件 700 中,半导体芯片(半导体元件)11A 使用粘合剂 12A 固定到基板 10 的上表面。

[0181] 电极选择性地设置在基板 10 的上表面上方的、接近半导体芯片 11A 的位置处,并且多个电极 22 设置在半导体芯片 11A 的上表面上方,该表面设有电路。从设置在基板 10 的上方的电极中选出的电极 21A 和 21B 分别经由导线 41A 和 41B 连接到半导体芯片 11A 上的电极 22。

[0182] 在半导体芯片 11A 的电极 22 上设置凸块 31。

[0183] 在该结构中,导线 41A 的一端可以具有球状部分 B 并且通过所谓的球焊连接到基板 10 的电极 21A,另一端通过针脚式焊连接到凸块 31,该凸块 31 设置在半导体芯片 11A 的电极 22 上。

[0184] 然后,在导线 41A 的针脚式焊部分 S 上设置凸块 32。

[0185] 而且,导线 41B 的一端也可以具有球状部分 B 并且通过球焊连接到基板 10 的电极 21B,另一端通过针脚式焊连接到凸块 32。

[0186] 当电极 22 用作半导体芯片 11A 上的电源端子时,该线路配置图能够使电力从基板 10 上形成的多个电极供应到电极 22,从而构成具有增强电源的半导体器件。

[0187] 在这种情况下,可以在需要时容易地增加基板 10 上的电极的数目。在此,在预先连接到凸块 32 的导线的针脚式焊部分上形成额外的凸块,然后另一条导线针脚式焊接到

该凸块。

[0188] (实例 8)

[0189] 图 11 示出了本发明的半导体器件的第八实例。

[0190] 在本实例的半导体器件 800 中,两个半导体芯片(半导体元件)11A 和 11B 分别使用粘合剂 12A 和 12B 层叠在基板 10 的上表面上方。

[0191] 在基板 10 的上表面上方的、接近半导体芯片 11A 的位置处选择性地设置多个电极。还在形成有电路的、每个半导体芯片 11A 和 11B 的上表面上方设置多个电极。

[0192] 从设置在基板 10 的上表面上方的电极中选出电极 21A 和 21B,并且从设置在半导体芯片 11A 的上表面上方的电极中选出电极 22。此外,在设置在半导体芯片 11B 的上表面上方的电极中选出一个设置在半导体芯片 11B 的中央附近的电极(电极 23A)以及一个设置在半导体芯片 11B 的边缘附近的电极(电极 23B)。

[0193] 在此,基板 10 上选出的电极 21A 和半导体芯片 11A 上选出的电极 22 通过导线 44 连接到一起。

[0194] 同时,通过导线 45 将基板 10 上选出的电极 21B 和半导体芯片 11B 上选出的电极 23B 连接到一起,并且通过导线 46 将半导体芯片 11B 上选出的电极 23A 和 23B 连接到一起。

[0195] 然后,在电极 23B 上设置凸块 31。

[0196] 在这种结构中,导线 44 的一端可以具有球状部分 B 并且通过球焊连接到半导体芯片 11A 上的电极 22,另一端通过针脚式焊连接到基板 10 上的电极 21A。

[0197] 同时,导线 46 的一端也可以具有球状部分 B 并且通过球焊连接到半导体芯片 11B 上的电极 23A,电极 23A 设置在半导体芯片 11B 的中央附近。导线 46 的另一端通过针脚式焊连接到凸块 31,该凸块 31 位于半导体芯片 11B 的电极 23B 上。

[0198] 然后,在导线 46 的针脚式焊部分 S 上设置凸块 32。

[0199] 同时,导线 45 的一端也可以具有球状部分 B 并且通过所谓的球焊连接到基板 10 上的电极 21B,另一端通过针脚式焊连接到凸块 32。

[0200] 应当注意,导线 44 的结构当然可以与实例 1 中所描述的导线的结构类似,即导线 44 的一端可以通过球焊连接到基板 10 上的电极 21A,其另一端可以通过针脚式焊连接到半导体芯片 11A 的电极 22。

[0201] 此外,导线 45 的连接在导线 44 的连接之后进行。

[0202] 当设置在半导体芯片 11B 上的电极 23A 和 23B 欲作为普通电源端子时,该线路配置图能够易于实现以下构造,即直接将电力供应至设置在半导体芯片 11B 的电路中央处的电极 23B。因此,可以稳定半导体芯片 11B 的运行。

[0203] (实例 9)

[0204] 通过解释上述半导体器件 100 的制造方法,参考附图描述本发明半导体器件的制造方法。

[0205] 在半导体器件 100 中,分别使用粘合剂 12A 和 12B 将两个半导体元件(半导体芯片)11A 和 11B 依次层叠在基板 10 的上表面上方。

[0206] 通过所谓的光蚀刻、选择镀等形成的电极(也称为“电极焊盘”)21 选择性地设置在基板 10 的上表面上方的、接近半导体芯片 11A 的位置处。通过所谓的晶片处理形成的多个电极(电极焊盘)22 设置在半导体芯片 11A 的上表面上方,该表面设有电路。类似地,通

过所谓的晶片处理形成的多个电极（电极焊盘）23 设置在半导体芯片 11B 的上表面上方。

[0207] 为了制造这种由基板和半导体芯片组成的层压体 (laminates), 首先将基板 10 放置在焊接台 (bonding stage) (未示出) 上, 该基板 10 包括半导体芯片 11A 和 11B, 半导体芯片 11A 和 11B 分别通过设置在它们下方的粘合剂 12A 和 12B 层叠在基板 10 的上表面上方。此后, 将半导体芯片 11A 和 11B 以及基板 10 加热到 70°C 至 200°C。

[0208] 执行以下过程以通过导线焊接将基板 10 上的电极与半导体芯片 11A 和 11B 连接到一起。

[0209] 使用焊炬电极 (未示出) 通过高压点火 (high-voltage sparking) 来熔化从焊针 61 的末端延伸出来的 Au (金) 导线的末端, 从而形成球形部分 30 (见图 12A)。

[0210] 然后, 球形部分 30 可以紧靠在半导体芯片 11A 的电极 22 上, 之后通过焊针 61 在球形部分 30 上施加负荷, 并沿与施加负荷方向垂直的方向施加超声振动, 由此将球形部分 30 焊接到电极 22 (见图 12B)。

[0211] 超声振动的施加通过去除存在于电极 (电极焊盘) 22 表面上的氧化膜或者灰尘, 从而有效地确保了球形部分 30 可靠地焊接到电极 22。

[0212] 通过相对于电极 22 的表面垂直提升焊针 61, Au 导线断开, 由此在电极 22 上形成 Au 凸块 31 (见图 12C)。

[0213] 在提升焊针 61 之前或者在形成凸块 31 之后, 可以使凸块 31 的顶部平坦化。

[0214] 在基板 10 的电极 21 的上方, 将从焊针 61 延伸出来的 Au 导线 (导线 41) 的末端熔化, 从而形成球状部分 B (见图 13A)。

[0215] 上述使用焊炬电极的高压点火可以用于球的形成。

[0216] 然后, 球状部分 30 可以紧靠电极 22, 之后通过焊针 61 在球形部分 30 上施加负荷, 并沿与施加负荷方向垂直的方向施加超声振动, 由此将球形部分 30 焊接到电极 21 (见图 13B)。

[0217] 然后, 沿着垂直于电极 21 表面的方向提升焊针 61 (见图 13C)。

[0218] 之后, 当进一步将 Au 导线 41 从焊针 61 中拉出来时, 焊针 61 移动到在半导体芯片 11A 的电极 22 上所形成的凸块 31 的上方, 从而将导线 41 焊接到凸块 31 (见图 13D)。

[0219] 将 Au 导线 41 的端部压向 Au 凸块 31, 以将该 Au 导线 41 针脚式焊接到该 Au 凸块 31 上 (参见图 13E)。

[0220] 注意, 由于在此处将同样的金属材料焊接到一起, 即执行金到金的焊接, 因此不需要施加超声振动。

[0221] 结果, Au 导线 41 的端部 (端子) 针脚式焊接到 Au 凸块 31, 从而形成针脚式焊部分 S (见图 13F)。

[0222] 接下来, 与形成 Au 凸块 31 一样, 在包括 Au 导线 41 的针脚式焊部分 S 的 Au 凸块 31 上形成 Au 凸块 32。

[0223] 更具体地, 在从焊针 61 延伸出来的 Au 导线的末端形成另一个 Au 球状部分 30 (见图 14A)。

[0224] 如上所述, 将使用焊炬电极的高压点火应用于球的形成。

[0225] 然后, 由此形成的球状部分 30 可以紧靠到具有针脚式焊部分 S 的 Au 凸块 31, 并且施加负荷以将该球状部分 30 焊接到 Au 凸块 31 (见图 14B)。

- [0226] 然后,提升焊针 61 以断开 Au 导线,从而在 Au 凸块 31 上形成 Au 凸块 32(见图 14C)。
- [0227] 必要时,可以平坦化 Au 凸块 32 的顶部。
- [0228] 接下来,通过 Au 导线 42 将半导体芯片 11B 上的电极 23 和半导体芯片 11A 上的电极 22 连接到一起。
- [0229] 更具体地,将焊针 61 移动到电极 23 的上方,并在从焊针 61 延伸出来的 Au 导线 42 的末端形成另一个 Au 球状部分 30(见图 15A)。
- [0230] 然后,使由此形成的球状部分 30 紧靠电极 23,然后通过焊针 61 在球状部分 30 上施加负荷,并且沿着与施加负荷方向垂直的方向施加超声振动,由此将球状部分 30 焊接到电极 23(见图 15B)。
- [0231] 然后,沿着垂直于电极 23 表面的方向提升焊针 61(见图 15C)。
- [0232] 之后,当进一步将 Au 导线 42 从焊针 61 拉出来时,焊针 61 移动到在半导体芯片 11A 的电极 22 上所形成的凸块 32 的上方,以将导线 41 焊接到凸块 32(见图 15D)。
- [0233] 然后,将 Au 导线 42 的端部压向 Au 凸块 32,从而将 Au 导线 42 针脚式焊接到 Au 凸块 32(见图 15E)。
- [0234] 结果, Au 导线 42 的端部(端子)针脚式焊接到 Au 凸块 32,从而形成针脚式焊部分 S(见图 15F)。
- [0235] 这样,基板 10 以及半导体芯片 11A 和 11B 的电极通过导线焊接连接到一起。
- [0236] 然后,使用密封树脂 13 密封由此形成的层压体,之后在基板 10 的背面上形成焊球 14。这样就制造出了上述的半导体器件 100。
- [0237] 通过本发明的这个方法,凸块 32 层叠在凸块 31 的上方,因此可以通过凸块 32 加强凸块 31 处的导线 41 的针脚式焊部分。
- [0238] 此外,当导线 42 欲连接到电极 22 时,导线 42 的针脚式焊部分 S 通过凸块 32 连接到电极 22。这使得导线 42 的针脚式焊部分 S 与导线 41 分离,由此在不干涉导线 41 的情况下实现导线 42 的针脚式焊。
- [0239] (实例 10)
- [0240] 如上所述,当基板 10 以及半导体芯片 11A 和 11B 上的电极通过导线焊接连接到一起时,在某些情况下用于将这些电极连接到一起的导线可能交叉。
- [0241] 该实例示出了包括前述凸块设置的线路配置图,该线路配置图使用涉及导线交叉的导线焊接方法来设计。
- [0242] 图 16A 示出了用于将设置在基板 10 以及半导体芯片 11A 和 11B 上的电极连接到一起的线路配置图的实例,图 16B 示出了在这种线路配置图中使用交叉导线将三个电极连接到一起的状态。
- [0243] 在图 16B 中,图 16B-i 是示出了线路配置图的俯视图,图 16B-ii 是从与半导体芯片 11A 和 11B 的层叠方向垂直的方向(即图 16B-i 的箭头 P 的方向)看过去的线路配置图的侧视图。
- [0244] 如图 16A 所示,半导体芯片 11A 和 11B 依次层叠在基板 10 的上表面上方。
- [0245] 在基板 10 上方的、接近半导体芯片 11A 的位置处设置的多个电极之中,示出了电极 21A、21B 和 21C。在设置在半导体芯片 11A 的上方的多个电极(电极焊盘)之中,示出了电极 22A 和 22B。在设置在半导体芯片 11B 的上方的多个电极(电极焊盘)之中,示出了电

极 23A 和 23B。

[0246] 半导体芯片 11A 上的电极 22A 和 22B 位于半导体芯片 11A 的边缘附近, 半导体芯片 11B 上的电极 23A 和 23B 位于半导体芯片 11B 的边缘附近。

[0247] 通过 Au 导线 101 将基板 10 上选出的电极 21A 和半导体芯片 11A 上选出的电极 22B 连接到一起, 并且通过 Au 导线 102 将基板 10 上选出的电极 21B 和半导体芯片 11B 上选出的电极 23B 连接到一起。

[0248] 同时, 通过 Au 导线 103 将基板 10 上选出的电极 21C 和半导体芯片 11A 上选出的电极 22A 连接到一起, 并且通过 Au 导线 104 将半导体芯片 11A 上选出的电极 22A 和半导体芯片 11B 上选出的电极 23A 连接到一起。

[0249] 在这种线路配置图中, 导线 101 在基板 10 的上方与导线 102 和 103 交叉, 而导线 102 在半导体芯片 11A 的上方与导线 104 交叉, 从而形成交叉点 X1 到 X3。

[0250] 因此, 需要提供一种线路配置图, 其能防止这些导线在它们的交叉点相互接触。

[0251] 图 16B 示出了一种状态, 其中采用本发明的线路配置图和布线工艺将图 16A 所示的基板 10 以及半导体芯片 11A 和 11B 上的电极连接到一起。

[0252] 在示意性实施例中, 两条导线连接到半导体芯片 11A 上的电极 22A。

[0253] 在这种结构中, 在半导体芯片 11A 的电极 22A 上设置凸块 31, 在半导体芯片 11B 的电极 23B 上设置另一个凸块 31。

[0254] 导线 101 的一端可以具有球状部分 B 并且通过球焊连接到半导体芯片 11A 上的电极 22B, 另一端通过针脚式焊连接到基板 10 上的电极 21A。

[0255] 导线 102 的一端可以具有球状部分 B 并且通过球焊连接到基板 10 上的电极 21B, 另一端通过针脚式焊连接到位于半导体芯片 11B 上的电极 23B 上的凸块 31。

[0256] 导线 103 的一端可以具有球状部分 B 并且通过球焊连接到基板 10 上的电极 21C, 另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22A 上的凸块 31。此外, 在导线 103 的针脚式焊部分 S 上设置凸块 32。

[0257] 而且, 导线 104 的一端也可以具有球状部分 B 并且通过球焊连接到半导体芯片 11B 上的电极 23A, 另一端通过针脚式焊连接到凸块 32, 该凸块 32 设置在半导体芯片 11A 上的电极 22A 上形成的凸块 31 上。

[0258] 如上所述, 在该实例中, 待连接到半导体芯片 11A 上的电极 22A 的多条导线中的每一条导线均通过针脚式焊连接。

[0259] 因此, 可以降低电极 22A 附近的、导线 103 和 104 的环路的高度。

[0260] 这使得导线 103 和 104 位于电极 22A 附近的、远离导线 101 和 102 的位置, 由此防止导线在任一交叉点 X1 到 X3 处相互接触而导致短路。

[0261] 因此, 可以制造具有交叉导线的半导体器件, 由此使得半导体器件的尺寸更小。

[0262] 以下描述图 16B 中所示的导线连接到它们相应的电极的顺序。

[0263] 首先在半导体芯片 11A 上的电极 22A 上设置凸块 31, 在半导体芯片 11B 上的电极 23B 上设置另一个凸块 31。

[0264] 然后, 导线 103 的一端通过球焊连接到基板 10 上的电极 21C, 另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22A 上的凸块 31。此后, 在导线 103 的针脚式焊部分 S 上设置凸块 32。

[0265] 然后,导线 101 的一端通过球焊连接到半导体芯片 11A 上的电极 22B,另一端通过针脚式焊连接到基板 10 上的电极 21A。

[0266] 在此,导线 101 和 103 的延伸方向不同,所以所得到的环路的顶部高度也不同。因此,可以防止导线 101 和 103 在如图 16A 所示的交叉点 X1 处相互接触。

[0267] 然后,导线 102 的一端通过球焊连接到基板 10 上的电极 21B,另一端通过针脚式焊连接到半导体芯片 11B 上的电极 23B。

[0268] 在此,导线 101 和 102 的延伸方向也不同,所以所得到的环路的顶部高度也不同。因此,可以防止导线 101 和 102 在如图 16A 所示的交叉点 X2 处相互接触。

[0269] 导线 104 的一端通过球焊连接到半导体芯片 11B 上的电极 23A,另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22A 上的凸块 32。

[0270] 因此,导线 102 和 104 以不同方向延伸,所以所得到的环路的顶部高度也不同。因此,也可以防止导线 102 和 104 在如图 16A 所示的交叉点 X3 处相互接触。

[0271] 也就是说,即使在连接以不同高度接近地隔开的多个电极而使得导线彼此交叉时,也可以选择适当的布线顺序使导线环路的顶端高度不同,从而防止导线彼此接触。

[0272] 通过这样做,还可以防止焊针与导线接触,因此可以有效地制造半导体器件。

[0273] 如果没有根据本发明的这种布线工艺,则出现如图 16C 和图 16D(仅作为参考目的示出)所示的导线接触的可能性变大。

[0274] 在图 16C 中,图 16C-i 是示出了线路配置图的俯视图,图 16C-ii 是从与半导体芯片 11A 和 11B 的层叠方向垂直的方向(即图 16C-i 的箭头 P 的方向)看过去的侧视图。

[0275] 在图 16D 中,图 16D-i 是示出了线路配置图的俯视图,图 16D-ii 是从与半导体芯片 11A 和 11B 的层叠方向垂直的方向(即图 16D-i 的箭头 P 的方向)看过去的侧视图。

[0276] 图 16C 和图 16B 所示的线路配置图中导线 103 延伸焊接的方向不同。

[0277] 也就是说,导线 103 的一端通过球焊连接到位于半导体芯片 11A 上的电极 22A 上的凸块 31,另一端通过针脚式焊连接到基板 10 上的电极 21C。

[0278] 因此,导线 101 和 103 以相同方向延伸,所以所得到的导线环路的顶部几乎位于相同的高度,这会不期望地导致导线 101 和 103 在如图 16A 所示的交叉点 X1 处相互接触。

[0279] 此外,图 16D 和图 16B 所示的线路配置图中导线 104 延伸焊接的方向不同。

[0280] 也就是说,导线 104 的一端通过球焊连接到半导体芯片 11A 上的电极 22A 上的凸块 31,另一端通过针脚式焊连接到半导体芯片 11B 上的电极 23A 上的凸块 31。

[0281] 因此,对于导线 102 和 104,所得到的导线环路的顶部几乎位于相同的高度,这会不期望地导致导线 102 和 104 在图 16A 所示的交叉点 X3 处相互接触。

[0282] 注意,在图 16B 到图 16D 的侧视图中,看起来重叠的部件由圆括号中的标号表示。

[0283] (实例 11)

[0284] 如上所述,当通过导线焊接将基板 10 以及半导体芯片 11A 和 11B 上的电极连接到一起时,在某些情况下用于将这些电极连接到一起的导线可能交叉。

[0285] 该实例示出了包括前述凸块设置的线路配置图,其中半导体电极设置在半导体芯片的中央处,使用涉及导线交叉的导线焊接方法来设计线路配置图。

[0286] 图 17A 示出了将基板 10 以及半导体芯片 11A 和 11B 上的电极连接到一起的线路配置图的实例,图 17B 示出了使用交叉导线将半导体芯片 11A 和 11B 上的电极连接到一起

的状态。

[0287] 在图 17B 中,图 17B-i 是示出了线路配置图的俯视图,图 17B-ii 是从与半导体芯片 11A 和 11B 的层叠方向垂直的方向(即图 17B-i 的箭头 P 的方向)看过去的侧视图。

[0288] 在如图 17A 所示的结构中,半导体芯片 11A 上的电极 22A 和 22B 设置在半导体芯片 11A 的边缘附近,因此使它们接近设置在基板 10 上的电极 21A 和 21B。

[0289] 另一方面,半导体芯片 11B 上的电极 23A 和 23B 设置在半导体芯片 11B 的中央附近。

[0290] 通过导线 111 将基板 10 上选出的电极 21A 和半导体芯片 11A 上选出的电极 22A 连接到一起。通过导线 112 将半导体芯片 11A 上选出的电极 22A 和半导体芯片 11B 上选出的电极 23B 连接到一起。

[0291] 另外,通过导线 113 将基板 10 上选出的电极 21B 和半导体芯片 11A 上选出的电极 22B 连接到一起。通过导线 114 将半导体芯片 11A 上选出的电极 22B 和半导体芯片 11B 上选出的电极 23A 连接到一起。

[0292] 图 17B 示出了一种状态,其中使用本发明的线路配置图和布线工艺将如图 17A 所示的基板 10 以及半导体芯片 11A 和 11B 上的电极连接到一起。

[0293] 在示意性实施例中,两条导线连接到半导体芯片 11A 上的每个电极 22A 和 22B。

[0294] 在这种结构中,在半导体芯片 11A 的电极 22A 和 22B 上设置凸块 31,在半导体芯片 11B 的电极 23A 上设置另一个凸块 31。

[0295] 在半导体芯片 11A 的电极 22A 上设置凸块 31,在半导体芯片 11B 的电极 23B 上设置另一个凸块 31。

[0296] 导线 111 的一端可以具有球状部分 B 并且通过球焊连接到基板 10 上的电极 21A,另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22A 上的凸块 31。

[0297] 该实例的特有特征在于,在设置在电极 22A 上的凸块 31 处,在凸块 32 与导线 111 的针脚式焊部分 S 之间设置三个凸块 33。

[0298] 导线 112 的一端可以具有球状部分 B 并且通过球焊连接到半导体芯片 11B 上的电极 23B,另一端通过针脚式焊连接到凸块 32。

[0299] 导线 113 的一端可以具有球状部分 B 并且通过球焊连接到基板 10 上的电极 21B,另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22B 上的凸块 31。

[0300] 而且,导线 114 的一端也可以具有球状部分 B 并且通过球焊连接到凸块 32,该凸块 32 包括电极 22B 上的导线 113 的针脚式焊部分 S,另一端通过针脚式焊连接到凸块 31,该凸块 31 设置在半导体芯片 11B 上的电极 23A 上。

[0301] 如上所述,在该实例中,待与两条导线连接的半导体芯片 11A 和 11B 通过所谓的针脚式焊分别连接到导线 111 和 112。此外,三个凸块 33 设置在电极 22A 处的凸块 31 和 32 之间。因此,导线 111 和 112 的焊接部分沿着高度方向(即电极层叠的方向)分开较长的距离。

[0302] 因此,可以在不干涉导线 111 的情况下对导线 112 实现更可靠的针脚式焊。

[0303] 此外,由于导线 112 的针脚式焊部分 S 的高度主要在半导体芯片 11A 的电极 22A 处增加,因此防止了导线 112 与半导体芯片 11B 的边缘接触。

[0304] 而且,由于由导线 102 和 104 所形成的环路的顶部高度不同,所以可以防止在图

17A 所示的交叉点 X 处的短路。

[0305] 因此,可以制造具有交叉导线的半导体器件,由此使半导体器件的尺寸变小。

[0306] 接下来,将描述图 17B 中所示的导线连接到它们相应的电极的顺序。

[0307] 首先在半导体芯片 11A 上的各电极 22A 和 22B 上设置凸块 31,还在半导体芯片 11B 的电极 23A 上设置另一个凸块 31。

[0308] 在导线 111 的一端通过球焊连接到基板 10 上的电极 21A 之后,另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22A 上的凸块 31。

[0309] 此后,在导线 113 的一端(引线)通过球焊连接到基板 10 上的电极 21B 之后,其另一端通过针脚式焊连接到位于半导体芯片 11A 上的电极 22B 上的凸块 31。

[0310] 注意,导线 111 和 113 可以以相反的顺序连接。

[0311] 然后,在已连接到电极 22A 上的凸块 31 的导线 111 的针脚式焊部分 S 上设置多个凸块 33。这里,三个凸块以层叠方式设置。

[0312] 然后,在凸块 33 上设置凸块 32,其中该凸块 33 已设置在电极 22A 上的凸块 31 上。

[0313] 在此,优选的是,凸块 32 的高度等于或者大于固定至半导体芯片 11A 的半导体芯片 11B 的表面高度。

[0314] 可以选择待设置的凸块 33 的数目以满足上述关系。在凸块 32 的高度达到半导体芯片 11B 的上表面的情况下,不必需要设置凸块 33。

[0315] 然后,导线 112 的一端通过球焊连接到半导体芯片 11B 上的电极 23B,另一端通过针脚式焊连接到电极 22A 上的凸块 32。

[0316] 因为导线 112 由于设置了凸块 32 而在较高位置处焊接到电极 22A,所以可以防止导线 112 与半导体芯片 11B 的边缘接触。

[0317] 随后,导线 114 的一端通过球焊连接到半导体芯片 11A 上的电极 23B,另一端通过针脚式焊连接到电极 23A 上的凸块 31。

[0318] 因此,导线 112 和 114 以不同方向延伸,从而形成顶部处于不同高度的导线环路。因此,即使在如图 17A 所示的交叉点 X 处也可以防止导线 112 和 114 相互接触。

[0319] 也就是说,即使当连接以不同高度接近地隔开的多个电极而使得导线相互交叉时,也可以选择布线顺序使导线环路顶端的高度不同,从而防止一条导线与另一条导线接触。

[0320] 通过这样做,还可以防止焊针与导线接触,因此实现有效地制造半导体器件。

[0321] 如果没有根据本发明的这种布线工艺进行操作,将会导致出现如图 17C 和图 17D(仅作为参考目的示出)所示的导线接触的可能性更大。

[0322] 图 17C 和图 17B 所示的线路配置图中导线 112 延伸焊接的方向不同。

[0323] 也就是说,导线 112 的一端通过球焊连接到位于半导体芯片 11B 上的电极 23B 上的凸块 31,另一端在没有设置凸块 32(和凸块 33)的情况下,通过针脚式焊连接到凸块 31,该凸块 31 包括导线 111 的针脚式焊部分 S。

[0324] 这会不期望地导致导线 112 与半导体芯片 11B 的边缘接触。

[0325] 类似地,当通过导线 114 将半导体芯片 11B 上的电极 23A 和位于半导体芯片 11A 上的电极 22B 上的凸块 31 连接到一起时,导线 114 接触半导体芯片 11B 的边缘。

[0326] 如图 17D 和图 17B 所示的线路配置图中导线 112 和 114 延伸焊接的方向不同。

[0327] 也就是说,导线 112 的一端通过球焊连接到凸块 31,该凸块 31 包括位于半导体芯片 11A 上的电极 22A 上的导线 111 的针脚式焊部分 S,其另一端通过针脚式焊连接到位于半导体芯片 11B 上的电极 23B 上的凸块 31。

[0328] 类似地,导线 114 的一端通过球焊连接到凸块 31,该凸块 31 包括位于半导体芯片 11A 上的电极 22B 上的导线 113 的针脚式焊部分 S,其另一端通过针脚式焊连接到位于半导体芯片 11B 上的电极 23A 上的凸块 31。

[0329] 在这种线路配置图中,导线 112 和 114 以相同方向延伸,因此所得到的导线环路的形状也是相同的。

[0330] 因此,导线 112 和 114 在图 17A 所示的交叉点 X 处相互接触。

[0331] 注意,在图 17B 到图 17D 的侧视图中,看起来重叠的部件由圆括号中的标号表示。

[0332] 根据本发明,可以解决传统问题并且提供一种小且高性能的半导体器件以及该半导体器件的有效制造方法,在该半导体器件中防止了相邻导线之间的接触,从而增加了设计线路配置图的灵活性。

[0333] 本发明的半导体器件是一种小且高性能的半导体器件,其中防止了相邻导线之间的接触,从而增加了设计线路配置图的灵活性。

[0334] 根据本发明半导体器件的制造方法通过即使在相邻导线彼此交叉时也能够防止它们互相接触,从而可以实现高精度布线,因此可以有效地制造一种小且高性能的半导体器件。

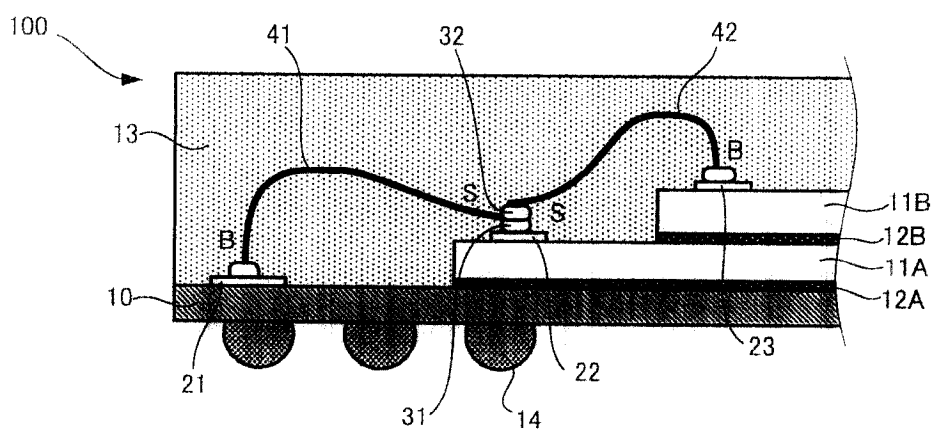


图 1

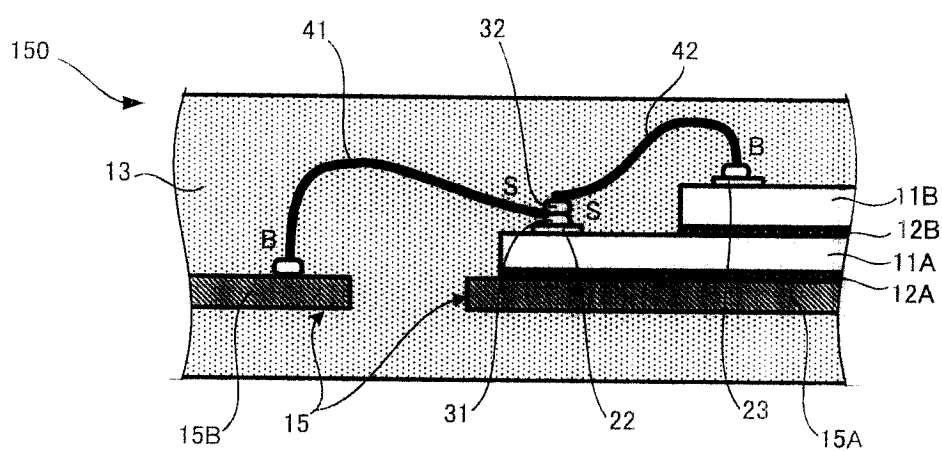


图 2

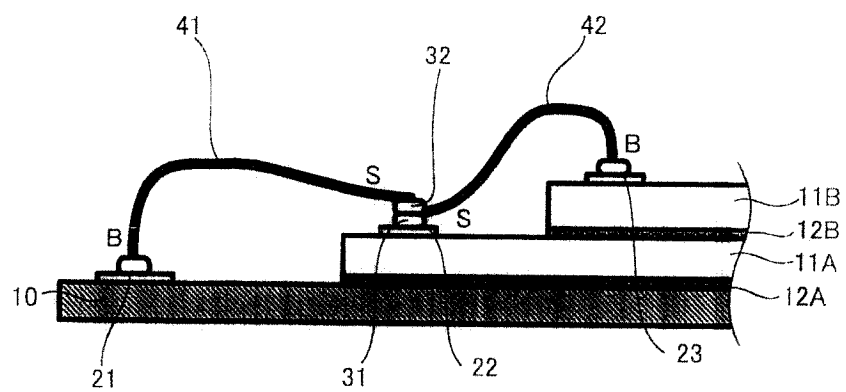


图 3

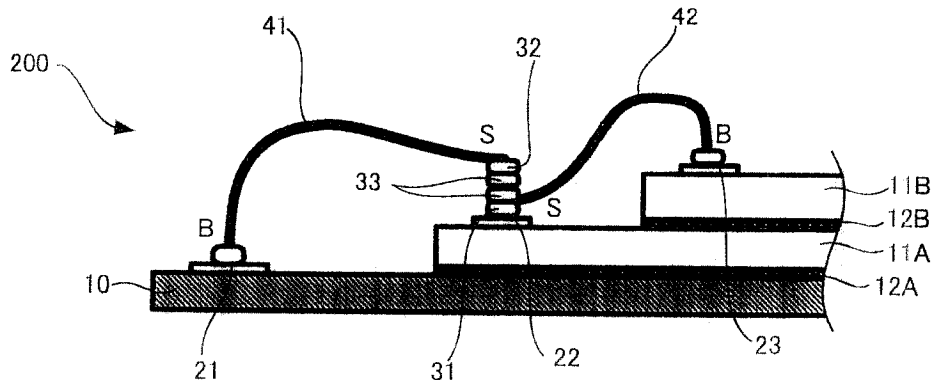


图 4

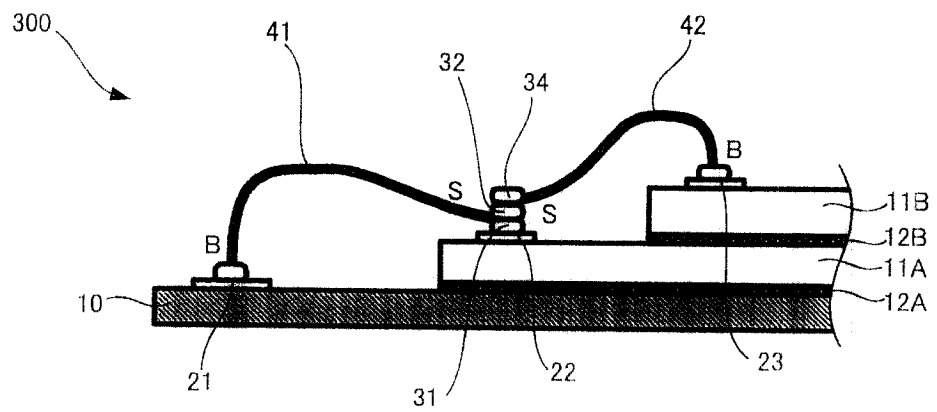


图 5

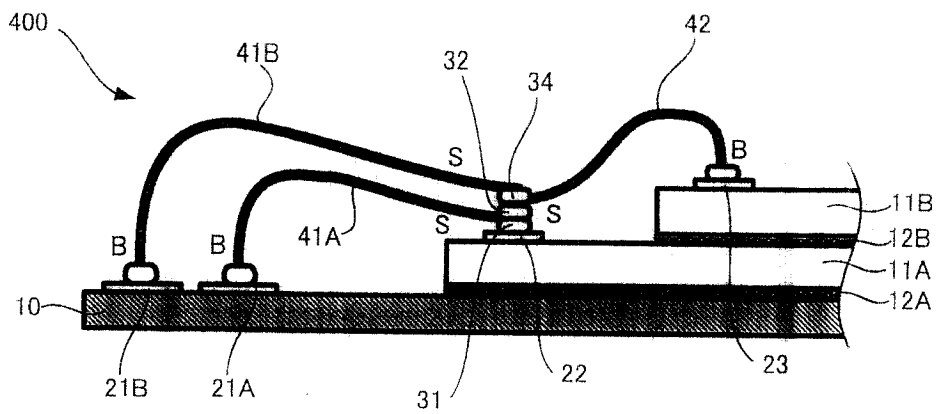


图 6

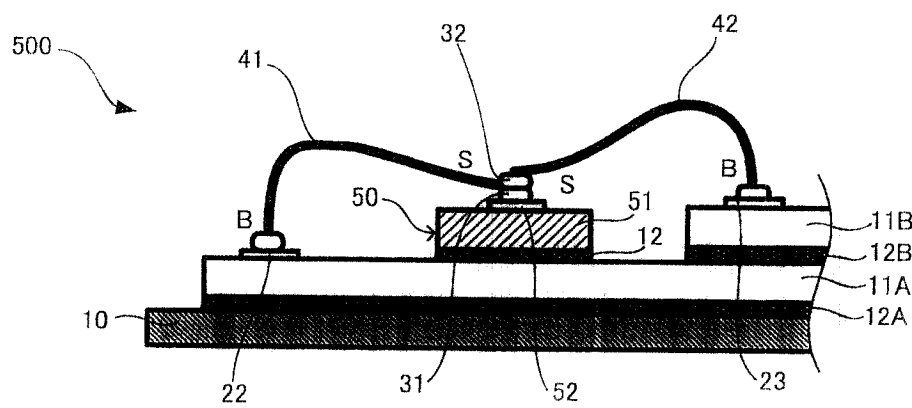


图 7

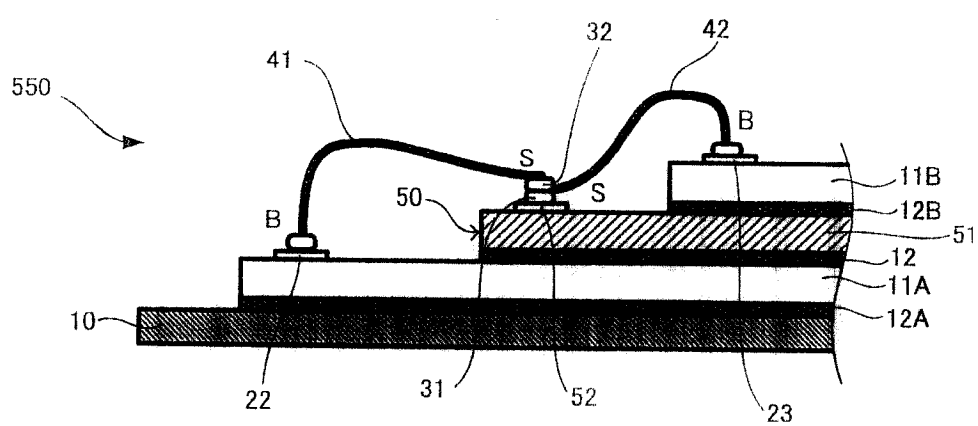


图 8

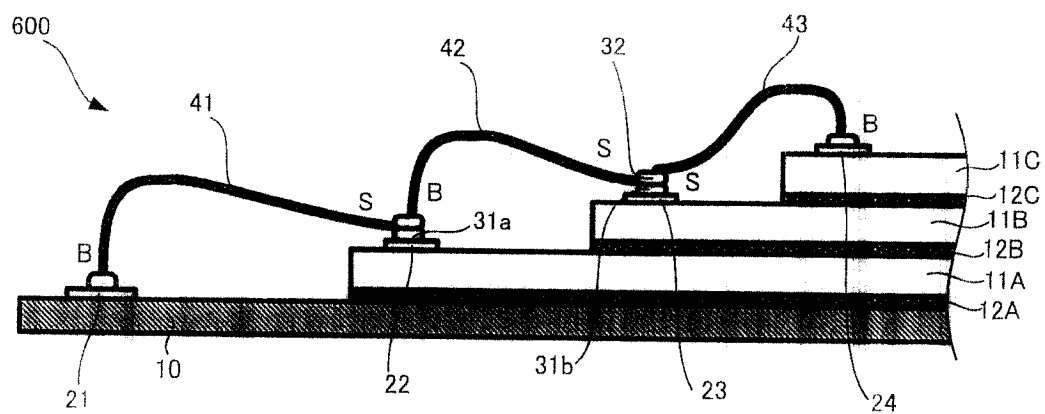


图 9

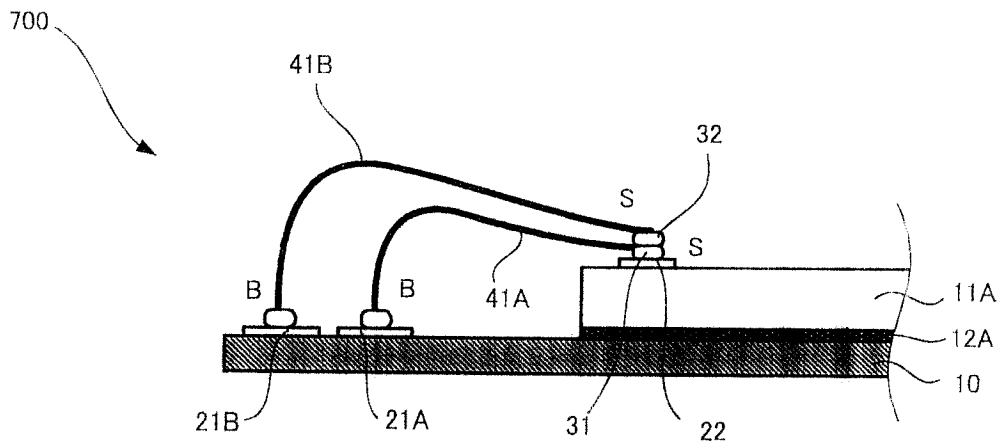


图 10

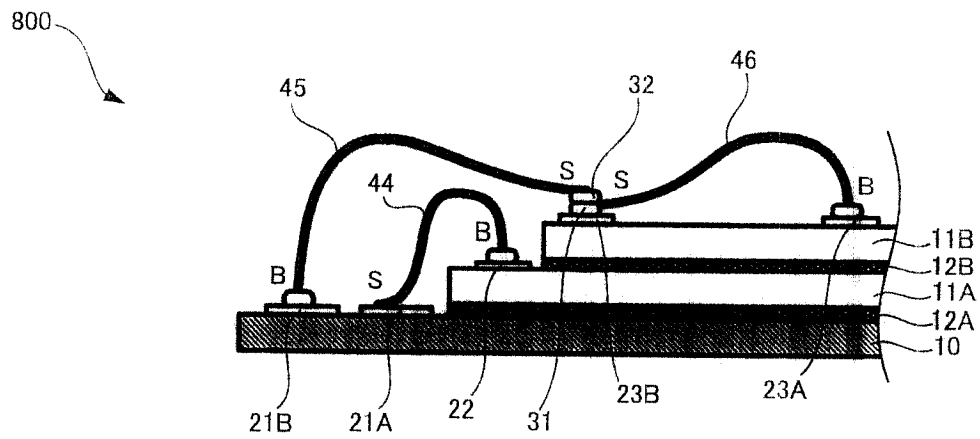


图 11

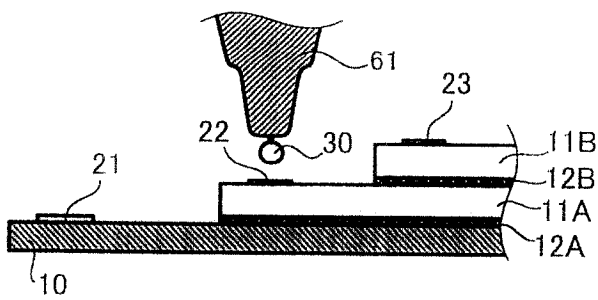


图 12A

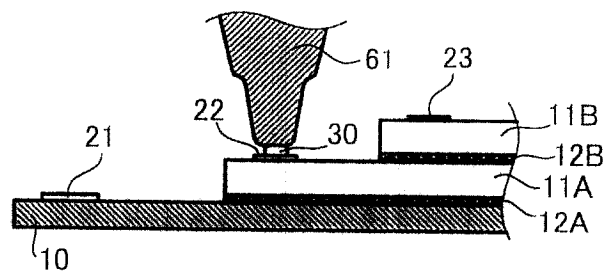


图 12B

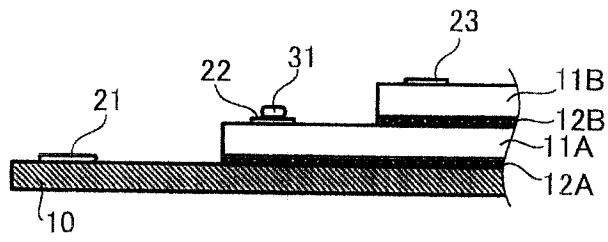


图 12C

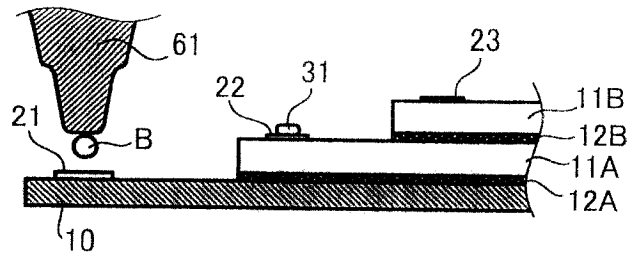


图 13A

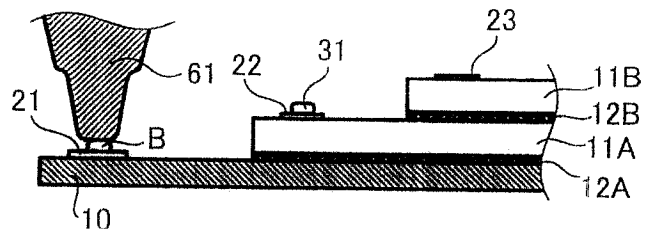


图 13B

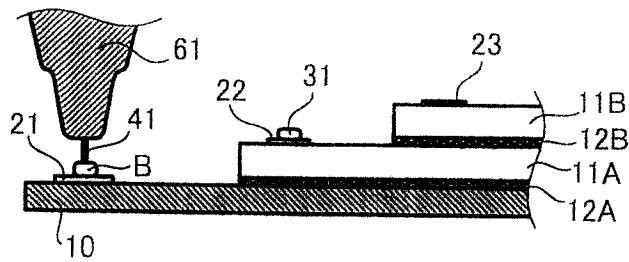


图 13C

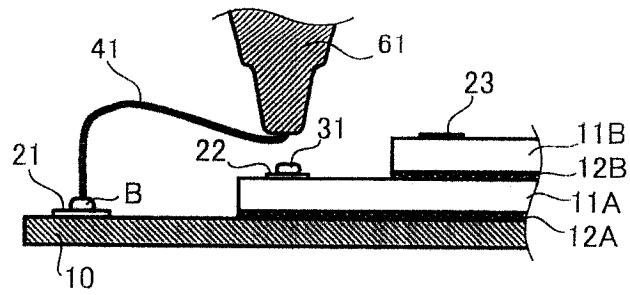


图 13D

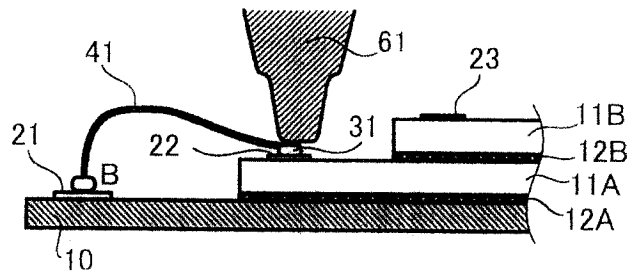


图 13E

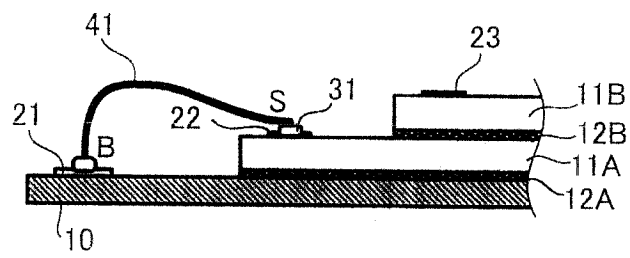


图 13F

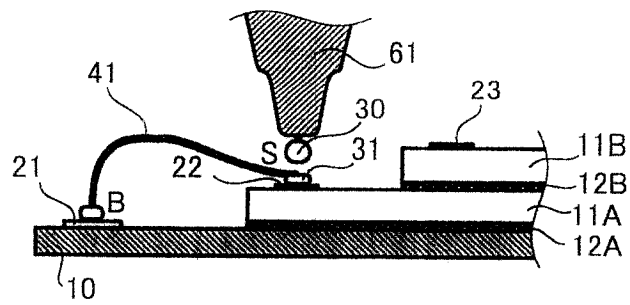


图 14A

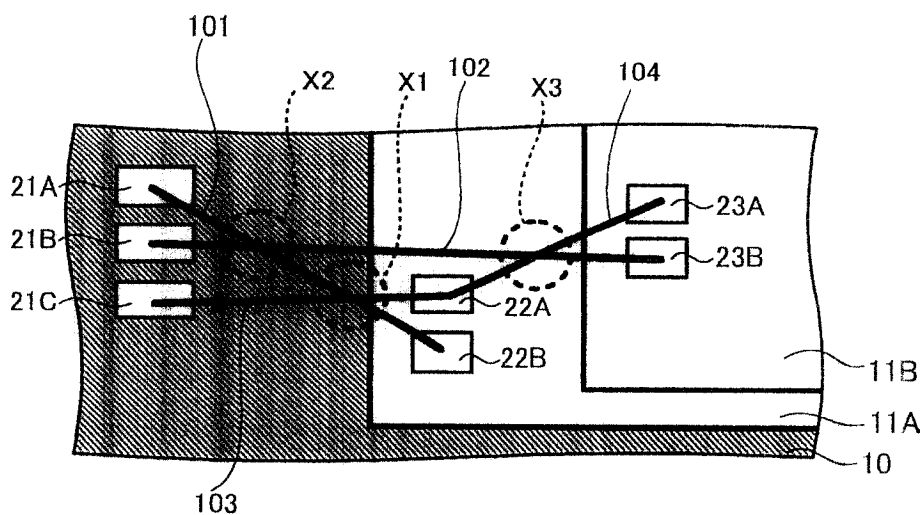


图 16A

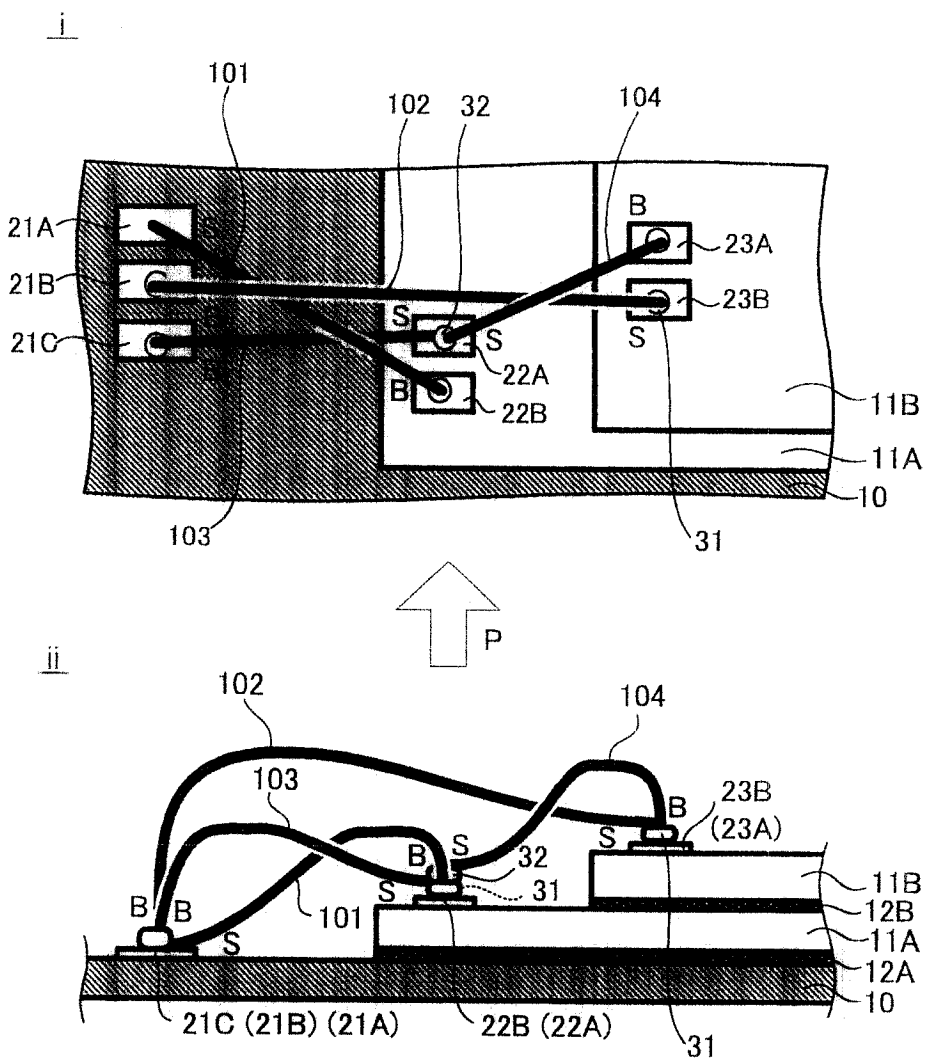


图 16B

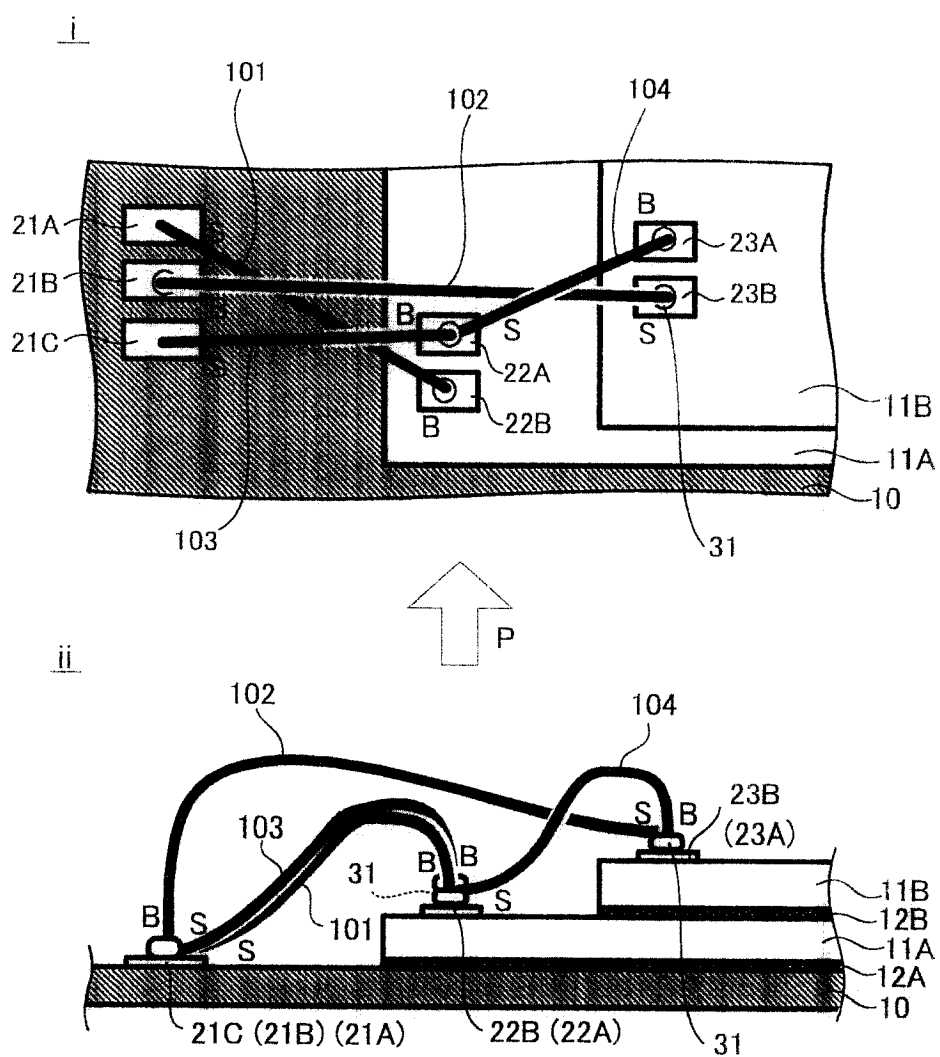


图 16C

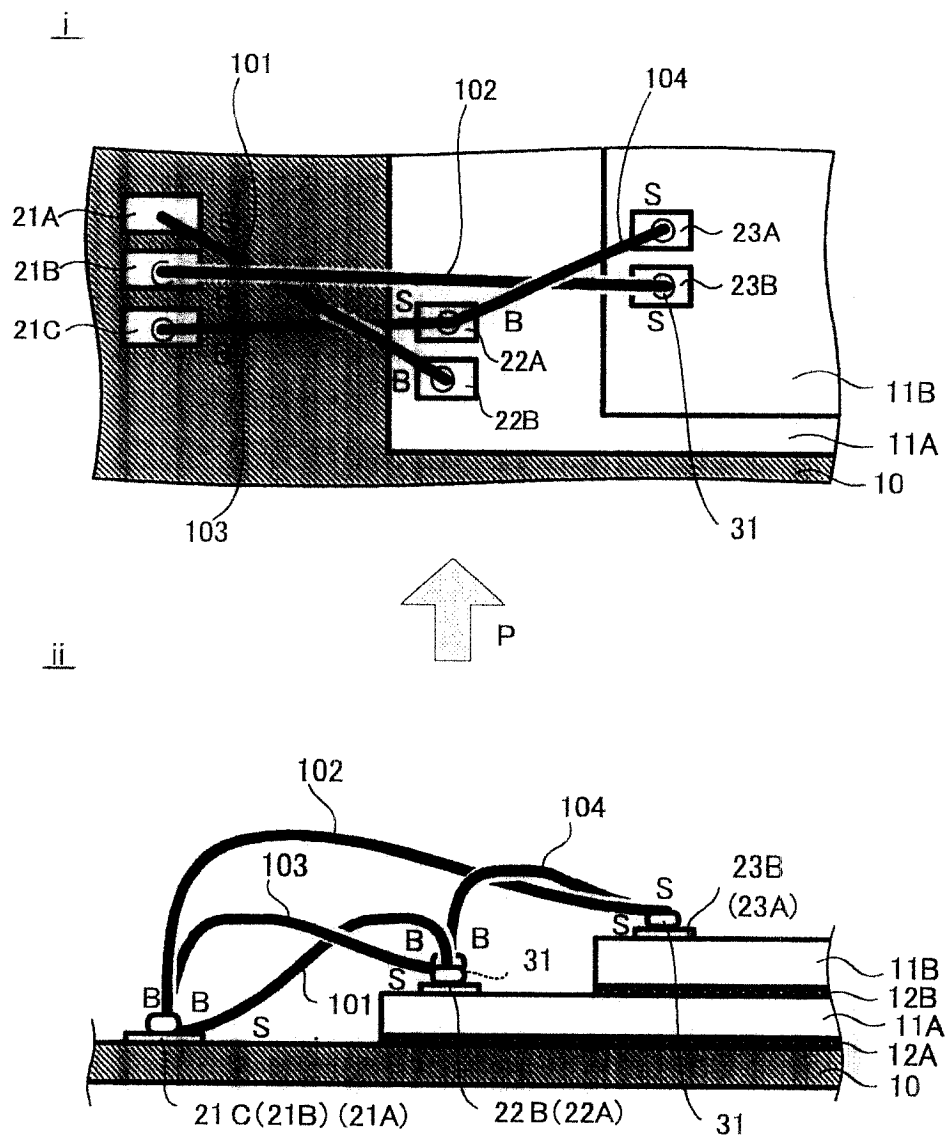


图 16D

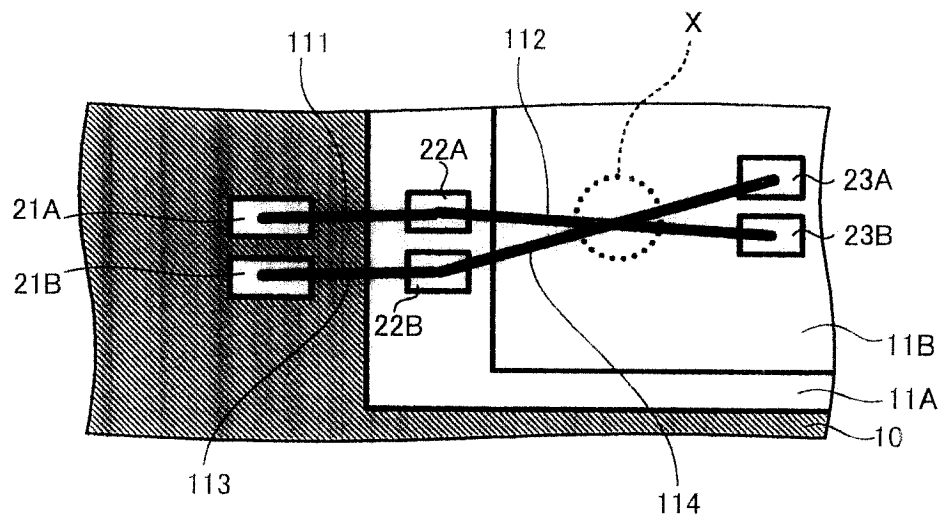


图 17A

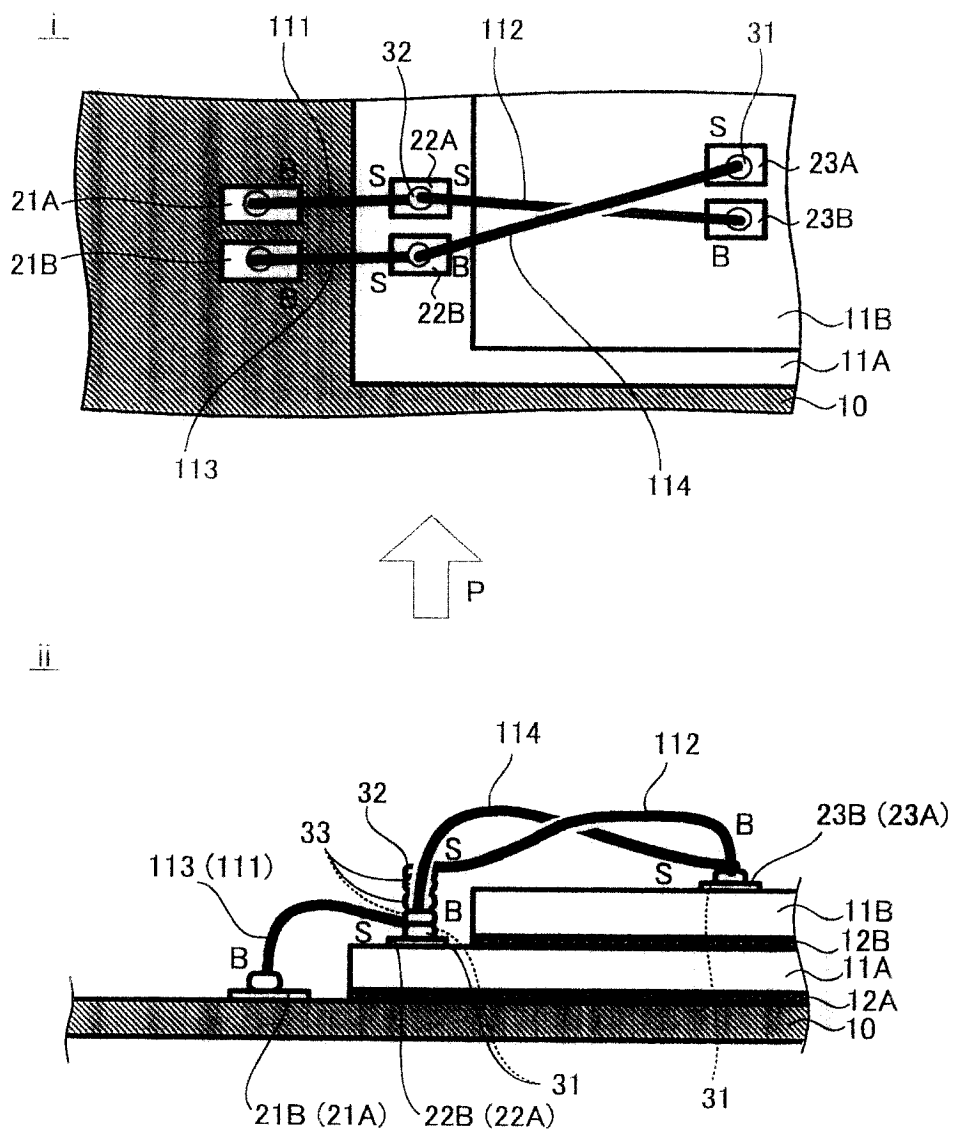


图 17B

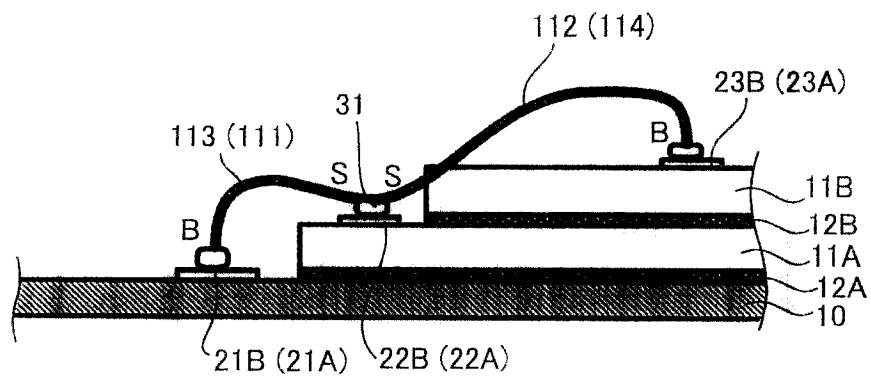


图 17C

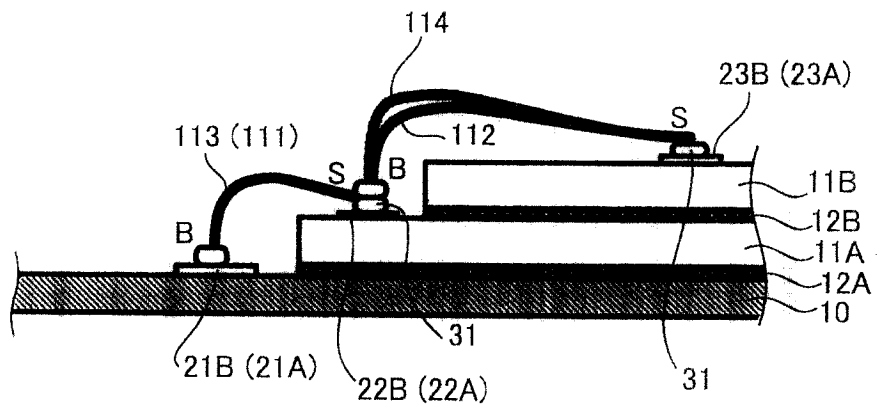


图 17D