



(12) 发明专利申请

(10) 申请公布号 CN 104157620 A

(43) 申请公布日 2014. 11. 19

(21) 申请号 201410417894. 4

(22) 申请日 2014. 08. 22

(71) 申请人 苏州日月新半导体有限公司

地址 215021 江苏省苏州市苏州工业园区苏虹西路 188 号

(72) 发明人 郭桂冠

(74) 专利代理机构 北京律盟知识产权代理有限责任公司 11287

代理人 林斯凯

(51) Int. Cl.

H01L 23/31 (2006. 01)

H01L 23/495 (2006. 01)

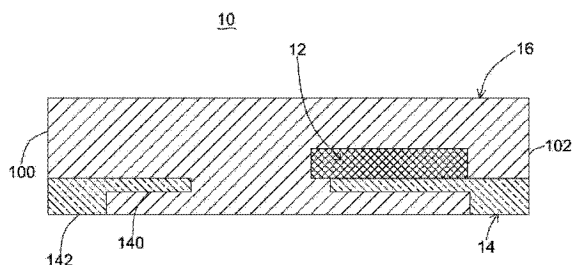
权利要求书1页 说明书3页 附图4页

(54) 发明名称

扁平无引脚封装体

(57) 摘要

本发明是关于扁平无引脚封装体。根据本发明的一实施例，一扁平无引脚封装体具有相对的第一侧与第二侧，包含：一芯片，一遮蔽该芯片的注塑壳体，及若干分列于该第一侧及第二侧的引脚。该若干引脚中的每一者包含遮蔽于该注塑壳体内的内引脚部及底面外露于该注塑壳体外的外引脚部，该若干引脚中至少两者的内引脚部有不同的平面尺寸，该芯片不通过底座至少直接安装于其中具有较大尺寸内引脚部的一者上。本发明将对称的引脚设计改为非对称的，从而在芯片无底座且偏置的情况下仍能保证其得到引脚的足够支撑，不致有明显悬空。一方面保证了封装体的质量，同时也避免底座工艺的限制。



1. 一种扁平无引脚封装体,具有相对的第一侧与第二侧;包含:
一芯片;
一注塑壳体,遮蔽该芯片;
若干引脚,分列于该第一侧及该第二侧;
其中该若干引脚中的每一者包含遮蔽于该注塑壳体内的内引脚部及底面外露于该注塑壳体外的外引脚部,该若干引脚中至少两者的内引脚部有不同的平面尺寸,该芯片不通过底座至少直接安装于其中具有较大尺寸内引脚部的一者上。
2. 如权利要求 1 所述的扁平无引脚封装体,其尺寸小于 $2\text{mm} \times 2\text{mm}$ 。
3. 如权利要求 1 所述的扁平无引脚封装体,其中该芯片是相对于该若干引脚的水平延伸方向旋转一角度放置。
4. 如权利要求 1 所述的扁平无引脚封装体,其中该芯片并非位于该扁平无引脚封装体的中心位置。
5. 如权利要求 1 所述的扁平无引脚封装体,其中该若干引脚中的每一者的外引脚部尺寸相同。
6. 如权利要求 1 所述的扁平无引脚封装体,其中该若干引脚的内引脚部是半蚀刻结构。
7. 如权利要求 1 所述的扁平无引脚封装体,其中该若干引脚中至少两者包含分别位于该第一侧与第二侧的两个相对引脚。
8. 如权利要求 7 所述的扁平无引脚封装体,其中该两个相对引脚的间距不小于 0.07mm 。
9. 如权利要求 1 所述的扁平无引脚封装体,其中该芯片仅安装于位于该第一侧与第二侧中一者的引脚上。
10. 如权利要求 1 所述的扁平无引脚封装体,其中该芯片安装于所有该若干引脚上。

扁平无引脚封装体

技术领域

[0001] 本发明是关于集成电路封装体,特别是扁平无引脚封装体(QFN, Quad Flat No-lead Package)。

背景技术

[0002] 典型的集成电路封装体通常是通过底座将芯片连接至引脚上的。以扁平无引脚封装体而言,可使用芯片背膜或者背胶工艺将芯片安装于底座上,然后使用打线工艺使芯片与相应的引脚连接。

[0003] 然而随着电子技术的发展,业界期望芯片的尺寸越来越小以适应产品小型化的趋势。这就为集成电路的封装提出了新的难题,主要原因在于现有的底座制造工艺很难满足这种小型化的需求。因此,现有的封装工艺需进一步改进方可满足小尺寸芯片的封装需求。

发明内容

[0004] 本发明实施例的一个目的在于提供一集成电路封装体,特别是扁平无引脚封装体,不使用底座对芯片进行安装,从而避开底座的工艺限制但不会影响集成电路封装体的性能。

[0005] 本发明的一实施例提供一扁平无引脚封装体,具有相对的第一侧与第二侧。该扁平无引脚封装体包含:一芯片,一遮蔽该芯片的注塑壳体,及若干分列于该第一侧及第二侧的引脚。该若干引脚中的每一者包含遮蔽于该注塑壳体内的内引脚部及底面外露于该注塑壳体外的外引脚部,该若干引脚中至少两者的内引脚部有不同的平面尺寸,该芯片不通过底座至少直接安装于其中具有较大尺寸内引脚部的一者上。

[0006] 根据本发明的另一实施例,在一实施例中,该扁平无引脚封装体的尺寸小于 $2\text{mm}\times 2\text{mm}$ 。该芯片是相对于该若干引脚的水平延伸方向旋转一角度放置。该芯片并非位于该扁平无引脚封装体的中心位置。该若干引脚中的每一者的外引脚部尺寸相同。该若干引脚的内引脚部是半蚀刻结构。该若干引脚中至少两者包含分别位于该第一侧与第二侧的两个相对引脚。该两个相对引脚的间距不小于 0.07mm 。该芯片仅安装于位于该第一侧与第二侧中一者的引脚上。在又一实施例中,该芯片安装于所有该若干引脚上。

[0007] 本发明的扁平无引脚封装体相较于传统的结构,将对称的引脚设计改为非对称的,从而在芯片无底座且偏置的情况下仍能保证其得到引脚的足够支撑,不致有明显悬空。一方面保证了封装体的质量,同时也避免底座工艺的限制。

附图说明

[0008] 图1所示是根据本发明一实施例的集成电路封装体的结构剖面示意图。

[0009] 图2所示是图1中集成电路封装体的仰视结构示意图,简单起见仅示出了其中芯片及引脚的布局。

[0010] 图3所示是根据本发明另一实施例的集成电路封装体的仰视结构示意图,简单起

见仅示出了其中芯片及引脚的布局。

[0011] 图 4 所示是根据本发明又一实施例的集成电路封装体的仰视结构示意图,简单起见仅示出了其中芯片及引脚的布局。

[0012] 图 5 所示是根据本发明其它一实施例的集成电路封装体的仰视结构示意图,简单起见仅示出了其中芯片及引脚的布局。

具体实施方式

[0013] 为更好的理解本发明的精神,以下结合本发明的部分优选实施例对其作进一步说明。

[0014] 对于小尺寸如小于 $2\text{mm}\times 2\text{mm}$ 的芯片而言,受限于现有底座工艺,可采用无底座的封装方式。即,将芯片直接安装在引脚上。但由于设计的多因素考虑,芯片有时并不能处于整个封装体的中心而是会偏于一侧。如此,按照传统设计规则设计的对称排列引脚可能出现一系列引脚都无法接触到芯片的情况,相应的芯片会出现大面积悬空。由于芯片大面积悬空,在打线作业时,由于芯片承载不稳定而造成无法打线。

[0015] 本发明的实施例可避免上述技术问题。根据本发明的一实施例,一扁平无引脚封装体,具有相对的第一侧与第二侧,包含:一的芯片,一遮蔽该芯片的注塑壳体,及分列于该第一侧及第二侧的若干引脚。其中该若干引脚中的每一者包含遮蔽于该注塑壳体内的内引脚部及底面外露于该注塑壳体外的外引脚部,该若干引脚中至少两者的内引脚部有不同的平面尺寸,该芯片不通过底座至少直接安装于其中具有较大尺寸内引脚部的一者上。

[0016] 图 1 所示是根据本发明一实施例的集成电路封装体 10 的结构剖面示意图。

[0017] 图 2 所示是图 1 中集成电路封装体 10 的仰视结构示意图,简单起见仅示出了其中芯片 12 及引脚 14 的布局。

[0018] 结合图 1、2 所示,该集成电路封装体 10 是一扁平无引脚封装体,包含芯片 12、遮蔽该芯片 12 的注塑壳体 16,及四个引脚 14。该扁平无引脚封装体 10 具有相对的第一侧 100 与第二侧 102。该四个引脚 14 分别位于该芯片 12 的第一侧 100 及第二侧 102。各引脚 14 包含遮蔽于注塑壳体 16 内的内引脚部 140 及底面外露于该注塑壳体 16 外的外引脚部 142。该内引脚部 140 相对于外引脚部 142 具有较薄的厚度,内引脚部 140 可通过蚀刻工艺形成,即内引脚部 140 为半蚀刻结构,并且在封装过程中,内引脚部 140 将被完全封闭于注塑胶体内,而外引脚部 142 的底面裸露出集成电路封装体 10 的底面。引脚 14 用于支撑该芯片 12 并通过电连接线与该芯片 12 实现电连接。本实施例中,尽管该四个引脚 14 的外引脚部 142 具有相同尺寸(在其他实施例中,外引脚部 142 也可能具有不同尺寸),但内引脚部 140 并不完全相同,位于相对两侧的一对相应引脚 14 分别有一较长的内引脚部 140 和一较短的内引脚部 140。该两相对引脚的间距不小于 0.07mm ,较佳的可取 0.1mm 。本实施例中,具有较长内引脚部 140 的引脚 14 交错分布于第一侧 100 与第二侧 102。该芯片 12 并非位于集成电路封装体 10 的中心,而是不通过底座直接安装于两个具有较长内引脚部 140 的引脚 14 上,并偏置于一侧(本实施例中是第二侧)具有较短内引脚部 140 的引脚 14 上。如此可保证,芯片 12 的大部分面积都可与引脚 14 接触,而不会出现边缘的明显悬空部分,进而在打线作业时芯片 12 不会出现向下变形。

[0019] 图 3 所示是根据本发明另一实施例的集成电路封装体 10 的仰视结构示意图,简单

起见仅示出了其中芯片 12 及引脚 14 的布局。

[0020] 类似于图 2 所示实施例,该集成电路封装体 10 是一具有四个引脚 14 的扁平无引脚封装体。该四个引脚 14 的内引脚部 140 并不完全相同,位于相对两侧的一对相应引脚 14 分别有一较长的内引脚部 140 和一较短的内引脚部 140。本实施例中,具有较长内引脚部 140 的引脚 14 交错分布于第一侧 100 与第二侧 102。不同的是,该芯片 12 是相对于该四个引脚 14 的水平延伸方向旋转一角度放置从而与四个引脚 14 的内引脚部 140 均接触,避免了明显悬空的边缘部分。

[0021] 图 4 所示是根据本发明又一实施例的集成电路封装体 10 的仰视结构示意图,简单起见仅示出了其中芯片 12 及引脚 14 的布局。

[0022] 如图 4 所示,该集成电路封装体 10 是一具有六个引脚 14 的扁平无引脚封装体,各引脚 14 分列于该集成电路封装体 10 的第一侧 100 及相对的第二侧 102。该六个引脚 14 的内引脚部 140 并不完全相同,位于相对两侧的一对相应引脚 14 分别有一较长的内引脚部 140 和一较短的内引脚部 140,且具有较长内引脚部 140 的引脚 14 均位于第一侧 100。该芯片 12 偏置于第二侧 102 放置,因而可同时接触较短的内引脚部 140 及较长内引脚部 140 而得到足够的支撑。

[0023] 图 5 所示是根据本发明又一实施例的集成电路封装体 10 的仰视结构示意图,简单起见仅示出了其中芯片 12 及引脚 14 的布局。

[0024] 如图 5 所示,该集成电路封装体 10 是一具有八个引脚 14 的扁平无引脚封装体,各引脚 14 分列于该集成电路封装体 10 的第一侧 100 及相对的第二侧 102。该八个引脚 14 的内引脚部 140 并不完全相同,位于相对两侧的一对相应引脚 14 分别有一较长的内引脚部 140 和一较短的内引脚部 140。具有较长内引脚部 140 的引脚 14 可位于第一侧 100 或第二侧 102,且每一对相对的引脚 14 可有不同的尺寸组合而限于规律排布。该芯片 12 可偏置于任意一侧放置,同样可避免明显的局部悬空而得到足够的支撑。

[0025] 上述实施例仅为说明本发明的实质,本领域技术人员应当知道具体的引脚数和排布可有很多变化,而限于以上列举。且该两对的两排引脚 14 设置可扩展至具有四排引脚 14 的集成电路封装体 10,另外两排端子完全适用上述两排的设计规则。

[0026] 本发明通过将相对的两排引脚 14 由内引脚部 140 完全相同的对称设计改进为相对侧的至少两个对应引脚 14 具有不同的平面尺寸,如一者较长或较宽而另一者较短或较窄;或者有多个引脚具有较长的内引脚部 140,而该多个较长的内引脚部 140 之间也具有不同的尺寸(长度或宽度)。只要能使得芯片 12 可得到大多数引脚 14 的支撑而避免明显的悬空部位即可。

[0027] 本发明的技术内容及技术特点已揭示如上,然而熟悉本领域的技术人员仍可能基于本发明的教示及揭示而作种种不背离本发明精神的替换及修饰。因此,本发明的保护范围应不限于实施例所揭示的内容,而应包括各种不背离本发明的替换及修饰,并为本专利申请权利要求书所涵盖。

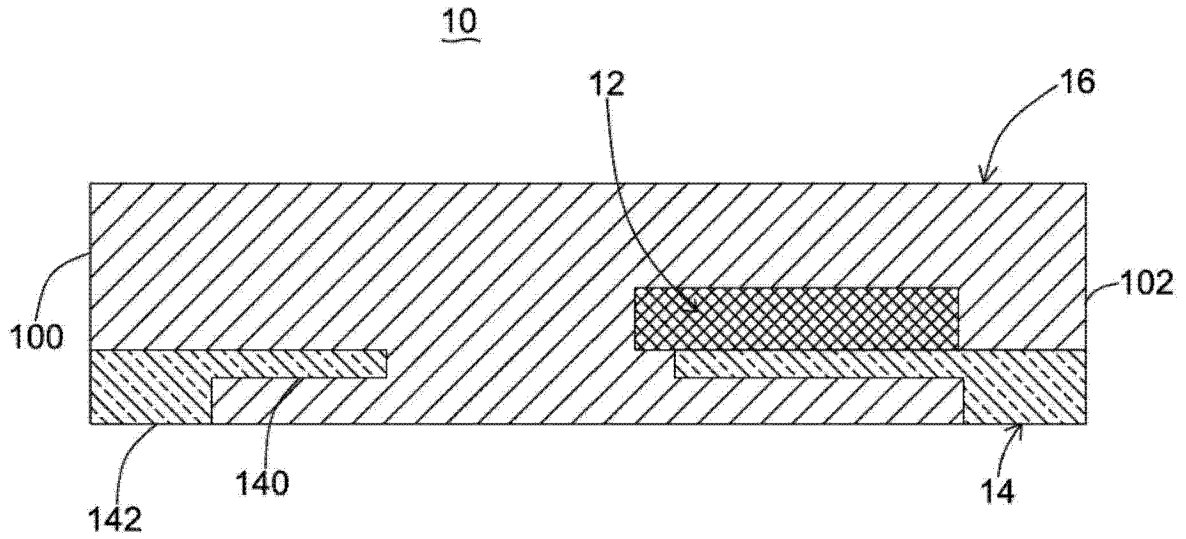


图 1

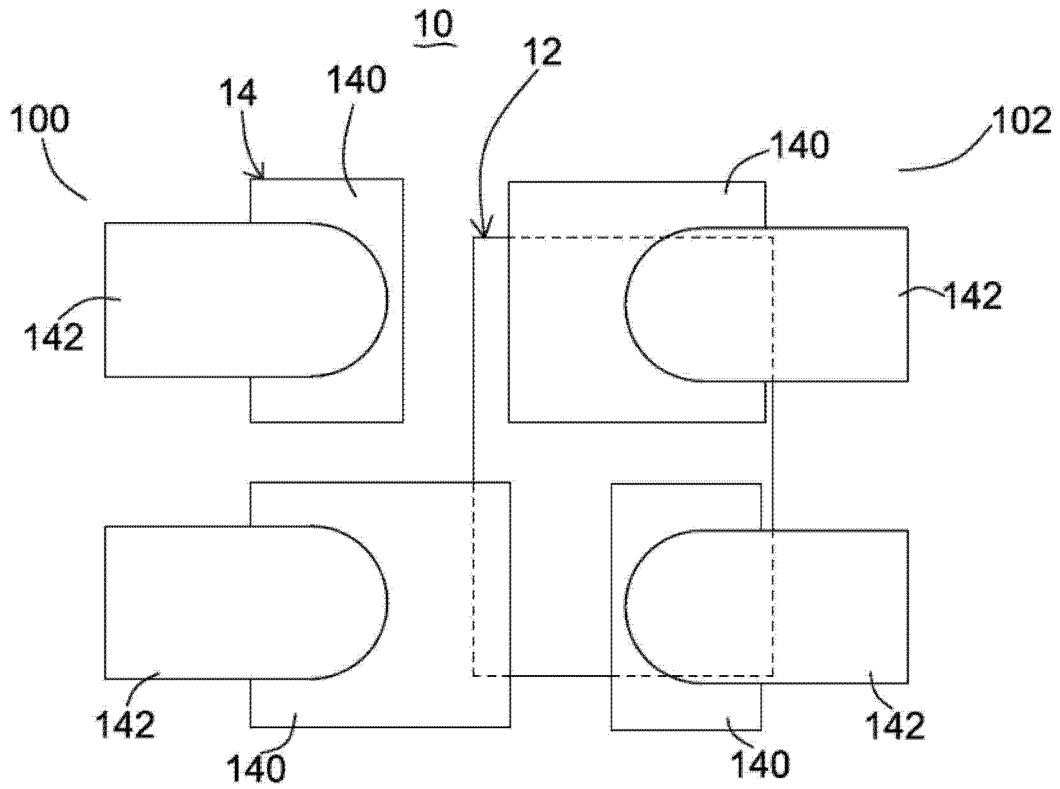


图 2

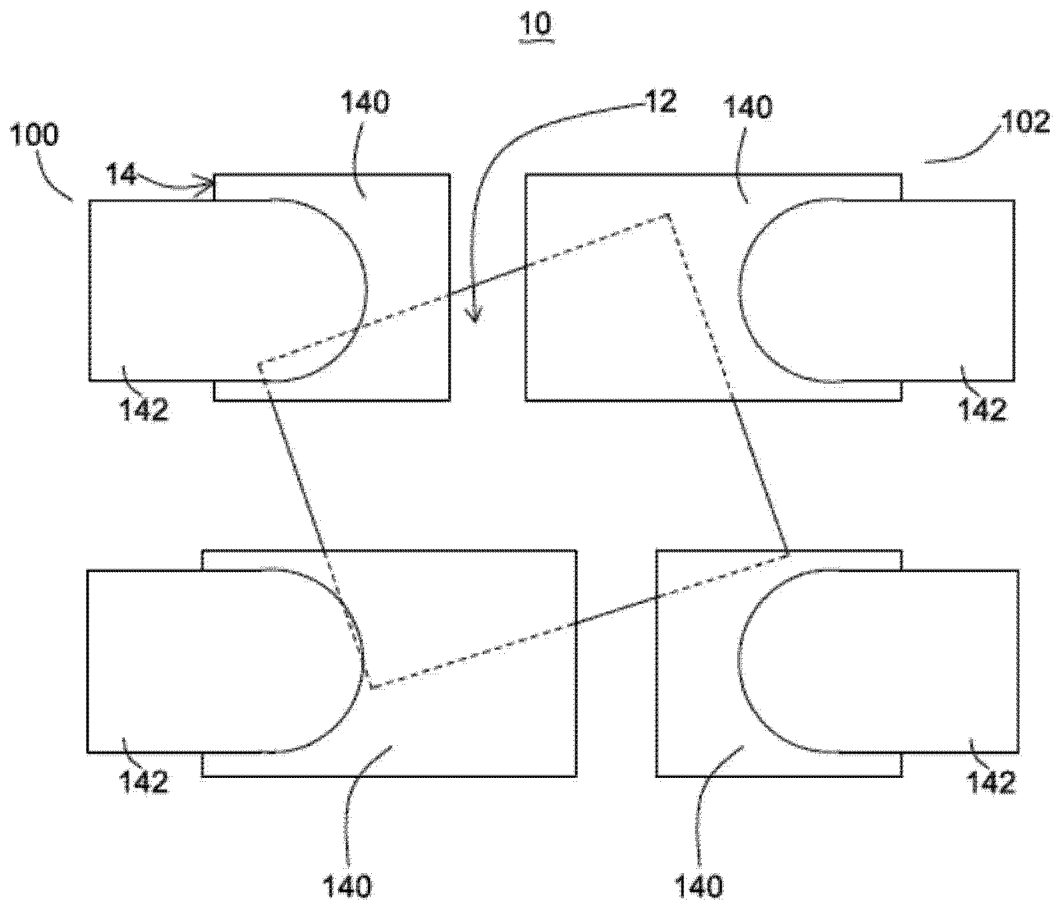


图 3

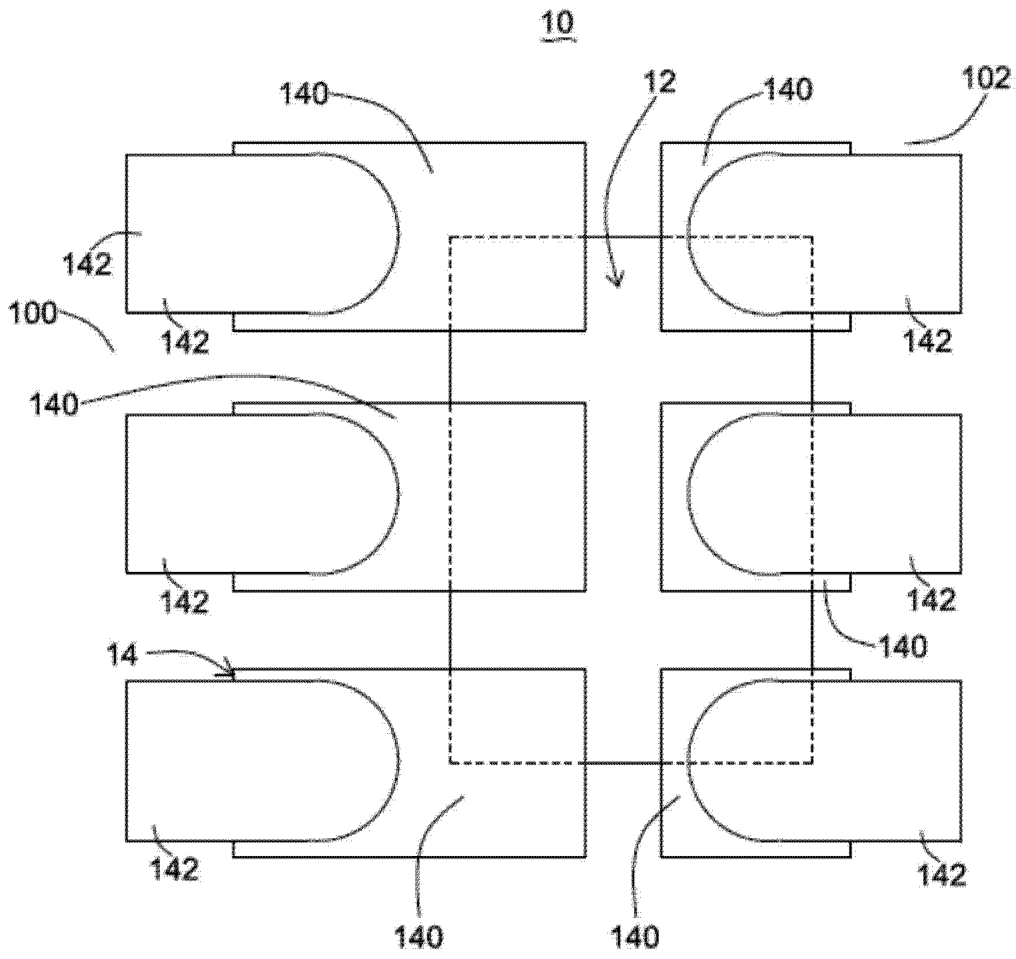


图 4

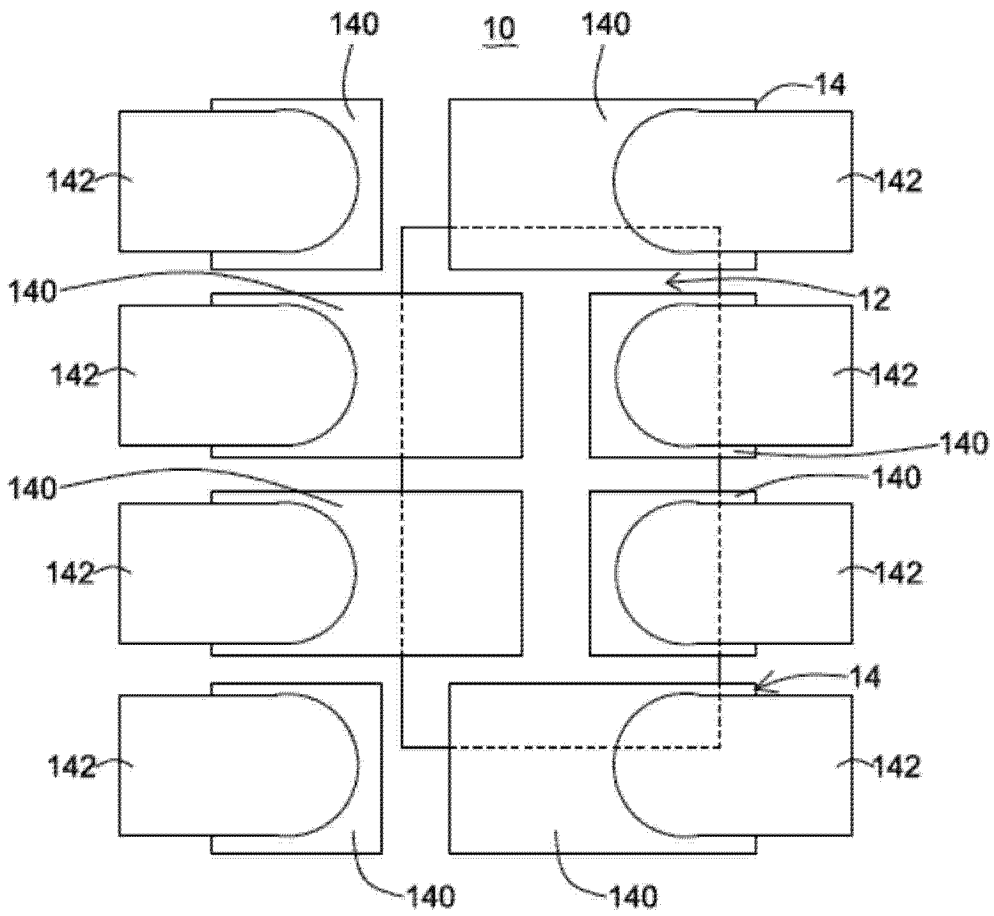


图 5