

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2018年4月19日(19.04.2018)



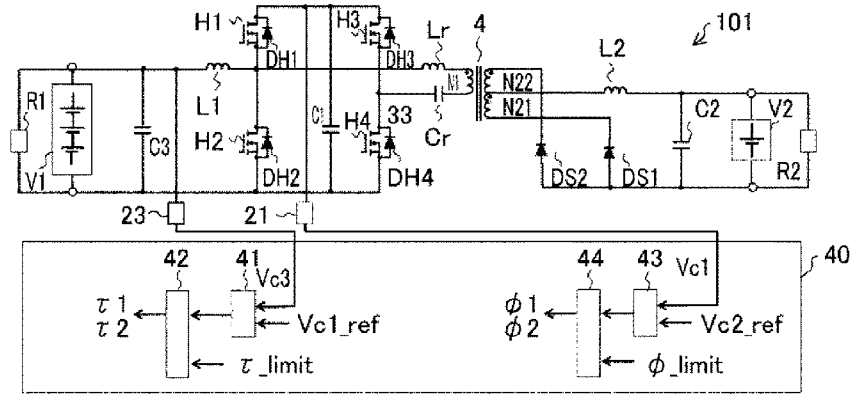
(10) 国際公開番号  
**WO 2018/070185 A1**

- (51) 国際特許分類:  
*H02M 3/28* (2006.01)
- (21) 国際出願番号: PCT/JP2017/033402
- (22) 国際出願日: 2017年9月15日(15.09.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2016-201648 2016年10月13日(13.10.2016) JP
- (71) 出願人: 日立オートモティブシステムズ株式会社(HITACHI AUTOMOTIVE SYSTEMS, LTD.) [JP/JP]; 〒3128503 茨城県ひたちなか市高場2520番地 Ibaraki (JP).
- (72) 発明者: 田中 信太郎 (TANAKA Shintaro); 〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP). 曾部 裕二(SOBU Yuji); 〒3128503 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).
- (74) 代理人: 戸田 裕二 (TODA Yuji); 〒1008220 東京都千代田区丸の内一丁目6番1号 株式会社日立製作所内 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: DC-DC CONVERTER AND AUTOMOBILE

(54) 発明の名称: DC-DCコンバータ、及び自動車

【図1】



(57) **Abstract:** The present invention addresses the problem that circuit elements are increased by as many as those of a booster circuit added to a DC-DC converter, the problem posing an obstacle to further reducing size and cost. Therefore, according to the present invention, during forward power transmission for transmitting power from a primary power supply V1 to a secondary power supply V2, a control circuit 40 controls each of the switching elements of a bridge circuit to which the primary power supply V1, a DC power supply, is applied to apply an AC voltage to the primary winding N1 of a transformer 4. In this case, due to a booster circuit comprising a first inductor L1, a first capacitor C1, and a first arm, the voltage applied to the first capacitor C1 becomes higher than the voltage of the primary power supply V1. An induced voltage generated in the secondary windings N21, N22 of the transformer 4 is rectified by a rectifier circuit to



WO 2018/070185 A1

HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

---

supply power to the secondary power supply V2. In this way, the switching elements of the DC-DC converter are shared with the booster circuit, thereby enabling to prevent the size of a circuit and cost from increasing.

(57) 要約 : 本発明の課題は、DC-DCコンバータに追加した昇圧回路の分だけ回路素子が増加し、さらなる小型化、低コスト化の妨げとなることである。そこで、本発明は、一次電源V1から二次電源V2へ電力を伝送する順送電において、制御回路40は、直流電源である一次電源V1が印加されたブリッジ回路の各スイッチング素子を制御し、トランス4の1次巻線N1に交流電圧を印加する。この場合、第1インダクタL1と第1コンデンサC1と第1アームとを含んで構成される昇圧回路により、第1コンデンサにC1に印加される電圧は、一次電源V1の電圧より高くなる。そして、トランス4の2次巻線N21、N22に生じた誘起電圧を整流回路で整流し、二次電源V2に電力を供給する。このように、昇圧回路と、DC-DCコンバータのスイッチング素子を共用化することで、回路の大型化やコスト増大を抑制できる。

## 明 細 書

発明の名称：DC-DCコンバータ、及び自動車

### 技術分野

[0001] 本発明はDC-DCコンバータ、及び自動車に関する。

### 背景技術

[0002] 近年、化石燃料の枯渇や地球環境問題の悪化を背景に、ハイブリッド自動車や電気自動車など、電気エネルギーを利用した自動車への関心が高まっている。

このような電気エネルギーを用いた自動車は、車輪を駆動するためのモータを備え、さらにモータに電力を供給するための高圧バッテリーを備えている。そして、この高圧バッテリーの出力電圧をDC-DCコンバータにより降圧して、低圧の電気機器へ必要な電力を供給する電源システムを備えている。低圧の電気機器の例として、エアコンやオーディオ、自動車のコントローラー等がある。

[0003] 高圧バッテリーには、リチウムイオン電池が用いられることが多い。しかし、リチウムイオン電池の電圧が、十分に足りない場合、DC-DCコンバータを含めた高圧機器に流れる電流量が増加するため、高圧機器の小型化、低コスト化の妨げとなっていた。特許文献1には、高圧バッテリーとDC-DCコンバータとの間に、昇圧回路を設けて、高圧バッテリーの電圧が低い場合にも、DC-DCコンバータに入力される電圧を昇圧する技術が開示されている。この技術によれば、DC-DCコンバータには、高圧バッテリー電圧よりも高い入力電圧が印加されるため、DC-DCコンバータに流れる電流量が少なくなり、DC-DCコンバータの小型化、低コスト化を図ることが可能である。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2016-19322号公報

### 発明の概要

## 発明が解決しようとする課題

[0005] 特許文献1の技術では、追加した昇圧回路の分だけ回路素子が増加し、さらなる小型化、低コスト化の妨げとなる。

## 課題を解決するための手段

[0006] 本発明によるDC-DCコンバータは、一次電源から供給される直流電力の電圧変換を行うDC-DCコンバータであって、第1スイッチング素子と第2スイッチング素子とが第1交流接続部を介して直列に接続された第1アームと、第3スイッチング素子と第4スイッチング素子とが第2交流接続部を介して直列に接続された第2アームとを有するブリッジ回路と、前記一次電源と前記第1交流接続部の間に接続されるインダクタと、前記第1アームに並列に接続される第1コンデンサと、前記第1アームとを有する昇圧回路と、一端が前記第1交流接続部に他端が前記第2交流接続部に接続される1次巻線と、前記1次巻線に磁気結合する2次巻線とを有するトランスと、前記トランスの2次巻線側に接続される整流回路と、前記第1アームおよび前記第2アームの各スイッチング素子を制御する制御回路と、を備える。

本発明による自動車は、DC-DCコンバータを含む電源システムを備える。

## 発明の効果

[0007] 本発明によれば、小型化、低コスト化が可能なDC-DCコンバータ、さらに、これを用いた自動車を提供することができる。

## 図面の簡単な説明

[0008] [図1]第1の実施形態によるDC-DCコンバータの回路構成図である。

[図2] (a) (b) (c) (d) 第1スイッチング素子H1～第4スイッチング素子H4のオンオフを示すタイムチャートである。

[図3]電流検出器を用いたDC-DCコンバータの回路構成図である。

[図4]DC-DCコンバータの整流回路にスイッチング素子を用いた場合の例を示す回路構成図である。

[図5]DC-DCコンバータのフェーズAにおける動作説明図である。

[図6]DC-DCコンバータのフェーズBにおける動作説明図である。

[図7]DC-DCコンバータのフェーズCにおける動作説明図である。

[図8]DC-DCコンバータのフェーズDにおける動作説明図である。

[図9]DC-DCコンバータのフェーズEにおける動作説明図である。

[図10]DC-DCコンバータのフェーズFにおける動作説明図である。

[図11]DC-DCコンバータを自動車に適用した場合の電源システムを示す図である。

[図12]DC-DCコンバータを自動車に適用した電源システムの回路構成図である。

### 発明を実施するための形態

#### [0009] (第1の実施形態)

以下、図面を参照して、本発明に係る第1の実施形態について説明する。

図1は、第1の実施形態によるDC-DCコンバータ101の回路構成図である。本実施形態におけるDC-DCコンバータ101は、一次電源V1と二次電源V2との間に接続され、一次電源V1と二次電源V2との間で電力の授受を行う。一次電源V1、二次電源V2は共に直流電源であり、それぞれ二次電池により構成される。なお、一次電源V1から二次電源V2へ電力を伝送することを順送電と呼称する。一次電源V1には負荷R1が並列に接続され、二次電源V2には負荷R2が並列に接続されている。

[0010] 図1に示すように、一次電源V1と並列に第3コンデンサC3が接続される。また、一次電源V1は第1インダクタL1を介して、後述するブリッジ回路の第1交流接続部に接続される。ブリッジ回路は、第1スイッチング素子H1と第2スイッチング素子H2とが第1交流接続部を介して直列に接続された第1アームと、第3スイッチング素子H3と第4スイッチング素子H4とが第2交流接続部を介して直列に接続された第2アームとにより構成される。第1アームおよび第2アームに並列に第1コンデンサC1が接続される。

[0011] 第1スイッチング素子H1乃至第4スイッチング素子H4には、それぞれダイオードDH1乃至DH4が逆並列接続されている。なお、第1スイッチング素子H1

乃至第4スイッチング素子H4として、Si-MOSFETやSiC-MOSFETを使用した場合、ダイオードDH1乃至DH4の代わりにMOSFETのボディダイオードを用いることができる。

[0012] 第1アームの第1交流接続部は、共振インダクタ $L_r$ を介してトランス4の一次巻線N1の一端に接続され、第2アームの第2交流接続部は、トランス用コンデンサ $C_r$ を介してトランス4の一次巻線N1の他端に接続される。トランス4は、1次巻線N1と2次巻線N21、N22とを磁気結合している。2次巻線N21、N22の両端には整流回路を構成するダイオードDS1、DS2が接続される。2次巻線N21、N22の中間点は第2インダクタ $L_2$ を介して二次電源V2に接続される。整流回路の出力側には、二次電源V2と並列に第2コンデンサ $C_2$ が接続される。

[0013] 第1アームと第2アームの接続点には、第1コンデンサ $C_1$ の電圧値 $V_{c1}$ を検出する第1電圧検出器21が接続される。第1インダクタ $L_1$ と一次電源V1の接続点には、第3コンデンサ $C_3$ の電圧値 $V_{c3}$ を検出する第3電圧検出器23が接続される。

[0014] 第1電圧検出器21、第3電圧検出器23は制御回路40に接続される。制御回路40は、各電圧検出器により検出された電圧値に基づいて、後述するように、第1アームおよび第2アームの各スイッチング素子を制御する。なお、第2インダクタ $L_2$ と二次電源V2の接続点に、第2コンデンサ $C_2$ の電圧値 $V_{c2}$ を検出する第2電圧検出器を接続し、制御回路40は、第2電圧検出器により検出された電圧値 $V_{c2}$ に基づいて、後述するように、第1アームおよび第2アームの各スイッチング素子を制御してもよい。

[0015] 一次電源V1から二次電源V2へ電力を伝送する順送電において、制御回路40は、直流電源である一次電源V1が印加されたブリッジ回路の各スイッチング素子H1~H4を制御し、トランス4の1次巻線N1に交流電圧を印加する。この場合、第1インダクタ $L_1$ と第1コンデンサ $C_1$ と第1アームとを含んで構成される昇圧回路により、第1コンデンサ $C_1$ に印加される電圧は、一次電源V1の電圧より高くなる。そして、トランス4の2次巻線N21、N22に生じた誘起電

圧を整流回路で整流し、二次電源V2に電力を供給する。このように、昇圧回路と、DC-DCコンバータのスイッチング素子を共用化することで、回路の小型化、低コスト化が可能になる。

制御回路40は、周期制御回路41、周期制限回路42、位相差制御回路43、位相差制限回路44を備えている。

周期制御回路41には、第3電圧検出器23から電圧値Vc3が入力され、また、図示省略した上位制御装置や制御回路40から、第1コンデンサC1の電圧値Vc1を所望の電圧値に調節するための電圧指令値Vc1\_refが入力される。周期制御回路41は、以下の式(1)(2)により、第1スイッチング素子H1の周期時間幅 $\tau_1$ と第2スイッチング素子H2の周期時間幅 $\tau_2$ を算出する。

$$\tau_1 = (Vc3/Vc1\_ref) \times T \quad (1)$$

$$\tau_2 = (1 - Vc3/Vc1\_ref) \times T \quad (2)$$

ここで、Tは第1スイッチング素子H1と第2スイッチング素子H2がオンオフを繰り返す1周期の時間である。

[0016] 図2(a)は、DC-DCコンバータ101の順送電時における第1スイッチング素子H1～第4スイッチング素子H4のオンオフの一例を示すタイムチャートである。この図に示すように、周期時間幅 $\tau_1$ は、1周期Tの中で第1スイッチング素子H1がオンしている時間であり、周期時間幅 $\tau_2$ は、第2スイッチング素子H2がオンしている時間である。なお、周期時間幅 $\tau_1$ は、第3スイッチング素子H3がオンしている時間と等しく、周期時間幅 $\tau_2$ は、第4スイッチング素子H4がオンしている時間と等しい。

[0017] 図1の制御回路40の説明に戻り、周期制御回路41で算出された周期時間幅 $\tau_1$ 、 $\tau_2$ は周期制限回路42へ入力される。周期制限回路42には、更に、時間幅制限値 $\tau\_limit$ が入力されており、周期時間幅 $\tau_1$ 、 $\tau_2$ が時間幅制限値 $\tau\_limit$ を超えないようにその値を制限している。これは、周期時間幅 $\tau_1$ 、 $\tau_2$ が時間幅制限値 $\tau\_limit$ を超えて大きくなることで、スイッチング素子等に過電圧がかかるのを防止する為である。制御回路40は、周期制限回路42より出力された周期時間幅 $\tau_1$ 、 $\tau_2$ に基づいて、図2(a)に示すように、第1

スイッチング素子H1～第4スイッチング素子H4のオンオフを制御する。これにより、第1コンデンサC1の電圧値Vc1が電圧指令値Vc1\_refと一致するように調節される。

- [0018] 位相差制御回路43には、第1電圧検出器21から電圧値Vc1が入力され、また、図示省略した上位制御装置や制御回路40から、第2コンデンサC2の電圧値Vc2を所望の電圧値に調節するための電圧指令値Vc2\_refが入力される。位相差制御回路43は、以下の式(3)により、第1スイッチング素子H1と第4スイッチング素子H4との位相差(重畳時間幅) $\phi 1$ 、第2スイッチング素子H2と第3スイッチング素子H3との位相差(重畳時間幅) $\phi 2$ を算出する。

$$\phi 1 = \phi 2 = (Vc2\_ref / Vc1) \times T \times N \quad (3)$$

ここで、Nはトランス4の巻数比であり、 $N = (N21 + N22) / N1$ である。

- [0019] 図2(a)に示すように、位相差 $\phi 1$ は、第1スイッチング素子H1がオンしている時間と第4スイッチング素子H4がオンしている時間が重なっている時間であり、位相差 $\phi 2$ は、第2スイッチング素子H2がオンしている時間と第3スイッチング素子H3がオンしている時間が重なっている時間である。この時間の重なりは、第1スイッチング素子H1と第4スイッチング素子H4がオンオフする周期と、第2スイッチング素子H2と第3スイッチング素子H3がオンオフする周期の位相が異なっていることから生じる。

- [0020] 図1の制御回路40の説明に戻り、位相差制御回路43で算出された位相差 $\phi 1$ 、 $\phi 2$ は位相差制限回路44へ入力される。位相差制限回路44には、更に、位相差制限値 $\phi\_limit$ が入力されており、位相差 $\phi 1$ 、 $\phi 2$ が位相差制限値 $\phi\_limit$ を超えないようにその値を制限している。これは、位相差 $\phi 1$ 、 $\phi 2$ が、周期時間幅 $\tau 1$ 、 $\tau 2$ 以上にならないように制限するためである。制御回路40は、位相差制限回路44より出力された位相差 $\phi 1$ 、 $\phi 2$ に基づいて、図2(a)に示すように、第1スイッチング素子H1～第4スイッチング素子H4のオンオフを制御する。これにより、第2コンデンサC2の電圧値Vc2が電圧指令値Vc2\_refと一致するように調節される。

- [0021] DC-DCコンバータ101の出力電力は、トランス4の1次巻線N1への電圧時間

積で決定される。従って、第1スイッチング素子H1と第4スイッチング素子H4のオン時間の位相差（重畳時間幅） $\phi_1$ もしくは第2スイッチング素子H2と第3スイッチング素子H3のオン時間の位相差（重畳時間幅） $\phi_2$ が、第1スイッチング素子H1および第3スイッチング素子H3の周期時間幅 $\tau_1$ 、第2スイッチング素子H2および第4スイッチング素子H4の周期時間幅 $\tau_2$ のうち小さい周期時間幅と等しい時、DC-DCコンバータ101は最大出力となる（後述する図2（b）参照）。位相差が最大値を超えると、位相差を増やしてもDC-DCコンバータ101の出力電力が増加しないため、位相差に対し、位相差制限値 $\phi\_limit$ により制限制御を行う。

[0022] 第1スイッチング素子H1と第4スイッチング素子H4のオン時間の位相差（重畳時間幅） $\phi_1$ と、第2スイッチング素子H2と第3スイッチング素子H3のオン時間の位相差（重畳時間幅） $\phi_2$ は、トランス4の1次巻線N1に印加される極性ごとの電圧の時間幅とそれぞれ等しい。なお、トランス4の1次巻線N1に印加される電圧の時間幅 $\phi_1$ と $\phi_2$ が異なる場合、トランス4の1次巻線N1の電圧時間積が極性によって異なることとなるため、トランス4の磁気飽和を招く恐れがある。従って、第1スイッチング素子H1と第4スイッチング素子H4のオン時間の位相差 $\phi_1$ と、第2スイッチング素子H2と第3スイッチング素子H3のオン時間の位相差 $\phi_2$ は等しい値となるように制御される。なお、外乱等の影響によりトランス4の1次巻線N1の電圧時間積が極性によって異なっても問題ない場合、第1スイッチング素子H1と第4スイッチング素子H4のオン時間の位相差 $\phi_1$ と、第2スイッチング素子H2と第3スイッチング素子H3のオン時間の位相差 $\phi_2$ を必ず等しくしなくともよい。

[0023] 図2（b）は、DC-DCコンバータ101の出力を最大にした場合の第1スイッチング素子H1～第4スイッチング素子H4のオンオフを示すタイムチャートである。この場合は、電圧指令値 $V_{c2\_ref}$ として、電圧値 $V_{c2}$ を最大にする指令値が位相差制御回路43に入力される。仮に、位相差 $\phi_1$ 、 $\phi_2$ が位相差制限値 $\phi\_limit$ を超えた場合は、位相差 $\phi_1$ 、 $\phi_2$ が、周期時間幅 $\tau_1$ 、 $\tau_2$ 以上にならないように制限される。制御回路40は、位相差制限回路44より出力された

位相差 $\phi_1$ 、 $\phi_2$ に基づいて、図2（b）に示すように、第1スイッチング素子H1～第4スイッチング素子H4のオンオフを制御する。

[0024] 図2（c）は、DC-DCコンバータ101の出力を最小にした場合の第1スイッチング素子H1～第4スイッチング素子H4のオンオフを示すタイムチャートである。この場合は、電圧指令値 $V_{c2\_ref}$ として、電圧値 $V_{c2}$ を最小にする指令値、すなわち0Vが位相差制御回路43に入力される。制御回路40は、位相差制限回路44より出力された位相差 $\phi_1$ 、 $\phi_2$ に基づいて、図2（c）に示すように、第1スイッチング素子H1～第4スイッチング素子H4のオンオフを制御する。この場合は、図2（c）に示すように、位相差 $\phi_1$ 、 $\phi_2$ はゼロである。

[0025] 図2（a）に示すタイムチャートは、DC-DCコンバータ101の第1スイッチング素子H1および第3スイッチング素子H3の周期時間幅 $\tau_1$ が、第2スイッチング素子H2および第4スイッチング素子H4の周期時間幅 $\tau_2$ より小さい場合である。この場合、第1スイッチング素子H1と第4スイッチング素子H4のオン時間の位相差 $\phi_1$ と、第2スイッチング素子H2と第3スイッチング素子H3のオン時間の位相差 $\phi_2$ は、DC-DCコンバータ101の第1スイッチング素子H1および第3スイッチング素子H3の周期時間幅 $\tau_1$ 以下の値となり、以下の式（4）の関係となる。この式（4）で示される条件では、電圧値 $V_{c1}$ は電圧値 $V_{c3}$ の2倍より大きくなる。

$$\tau_2 > \tau_1 \geq \phi_1, \phi_2 \quad (4)$$

[0026] 図2（d）に示すタイムチャートは、DC-DCコンバータ101の第1スイッチング素子H1および第3スイッチング素子H3の周期時間幅 $\tau_1$ が、第2スイッチング素子H2および第4スイッチング素子H4の周期時間幅 $\tau_2$ 以上の場合である。これは所望の電圧指令値 $V_{c1\_ref}$ を周期制御回路41へ入力することにより実現される。この場合、第1スイッチング素子H1と第4スイッチング素子H4の位相差 $\phi_1$ と、第2スイッチング素子H2と第3スイッチング素子H3の位相差 $\phi_2$ は、DC-DCコンバータ101の第2スイッチング素子H2および第4スイッチング素子H4の周期時間幅 $\tau_1$ 以下の値となり、以下の式（5）の関係となる。この式（5）で示される条件では、電圧値 $V_{c1}$ は電圧値 $V_{c3}$ の1～2倍以下になる

。

$$\tau 1 \geq \tau 2 \geq \phi 1, \phi 2 \quad (5)$$

[0027] 本実施形態では、第1コンデンサC1の電圧値Vc1を検出する第1電圧検出器21、第3コンデンサC3の電圧値Vc3を検出する第3電圧検出器23を設けた例で説明した。そして、制御回路40は、電圧値Vc3と電圧指令値Vc1\_ref、電圧値Vc1と電圧指令値Vc2\_refに基づいて、第1アームおよび第2アームの各スイッチング素子を制御した。しかし、これは一例であり、第2コンデンサC2の電圧値Vc2を検出する第2電圧検出器など他の電圧値と電圧指令値を適宜組み合わせることで用いることができる。

[0028] 例えば、周期制御回路41に電圧値Vc1と第3コンデンサC3の電圧値Vc3を所望の電圧値に調節するための電圧指令値Vc3\_refを入力し、以下の式(6)(7)により、第1スイッチング素子H1の周期時間幅 $\tau 1$ と第2スイッチング素子H2の周期時間幅 $\tau 2$ を算出する。

$$\tau 1 = (Vc3\_ref/Vc1) \times T \quad (6)$$

$$\tau 2 = (1 - Vc3\_ref/Vc1) \times T \quad (7)$$

[0029] また、例えば、位相差制御回路43に電圧値Vc2と電圧指令値Vc1\_refを入力し、以下の式(8)により、第1スイッチング素子H1と第4スイッチング素子H4との位相差(重畳時間幅) $\phi 1$ 、第2スイッチング素子H2と第3スイッチング素子H3との位相差(重畳時間幅) $\phi 2$ を算出する。

$$\phi 1 = \phi 2 = (Vc2/Vc1\_ref) \times T \times N \quad (8)$$

ここで、Nはトランス4の巻数比であり、 $N = (N21 + N22) / N1$ である。

[0030] 図3は電圧検出器の代わりに電流検出器を用いたDC-DCコンバータ101の回路構成図である。図1と同一箇所には同一の符号を付して説明を省略する。また、制御回路40の詳細は図示を省略する。

この例では、電流検出器を設けて検出した電流値に基づいて第1アームおよび第2アームの各スイッチング素子H1~H4を制御する。図3に示すように、トランス4の1次巻線N1に流れる電流値Ic1を検出する第1電流検出器31を設ける。また、トランス4の2次巻線N21、N22に流れる電流値Ic2を検出す

る第2電流検出器32を設ける。さらに、第1インダクタL1に流れる電流値I<sub>c3</sub>を検出する第3電流検出器33を設ける。そして、制御回路40は以下の式(9)～(11)より、周期時間幅 $\tau_1$ 、 $\tau_2$ 、位相差 $\phi_1$ 、 $\phi_2$ を求める。

$$\tau_1 = (I_{c1\_ref} / I_{c3}) \times T \quad (9)$$

$$\tau_2 = (1 - I_{c1\_ref} / I_{c3}) \times T \quad (10)$$

$$\phi_1 = \phi_2 = (I_{c1} / I_{c2\_ref}) \times T \times N \quad (11)$$

ここで、I<sub>c1\_ref</sub>はトランス4の1次巻線N1に流したい電流の電流指令値、I<sub>c2\_ref</sub>はトランス4の2次巻線N21、N22に流したい電流指令値である。

なお、制御回路40は上述した電圧検出器と電流検出器を適宜混在して用いてもよい。さらに、電圧検出器もしくは電流検出器の全てを用いることなく、一部を用いてもよい。

[0031] 図4は、DC-DCコンバータ101の整流回路にスイッチング素子を用いた場合の例を示す回路構成図である。図1と同一箇所には同一の符号を付して説明を省略する。また、制御回路40の詳細は図示を省略する。

図1では、整流回路をダイオードDS1、DS2で構成した。図4では、整流回路として、スイッチング素子S1およびスイッチング素子S2と、ダイオードDS1およびダイオードDS2を用いた。スイッチング素子S1、S2として、MOSFETを用いる場合は、スイッチング素子S1をオン状態とすれば、ダイオードDS1に流れる電流をスイッチング素子S1へ分流することで損失を低減できる。このように、MOSFETと逆並列接続されたダイオード、またはMOSFETのボディダイオードに、ダイオードの順方向電流が流れるとき、このMOSFETをオン状態として損失を低減することを、以後では同期整流と呼称する。制御回路40により、スイッチング素子S1およびスイッチング素子S2を整流動作させる同期整流動作を行う。また、2次巻線N21およびN22以降の整流回路は、センタタップ整流回路方式に限らず、アクティブクランプ付き電流形センタタップ回路やその他、サージ吸収回路、カレントダブラ回路、電流形フルブリッジ回路の組合せでもよい。

[0032] 図5～図10は、図1におけるDC-DCコンバータ101の順送電時の動作説明

図である。図5～図10の各図は、図2(d)に示す各スイッチング素子H1～H4の動作のフェーズA～Fに対応している。

フェーズAでは、図5に示すように、第1スイッチング素子H1がオン状態であり、一次電源V1の電圧が、第1インダクタL1に印加されず、第1インダクタL1のエネルギーは放出されている。また、第1コンデンサC1には、一次電源V1のエネルギーが蓄えられる。さらに、第4スイッチング素子H4がオン状態であり、一次電源V1の電圧がトランス4の1次巻線N1に印加され、共振インダクタLrの電流は増加していく。第1コンデンサC1に流れる電流は減少していき、零になるとフェーズBに移行する。

[0033] フェーズBでは、図6に示すように、第1スイッチング素子H1がオン状態であり、一次電源V1の電圧が、第1インダクタL1に印加されず、第1インダクタL1のエネルギーは放出されている。また、第1コンデンサC1からも、エネルギーが放出される。さらに、第4スイッチング素子H4がオン状態であり、一次電源V1の電圧がトランス4の1次巻線N1に印加され、共振インダクタLrの電流は増加していく。第4スイッチング素子H4がオフ状態となり、第3スイッチング素子H3がオン状態となるとフェーズCに移行する。

[0034] フェーズCでは、図7に示すように、第1スイッチング素子H1がオン状態であり、一次電源V1の電圧が、第1インダクタL1に印加されず、第1インダクタL1のエネルギーは放出される。また、第3スイッチング素子H3がオン状態であり、第1コンデンサC1にエネルギーが蓄えられる。また、一次電源V1の電圧がトランス4の1次巻線N1に印加されないため、共振インダクタLrの電流は減少していく。共振インダクタLrの電流が減少していき、零になるとフェーズDへ移行する。

[0035] フェーズDでは、図8に示すように、第1スイッチング素子H1がオン状態であり、一次電源V1の電圧が、第1インダクタL1に印加されず、第1インダクタL1のエネルギーは放出される。また、第3スイッチング素子H3がオン状態であり、第1コンデンサC1のエネルギーが放出される。第1スイッチング素子H1がオフ状態となり、第2スイッチング素子H2がオン状態となるとフェ

ーズEに移行する。

[0036] フェーズEでは、図9に示すように、第2スイッチング素子H2がオン状態であり、一次電源V1の電圧が、第1インダクタL1に印加され、第1インダクタL1へエネルギーが蓄積される。また、第3スイッチング素子H3がオン状態であり、第1コンデンサC1のエネルギーが放出される。また、一次電源V1の電圧がトランス4の1次巻線N1に印加されるため、共振インダクタLrの電流は増加していく。第3スイッチング素子H3がオフ状態となり、第4スイッチング素子H4がオン状態となるとフェーズFに移行する。

[0037] フェーズFでは、図10に示すように、第2スイッチング素子H2がオン状態であり、一次電源V1の電圧が、第1インダクタL1に印加され、第1インダクタL1へエネルギーが蓄積される。また、第4スイッチング素子H4がオン状態であり、第1コンデンサC1のエネルギーが放出される。また、一次電源V1の電圧がトランス4の1次巻線N1に印加されないため、共振インダクタLrの電流は減少していく。第2スイッチング素子H2がオフ状態となり、第1スイッチング素子H1がオン状態となるとフェーズAに移行する。以降の動作は、フェーズAからフェーズFの繰り返しとなる。

[0038] 本実施形態によれば、DC-DCコンバータ101に印加される電圧を昇圧し、入力電圧範囲を制御することが可能であり、かつ、昇圧回路と、DC-DCコンバータのスイッチング素子を共用化することで、回路の小型化、低コスト化を図ることができる。

[0039] (第2の実施形態)

図11は、第1の実施形態で示したDC-DCコンバータ101を自動車100に適用して場合の電源システムを示す図である。

本実施形態の電源システムは、DC-DCコンバータ101の充電器側をC側、高圧側をD側、低圧側をE側とすると、DC-DCコンバータ101のD側には、高圧バッテリー104がリレー106を介して接続される。DC-DCコンバータ101のE側には、低圧バッテリー105が接続される。外部電源109からの電力を自動車100へ送電する充電器108はDC-DCコンバータ101のC側に接続される。

[0040] そして、モータMはモータ駆動用インバータなどのHV系機器102に接続され、HV系機器102はDC-DCコンバータ101のD側に接続される。エアコンなどの補機機器103は、DC-DCコンバータ101のE側に接続される。制御回路401は、DC-DCコンバータ101の各スイッチング素子H1～H4のスイッチング動作や、電力の送電方向、電力量等を制御する。なお、リレー106はなくてもよい。

[0041] 図12は、本実施形態による電源システムの回路構成図である。

DC-DCコンバータ101の回路構成は、第1の実施形態と同様であるので、同一箇所には同一の符号を付してその説明を省略する。充電器108は、外部電源109から入力される交流電圧を直流電圧に変換するAC-DCコンバータ51を備えている。AC-DCコンバータ51の出力側には平滑用の第4コンデンサC4を介してスイッチング回路52が接続される。スイッチング回路52は、4個のスイッチング素子によるブリッジ回路で構成され、制御回路401の制御により、直流電圧を交流電圧に変換する。スイッチング回路52は、トランス53の1次巻線側に接続され、トランス53の2次巻線側には整流回路54が接続される。整流回路54の出力は、DC-DCコンバータ101の第1コンデンサC1の両端に接続される。

[0042] AC-DCコンバータ51は、ブリッジ整流回路と昇圧チョップを組み合わせた回路構成や、トータムポール回路など、交流電圧を直流電圧にする回路構成であってもよい。なお、外部電源109が直流電源の場合はAC-DCコンバータ51を省略することができる。スイッチング回路52は、ハーフブリッジ回路やフルブリッジ回路や、共振回路など、直流電圧を交流電圧に変換する回路構成であればよい。整流回路54は、ダイオード整流や同期整流、センタタップ回路や、カレントダブル方式など、交流電圧を直流電圧に変換する回路構成であればよい。

[0043] 図12に示すように、DC-DCコンバータ101の第1アームであり、降圧回路A'である第1スイッチング素子H1および第2スイッチング素子H2のスイッチング時間比と、第2アームである第3スイッチング素子H3および第4スイッチング素子H4のスイッチング時間比を制御するために、第3電圧検出器23に

より第3コンデンサC3の電圧 $V_{c3}$ を検出する。検出された電圧 $V_{c3}$ は、目標とする第1コンデンサC1の電圧指令値 $V_{c1\_ref}$ と共に制御回路401の周期制御回路41へ入力され、第1スイッチング素子H1および第3スイッチング素子H3の周期時間幅 $\tau_1$ 、第2スイッチング素子H2および第4スイッチング素子H4の周期時間幅 $\tau_2$ が算出される。周期制御回路41および周期制限回路42の動作は第1の実施形態と同様であり、その説明を省略する。

[0044] 図12において、第1電圧検出器21は第1コンデンサC1の電圧値 $V_{c1}$ を検出する。検出された電圧値 $V_{c1}$ は、目標とする第2コンデンサC2の電圧指令値 $V_{c2\_ref}$ と共に位相差制御回路43に入力され、第1スイッチング素子H1と第4スイッチング素子H4の位相差 $\phi_1$ と、第2スイッチング素子H2と第3スイッチング素子H3の位相差 $\phi_2$ が算出される。位相差制御回路43および位相差制限回路44の動作は第1の実施形態と同様であり、その説明を省略する。

[0045] 図12において、第4電圧検出器24は第4コンデンサC4の電圧値 $V_{c4}$ を検出する。検出された電圧値 $V_{c4}$ は、目標とするDC-DCコンバータ101に印加される電圧指令値 $V_{c1\_ref}$ と共にスイッチング制御回路45に入力され、スイッチング回路52の制御量 $\alpha$ が算出される。電圧指令値 $V_{c1\_ref}$ は、図示省略した上位制御装置や制御回路40より、DC-DCコンバータ101における第1コンデンサC1の電圧値 $V_{c1}$ を所望の電圧値に指定する指令値として入力される。スイッチング制御回路45で算出された制御量 $\alpha$ は、スイッチング制限回路46で、所定のスイッチング回路52の最大制御量 $\alpha\_limit$ と比較される。算出された制御量 $\alpha$ が最大制御量 $\alpha\_limit$ を超えない場合、スイッチング制御回路45は算出された制御量 $\alpha$ を出力する。算出された制御量 $\alpha$ が、所定の最大制御量 $\alpha\_limit$ を超えた場合、スイッチング制限回路46は最大制御量 $\alpha\_limit$ を制御量 $\alpha$ として出力する。最大制御量 $\alpha\_limit$ によって電力量を制限する。制御回路401は、制御量 $\alpha$ に基づいてスイッチング回路52を制御して、DC-DCコンバータ101に印加される電圧が電圧指令値 $V_{c1\_ref}$ になるようにする。このように、充電器108の出力側である整流回路54の出力電圧を制御量 $\alpha$ に基づいた出力電圧範囲に抑制することにより、充電器108の設計自由度を増すことが可能である

。

[0046] なお、制御回路401は、第4電圧検出器24により第4コンデンサC4の電圧値Vc4を検出したが、電流検出器によりスイッチング回路52の入力側に流れる電流値を検出して、この電流値を用いて制御してもよい。

[0047] 本実施形態によれば、外部電源109の電力は充電器108からDC-DCコンバータ101を介して、直流電源104や直流電源105に電力を送ることが可能となる。この場合、DC-DCコンバータ101に印加される電圧範囲を抑制することが可能であり、かつ降圧回路A'と、DC-DCコンバータ101のスイッチング素子を共用化することで、電源システムの小型化、低コスト化を図ることができる。

[0048] 以上説明した実施形態によれば、次の作用効果が得られる。

(1) DC-DCコンバータ101は、一次電源V1から供給される直流電力の電圧変換を行うDC-DCコンバータ101であって、第1スイッチング素子H1と第2スイッチング素子H2とが第1交流接続部を介して直列に接続された第1アームと、第3スイッチング素子H3と第4スイッチング素子H4とが第2交流接続部を介して直列に接続された第2アームとを有するブリッジ回路と、一次電源V1と第1交流接続部の間に接続されるインダクタL1と、第1アームに並列に接続される第1コンデンサC1と、第1アームとを有する昇圧回路と、一端が第1交流接続部に他端が第2交流接続部に接続される1次巻線N1と、1次巻線N1に磁気結合する2次巻線N21、N22とを有するトランスと、トランスの2次巻線側N21、N22に接続される整流回路と、第1アームおよび第2アームの各スイッチング素子を制御する制御回路40と、を備える。これにより、小型化、低コスト化が可能なDC-DCコンバータを提供することができる。

自動車は、DC-DCコンバータを含む電源システムを備える。これにより、小型化、低コスト化が可能なDC-DCコンバータ、さらに、これを用いた自動車を提供することができる。

[0049] 本発明は、上記の実施形態に限定されるものではなく、本発明の特徴を損なわない限り、本発明の技術思想の範囲内で考えられるその他の形態についても、本発明の範囲内に含まれる。

## 符号の説明

[0050] 101 DC-DCコンバータ

V1 一次電源

V2 二次電源

R1、R2 負荷

L1 第1インダクタ

L2 第2インダクタ

H1 第1スイッチング素子

H2 第2スイッチング素子

H3 第3スイッチング素子

H4 第4スイッチング素子

C1 第1コンデンサ

C2 第2コンデンサ

C3 第3コンデンサ

C4 第4コンデンサ

4 トランス

DS1、DS2 ダイオード

21 第1電圧検出器

23 第3電圧検出器

40 制御回路

41 周期制御回路

42 周期制限回路

43 位相差制御回路

44 位相差制限回路

100 自動車

104 高圧バッテリー

105 低圧バッテリー

108 充電器

109 外部電源系統

401 制御回路

## 請求の範囲

- [請求項1] 一次電源から供給される直流電力の電圧変換を行うDC-DCコンバータであって、
- 第1スイッチング素子と第2スイッチング素子とが第1交流接続部を介して直列に接続された第1アームと、第3スイッチング素子と第4スイッチング素子とが第2交流接続部を介して直列に接続された第2アームとを有するブリッジ回路と、
- 前記一次電源と前記第1交流接続部の間に接続されるインダクタと、前記第1アームに並列に接続される第1コンデンサと、前記第1アームとを有する昇圧回路と、
- 一端が前記第1交流接続部に他端が前記第2交流接続部に接続される1次巻線と、前記1次巻線に磁気結合する2次巻線とを有するトランスと、
- 前記トランスの2次巻線側に接続される整流回路と、
- 前記第1アームおよび前記第2アームの各スイッチング素子を制御する制御回路と、
- を備えたDC-DCコンバータ。
- [請求項2] 請求項1に記載のDC-DCコンバータにおいて、
- 前記第1コンデンサの電圧値を検出する第1電圧検出器を備え、
- 前記制御回路は、前記第1電圧検出器で検出された電圧値に基づいて、前記第1アームおよび前記第2アームの各スイッチング素子を制御するDC-DCコンバータ。
- [請求項3] 請求項2に記載のDC-DCコンバータにおいて、
- 前記一次電源と並列に第3コンデンサを接続し、
- 前記第3コンデンサの電圧値を検出する第3電圧検出器を備え、
- 前記制御回路は、前記第3電圧検出器で検出された電圧値に基づいて、前記第1アームおよび前記第2アームの各スイッチング素子を制御するDC-DCコンバータ。

- [請求項4] 請求項3に記載のDC-DCコンバータにおいて、  
前記制御回路は、前記第1電圧検出器および前記第3電圧検出器により検出された電圧値に基づいて、前記第1アームの各スイッチング素子と、前記第2アームの各スイッチング素子のオン時間幅を制御するDC-DCコンバータ。
- [請求項5] 請求項3または請求項4に記載のDC-DCコンバータにおいて、  
前記制御回路は、前記第1電圧検出器および前記第3電圧検出器により検出された電圧値に基づいて、前記第1アームの各スイッチング素子におけるオン時間に対し、前記第2アームの各スイッチング素子におけるオン時間の位相差を制御するDC-DCコンバータ。
- [請求項6] 請求項1に記載のDC-DCコンバータにおいて、  
前記トランスの1次巻線に流れる電流値を検出する第1電流検出器を備え、  
前記制御回路は、前記第1電流検出器で検出された電流値に基づいて、前記第1アームおよび前記第2アームの各スイッチング素子を制御するDC-DCコンバータ。
- [請求項7] 請求項6に記載のDC-DCコンバータにおいて、  
前記インダクタに流れる電流値を検出する第3電流検出器を備え、  
前記制御回路は、前記第3電流検出器で検出された電流値に基づいて、前記第1アームおよび前記第2アームの各スイッチング素子を制御するDC-DCコンバータ。
- [請求項8] 請求項7に記載のDC-DCコンバータにおいて、  
前記制御回路は、前記第1電流検出器および前記第3電流検出器により検出された電流値に基づいて、前記第1アームの各スイッチング素子と、前記第2アームの各スイッチング素子のオン時間幅を制御するDC-DCコンバータ。
- [請求項9] 請求項7または請求項8に記載のDC-DCコンバータにおいて、  
前記制御回路は、前記第1電流検出器および前記第3電流検出器に

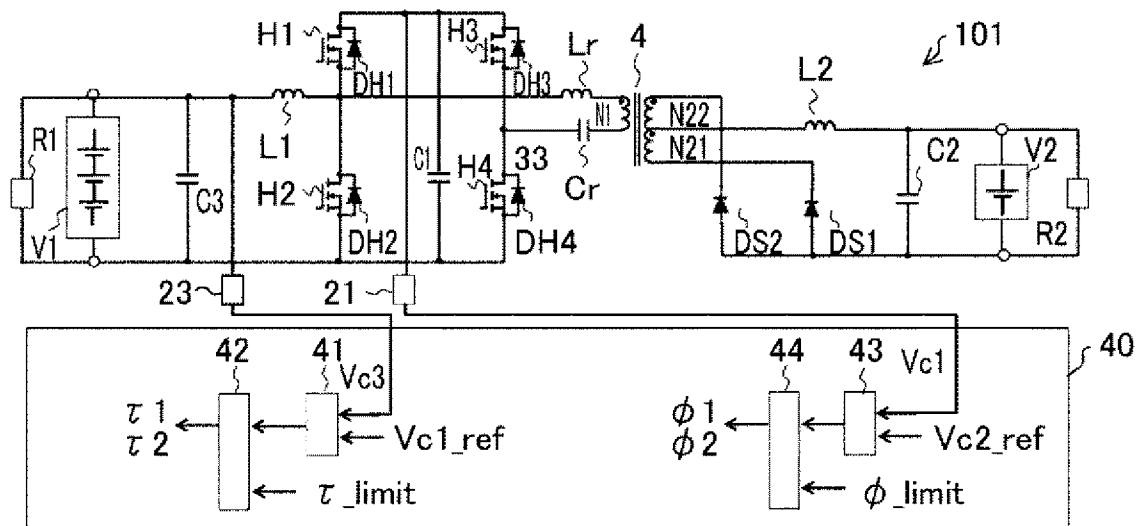
より検出された電流値に基づいて、前記第1アームの各スイッチング素子におけるオン時間に対し、前記第2アームの各スイッチング素子におけるオン時間の位相差を制御するDC-DCコンバータ。

- [請求項10] 請求項5または請求項9に記載のDC-DCコンバータにおいて、  
前記第1アームのスイッチング素子のオン時間幅は、前記第1アームのスイッチング素子のオン時間幅と前記第2アームのスイッチング素子のオン時間幅との重畳時間幅以上であるDC-DCコンバータ。
- [請求項11] 請求項1から請求項10までのいずれか一項に記載のDC-DCコンバータを含む電源システムを備えた自動車。
- [請求項12] 請求項11に記載の自動車において、  
前記DC-DCコンバータの前記ブリッジ回路に対して、外部電源からの電力が入力され、  
前記一次電源を充電する充電器を並列に接続した自動車。
- [請求項13] 請求項12に記載の自動車において、  
前記充電器は、AC-DCコンバータと、DC-ACコンバータと、充電器用トランスと、充電器用整流回路とを備え、交流の前記外部電源からの電力を供給する自動車。
- [請求項14] 請求項13に記載の自動車において、  
前記DC-ACコンバータの入力側に平滑コンデンサを備え、  
前記制御回路は、前記平滑コンデンサの電圧値に基づいて、前記充電器の前記DC-ACコンバータのスイッチング素子を制御する自動車。
- [請求項15] 請求項12から請求項14までのいずれか一項に記載の自動車において、  
前記充電器は、DC-ACコンバータと、充電器用トランスと、充電器用整流回路とを備え、直流の前記外部電源からの電力を供給する自動車。
- [請求項16] 請求項15に記載の自動車において、  
前記制御回路は、前記第1コンデンサの電圧値に基づいて、前記充

電器の前記DC-ACコンバータのスイッチング素子を制御する自動車。

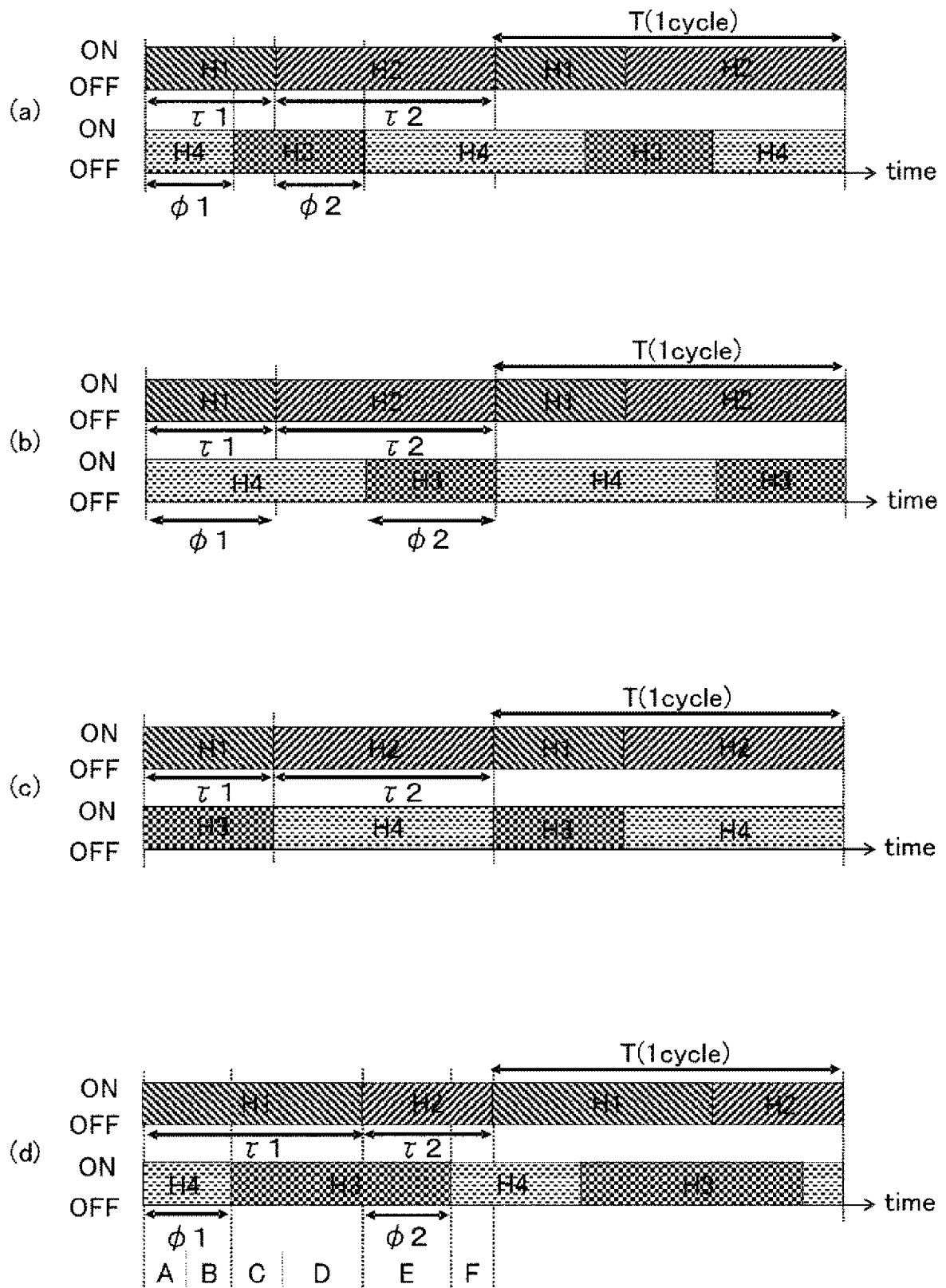
【図1】

【図1】



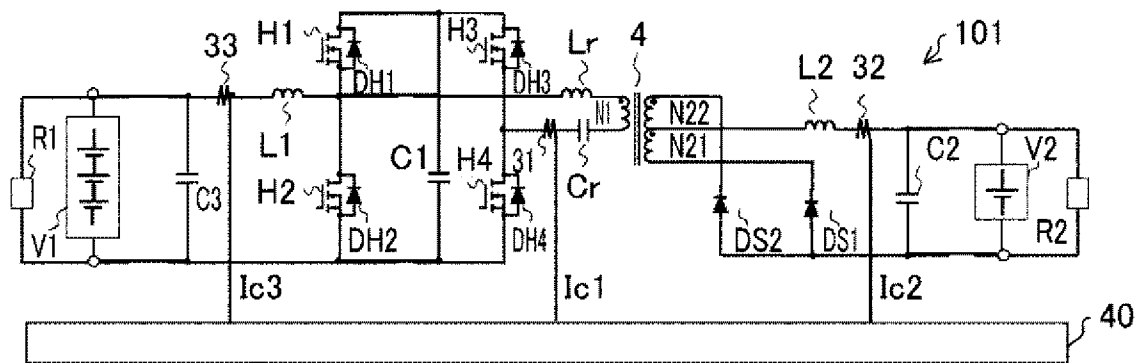
[図2]

【図2】



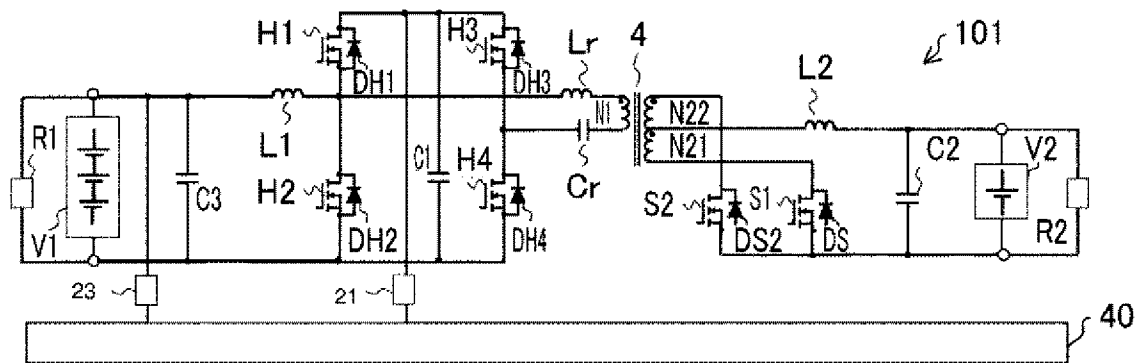
[図3]

【図3】



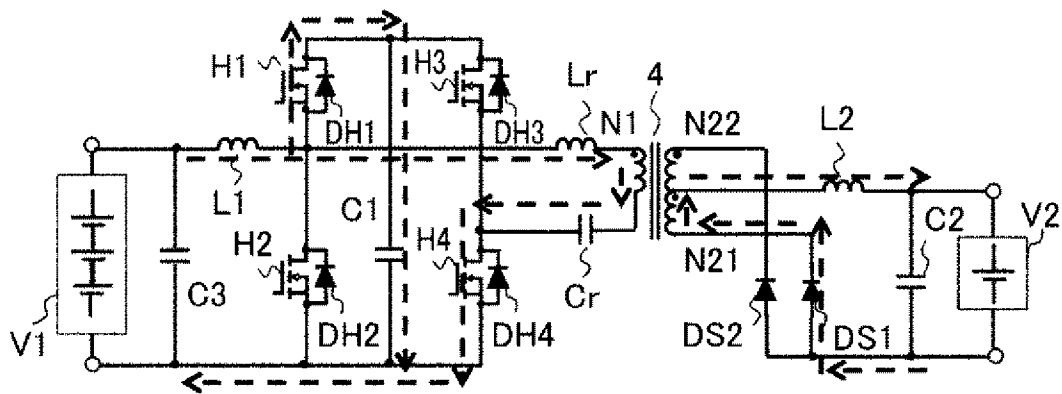
【図4】

【図4】



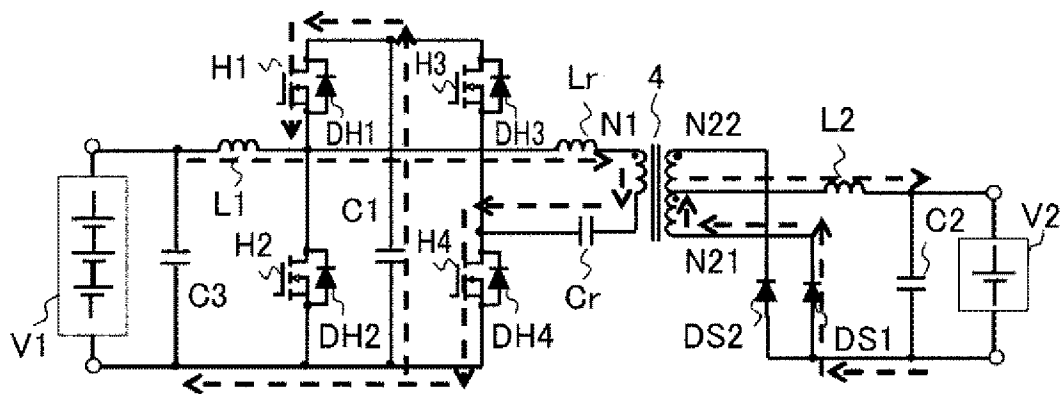
[図5]

【図5】



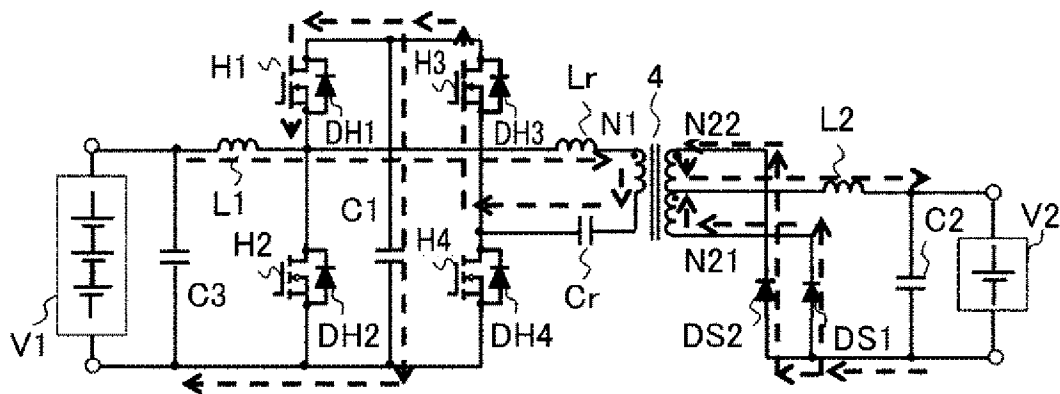
[図6]

【図6】



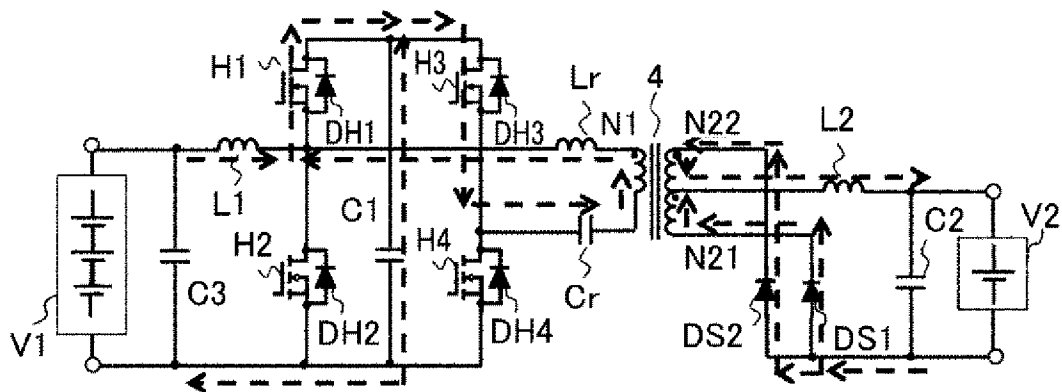
[図7]

【図7】



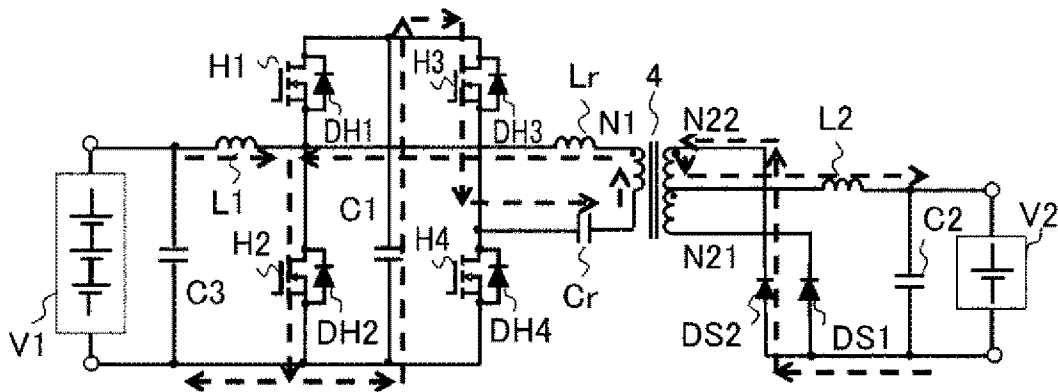
[圖8]

【圖8】



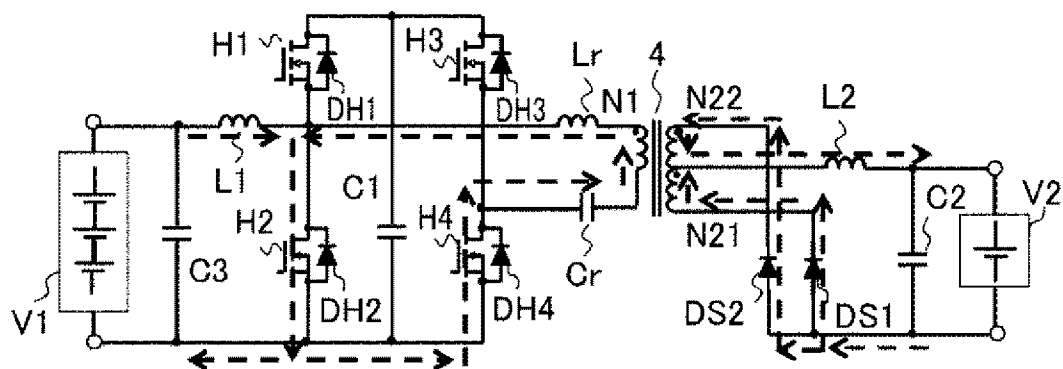
[図9]

【図9】



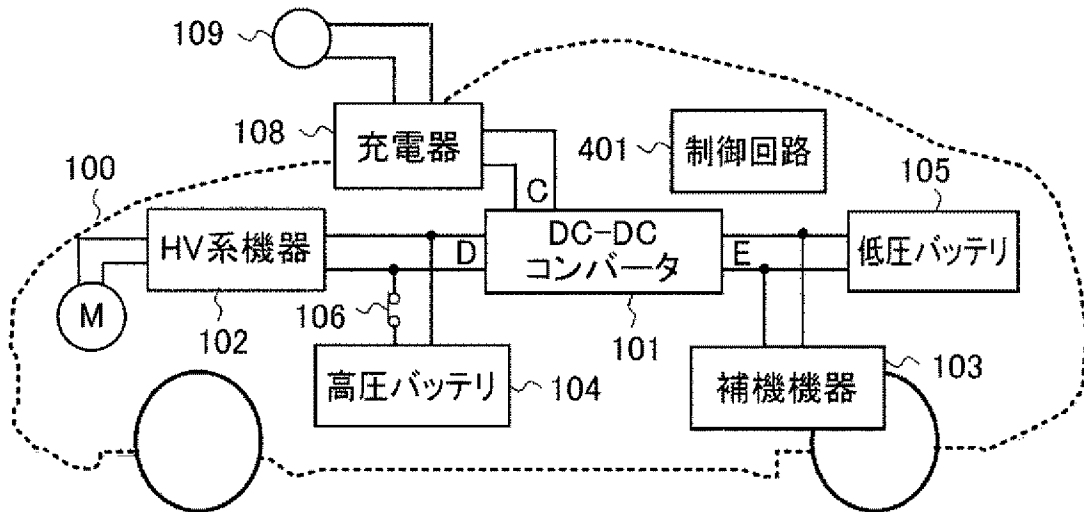
[図10]

【図10】



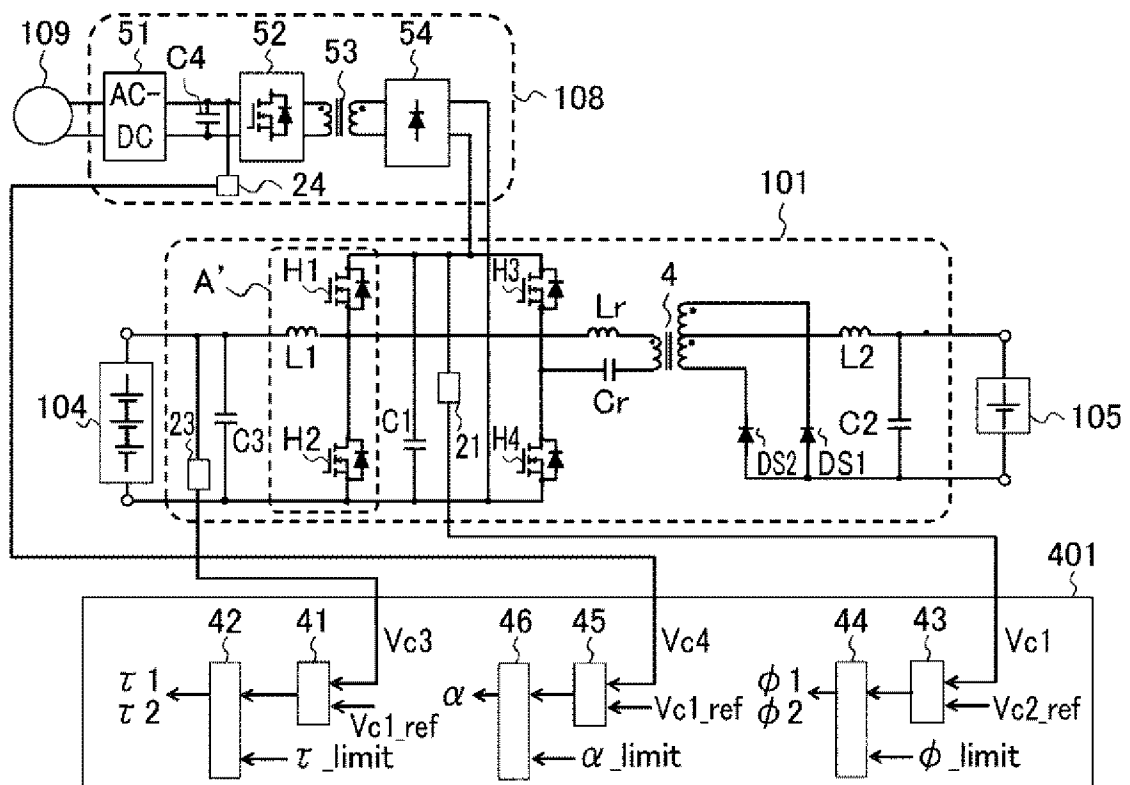
[図11]

【図11】



[図12]

【図12】



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2017/033402

**A. CLASSIFICATION OF SUBJECT MATTER**

H02M3/28 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H02M3/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2017

Registered utility model specifications of Japan 1996-2017

Published registered utility model applications of Japan 1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 10-271833 A (ORIGIN ELECTRIC CO., LTD.) 09 October 1998, paragraphs [0011]-[0033], fig. 1-4 (Family: none)	1, 2 3, 6, 7, 11-16 4, 5, 8-10
Y	JP 2013-247817 A (TOYOTA INDUSTRIES CORPORATION) 09 December 2013, paragraphs [0012]-[0029], fig. 1 (Family: none)	3, 6, 7
Y	JP 2014-36528 A (NIPPON SOKEN, INC.) 24 February 2014, paragraphs [0017]-[0064], fig. 1-5 (Family: none)	11-16

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

Date of mailing of the international search report

Name and mailing address of the ISA/  
Japan Patent Office  
3-4-3, Kasumigaseki, Chiyoda-ku,  
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H02M3/28(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H02M3/28											
最小限資料以外の資料で調査を行った分野に含まれるもの <table style="width:100%; border-collapse: collapse;"> <tr> <td style="width:30%;">日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2017年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2017年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2017年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2017年	日本国実用新案登録公報	1996-2017年	日本国登録実用新案公報	1994-2017年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2017年										
日本国実用新案登録公報	1996-2017年										
日本国登録実用新案公報	1994-2017年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
X Y A	JP 10-271833 A (オリジン電気株式会社) 1998. 10. 09, 段落[0011]-[0033], 図 1-4 (ファミリーなし)	1, 2 3, 6, 7, 11-16 4, 5, 8-10									
Y	JP 2013-247817 A (株式会社豊田自動織機) 2013. 12. 09, 段落[0012]-[0029], 図 1 (ファミリーなし)	3, 6, 7									
Y	JP 2014-36528 A (株式会社日本自動車部品総合研究所) 2014. 02. 24, 段落[0017]-[0064], 図 1-5 (ファミリーなし)	11-16									
☐ C欄の続きにも文献が列挙されている。		☐ パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献									
国際調査を完了した日 27. 11. 2017		国際調査報告の発送日 05. 12. 2017									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 北嶋 賢二	5G 3792								
		電話番号 03-3581-1101 内線	3526								