



Patent tymczasowy dodatkowy  
do patentu nr \_\_\_\_\_

Kl. 21a<sup>1</sup>,36/00

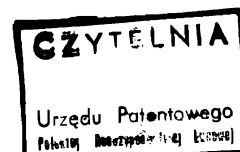
Zgłoszono: 02.06.1972 (P. 155746)

Pierwszeństwo \_\_\_\_\_

MKP H03k 13/02

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 20.12.1975



Twórca wynalazku: Paweł Baranowski

Uprawniony z patentu tymczasowego: Politechnika Łódzka, Łódź (Polska)

## Przetwornik cyfrowo-analogowy

1

Przedmiotem wynalazku jest przetwornik cyfrowo-analogowy przetwarzający każdą kolejną kombinację logicznych sygnałów dwuwartościowych podawanych osobno w dwóch zbiorach na dwa wejścia, na dowolnie nastawialną wartość sygnału napięciowego lub prądowego według następującej zależności:

$$z = f(y_j) + \varphi(x_i)[f(y_{j+1}) + f(y_j)]$$

w której:

$z$  — oznacza wyjściowy sygnał napięciowy lub prądowy

$x_i$  — zbiór zawierający  $n_1$  logicznych sygnałów dwuwartościowych

$y_j$  — zbiór zawierający  $n_2$  logicznych sygnałów dwuwartościowych

$i, j$  — numery kolejnej kombinacji sygnałów logicznych przy czym

$$i \in (1 \div 2^{n_1}) \text{ i } j \in (1 \div 2^{n_2})$$

$$\varphi(x_i) = 0$$

Znane przetworniki cyfrowo-analogowe realizują przebiegi nieciągłe w formie linii schodkowej lub łamanej. Przebieg linii łamanej najbardziej zbliżony do przebiegu ciągłego realizuje przetwornik cyfrowo-analogowy zawierający element całkujący, który wypełnia przebieg schodkowy wyznaczający odpowiednio danej funkcji. Budowa i nastawianie takiego przetwornika jest uciążliwe ponieważ stała czasowa elementu całkującego musi być ściśle do-

2

pasowana do nastawianej częstotliwości przebiegu funkcji. Przy wolnych przebiegach operacja taka jest bardzo czasochłonna.

Celem wynalazku jest przetwornik zmniejszający te niedogodności.

Zadanie techniczne wytyczone do osiągnięcia tego celu zostało rozwiązane zgodnie z wynalazkiem w ten sposób, że w przekazywniku zawierającym deszyfratory, wzmacniacze i zespoły przekazywników kontaktowych jeden z tych zespołów jest wyposażony w zespół par styków połączonych każdy z jednej strony z suwakami dwóch sąsiednich potencjometrów a z drugiej przez wzmacniacz symetryczny z dzielnikiem rezystorowym, który stanowi połączenie szeregowo rezystory z odczopami połączonymi z zespołem pojedynczych styków, który z kolei jest połączony z wejściem niesymetrycznego wzmacniacza.

Przedmiot wynalazku w przykładzie wykonania uwidoczniony został na rysunku, na którym przedstawiono schemat przetwornika.

Wejście przetwornika stanowią dwa deszyfratory  $D_1$  i  $D_2$  połączone każdy ze wzmacniaczem  $W_{p1}$  i  $W_{p2}$ , do których przyłączone są zespoły przekazywników kontaktowych  $P_{k1}$  i  $P_{k2}$ . Zespół przekazywnika kontaktowego  $P_{k2}$  jest wyposażony w zespół  $z''$  złożony z  $n_2$  styków  $s''$ . Każdy ze styków  $s''$  jest połączony z jednej strony z suwakami dwóch sąsiednich potencjometrów  $P$  z zespołu  $z_p$  a z drugiej strony przez symetryczny

wzmacniacz  $W_1$  z rezystorowym dzielnikiem  $D_R$ , który stanowią szeregowo połączone rezystory  $R$  w ilości  $n_1$  z odczepami połączonymi z pojedynczymi stykami  $S$ , stanowiącymi zespół przełączający  $z'_s$ , który z kolei jest połączony z wejściem niesymetrycznego wzmacniacza  $W_2$ .

Deszyfratory  $D_1$  i  $D_2$  przetwarzają każdą kombinację sygnałów wejściowych na pojedynczy sygnał logiczny pojawiający się na wyjściu odpowiadającym kolejnej kombinacji. Deszyfrator  $D_1$  przetwarza  $n_1$  kombinacji sygnałów wejściowych zbioru  $x_i$  na  $n_1$  sygnałów wyjściowych natomiast deszyfrator  $D_2$  przetwarza  $n_2$  kombinacji sygnałów zbioru  $y_j$  na  $n_2$  sygnałów wyjściowych.

Sygnałami z deszyfratorów  $D_1$  i  $D_2$  sterowane są zespoły wzmacniaczy  $W_{p1}$  i  $W_{p2}$ , które z kolei powodują zadziałanie przekaźników kontaktowych  $P_{k1}$  i  $P_{k2}$  w taki sposób, że każdy sygnał z deszyfratora  $D_1$  powoduje załączenie styku  $S$  z zespołu przyłączającego  $z'_s$ , natomiast każdy sygnał z deszyfratora  $D_2$  powoduje załączenie pary styków  $s''$  z zespołu styków  $z''_s$ . Zespół przełączający  $z''_s$  łączy według kolejnej kombinacji sygnałów wejściowych zbioru  $y_j$ , między suwaki sąsiednich potencjometrów  $P$  z zespołu  $z_p$ , dzielnik rezystorowy  $D_R$  przez wzmacniacz  $W_1$ , w ten sposób na dzielniku rezystorowym  $D_R$  występuje różnica potencjałów wynikająca z położenia suwaków dwóch sąsiednich potencjometrów  $P$ .

Zespół przełączający  $z'_s$  łączy według kolejnej kombinacji sygnałów wejściowych  $x_i$  na wejście wzmacniacza  $W_2$  potencjały pośrednie między suwakami sąsiednich potencjometrów.

Na wyjściu wzmacniacza  $W_2$  otrzymywany jest napięciowy sygnał według zależności:

$$z = f(y_j) + \varphi(x_i)[f(y_{j+1}) - f(y_j)]$$

gdzie funkcja przejścia  $f(y_j)$  jest wartością napięcia nastawianego na  $j$ -tym potencjometrze  $P$ ,

natomiast funkcję  $\varphi(x_i)$  jest wartością współczynnika określającego pośrednią wartość różnicy potencjałów między sąsiednich potencjometrów  $P$  na  $i$ -tym rezystorze.

### Zastrzeżenie patentowe

Przetwornik cyfrowo-analogowy przetwarzający każdą kolejną kombinację logicznych sygnałów dwuwartościowych podawanych osobno w dwóch zbiorach na dwa wejścia, na dowolnie nastawialną wartość sygnału napięciowego lub prądowego według następującej zależności:

$$z = f(y_j) + \varphi(x_i)[f(y_{j+1}) - f(y_j)]$$

w której

$z$  — oznacza wyjściowy sygnał napięciowy lub prądowy

$x_i$  — zbiór zawierający  $n_1$  logicznych sygnałów dwuwartościowych

$y_j$  — zbiór zawierający  $n_2$  logicznych sygnałów dwuwartościowych

$i, j$  — numery kolejnej kombinacji sygnałów logicznych przy czym

$$i \in (1 \div 2^{n_1}) \text{ i } j \in (1 \div 2^{n_2})$$

$\varphi(x_i) = 0$ , zawierający deszyfratory, wzmacniacze i zespoły przekaźników kontaktowych **znamienny tym**, że jeden z zespołów kontaktowych ( $P_{k2}$ ) jest wyposażony w zespół ( $z''_s$ ) par styków ( $s''$ ) połączonych każdy z jednej strony z suwakami dwóch sąsiednich potencjometrów ( $P$ ) a z drugiej przez symetryczny wzmacniacz ( $W_1$ ) z dzielnikiem rezystorowym ( $D_R$ ), który stanowią połączone szeregowo rezystory ( $R$ ), z odczepami połączonymi z zespołem ( $z'_s$ ) pojedynczych styków ( $s$ ), który z kolei jest połączony z wejściem niesymetrycznego wzmacniacza ( $W_2$ ).

