(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年6月12日(12.06.2025)

WIPO | PCT

(10) 国際公開番号
WO 2025/121007 A1

(51) 国際特許分類:
*H10F 39/18* (2025.01) *H10K 30/30* (2023.01)
*H10K 30/20* (2023.01) *H10K 30/60* (2023.01)

(21) 国際出願番号： PCT/JP2024/036920

(22) 国際出願日： 2024年10月17日(17.10.2024)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2023-208085 2023年12月8日(08.12.2023) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目１４番１号 (JP).

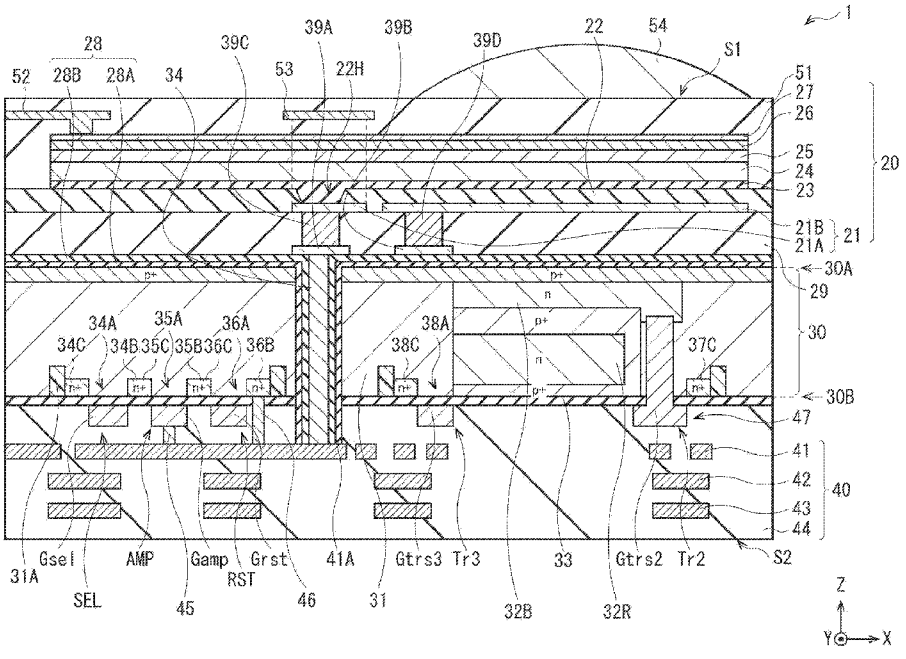
(72) 発明者: 稲葉 未華(**INABA, Mika**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 (JP). 齊藤 陽介(**SAITO, Yosuke**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 (JP). 井手 拓弥(**IDE, Takuya**); 〒2430014 神奈川県厚木市旭町四丁目１４番１号 ソニーセミコンダクタソリューションズ株式会社内 (JP).

(74) 代理人: 弁理士法人つばさ国際特許事務所 (**TSUBASA PATENT PROFESSIONAL**)

(54) **Title:** LIGHT DETECTION DEVICE

(54) 発明の名称： 光検出装置

[図1]




(57) **Abstract:** A first light detection device according to an embodiment of the present disclosure comprises: a first electrode; a second electrode disposed so as to face the first electrode; a photoelectric conversion layer provided between the first electrode and the second electrode; a work function adjustment layer provided between the photoelectric conversion layer and the second electrode; and a plurality of electron blocking layers provided between the photoelectric conversion layer and the work function adjustment layer and having ionization energy that becomes shallower in order from the pho-

WO 2025/121007 A1

［続葉有］

**CORPORATION**); 〒1600022 東京都新宿区新宿１丁目１５番９号さわだビル３階 (JP).

**(81)** 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

**(84)** 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

toelectric conversion layer side toward the work function adjustment layer.

**(57)** 要約：本開示の一実施形態の第１の光検出装置は、第１の電極と、第１の電極と対向配置された第２の電極と、第１の電極と第２の電極との間に設けられた光電変換層と、光電変換層と第２の電極との間に設けられた仕事関数調整層と、光電変換層と仕事関数調整層との間に設けられると共に、光電変換層側から仕事関数調整層に向かって順にイオン化エネルギーが浅くなる複数の電子ブロック層とを備える。

# 明　細　書

## 発明の名称 ： 光検出装置

## 技術分野

[0001]　本開示は、例えば有機材料を用いた光電変換層を備えた光検出装置に関する。

## 背景技術

[0002]　例えば、特許文献１では、対向配置された複数の電極からなる第１電極と第２電極との間に有機材料を含む光電変換層を設け、この第１電極と光電変換層との間に第１の半導体層を、第２電極と光電変換層との間に第２の半導体層をさらに設けることで撮像画質の向上を図った撮像素子が開示されている。この撮像素子では、第１の半導体層はｎ型半導体材料を含んで形成されており、第２の半導体層は第１電極の仕事関数よりも大きな電子親和力を有する含炭素化合物および第１電極の仕事関数よりも大きな仕事関数を有する無機化合物の少なくとも一方を含んで形成されている。

## 先行技術文献

## 特許文献

[0003] 特許文献1：国際公開第２０２０／０２７０８１号

## 発明の概要

[0004]　ところで、光検出装置では、光応答性を向上が求められている。

[0005]　光応答性を向上させることが可能な光検出装置を提供することが望ましい。

[0006]　本開示の一実施形態の第１の光検出装置は、第１の電極と、第１の電極と対向配置された第２の電極と、第１の電極と第２の電極との間に設けられた光電変換層と、光電変換層と第２の電極との間に設けられた仕事関数調整層と、光電変換層と仕事関数調整層との間に設けられると共に、光電変換層側から仕事関数調整層に向かって順にイオン化エネルギーが浅くなる複数の電子ブロック層とを備えたものである。

[0007] 本開示の一実施形態の第１の光検出装置では、光電変換層と仕事関数調整層との間に光電変換層側から仕事関数調整層に向かって順にイオン化エネルギーが浅くなる複数の電子ブロック層を設けるようにした。これにより、光電変換層から第２の電極側への正孔の輸送性を改善すると共に、電子ブロック層と仕事関数調整層との界面に正孔を閉じ込められるようになり電荷密度が向上する。

[0008] 本開示の一実施形態の第２の光検出装置は、第１の電極と、第１の電極と対向配置された第２の電極と、第１の電極と第２の電極との間に設けられた光電変換層と、光電変換層と第２の電極との間に設けられた電子ブロック層と、電子ブロック層と第２の電極との間に設けられると共に、下記数式（３）を満たす静電ポテンシャル$ESP_{min}$を有する電子注入層とを備えたものである。

（数１）$-0.11 \leqq ESP_{min} \leqq -0.09$ ・・・・（３）

[0009] 本開示の一実施形態の第２の光検出装置では、電子ブロック層と第２の電極との間に、上記数式（３）を満たす電子注入層を設けるようにした。これにより、第２の電極からの電子の注入が向上し、電子ブロック層と第２電極との界面における電荷密度が向上する。

[0010] 本開示の一実施形態の第３の光検出装置は、第１の電極と、第１の電極と対向配置された第２の電極と、第１の電極と第２の電極との間に設けられた光電変換層と、第２の電極と光電変換層との間において第２の電極に接して設けられた、下記数式（４）を満たす最低結合エネルギー$Eb_1$を有する第１の中間層、または、最低結合エネルギー$Eb_1$、最低結合エネルギーからｎ番目に低い第ｎの結合エネルギー$Eb_n$（$n \geqq 2$）およびｎ＋１番目に低い第ｎ＋１の結合エネルギー$Eb_{n+1}$（$n \geqq 2$）を有し、第ｎの結合エネルギー$Eb_n$、第ｎ＋１の結合エネルギー$Eb_{n+1}$および最低結合エネルギーからｎ番目の結合エネルギーまでの結合が全て解離して水素置換された場合の電子親和

力変化ΔＥＡ$_n$が下記式（５），（６），（７）を満たす第２の中間層とを備えたものである。

（数２）

－５．３３ｅＶ＜Ｅｂ$_1$＜８．６７ｅＶ　・・・・（４）

（数３）

Ｅｂ$_n$≦５．３３ｅＶ　・・・・（５）

５．３３ｅＶ＜Ｅｂ$_{n+1}$＜８．６７ｅＶ　・・・・（６）

ΔＥＡ$_n$＜０．３　・・・・（７）

[0011] 本開示の一実施形態の第３の光検出装置は、第２の電極の直下に上記数式（４）を満たす中間層（第１の中間層）、または、上記数式（５），（６），（７）を満たす中間層（第２の中間層）を設けるようにした。これにより、第２の電極を成膜する際に、第２の電極が成膜される直下の層における界面障壁の形成を抑制する。

## 図面の簡単な説明

[0012] [図1]図１は、本開示の第１の実施の形態に係る光検出素子の構成の一例を表す断面模式図である。

[図2A]図２Ａは、図１に示した光検出素子を有する光検出装置の画素構成の一例を表す平面模式図である。

[図2B]図２Ｂは、図１に示した光検出素子を有する光検出装置の画素構成の他の例を表す平面模式図である。

[図3]図３は、図１に示した光電変換部の構成の一例を表す断面模式図である。

[図4]図４は、図３に示した光電変換部を構成する各層のエネルギー準位の関係を表す図である。

[図5]図５は、図１に示した光検出素子の等価回路図である。

[図6]図６は、図１に示した光検出素子の下部電極および制御部を構成するト

ランジスタの配置を表わす模式図である。

[図7]図７は、図１に示した光検出素子の製造方法を説明するための断面図である。

[図8]図８は、図７に続く工程を表す断面図である。

[図9]図９は、図８に続く工程を表す断面図である。

[図10]図１０は、図９に続く工程を表す断面図である。

[図11]図１１は、図１０に続く工程を表す断面図である。

[図12]図１２は、図１１に続く工程を表す断面図である。

[図13]図１３は、図１に示した光検出素子の一動作例を表すタイミング図である。

[図14]図１４は、本開示の第２の実施の形態に係る光検出素子の構成の一例を表す断面模式図である。

[図15]図１５は、図１４に示した光電変換部の構成の一例を表す断面模式図である。

[図16]図１６は、図１５に示した光電変換部を構成する各層のエネルギー準位の関係を表す図である。

[図17]図１７は、本開示の第３の実施の形態に係る光検出素子の構成の一例を表す断面模式図である。

[図18]図１８は、図１７に示した光電変換部の構成の一例を表す断面模式図である。

[図19]図１９は、図１８に示した光電変換部を構成する各層のエネルギー準位の関係を表す図である。

[図20]図２０は、図１７に示した光電変換部の構成の他の例を表す断面模式図である。

[図21]図２１は、図２０に示した光電変換部を構成する各層のエネルギー準位の関係を表す図である。

[図22A]図２２Ａは、本開示の変形例１に係る光検出素子の構成の一例を表す断面模式図である。

[図22B]図２２Ｂは、図２２Ａに示した光検出素子を有する光検出装置の画素構成の一例を表す平面模式図である。

[図23A]図２３Ａは、本開示の変形例２に係る光検出素子の構成の一例を表す断面模式図である。

[図23B]図２３Ｂは、図２３Ａに示した光検出素子を有する光検出装置の画素構成の一例を表す平面模式図である。

[図24]図２４は、本開示の変形例３に係る光検出素子の構成の一例を表す断面模式図である。

[図25]図２５は、本開示の変形例４に係る光検出素子の構成の他の例を表す断面模式図である。

[図26A]図２６Ａは、本開示の変形例５に係る光検出素子の構成の他の例を表す断面模式図である。

[図26B]図２６Ｂは、図２６Ａに示した光検出素子を有する光検出装置の画素構成の一例を表す平面模式図である。

[図27A]図２７Ａは、本開示の変形例６に係る光検出素子の構成の他の例を表す断面模式図である。

[図27B]図２７Ｂは、図２７Ａに示した光検出素子を有する光検出装置の画素構成の一例を表す平面模式図である。

[図28]図２８は、本開示の変形例７に係る光検出素子の構成の他の例を表す断面模式図である。

[図29]図２９は、図１等に示した光検出素子を画素として用いた光検出装置の構成を表すブロック図である。

[図30]図３０は、図２９に示した光検出装置を用いた電子機器（カメラ）の一例を表す機能ブロック図である。

[図31A]図３１Ａは、図２９に示した光検出装置を用いた光検出システムの全体構成の一例を表す模式図である。

[図31B]図３１Ｂは、図３１Ａに示した光検出システムの回路構成の一例を表す図である。

[図32]図３２は、内視鏡手術システムの概略的な構成の一例を示す図である。

[図33]図３３は、カメラヘッド及びＣＣＵの機能構成の一例を示すブロック図である。

[図34]図３４は、車両制御システムの概略的な構成の一例を示すブロック図である。

[図35]図３５は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

[図36]図３６は、本開示のその他の変形例としての光電変換部の構成の一例を表す断面模式図である。

## 発明を実施するための形態

[0013] 以下、本開示における一実施形態について、図面を参照して詳細に説明する。以下の説明は本開示の一具体例であって、本開示は以下の態様に限定されるものではない。また、本開示は、各図に示す各構成要素の配置や寸法、寸法比等についても、それらに限定されるものではない。なお、説明する順序は、下記の通りである。

１．第１の実施の形態（光電変換層と仕事関数調整層との間に複数の層からなる電子ブロック層を有する光検出素子の例）

１－１．光検出素子の構成

１－２．光検出素子の製造方法

１－３．光検出素子の信号取得動作

１－４．作用・効果

２．第２の実施の形態（仕事関数調整層と上部電極との間に電子注入層を有する光検出素子の例）

３－１．光検出素子の構成

３－２．作用・効果

３．第３の実施の形態（上部電極の直下に所定の結合エネルギーを有する中間層が設けられた光検出素子の例）

５－１．光検出素子の構成
５－２．作用・効果
４．変形例
４－１．変形例１（カラーフィルタを用いて分光する光検出素子の一例）
４－２．変形例２（カラーフィルタを用いて分光する光検出素子の他の例）
４－３．変形例３（複数の光電変換部が積層された光検出素子の例）
４－４．変形例４～７（光検出素子のその他の変形例）
５．適用例
６．応用例
７．実施例

[0014] ＜１．第１の実施の形態＞

図１は、本開示の第１の実施の形態に係る光検出素子（光検出素子１）の断面構成を表したものである。光検出素子１は、例えば、デジタルスチルカメラ、ビデオカメラ等の電子機器に用いられるＣＭＯＳ（Complementary Metal Oxide Semiconductor）イメージセンサ等の光検出装置（例えば、光検出装置１００、図２９参照）の画素部１００Ａにおいてアレイ状に繰り返し配置される１つの画素（単位画素Ｐ）を構成するものである。図２Ａは、図１に示した光検出素子１を有する光検出装置１００の画素構成の一例を模式的に表したものであり、図１は、図２Ａに示したＩ－Ｉ線における断面を表している。図３は、図１に示した光検出素子１の要部（光電変換部２０）の断面構成の一例を拡大して模式的に表したものである。画素部１００Ａでは、図２Ａに示したように、例えば２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａが繰り返し単位となり、行方向と列方向とからなるアレイ状に繰り返し配置されている。

[0015] 本実施の形態の光検出素子１は、半導体基板３０の光入射側Ｓ１に設けられた光電変換部２０において、例えば読み出し電極２１Ａおよび蓄積電極２

１Ｂを含む下部電極２１と、絶縁層２２と、酸化物半導体層２３と、光電変換層２４と、電子ブロック層２５と、仕事関数調整層２６と、上部電極２７とがこの順に積層されたものである。電子ブロック層２５は、複数の層（例えば、光電変換層２４側から順に第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃの３層）が積層された構造を有し、各層は、光電変換層２４側から仕事関数調整層２６に向かって順にイオン化エネルギーが浅くなるように構成されている。

[0016] ここで、下部電極２１が、本開示の一実施態様としての「第１の電極」の一具体例に相当するものである。酸化物半導体層２３が、本開示の一実施態様としての「酸化物半導体層」の一具体例に相当するものである。光電変換層２４が、本開示の一実施態様としての「光電変換層」の一具体例に相当するものである。第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃが、本開示の一実施態様としての「複数の電子ブロック層」の一具体例に相当するものである。仕事関数調整層２６が、本開示の一実施態様としての「仕事関数調整層」の一具体例に相当するものである。上部電極２７が、本開示の一実施態様としての「第２の電極」の一具体例に相当するものである。

[0017] （１－１．光検出素子の構成）

光検出素子１は、例えば、１つの光電変換部２０と、２つの光電変換領域３２Ｂ，３２Ｒとが縦方向に積層された、いわゆる縦方向分光型の光検出素子である。光電変換部２０は、半導体基板３０の裏面（第１面３０Ａ）側に設けられている。光電変換領域３２Ｂ，３２Ｒは、半導体基板３０内に埋め込み形成されており、半導体基板３０の厚み方向に積層されている。

[0018] 光電変換部２０と、光電変換領域３２Ｂ，３２Ｒとは、互いに異なる波長域の光を選択的に検出して光電変換を行うものである。例えば、光電変換部２０では、緑（Ｇ）の色信号を取得する。光電変換領域３２Ｂ，３２Ｒでは、吸収係数の違いにより、それぞれ、青（Ｂ）および赤（Ｒ）の色信号を取得する。これにより、光検出素子１では、カラーフィルタを用いることなく一つの画素において複数種類の色信号を取得可能となっている。

[0019] なお、本実施の形態では、光電変換によって生じる電子と正孔との対（励起子）のうち、電子を信号電荷として読み出す場合（ｎ型半導体領域を光電変換層とする場合）について説明する。また、図中において、「ｐ」「ｎ」に付した「＋（プラス）」は、ｐ型またはｎ型の不純物濃度が高いことを表している。

[0020] 半導体基板３０の表面（第２面３０Ｂ）には、例えば、フローティングディフュージョン（浮遊拡散層）ＦＤ１（半導体基板３０内の領域３６Ｂ），ＦＤ２（半導体基板３０内の領域３７Ｃ），ＦＤ３（半導体基板３０内の領域３８Ｃ）と、転送トランジスタＴｒ２，Ｔｒ３と、アンプトランジスタ（変調素子）ＡＭＰと、リセットトランジスタＲＳＴと、選択トランジスタＳＥＬとが設けられている。半導体基板３０の第２面３０Ｂには、さらに、ゲート絶縁層３３を介して多層配線層４０が設けられている。多層配線層４０は、例えば、配線層４１，４２，４３が絶縁層４４内に積層された構成を有している。半導体基板３０の周辺部、即ち、画素部１００Ａの周囲には、後述する垂直駆動回路１１１、カラム信号処理回路１１２、水平駆動回路１１３、出力回路１１４、制御回路１１５および入出力端子１１６等が設けられている。

[0021] なお、図面では、半導体基板３０の第１面３０Ａ側を光入射側Ｓ１、第２面３０Ｂ側を配線層側Ｓ２と表している。

[0022] 光電変換部２０は、対向配置された下部電極２１と上部電極２７との間に、酸化物半導体層２３と、有機材料を含む光電変換層２４と、複数の層からなる電子ブロック層２５と、仕事関数調整層２６とが、下部電極２１側からこの順に積層されている。詳細は後述するが、電子ブロック層２５は、上部電極２７側から光電変換層２４への電子の移動を防ぐと共に、光電変換層２４で発生した正孔を電子ブロック層２５と仕事関数調整層２６との界面へ効率よく輸送するためのものであり、複数の層として第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃを有する。光電変換層２４は、ｐ型半導体およびｎ型半導体を含んで構成され、層内にバルクヘテロ接合構造を有する。バルク

ヘテロ接合構造は、ｐ型半導体およびｎ型半導体が混ざり合うことで形成されたｐ／ｎ接合面である。

[0023] 光電変換部２０は、さらに、下部電極２１と酸化物半導体層２３との間に絶縁層２２を有している。絶縁層２２は、例えば、画素部１００Ａ全面に亘って設けられると共に、下部電極２１を構成する読み出し電極２１Ａ上に開口２２Ｈを有している。読み出し電極２１Ａは、この開口２２Ｈを介して酸化物半導体層２３と電気的に接続されている。

[0024] なお、図１では、酸化物半導体層２３、光電変換層２４、電子ブロック層２５、仕事関数調整層２６および上部電極２７が、光検出素子１毎に分離形成されている例を示したが、酸化物半導体層２３、光電変換層２４、電子ブロック層２５、仕事関数調整層２６および上部電極２７は、例えば、複数の光検出素子１に共通した連続層として設けられていてもよい。

[0025] 半導体基板３０の第１面３０Ａと下部電極２１との間には、例えば、絶縁層２８と、層間絶縁層２９とが積層されている。絶縁層２８は、固定電荷を有する層（固定電荷層）２８Ａと絶縁性を有する誘電体層２８Ｂとが、半導体基板３０側からこの順に積層されている。

[0026] 光電変換領域３２Ｂ，３２Ｒは、シリコン基板からなる半導体基板３０において光の入射深さに応じて吸収される光の波長が異なることを利用して縦方向に光を分光することを可能としたものであり、それぞれ、半導体基板３０の所定領域にｐｎ接合を有している。

[0027] 半導体基板３０の第１面３０Ａと第２面３０Ｂとの間には、貫通電極３４が設けられている。貫通電極３４の光入射側Ｓ１の端部（上端）は読み出し電極２１Ａと電気的に接続されており、配線層側Ｓ２の端部（下端）は接続部４１Ａと接続されている。光電変換部２０は、貫通電極３４を介して、アンプトランジスタＡＭＰのゲートＧａｍｐと、フローティングディフュージョンＦＤ１を兼ねるリセットトランジスタＲＳＴ（リセットトランジスタＴｒ１ｒｓｔ）の一方のソース／ドレイン領域３６Ｂに接続されている。これにより、光検出素子１では、半導体基板３０の第１面３０Ａ側に設けられた

光電変換部２０で生じたキャリア（ここでは、電子）を、貫通電極３４を介して半導体基板３０の第２面３０Ｂ側に良好に転送し、特性を高めることが可能となっている。

[0028] 貫通電極３４の下端は、上記のように、配線層４１内の配線（接続部４１Ａ）に接続されており、接続部４１ＡとアンプトランジスタＡＭＰのゲートＧａｍｐとは、下部第１コンタクト４５を介して接続されている。接続部４１ＡとフローティングディフュージョンＦＤ１（領域３６Ｂ）とは、例えば、下部第２コンタクト４６を介して接続されている。貫通電極３４の上端は、例えば、パッド部３９Ａおよび上部第１コンタクト３９Ｃを介して読み出し電極２１Ａに接続されている。

[0029] 光電変換部２０の上方には、保護層５１が設けられている。保護層５１内には、例えば、画素部１００Ａの周囲において上部電極２７と、垂直駆動回路１１１、カラム信号処理回路１１２、水平駆動回路１１３、出力回路１１４、制御回路１１５および入出力端子１１６といった周辺回路部とを電気的に接続する配線５２や遮光膜５３が設けられている。保護層５１の上方には、さらに、平坦化層（図示せず）やオンチップレンズ５４等の光学部材が配設されている。

[0030] 本実施の形態の光検出素子１では、光入射側Ｓ１から光電変換部２０に入射した光は、光電変換層２４で吸収される。これによって生じた励起子は、光電変換層２４を構成する電子供与体と電子受容体との界面に移動し、励起子分離、即ち、電子と正孔とに解離される。ここで発生したキャリア（電子および正孔）は、キャリアの濃度差による拡散や、陽極（例えば、上部電極２７）と陰極（例えば、下部電極２１）との仕事関数の差による内部電界によって、それぞれ異なる電極へ運ばれ、光電流として検出される。また、電子および正孔の輸送方向は、下部電極２１と上部電極２７との間に電位を印加することによっても制御することができる。

[0031] 以下、各部の構成や材料等について詳細に説明する。

[0032] 光電変換部２０は、選択的な波長域（例えば、４５０ｎｍ以上６５０ｎｍ

以下）の一部または全部の波長域に対応する、例えば緑色光を吸収して、励起子を発生させる有機光電変換素子である。

[0033] 下部電極２１は、例えば、層間絶縁層２９上に並列配置された読み出し電極２１Ａと蓄積電極２１Ｂとから構成されている。読み出し電極２１Ａは、光電変換層２４内で発生したキャリアをフローティングディフュージョンＦＤ１に転送するためのものであり、例えば図２Ａに示したように、２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａ毎に１つずつ設けられている。

[0034] なお、画素ユニット１ａの構成はこれに限定されるものではなく、例えば、図２Ｂに示したように、１行×２列で配置された２つの単位画素Ｐを画素ユニット１ａとしてもよい。その場合、読み出し電極２１Ａは、列方向に隣り合う２つの単位画素Ｐの間に１つ設けられる。

[0035] 読み出し電極２１Ａは、例えば、上部第１コンタクト３９Ｃ、パッド部３９Ａ、貫通電極３４、接続部４１Ａおよび下部第２コンタクト４６を介してフローティングディフュージョンＦＤ１に接続されている。

[0036] 蓄積電極２１Ｂは、光電変換層２４内で発生したキャリアのうち、信号電荷として、例えば電子を酸化物半導体層２３内に蓄積するためのものであり、単位画素Ｐ毎にそれぞれ設けられている。蓄積電極２１Ｂは、単位画素Ｐ毎に、半導体基板３０内に形成された光電変換領域３２Ｂ，３２Ｒの受光面と正対して、これらの受光面を覆う領域に設けられている。蓄積電極２１Ｂは、読み出し電極２１Ａよりも大きいことが好ましい。これにより、多くのキャリアを蓄積することができる。蓄積電極２１Ｂには、図６に示したように、例えば上部第１コンタクト３９Ｃおよび上部第２コンタクト３９Ｄ等の配線を介して電圧印加部５６が接続されている。

[0037] 下部電極２１は、例えば、光透過性を有する導電膜により構成されている。下部電極２１は、４．０ｅＶ以上５．５ｅＶ以下の仕事関数を有することが好ましい。このような下部電極２１の構成材料としては、例えば、ドーパントとして錫（Ｓｎ）を添加した$In_2O_3$であるインジウム錫酸化物（ＩＴ

Ｏ）が挙げられる。そのＩＴＯ薄膜は、結晶性が高くても、低く（アモルファスに近づく）てもよい。下部電極２１の構成材料としては、上記以外にも、ドーパントを添加した酸化錫（$SnO_2$）系材料例えば、ドーパントとしてＳｂを添加したＡＴＯ、ドーパントとしてフッ素を添加したＦＴＯが挙げられる。また、酸化亜鉛（ＺｎＯ）あるいはドーパントを添加してなる酸化亜鉛系材料を用いてもよい。ＺｎＯ系材料としては、例えば、ドーパントとしてアルミニウム（Ａｌ）を添加したアルミニウム亜鉛酸化物（ＡＺＯ）、ガリウム（Ｇａ）を添加したガリウム亜鉛酸化物（ＧＺＯ）、ホウ素（Ｂ）を添加したホウ素亜鉛酸化物およびインジウム（Ｉｎ）を添加したインジウム亜鉛酸化物（ＩＺＯ）が挙げられる。更に、ドーパントとしてインジウムとガリウムを添加した亜鉛酸化物（ＩＧＺＯ，Ｉｎ－ＧａＺｎ$O_4$）を用いてもよい。加えて、下部電極２１の構成材料としては、ＣｕＩ、$InSbO_4$、ＺｎＭｇＯ、$CuInO_2$、$MgIN_2O_4$、ＣｄＯ、$ZnSnO_3$または$TiO_2$等を用いてもよいし、スピネル形酸化物や$YbFe_2O_4$構造を有する酸化物を用いてもよい。

[0038] また、下部電極２１に光透過性が不要である場合（例えば、上部電極２７側から光が入射し、蓄積電極２１Ｂの下方に光電変換領域３２Ｒ，３２Ｂが設けられていない場合）には、小さい仕事関数（例えば、φ＝３．５ｅＶ～４．５ｅＶ）を有する単金属または合金を用いることができる。具体的には、アルカリ金属（例えば、リチウム（Ｌｉ）、ナトリウム（Ｎａ）およびカリウム（Ｋ）等）およびそのフッ化物または酸化物、アルカリ土類金属（例えば、マグネシウム（Ｍｇ）およびカルシウム（Ｃａ）等）およびそのフッ化物または酸化物が挙げられる。この他、アルミニウム（Ａｌ）、Ａｌ－Ｓｉ－Ｃｕ合金、亜鉛（Ｚｎ）、錫（Ｓｎ）、タリウム（Ｔｌ）、Ｎａ－Ｋ合金、Ａｌ－Ｌｉ合金、Ｍｇ－Ａｇ合金、Ｉｎおよびイッテリビウム（Ｙｂ）等の希土類金属、または、それらの合金が挙げられる。

[0039] 更に、下部電極２１を構成する材料としては、白金（Ｐｔ）、金（Ａｕ）、パラジウム（Ｐｄ）、クロム（Ｃｒ）、ニッケル（Ｎｉ）、アルミニウム

（Ａｌ）、銀（Ａｇ）、タンタル（Ｔａ）、タングステン（W）、銅（Ｃｕ）、チタン（Ｔｉ）、インジウム（Ｉｎ）、錫（Ｓｎ）、鉄（Ｆｅ）、コバルト（Ｃｏ）およびモリブデン（Ｍｏ）等の金属、または、それらの金属元素を含む合金、あるいは、それらの金属からなる導電性粒子、それらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性物質が挙げられる。この他、下部電極２１を構成する材料としては、ポリ（３，４－エチレンジオキシチオフェン）／ポリスチレンスルホン酸［ＰＥＤＯＴ／ＰＳＳ］といった有機材料（導電性高分子）が挙げられる。また、上記材料をバインダー（高分子）に混合してペーストまたはインクとしたものを硬化させ、電極として用いてもよい。

[0040] 下部電極２１は、上記材料からなる単層膜あるいは積層膜として形成することができる。下部電極２１の積層方向の膜厚（以下、単に厚みとする）は、例えば２０ｎｍ以上２００ｎｍ以下であり、好ましくは３０ｎｍ以上１５０ｎｍ以下である。

[0041] 絶縁層２２は、蓄積電極２１Ｂと酸化物半導体層２３とを電気的に分離するためのものである。絶縁層２２は、下部電極２１を覆うように、例えば層間絶縁層２９上に設けられている。絶縁層２２には、下部電極２１のうち、読み出し電極２１Ａ上に開口２２Ｈが設けられており、この開口２２Ｈを介して、読み出し電極２１Ａと酸化物半導体層２３とが電気的に接続されている。絶縁層２２は、例えば、酸化シリコン（$SiO_x$）、窒化シリコン（$SiN_x$）および酸窒化シリコン（ＳｉＯＮ）等のうちの１種よりなる単層膜あるいは２種以上よりなる積層膜により構成されている。絶縁層２２の厚みは、例えば、２０ｎｍ～５００ｎｍである。

[0042] 酸化物半導体層２３は、光電変換層２４で発生したキャリアを蓄積するためのものである。酸化物半導体層２３は、例えば、インジウム（Ｉｎ）、ガリウム（Ｇａ）、亜鉛（Ｚｎ）、アルミニウム（Ａｌ）および錫（Ｓｎ）のうちの少なくとも１種類の元素を含む酸化物半導体を用いて形成することが

できる。本実施の形態では、光電変換層２４で発生したキャリアのうち電子を信号電荷として用いる。このため、酸化物半導体層２３は、ｎ型の酸化物半導体材料を用いて形成することができる。具体的には、酸化物半導体層２３の構成材料としては、ＩＧＺＯ（Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体）、酸化ガリウム（$Ga_2O_3$）、ＺＴＯ（Ｚｎ－Ｓｎ－Ｏ系酸化物半導体）、ＩＺＯ（Ｉｎ－Ｚｎ－Ｏ系酸化物半導体）、ＩＴＯ、インジウムガリウムアルミニウム酸化物（ＩｎＧａＡｌＯ）、インジウムガリウムシリコン酸化物（ＩｎＧａＳｉＯ）等が挙げられる。酸化物半導体層２３の厚みは、例えば１０ｎｍ～３００ｎｍである。

[0043] 光電変換層２４は、光エネルギーを電気エネルギーに変換するものである。光電変換層２４は、例えば、それぞれｐ型半導体またはｎ型半導体として機能する有機材料（ｐ型半導体材料またはｎ型半導体材料）を２種以上含んで構成されている。光電変換層２４は、層内に、ｐ型半導体材料とｎ型半導体材料との接合面（ｐ／ｎ接合面）を有する。ｐ型半導体は、相対的に電子供与体として機能するものであり、ｎ型半導体は、相対的に電子受容体として機能するものである。光電変換層２４は、光を吸収した際に生じる励起子が電子と正孔とに分離する場を提供するものであり、具体的には、電子供与体と電子受容体との界面（ｐ／ｎ接合面）において、励起子が電子と正孔とに分離する。

[0044] 光電変換層２４は、ｐ型半導体材料およびｎ型半導体材料の他に、所定の波長域の光を光電変換する一方、他の波長域の光を透過させる有機材料、いわゆる色素材料を含んで構成されていてもよい。光電変換層２４をｐ型半導体材料、ｎ型半導体材料および色素材料の３種類の有機材料を用いて形成する場合には、ｐ型半導体材料およびｎ型半導体材料は、可視領域（例えば、４５０ｎｍ～８００ｎｍ）において光透過性を有する材料であることが好ましい。光電変換層２４の厚みは、例えば、５０ｎｍ～５００ｎｍである。

[0045] 光電変換層２４を構成する有機材料としては、例えば、キナクリドン誘導体、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テト

ラセン誘導体、ピレン誘導体、ペリレン誘導体およびフルオランテン誘導体が挙げられる。光電変換層２４は、上記有機材料を２種以上組み合わせて構成されている。上記有機材料は、その組み合わせによってｐ型半導体またはｎ型半導体として機能する。

[0046] なお、光電変換層２４を構成する有機材料は特に限定されない。上記有機材料以外には、例えば、フェニレンビニレン、フルオレン、カルバゾール、インドール、ピレン、ピロール、ピコリン、チオフェン、アセチレンおよびジアセチレン等の重合体あるいはその誘導体を用いることができる。または、金属錯体色素、シアニン系色素、メロシアニン系色素、フェニルキサンテン系色素、トリフェニルメタン系色素、ロダシアニン系色素、キサンテン系色素、大環状アザアヌレン系色素、アズレン系色素、ナフトキノン系色素、アントラキノン系色素、ピレン等の縮合多環芳香族、芳香環または複素環化合物が縮合した鎖状化合物、スクアリリウム基およびクロコニツクメチン基を結合鎖として有するキノリン、ベンゾチアゾール、ベンゾオキサゾール等の２つの含窒素複素環あるいはスクアリリウム基およびクロコニツクメチン基により結合したシアニン系類似の色素等を用いることができる。なお、金属錯体色素としては、ジチオール金属錯体系色素、金属フタロシアニン色素、金属ポルフィリン色素あるいはルテニウム錯体色素が挙げられる。これらのうち、ルテニウム錯体色素が特に好ましいが、上記に限定するものではない。

[0047] 電子ブロック層２５は、上部電極２７側から光電変換層２４への電子の移動を防ぐと共に、光電変換層２４で発生したキャリアのうち、正孔を電子ブロック層２５と仕事関数調整層２６との界面へ効率よく輸送するためのものである。電子ブロック層２５は、上記のように、複数の層が積層された構成を有し、各層は、光電変換層２４側から仕事関数調整層２６に向かって順にイオン化エネルギーが浅くなるカスケード構造を有する。具体的には、電子ブロック層２５がｎ層からなり、光電変換層２４と隣接する第１の電子ブロック層、仕事関数調整層２６と隣接する第ｎの電子ブロック層および第ｎの

電子ブロック層に対して仕事関数調整層２６とは反対側に隣接する第ｎ－１の電子ブロック層を含み、光電変換層２４のイオン化エネルギーを$IP_1$、第１の電子ブロック層のイオン化エネルギーを$IP_2$、第ｎ－１の電子ブロック層のイオン化エネルギーを$IP_{n-1}$、第ｎの電子ブロック層のイオン化エネルギーを$IP_n$および仕事関数調整層２６の電子親和力を$EA_w$としたとき、電子ブロック層２５の各層は、下記数式（１）を満たすように構成されている。

（数４）$EA_w < IP_n \leqq IP_{n-1} + 0.03$　・・・・（１）

[0048] 一例として、本実施の形態では、電子ブロック層２５は、例えば図３に示したように、光電変換層２４側から順に第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃが順に積層された３層構造を有する。図４は、光電変換部２０を構成する各層のエネルギー準位の関係を表したものである。光電変換層２４と隣接する第１層２５Ａは光電変換層２４の最低空軌道（ＬＵＭＯ）よりも浅いイオン化エネルギーを有し、仕事関数調整層２６と隣接する第３層２５Ｃは仕事関数調整層の電子親和力（または仕事関数）よりも深いイオン化エネルギーを有する。電子ブロック層２５を構成する第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃでは、第１層２５Ａが最も大きなイオン化エネルギーを有し、第３層２５Ｃが最も小さなイオン化エネルギーを有し、第２層２５Ｂは第１層２５Ａと第３層２５Ｃとの間のイオン化エネルギーを有する。仕事関数調整層２６と隣接する第３層２５Ｃと、第３層２５Ｃに対して仕事関数調整層２６側とは反対側で隣接する第２層２５Ｂのイオン化エネルギーは０．０３ｅＶ以上エネルギー差を有する。

[0049] これにより、光電変換層２４で発生した正孔は遅延することなく電子ブロック層２５と仕事関数調整層２６との界面へ輸送されるようになり、電子ブロック層２５（ここでは、第３層２５Ｃ）と仕事関数調整層２６との界面における電荷密度が向上し、電子ブロック層２５と仕事関数調整層２６との界

面における電子と正孔との再結合が促進されるようになる。よって、光電変換層２４や電子ブロック層２５の層内の残留電荷が低減され、例えば残像特性の改善といった光応答性が向上する。

[0050] 電子ブロック層２５は、有機材料を含んで構成されている。電子ブロック層２５を構成する材料としては、例えば、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、ピレン誘導体、ペリレン誘導体、テトラセン誘導体、キナクリドン誘導体、チオフェン誘導体、チエノチオフェン誘導体、ベンゾチオフェン誘導体、ベンゾチエノベンゾチオフェン（ＢＴＢＴ）誘導体、ジナフトチエノチオフェン（ＤＮＴＴ）誘導体、ベンゾビスベンゾチオフェン（ＢＢＢＴ）誘導体、チエノビスベンゾチオフェン（ＴＢＢＴ）誘導体、ジベンゾチエノビスベンゾチオフェン（ＤＢＴＢＴ）誘導体、ジチエノベンゾジチオフェン（ＤＴＢＤＴ）誘導体、ジベンゾチエノジチオフェン（ＤＢＴＤＴ）誘導体、ベンゾジチオフェン（ＢＤＴ）誘導体、ナフトジチオフェン（ＮＤＴ）誘導体、アントラセノジチオフェン（ＡＤＴ）誘導体に代表されるチエノアセン系材料が挙げられる。この他、ｐ型半導体としては、フルオレン誘導体、トリフェニレン誘導体、トリフェニルアミン誘導体、カルバゾール誘導体、ピセン誘導体、クリセン誘導体等が挙げられる。

[0051] 電子ブロック層２５は、例えば３ｎｍ以上２００ｎｍ以下の合計膜厚を有し、好ましくは、例えば１０ｎｍ以上１００ｎｍ以下の合計膜厚を有している。電子ブロック層２５を構成する各層（例えば、第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃ）の厚みは、それぞれ、例えば３ｎｍ以上１００ｎｍ以下である。

[0052] 仕事関数調整層２６は、上部電極２７の仕事関数よりも大きな電子親和力または仕事関数を有するものであり、電子ブロック層２５と上部電極２７との電気的な接合性を向上させるものである。仕事関数調整層２６を構成する材料としては、例えば、ジピラジノ［２，３－ｆ：２’，３’ｖ－ｈ］キノキサリン－２，３，６，７，１０，１１－ヘキサカルボニトリル（ＨＡＴ－ＣＮ）が挙げられる。この他、仕事関数調整層２６を構成する材料としては

、ＰＥＤＯＴ／ＰＳＳおよびポリアニリンや、$MoO_x$，$RuO_x$，$VO_x$および$WO_x$等の金属酸化物が挙げられる。

[0053] 上部電極２７は、下部電極２１と同様に、例えば、光透過性を有する導電膜により構成されている。上部電極２７の構成材料としては、例えば、ドーパントとして錫（Ｓｎ）を添加した$In_2O_3$であるインジウム錫酸化物（ＩＴＯ）が挙げられる。そのＩＴＯ薄膜の結晶性は、結晶性が高くても、低く（アモルファスに近づく）てもよい。上部電極２７の構成材料としては、上記以外にも、ドーパントを添加した酸化錫（$SnO_2$）系材料、例えば、ドーパントとしてＳｂを添加したＡＴＯ、ドーパントとしてフッ素を添加したＦＴＯが挙げられる。また、酸化亜鉛（ＺｎＯ）あるいはドーパントを添加してなる酸化亜鉛系材料を用いてもよい。ＺｎＯ系材料としては、例えば、ドーパントとしてアルミニウム（Ａｌ）を添加したアルミニウム亜鉛酸化物（ＡＺＯ）、ガリウム（Ｇａ）を添加したガリウム亜鉛酸化物（ＧＺＯ）、ホウ素（Ｂ）を添加したホウ素亜鉛酸化物およびインジウム（Ｉｎ）を添加したインジウム亜鉛酸化物（ＩＺＯ）が挙げられる。さらにドーパントとしてインジウムとガリウムを添加した亜鉛酸化物（ＩＧＺＯ，$In-GaZnO_4$）を用いてもよい。加えて、上部電極２７の構成材料としては、ＣｕＩ、$InSbO_4$、ＺｎＭｇＯ、$CuInO_2$、$MgIN_2O_4$、ＣｄＯ、$ZnSnO_3$または$TiO_2$等を用いてもよいし、スピネル形酸化物や$YbFe_2O_4$構造を有する酸化物を用いてもよい。

[0054] また、上部電極２７に光透過性が不要である場合には、大きい仕事関数（例えば、$\phi$＝４．５ｅＶ～５．５ｅＶ）を有する単金属または合金を用いることができる。具体的には、例えば、Ａｕ，Ａｇ，Ｃｒ，Ｎｉ，Ｐｄ，Ｐｔ，Ｆｅ，イリジウム（Ｉｒ）、ゲルマニウム（Ｇｅ）、オスミウム（Ｏｓ）、レニウム（Ｒｅ）、テルル（Ｔｅ）およびそれらの合金が挙げられる。

[0055] 更に、上部電極２７を構成する材料としては、Ｐｔ，Ａｕ，Ｐｄ，Ｃｒ，Ｎｉ，Ａｌ，Ａｇ，Ｔａ，Ｗ，Ｃｕ，Ｔｉ，Ｉｎ，Ｓｎ，Ｆｅ，ＣｏおよびＭｏ等の金属、または、それらの金属元素を含む合金、あるいは、それらの

金属からなる導電性粒子、それらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性物質が挙げられる。この他、上部電極２７を構成する材料としては、ＰＥＤＯＴ／ＰＳＳといった有機材料（導電性高分子）が挙げられる。また、上記材料をバインダー（高分子）に混合してペーストまたはインクとしたものを硬化させ、電極として用いてもよい。

[0056] 上部電極２７は、上記材料からなる単層膜あるいは積層膜として形成することができる。上部電極２７の厚みは、例えば２０ｎｍ以上２００ｎｍ以下であり、好ましくは３０ｎｍ以上１５０ｎｍ以下である。

[0057] なお、光電変換部２０は、下部電極２１と光電変換層２４との間および光電変換層２４と上部電極２７との間に他の層が設けられていてもよい。また、光電変換層２４は、例えば、ｐ型ブロッキング層、ｐ型半導体およびｎ型半導体を含む層（ｉ層）およびｎ型ブロッキング層が積層されたｐｉｎバルクヘテロ構造としてもよい。

[0058] 絶縁層２８は、半導体基板３０の第１面３０Ａを覆い、半導体基板３０との界面準位を低減させると共に、半導体基板３０との界面からの暗電流の発生を抑制するためのものである。また、絶縁層２８は、半導体基板３０の第１面３０Ａから半導体基板３０を貫通する貫通電極３４が形成される開口３４Ｈ（図８参照）の側面に亘って延在している。絶縁層２８は、例えば、固定電荷層２８Ａと誘電体層２８Ｂとの積層構造を有している。

[0059] 固定電荷層２８Ａは、正の固定電荷を有する膜でもよいし、負の固定電荷を有する膜でもよい。固定電荷層２８Ａの構成材料としては、半導体基板３０よりもバンドギャップの広い半導体材料または導電材料を用いて形成することが好ましい。これにより、半導体基板３０の界面における暗電流の発生を抑えることができる。固定電荷層２８Ａの構成材料としては、例えば、酸化ハフニウム（$HfO_x$）、酸化アルミニウム（$AlO_x$）、酸化ジルコニウム（$ZrO_x$）、酸化タンタル（$TaO_x$）、酸化チタン（$TiO_x$）、酸化ランタン（$LaO_x$）、酸化プラセオジム（$PrO_x$）、酸化セリウム（$CeO_x$

）、酸化ネオジム（$NdO_x$）、酸化プロメチウム（$PmO_x$）、酸化サマリウム（$SmO_x$）、酸化ユウロピウム（$EuO_x$）、酸化ガドリニウム（$GdO_x$）、酸化テルビウム（$TbO_x$）、酸化ジスプロシウム（$DyO_x$）、酸化ホルミウム（$HoO_x$）、酸化ツリウム（$TmO_x$）、酸化イッテルビウム（$YbO_x$）、酸化ルテチウム（$LuO_x$）、酸化イットリウム（$YO_x$）、窒化ハフニウム（$HfN_x$）、窒化アルミニウム（$AlN_x$）、酸窒化ハフニウム（$HfO_xN_y$）および酸窒化アルミニウム（$AlO_xN_y$）等が挙げられる。

[0060] 誘電体層２８Ｂは、半導体基板３０と層間絶縁層２９との間の屈折率差によって生じる光の反射を防止するためのものである。誘電体層２８Ｂは、半導体基板３０の屈折率と層間絶縁層２９の屈折率との間の屈折率を有する材料を用いて形成することが好ましい。誘電体層２８Ｂの構成材料としては、例えば、酸化シリコン、ＴＥＯＳ、窒化シリコンおよび酸窒化シリコン（ＳｉＯＮ）等が挙げられる。

[0061] 層間絶縁層２９は、例えば、酸化シリコン、窒化シリコンおよび酸窒化シリコン等のうちの１種よりなる単層膜、あるいはこれらのうちの２種以上よりなる積層膜により構成されている。

[0062] 層間絶縁層２９上には、読み出し電極２１Ａおよび蓄積電極２１Ｂと共に、シールド電極２１Ｃが設けられている。シールド電極２１Ｃは、隣り合う画素ユニット１ａ間における容量結合を防ぐためのものであり、例えば、画素ユニット１ａの周囲に設けられ、固定電位が印加されている。シールド電極２１Ｃは、例えば、図２Ａに示したように、２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａの場合、さらに、行方向（Ｙ軸方向）および列方向（Ｘ軸方向）に隣り合う画素間に延在している。

[0063] 半導体基板３０は、例えば、ｎ型のシリコン（Ｓｉ）基板により構成され、所定の領域にｐウェル３１を有している。

[0064] 光電変換領域３２Ｂ，３２Ｒは、それぞれ、半導体基板３０の所定の領域にｐｎ接合を有するフォトダイオード（ＰＤ）によって構成され、Ｓｉ基板において光の入射深さに応じて吸収される光の波長が異なることを利用して

縦方向に光を分光することを可能としたものである。光電変換領域３２Ｂは、例えば青色光を選択的に検出して青色に対応する信号電荷を蓄積させるものであり、青色光を効率的に光電変換可能な深さに設置されている。光電変換領域３２Ｒは、例えば赤色光を選択的に検出して赤色に対応する信号電荷を蓄積させるものであり、赤色光を効率的に光電変換可能な深さに設置されている。なお、青（Ｂ）は、例えば４５０ｎｍ～４９５ｎｍの波長域、赤（Ｒ）は、例えば６２０ｎｍ～７５０ｎｍの波長域にそれぞれ対応する色である。光電変換領域３２Ｂ，３２Ｒはそれぞれ、各波長域のうちの一部または全部の波長域の光を検出可能となっていればよい。

[0065] 光電変換領域３２Ｂは、例えば正孔蓄積層となるｐ＋領域と、電子蓄積層となるｎ領域とを含んで構成されている。光電変換領域３２Ｒは、例えば正孔蓄積層となるｐ＋領域と、電子蓄積層となるｎ領域とを有する（ｐ－ｎ－ｐの積層構造を有する）。光電変換領域３２Ｂのｎ領域は、縦型の転送トランジスタＴｒ２に接続されている。光電変換領域３２Ｂのｐ＋領域は、転送トランジスタＴｒ２に沿って屈曲し、光電変換領域３２Ｒのｐ＋領域につながっている。

[0066] ゲート絶縁層３３は、例えば、酸化シリコン、窒化シリコンおよび酸窒化シリコン等のうちの１種よりなる単層膜、あるいはこれらのうちの２種以上よりなる積層膜により構成されている。

[0067] 貫通電極３４は、半導体基板３０の第１面３０Ａと第２面３０Ｂとの間に設けられ、光電変換部２０とアンプトランジスタＡＭＰのゲートＧａｍｐおよびフローティングディフュージョンＦＤ１とのコネクタとしての機能を有すると共に、光電変換部２０において生じたキャリアの伝送経路となるものである。フローティングディフュージョンＦＤ１（リセットトランジスタＲＳＴの一方のソース／ドレイン領域３６Ｂ）の隣にはリセットトランジスタＲＳＴのリセットゲートＧｒｓｔが配置されている。これにより、フローティングディフュージョンＦＤ１に蓄積されたキャリアを、リセットトランジスタＲＳＴによりリセットすることが可能となる。

[0068] パッド部３９Ａ，３９Ｂ、上部第１コンタクト３９Ｃ、上部第２コンタクト３９Ｄ、下部第１コンタクト４５、下部第２コンタクト４６および配線５２は、例えば、ＰＤＡＳ（Phosphorus Doped Amorphous Silicon）等の不純物がドープされたシリコン材料、または、アルミニウム（Ａｌ）、タングステン（Ｗ）、チタン（Ｔｉ）、コバルト（Ｃｏ）、ハフニウム（Ｈｆ）およびタンタル（Ｔａ）等の金属材料を用いて形成することができる。

[0069] 保護層５１およびオンチップレンズ５４は、光透過性を有する材料により構成され、例えば、酸化シリコン、窒化シリコンおよび酸窒化シリコン等のうちのいずれかよりなる単層膜、あるいはそれらのうちの２種以上よりなる積層膜により構成されている。この保護層５１の厚みは、例えば、１００ｎｍ～３００００ｎｍである。

[0070] 遮光膜５３は、例えば、配線５２と共に保護層５１内に、少なくとも蓄積電極２１Ｂにはかからず、酸化物半導体層２３と直接接している読み出し電極２１Ａの領域を覆うように設けられている。遮光膜５３は、例えば、タングステン（Ｗ）、アルミニウム（Ａｌ）およびＡｌと銅（Ｃｕ）との合金等を用いて形成することができる。

[0071] 図５は、図１に示した光検出素子１の等価回路図である。図６は、図１に示した光検出素子１の下部電極２１および制御部を構成するトランジスタの配置を模式的に表したものである。

[0072] リセットトランジスタＲＳＴ（リセットトランジスタＴＲ１ｒｓｔ）は、光電変換部２０からフローティングディフュージョンＦＤ１に転送されたキャリアをリセットするためのものであり、例えばＭＯＳトランジスタにより構成されている。具体的には、リセットトランジスタＴＲ１ｒｓｔは、リセットゲートＧｒｓｔと、チャネル形成領域３６Ａと、ソース／ドレイン領域３６Ｂ，３６Ｃとから構成されている。リセットゲートＧｒｓｔは、リセット線ＲＳＴ１に接続され、リセットトランジスタＴＲ１ｒｓｔの一方のソース／ドレイン領域３６Ｂは、フローティングディフュージョンＦＤ１を兼ねている。リセットトランジスタＴＲ１ｒｓｔを構成する他方のソース／ドレ

イン領域３６Ｃは、電源線ＶＤＤに接続されている。

[0073] アンプトランジスタＡＭＰ（アンプトランジスタＴＲ１ａｍｐ）は、光電変換部２０で生じた電荷量を電圧に変調する変調素子であり、例えばＭＯＳトランジスタにより構成されている。具体的には、アンプトランジスタＡＭＰは、ゲートＧａｍｐと、チャネル形成領域３５Ａと、ソース／ドレイン領域３５Ｂ，３５Ｃとから構成されている。ゲートＧａｍｐは、下部第１コンタクト４５、接続部４１Ａ、下部第２コンタクト４６および貫通電極３４等を介して、読み出し電極２１Ａおよびリセットトランジスタ ＴＲ１ｒｓｔの一方のソース／ドレイン領域３６Ｂ（フローティングディフュージョンＦＤ１）に接続されている。また、一方のソース／ドレイン領域３５Ｂは、リセットトランジスタＴＲ１ｒｓｔを構成する他方のソース／ドレイン領域３６Ｃと、領域を共有しており、電源線ＶＤＤに接続されている。

[0074] 選択トランジスタＳＥＬ（選択トランジスタＴＲ１ｓｅｌ）は、ゲートＧｓｅｌと、チャネル形成領域３４Ａと、ソース／ドレイン領域３４Ｂ，３４Ｃとから構成されている。ゲートＧｓｅｌは、選択線ＳＥＬ１に接続されている。一方のソース／ドレイン領域３４Ｂは、アンプトランジスタＡＭＰを構成する他方のソース／ドレイン領域３５Ｃと、領域を共有しており、他方のソース／ドレイン領域３４Ｃは、信号線（データ出力線）ＶＳＬ１に接続されている。

[0075] 転送トランジスタＴＲ２（転送トランジスタＴＲ２ｔｒｓ）は、光電変換領域３２Ｂにおいて発生し、蓄積された青色に対応する信号電荷をフローティングディフュージョンＦＤ２に転送するためのものである。光電変換領域３２Ｂは半導体基板３０の第２面３０Ｂから深い位置に形成されているので、光電変換領域３２Ｂの転送トランジスタＴＲ２ｔｒｓは縦型のトランジスタにより構成されていることが好ましい。転送トランジスタＴＲ２ｔｒｓは、転送ゲート線ＴＧ２に接続されている。転送トランジスタＴＲ２ｔｒｓのゲートＧｔｒｓ２の近傍の領域３７Ｃには、フローティングディフュージョンＦＤ２が設けられている。光電変換領域３２Ｂに蓄積されたキャリアは、

ゲートＧｔｒｓ２に沿って形成される転送チャネルを介してフローティングディフュージョンＦＤ２に読み出される。

[0076] 転送トランジスタＴＲ３（転送トランジスタＴＲ３ｔｒｓ）は、光電変換領域３２Ｒにおいて発生し、蓄積された赤色に対応する信号電荷を、フローティングディフュージョンＦＤ３に転送するためのものであり、例えばＭＯＳトランジスタにより構成されている。転送トランジスタＴＲ３ｔｒｓは、転送ゲート線ＴＧ３に接続されている。転送トランジスタＴＲ３ｔｒｓのゲートＧｔｒｓ３の近傍の領域３８Ｃには、フローティングディフュージョンＦＤ３が設けられている。光電変換領域３２Ｒに蓄積されたキャリアは、ゲートＧｔｒｓ３に沿って形成される転送チャネルを介してフローティングディフュージョンＦＤ３に読み出される。

[0077] 半導体基板３０の第２面３０Ｂ側には、さらに、光電変換領域３２Ｂの制御部を構成するリセットトランジスタＴＲ２ｒｓｔと、アンプトランジスタＴＲ２ａｍｐと、選択トランジスタＴＲ２ｓｅｌが設けられている。更に、光電変換領域３２Ｒの制御部を構成するリセットトランジスタＴＲ３ｒｓｔと、アンプトランジスタＴＲ３ａｍｐおよび選択トランジスタＴＲ３ｓｅｌが設けられている。

[0078] リセットトランジスタＴＲ２ｒｓｔは、ゲート、チャネル形成領域およびソース／ドレイン領域から構成されている。リセットトランジスタＴＲ２ｒｓｔのゲートはリセット線ＲＳＴ２に接続され、リセットトランジスタＴＲ２ｒｓｔの一方のソース／ドレイン領域は電源線ＶＤＤに接続されている。リセットトランジスタＴＲ２ｒｓｔの他方のソース／ドレイン領域は、フローティングディフュージョンＦＤ２を兼ねている。

[0079] アンプトランジスタＴＲ２ａｍｐは、ゲート、チャネル形成領域およびソース／ドレイン領域から構成されている。ゲートは、リセットトランジスタＴＲ２ｒｓｔの他方のソース／ドレイン領域（フローティングディフュージョンＦＤ２）に接続されている。アンプトランジスタＴＲ２ａｍｐを構成する一方のソース／ドレイン領域は、リセットトランジスタＴＲ２ｒｓｔを構

成する一方のソース／ドレイン領域と領域を共有しており、電源線ＶＤＤに接続されている。

[0080] 選択トランジスタＴＲ２ｓｅｌは、ゲート、チャネル形成領域およびソース／ドレイン領域から構成されている。ゲートは、選択線ＳＥＬ２に接続されている。選択トランジスタＴＲ２ｓｅｌを構成する一方のソース／ドレイン領域は、アンプトランジスタＴＲ２ａｍｐを構成する他方のソース／ドレイン領域と領域を共有している。選択トランジスタＴＲ２ｓｅｌを構成する他方のソース／ドレイン領域は、信号線（データ出力線）ＶＳＬ２に接続されている。

[0081] リセットトランジスタＴＲ３ｒｓｔは、ゲート、チャネル形成領域およびソース／ドレイン領域から構成されている。リセットトランジスタＴＲ３ｒｓｔのゲートはリセット線ＲＳＴ３に接続され、リセットトランジスタＴＲ３ｒｓｔを構成する一方のソース／ドレイン領域は電源線ＶＤＤに接続されている。リセットトランジスタＴＲ３ｒｓｔを構成する他方のソース／ドレイン領域は、フローティングディフュージョンＦＤ３を兼ねている。

[0082] アンプトランジスタＴＲ３ａｍｐは、ゲート、チャネル形成領域およびソース／ドレイン領域から構成されている。ゲートは、リセットトランジスタＴＲ３ｒｓｔを構成する他方のソース／ドレイン領域（フローティングディフュージョンＦＤ３）に接続されている。アンプトランジスタＴＲ３ａｍｐを構成する一方のソース／ドレイン領域は、リセットトランジスタＴＲ３ｒｓｔを構成する一方のソース／ドレイン領域と、領域を共有しており、電源線ＶＤＤに接続されている。

[0083] 選択トランジスタＴＲ３ｓｅｌは、ゲート、チャネル形成領域およびソース／ドレイン領域から構成されている。ゲートは、選択線ＳＥＬ３に接続されている。選択トランジスタＴＲ３ｓｅｌを構成する一方のソース／ドレイン領域は、アンプトランジスタＴＲ３ａｍｐを構成する他方のソース／ドレイン領域と、領域を共有している。選択トランジスタＴＲ３ｓｅｌを構成する他方のソース／ドレイン領域は、信号線（データ出力線）ＶＳＬ３に接続

されている。

[0084] リセット線ＲＳＴ１，ＲＳＴ２，ＲＳＴ３、選択線ＳＥＬ１，ＳＥＬ２，ＳＥＬ３、転送ゲート線ＴＧ２，ＴＧ３は、それぞれ、駆動回路を構成する垂直駆動回路に接続されている。信号線（データ出力線）ＶＳＬ１，ＶＳＬ２，ＶＳＬ３は、駆動回路を構成するカラム信号処理回路１１２に接続されている。

[0085]（１－２．光検出素子の製造方法）

本実施の形態の光検出素子１は、例えば、次のようにして製造することができる。

[0086] 図７～図１２は、光検出素子１の製造方法を工程順に表したものである。まず、図７に示したように、半導体基板３０内に例えばｐウェル３１を形成し、このｐウェル３１内に例えばｎ型の光電変換領域３２Ｂ，３２Ｒを形成する。半導体基板３０の第１面３０Ａ近傍にはｐ＋領域を形成する。

[0087] 半導体基板３０の第２面３０Ｂには、同じく図７に示したように、例えばフローティングディフュージョンＦＤ１～ＦＤ３となるｎ＋領域を形成したのち、ゲート絶縁層３３と、転送トランジスタＴｒ２、転送トランジスタＴｒ３、選択トランジスタＳＥＬ、アンプトランジスタＡＭＰおよびリセットトランジスタＲＳＴの各ゲートを含むゲート配線層４７とを形成する。これにより、転送トランジスタＴｒ２、転送トランジスタＴｒ３、選択トランジスタＳＥＬ、アンプトランジスタＡＭＰおよびリセットトランジスタＲＳＴが形成される。更に、半導体基板３０の第２面３０Ｂ上に、下部第１コンタクト４５、下部第２コンタクト４６および接続部４１Ａを含む配線層４１～４３および絶縁層４４からなる多層配線層４０を形成する。

[0088] 半導体基板３０の基体としては、例えば、半導体基板３０と、埋込み酸化膜（図示せず）と、保持基板（図示せず）とを積層したＳＯＩ（Silicon on Insulator）基板を用いる。埋込み酸化膜および保持基板は、図７には図示しないが、半導体基板３０の第１面３０Ａに接合されている。イオン注入後、アニール処理を行う。

[0089] 次いで、半導体基板３０の第２面３０Ｂ側に設けられた多層配線層４０上に支持基板（図示せず）または他の半導体基体等を接合して、上下反転する。続いて、半導体基板３０をＳＯＩ基板の埋込み酸化膜および保持基板から分離し、半導体基板３０の第１面３０Ａを露出させる。以上の工程は、イオン注入およびＣＶＤ（Chemical Vapor Deposition）法等、通常のＣＭＯＳプロセスで使用されている技術にて行うことが可能である。

[0090] 次いで、図８に示したように、例えばドライエッチングにより半導体基板３０を第１面３０Ａ側から加工し、例えば環状の開口３４Ｈを形成する。開口３４Ｈの深さは、図８に示したように、半導体基板３０の第１面３０Ａから第２面３０Ｂまで貫通すると共に、例えば、接続部４１Ａまで達する。

[0091] 続いて、半導体基板３０の第１面３０Ａおよび開口３４Ｈの側面に、例えば固定電荷層２８Ａおよび誘電体層２８Ｂを順に形成する。固定電荷層２８Ａは、例えば、原子層堆積法（ＡＬＤ法）を用いて酸化ハフニウム膜や酸化アルミニウム膜を成膜することで形成することができる。誘電体層２８Ｂは、例えば、プラズマＣＶＤ法を用いて酸化シリコン膜を製膜することで形成することができる。次に、誘電体層２８Ｂ上の所定の位置に、例えば、チタンと窒化チタンとの積層膜（Ｔｉ／ＴｉＮ膜）からなるバリアメタルとタングステン膜とが積層されたパッド部３９Ａ，３９Ｂを形成する。これにより、パッド部３９Ａ，３９Ｂを遮光膜として用いることができる。その後、誘電体層２８Ｂおよびパッド部３９Ａ，３９Ｂ上に、層間絶縁層２９を形成し、ＣＭＰ（Chemical Mechanical Polishing）法を用いて層間絶縁層２９の表面を平坦化する。

[0092] 続いて、図９に示したように、パッド部３９Ａ，３９Ｂ上に、それぞれ開口２９Ｈ１，２９Ｈ２を形成した後、この開口２９Ｈ１，２９Ｈ２に、例えばＡｌ等の導電材料を埋め込み、上部第１コンタクト３９Ｃおよび上部第２コンタクト３９Ｄを形成する。

[0093] 次に、図１０に示したように、層間絶縁層２９上に、例えば、スパッタリング法を用いて導電膜２１Ｘを成膜した後、フォトリソグラフィ技術を用い

てパターニングを行う。具体的には、導電膜２１Ｘの所定の位置にフォトレジストＰＲを形成した後、ドライエッチングまたはウェットエッチングを用いて導電膜２１Ｘを加工する。その後、フォトレジストＰＲを除去することで、図１１に示したように、読み出し電極２１Ａおよび蓄積電極２１Ｂが形成される。

[0094] 続いて、図１２に示したように、絶縁層２２と、酸化物半導体層２３と、光電変換層２４と、例えば、第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃが順に積層された電子ブロック層２５と、仕事関数調整層２６と上部電極２７とを順に形成する。絶縁層２２は、例えば、ＡＬＤ法を用いて酸化シリコン膜を製膜した後、ＣＭＰ法を用いて絶縁層２２の表面を平坦化する。その後、読み出し電極２１Ａ上に、例えば、ウェットエッチングを用いて開口２２Ｈを形成する。酸化物半導体層２３は、例えば、スパッタリング法を用いて形成することができる。光電変換層２４および電子ブロック層２５は、例えば、真空蒸着法を用いて形成する。仕事関数調整層２６は、例えば、ＡＬＤ法を用いて形成することができる。上部電極２７は、下部電極２１と同様に、例えば、スパッタリング法を用いて形成する。最後に、上部電極２７上に、配線５２および遮光膜５３を含む保護層５１と、オンチップレンズ５４とを配設する。以上により、図１に示した光検出素子１が完成する。

[0095] なお、上記のように、光電変換層２４と上部電極２７との間に電子ブロック層２５や仕事関数調整層等の有機材料を含む他の層を形成する場合には、各層を真空工程において連続的に（真空一貫プロセスで）形成することが望ましい。また、光電変換層２４および電子ブロック層２５の成膜方法としては、必ずしも真空蒸着法を用いた手法に限らず、例えば、スピンコート技術やプリント技術等を用いてもよい。更に、透明電極（下部電極２１および上部電極２７）を形成する方法としては、スパッタリング法の他に、透明電極を構成する材料にもよるが、真空蒸着法や反応性蒸着法、電子ビーム蒸着法、イオンプレーティング法といった物理的気相成長法（ＰＶＤ法）、パイロゾル法、有機金属化合物を熱分解する方法、スプレー法、ディップ法、ＭＯ

ＣＶＤ法を含む各種のＣＶＤ法、無電解メッキ法および電解メッキ法を挙げることができる。

[0096]（１－３．光検出素子の信号取得動作）

光検出素子１では、光電変換部２０に、オンチップレンズ５４を介して光が入射すると、その光は、光電変換部２０、光電変換領域３２Ｂ，３２Ｒの順に通過し、その通過過程において緑、青、赤の色光毎に光電変換される。以下、各色の信号取得動作について説明する。

[0097]（光電変換部２０による緑色信号の取得）

光検出素子１へ入射した光のうち、まず、緑色光（Ｇ）が、光電変換部２０において選択的に検出（吸収）され、光電変換される。

[0098] 光電変換部２０は、貫通電極３４を介して、アンプトランジスタＡＭＰのゲートＧａｍｐとフローティングディフュージョンＦＤ１とに接続されている。よって、光電変換部２０で発生した励起子のうちの電子が下部電極２１側から取り出され、貫通電極３４を介して半導体基板３０の第２面３０Ｓ２側へ転送され、フローティングディフュージョンＦＤ１に蓄積される。これと同時に、アンプトランジスタＡＭＰにより、光電変換部２０で生じた電荷量が電圧に変調される。

[0099] また、フローティングディフュージョンＦＤ１の隣には、リセットトランジスタＲＳＴのリセットゲートＧｒｓｔが配置されている。これにより、フローティングディフュージョンＦＤ１に蓄積された電荷は、リセットトランジスタＲＳＴによりリセットされる。

[0100] 光電変換部２０は、貫通電極３４を介して、アンプトランジスタＡＭＰだけでなくフローティングディフュージョンＦＤ１にも接続されているので、フローティングディフュージョンＦＤ１に蓄積された電荷をリセットトランジスタＲＳＴにより容易にリセットすることが可能となる。

[0101] これに対して、貫通電極３４とフローティングディフュージョンＦＤ１とが接続されていない場合には、フローティングディフュージョンＦＤ１に蓄積された電荷をリセットすることが困難となり、大きな電圧をかけて上部電

極２７側へ引き抜くことになる。そのため、光電変換層２４がダメージを受ける虞がある。また、短時間でのリセットを可能とする構造は暗時ノイズの増大を招き、トレードオフとなるため、この構造は困難である。

[0102] 図１３は、光検出素子１の一動作例を表したものである。（Ａ）は、蓄積電極２１Ｂにおける電位を示し、（Ｂ）は、フローティングディフュージョンＦＤ１（読み出し電極２１Ａ）における電位を示し、（Ｃ）は、リセットトランジスタＴＲ１ｒｓｔのゲート（Ｇｓｅｌ）における電位を示したものである。光検出素子１では、読み出し電極２１Ａおよび蓄積電極２１Ｂは、それぞれ個別に電圧が印加されるようになっている。

[0103] 光検出素子１では、蓄積期間において、駆動回路から読み出し電極２１Ａに電位Ｖ１が印加され、蓄積電極２１Ｂに電位Ｖ２が印加される。ここで、電位Ｖ１，Ｖ２は、Ｖ２＞Ｖ１とする。これにより、光電変換によって生じた電荷（信号電荷；電子）は、蓄積電極２１Ｂに引きつけられ、蓄積電極２１Ｂと対向する半導体層１８の領域に蓄積される（蓄積期間）。因みに、蓄積電極２１Ｂと対向する半導体層１８の領域の電位は、光電変換の時間経過に伴い、より負側の値となる。なお、正孔は、上部電極２７から駆動回路へと送出される。

[0104] 光検出素子１では、蓄積期間の後期にリセット動作がなされる。具体的には、タイミングｔ１において、走査部は、リセット信号ＲＳＴの電圧を低レベルから高レベルに変化させる。これにより、単位画素Ｐでは、リセットトランジスタＴＲ１ｒｓｔがオン状態になり、その結果、フローティングディフュージョンＦＤ１の電圧が電源電圧に設定され、フローティングディフュージョンＦＤ１の電圧がリセットされる（リセット期間）。

[0105] リセット動作の完了後、電荷の読み出しが行われる。具体的には、タイミングｔ２において、駆動回路から読み出し電極２１Ａには電位Ｖ３が印加され、蓄積電極２１Ｂには電位Ｖ４が印加される。ここで、電位Ｖ３，Ｖ４は、Ｖ３＞Ｖ４とする。これにより、蓄積電極２１Ｂに対応する領域に蓄積されていた電荷は、読み出し電極２１Ａからフローティングディフュージョン

ＦＤ１へと読み出される。即ち、半導体層１８に蓄積された電荷が制御部に読み出される（転送期間）。

[0106] 読み出し動作完了後、再び、駆動回路から読み出し電極２１Ａに電位Ｖ１が印加され、蓄積電極２１Ｂに電位Ｖ２が印加される。これにより、光電変換によって生じた電荷は、蓄積電極２１Ｂに引きつけられ、蓄積電極２１Ｂと対向する光電変換層２４の領域に蓄積される（蓄積期間）。

[0107] （光電変換領域３２Ｂ，３２Ｒによる青色信号，赤色信号の取得）

続いて、光電変換部２０を透過した光のうち、青色光（Ｂ）は光電変換領域３２Ｂ、赤色光（Ｒ）は光電変換領域３２Ｒにおいて、それぞれ順に吸収され、光電変換される。光電変換領域３２Ｂでは、入射した青色光（Ｂ）に対応した電子が光電変換領域３２Ｂのｎ領域に蓄積され、蓄積された電子は、転送トランジスタＴｒ２によりフローティングディフュージョンＦＤ２へと転送される。同様に、光電変換領域３２Ｒでは、入射した赤色光（Ｒ）に対応した電子が光電変換領域３２Ｒのｎ領域に蓄積され、蓄積された電子は、転送トランジスタＴｒ３によりフローティングディフュージョンＦＤ３へと転送される。

[0108] （１－４．作用・効果）

本実施の形態の光検出素子１は、光電変換層２４と仕事関数調整層２６との間に、複数の層（例えば、第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃの３層）からなる電子ブロック層２５を設けるようにした。第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃの３層は、光電変換層２４側から仕事関数調整層２６に向かって順にイオン化エネルギーが浅くなるように構成されている。これにより、光電変換層２４から電子ブロック層２５と仕事関数調整層２６との界面への正孔の輸送性を改善すると共に、電子ブロック層２５と仕事関数調整層２６との界面に正孔を閉じ込められるようになるため、電子ブロック層２５と仕事関数調整層２６との界面における電荷密度が向上する。以下、これについて説明する。

[0109] デジタルスチルカメラ、ビデオカメラ等の電子機器に用いられるＣＭＯＳ

イメージセンサ等において、各画素を構成する撮像素子として用いられる光検出素子には、光電流と暗電流との良好なＳ／Ｎ比および高い応答速度が求められている。例えば、前述した撮像素子では、対向配置された複数の電極からなる第１電極と第２電極との間に有機材料を含む光電変換層を設け、この第１電極と光電変換層との間に第１の半導体層を、第２電極と光電変換層との間に第２の半導体層をさらに設けることで撮像画質の向上が図られている。

[0110] また、有機材料を含む光電変換層と第２電極との青田の仕事関数調整層のエネルギーを規定することにより、電子を信号電荷として読み出すようにした撮像素子が開示されている。このような電子を信号電荷として読み出す撮像素子では、光応答性の改善が求められている。

[0111] これに対して本実施の形態では、光電変換層２４と仕事関数調整層２６との間に、光電変換層２４側から仕事関数調整層２６に向かって順にイオン化エネルギーが浅くなるように構成された複数の層（例えば、第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃの３層）からなる電子ブロック層２５を設けるようにした。これにより、光電変換層２４から電子ブロック層２５と仕事関数調整層２６との界面への正孔の輸送性が改善されると共に、電子ブロック層２５と仕事関数調整層２６との界面に正孔を閉じ込められるようになるため、電子ブロック層２５と仕事関数調整層２６との界面における電荷密度が向上し、再結合が促進されるようになる。

[0112] 以上により、本実施の形態の光検出素子１では、光応答性を向上させることが可能となる。

[0113] 次に、本開示の第２，第３の実施の形態、変形例１～７、適用例および応用例ならびに実施例について説明する。以下では、上記第１の実施の形態と同様の構成要素については同一の符号を付し、適宜その説明を省略する。

[0114] ＜２．第２の実施の形態＞

図１４は、本開示の第２の実施の形態に係る光検出素子（光検出素子２）の断面構成を表したものである。光検出素子２は、例えば、デジタルスチル

カメラ、ビデオカメラ等の電子機器に用いられるＣＭＯＳイメージセンサ等の光検出装置（例えば、光検出装置１００、図２９参照）の画素部１００Ａにおいてアレイ状に繰り返し配置される１つの画素（単位画素Ｐ）を構成するものである。画素部１００Ａでは、上記第１の実施の形態と同様に、例えば２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａが繰り返し単位となり、行方向と列方向とからなるアレイ状に繰り返し配置されている。

[0115] 本実施の形態の光検出素子２は、半導体基板３０の光入射側Ｓ１に設けられた光電変換部６０において、例えば読み出し電極６１Ａおよび蓄積電極６１Ｂを含む下部電極６１と、絶縁層６２と、酸化物半導体層６３と、光電変換層６４と、電子ブロック層６５と、仕事関数調整層６６と、電子注入層６８と、上部電極６７とがこの順に積層されたものである。電子注入層６８は、下記数式（２）を満たす静電ポテンシャル$ESP_{min}$を有する。

（数２）$-0.11 \leqq ESP_{min} \leqq -0.09$ ・・・・（２）

[0116] ここで、下部電極６１が、本開示の一実施態様としての「第１の電極」の一具体例に相当するものである。酸化物半導体層６３が、本開示の一実施態様としての「酸化物半導体層」の一具体例に相当するものである。光電変換層６４が、本開示の一実施態様としての「光電変換層」の一具体例に相当するものである。電子ブロック層６５が、本開示の一実施態様としての「電子ブロック層」の一具体例に相当するものである。仕事関数調整層６６が、本開示の一実施態様としての「仕事関数調整層」の一具体例に相当するものである。電子注入層６８が、本開示の一実施態様としての「電子注入層」の一具体例に相当するものである。上部電極６７が、本開示の一実施態様としての「第２の電極」の一具体例に相当するものである。

[0117] （２－１．光検出素子の構成）

光検出素子２は、例えば、１つの光電変換部６０と、２つの光電変換領域

３２Ｂ，３２Ｒとが縦方向に積層された、いわゆる縦方向分光型の光検出素子である。光電変換部６０は、半導体基板３０の裏面（第１面３０Ａ）側に設けられている。光電変換領域３２Ｂ，３２Ｒは、半導体基板３０内に埋め込み形成されており、半導体基板３０の厚み方向に積層されている。

[0118] 光電変換部６０と、光電変換領域３２Ｂ，３２Ｒとは、互いに異なる波長域の光を選択的に検出して光電変換を行うものである。例えば、光電変換部６０では、緑（Ｇ）の色信号を取得する。光電変換領域３２Ｂ，３２Ｒでは、吸収係数の違いにより、それぞれ、青（Ｂ）および赤（Ｒ）の色信号を取得する。これにより、光検出素子２では、カラーフィルタを用いることなく一つの画素において複数種類の色信号を取得可能となっている。

[0119] なお、本実施の形態では、光電変換によって生じる電子と正孔との対（励起子）のうち、電子を信号電荷として読み出す場合（ｎ型半導体領域を光電変換層とする場合）について説明する。また、図中において、「ｐ」「ｎ」に付した「＋（プラス）」は、ｐ型またはｎ型の不純物濃度が高いことを表している。

[0120] 半導体基板３０の表面（第２面３０Ｂ）には、例えば、フローティングディフュージョン（浮遊拡散層）ＦＤ１（半導体基板３０内の領域３６Ｂ），ＦＤ２（半導体基板３０内の領域３７Ｃ），ＦＤ３（半導体基板３０内の領域３８Ｃ）と、転送トランジスタＴｒ２，Ｔｒ３と、アンプトランジスタ（変調素子）ＡＭＰと、リセットトランジスタＲＳＴと、選択トランジスタＳＥＬとが設けられている。半導体基板３０の第２面３０Ｂには、さらに、ゲート絶縁層３３を介して多層配線層４０が設けられている。多層配線層４０は、例えば、配線層４１，４６４３が絶縁層４４内に積層された構成を有している。半導体基板３０の周辺部、即ち、画素部１００Ａの周囲には、後述する垂直駆動回路１１１、カラム信号処理回路１１２、水平駆動回路１１３、出力回路１１４、制御回路１１５および入出力端子１１６等が設けられている。

[0121] なお、図面では、半導体基板３０の第１面３０Ａ側を光入射側Ｓ１、第２

面３０Ｂ側を配線層側Ｓ２と表している。

[0122] 図１５は、光電変換部６０の詳細な断面構成の一例を模式的に表したものである。光電変換部６０は、対向配置された下部電極６１と上部電極６７との間に、酸化物半導体層６３、有機材料を含む光電変換層６４、電子ブロック層６５、仕事関数調整層６６および電子注入層６８が、下部電極６１側からこの順に積層されている。詳細は後述するが、電子注入層６８は、上部電極６７側からの電子の注入を促進するためのものである。光電変換層６４は、ｐ型半導体およびｎ型半導体を含んで構成され、層内にバルクヘテロ接合構造を有する。バルクヘテロ接合構造は、ｐ型半導体およびｎ型半導体が混ざり合うことで形成されたｐ／ｎ接合面である。

[0123] 光電変換部６０は、さらに、下部電極６１と酸化物半導体層６３との間に絶縁層６２を有している。絶縁層６２は、例えば、画素部１００Ａ全面に亘って設けられると共に、下部電極６１を構成する読み出し電極６１Ａ上に開口６２Ｈを有している。読み出し電極６１Ａは、この開口６２Ｈを介して酸化物半導体層６３と電気的に接続されている。

[0124] 本実施の形態の光検出素子２では、光入射側Ｓ１から光電変換部６０に入射した光は、光電変換層６４で吸収される。これによって生じた励起子は、光電変換層６４を構成する電子供与体と電子受容体との界面に移動し、励起子分離、即ち、電子と正孔とに解離される。ここで発生したキャリア（電子および正孔）は、キャリアの濃度差による拡散や、陽極（例えば、上部電極６７）と陰極（例えば、下部電極６１）との仕事関数の差による内部電界によって、それぞれ異なる電極へ運ばれ、光電流として検出される。また、電子および正孔の輸送方向は、下部電極６１と上部電極６７との間に電位を印加することによっても制御することができる。

[0125] 以下、各部の構成や材料等について詳細に説明する。

[0126] 光電変換部６０は、選択的な波長域（例えば、４５０ｎｍ以上６５０ｎｍ以下）の一部または全部の波長域に対応する、例えば緑色光を吸収して、励起子を発生させる有機光電変換素子である。

[0127] 下部電極６１は、例えば、層間絶縁層２９上に並列配置された読み出し電極６１Ａと蓄積電極６１Ｂとから構成されている。読み出し電極６１Ａは、光電変換層６４内で発生したキャリアをフローティングディフュージョンＦＤ１に転送するためのものであり、上記第１の実施の形態と同様に、２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａ毎に１つずつ設けられている（図２Ａ参照）。

[0128] なお、画素ユニット１ａの構成はこれに限定されるものではなく、例えば、上記第１の実施の形態と同様に、１行×２列で配置された２つの単位画素Ｐを画素ユニット１ａとしてもよい（図２Ｂ参照）。その場合、読み出し電極６１Ａは、列方向に隣り合う２つの単位画素Ｐの間に１つ設けられる。

[0129] 読み出し電極６１Ａは、例えば、上部第１コンタクト３９Ｃ、パッド部３９Ａ、貫通電極３４、接続部４１Ａおよび下部第２コンタクト４６を介してフローティングディフュージョンＦＤ１に接続されている。

[0130] 蓄積電極６１Ｂは、光電変換層６４内で発生したキャリアのうち、信号電荷として、例えば電子を酸化物半導体層６３内に蓄積するためのものであり、単位画素Ｐ毎にそれぞれ設けられている。蓄積電極６１Ｂは、単位画素Ｐ毎に、半導体基板３０内に形成された光電変換領域３２Ｂ，３２Ｒの受光面と正対して、これらの受光面を覆う領域に設けられている。蓄積電極６１Ｂは、読み出し電極６１Ａよりも大きいことが好ましい。これにより、多くのキャリアを蓄積することができる。蓄積電極６１Ｂには、上記第１の実施の形態と同様に、例えば上部第１コンタクト３９Ｃおよび上部第２コンタクト３９Ｄ等の配線を介して電圧印加部５６が接続されている（図６参照）。

[0131] 下部電極６１は、例えば、光透過性を有する導電膜により構成されている。下部電極６１は、４．０ｅＶ以上５．５ｅＶ以下の仕事関数を有することが好ましい。このような下部電極６１の構成材料としては、例えば、ドーパントとして錫（Ｓｎ）を添加した$In_2O_3$であるインジウム錫酸化物（ＩＴＯ）が挙げられる。そのＩＴＯ薄膜は、結晶性が高くても、低く（アモルファスに近づく）てもよい。下部電極６１の構成材料としては、上記以外にも

、ドーパントを添加した酸化錫（$SnO_2$）系材料例えば、ドーパントとしてＳｂを添加したＡＴＯ、ドーパントとしてフッ素を添加したＦＴＯが挙げられる。また、酸化亜鉛（ＺｎＯ）あるいはドーパントを添加してなる酸化亜鉛系材料を用いてもよい。ＺｎＯ系材料としては、例えば、ドーパントとしてアルミニウム（Ａｌ）を添加したアルミニウム亜鉛酸化物（ＡＺＯ）、ガリウム（Ｇａ）を添加したガリウム亜鉛酸化物（ＧＺＯ）、ホウ素（Ｂ）を添加したホウ素亜鉛酸化物およびインジウム（Ｉｎ）を添加したインジウム亜鉛酸化物（ＩＺＯ）が挙げられる。更に、ドーパントとしてインジウムとガリウムを添加した亜鉛酸化物（ＩＧＺＯ，$In-GaZnO_4$）を用いてもよい。加えて、下部電極６１の構成材料としては、ＣｕＩ、$InSbO_4$、ＺｎＭｇＯ、$CuInO_2$、$MgIN_2O_4$、ＣｄＯ、$ZnSnO_3$または$TiO_2$等を用いてもよいし、スピネル形酸化物や$YbFe_2O_4$構造を有する酸化物を用いてもよい。

[0132] また、下部電極６１に光透過性が不要である場合（例えば、上部電極６７側から光が入射し、蓄積電極６１Ｂの下方に光電変換領域３２Ｒ，３２Ｂが設けられていない場合）には、小さい仕事関数（例えば、$\phi$＝３．５ｅＶ～４．５ｅＶ）を有する単金属または合金を用いることができる。具体的には、アルカリ金属（例えば、リチウム（Ｌｉ）、ナトリウム（Ｎａ）およびカリウム（Ｋ）等）およびそのフッ化物または酸化物、アルカリ土類金属（例えば、マグネシウム（Ｍｇ）およびカルシウム（Ｃａ）等）およびそのフッ化物または酸化物が挙げられる。この他、アルミニウム（Ａｌ）、Ａｌ－Ｓｉ－Ｃｕ合金、亜鉛（Ｚｎ）、錫（Ｓｎ）、タリウム（Ｔｌ）、Ｎａ－Ｋ合金、Ａｌ－Ｌｉ合金、Ｍｇ－Ａｇ合金、Ｉｎおよびイッテリビウム（Ｙｂ）等の希土類金属、または、それらの合金が挙げられる。

[0133] 更に、下部電極６１を構成する材料としては、白金（Ｐｔ）、金（Ａｕ）、パラジウム（Ｐｄ）、クロム（Ｃｒ）、ニッケル（Ｎｉ）、アルミニウム（Ａｌ）、銀（Ａｇ）、タンタル（Ｔａ）、タングステン（Ｗ）、銅（Ｃｕ）、チタン（Ｔｉ）、インジウム（Ｉｎ）、錫（Ｓｎ）、鉄（Ｆｅ）、コバ

ルト（Ｃｏ）およびモリブデン（Ｍｏ）等の金属、または、それらの金属元素を含む合金、あるいは、それらの金属からなる導電性粒子、それらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性物質が挙げられる。この他、下部電極６１を構成する材料としては、ポリ（３，４－エチレンジオキシチオフェン）／ポリスチレンスルホン酸［ＰＥＤＯＴ／ＰＳＳ］といった有機材料（導電性高分子）が挙げられる。また、上記材料をバインダー（高分子）に混合してペーストまたはインクとしたものを硬化させ、電極として用いてもよい。

[0134] 下部電極６１は、上記材料からなる単層膜あるいは積層膜として形成することができる。下部電極６１の積層方向の膜厚（以下、単に厚みとする）は、例えば２０ｎｍ以上２００ｎｍ以下であり、好ましくは３０ｎｍ以上１５０ｎｍ以下である。

[0135] 絶縁層６２は、蓄積電極６１Ｂと酸化物半導体層６３とを電気的に分離するためのものである。絶縁層６２は、下部電極６１を覆うように、例えば層間絶縁層２９上に設けられている。絶縁層６２には、下部電極６１のうち、読み出し電極６１Ａ上に開口２２Ｈが設けられており、この開口２２Ｈを介して、読み出し電極６１Ａと酸化物半導体層６３とが電気的に接続されている。絶縁層６２は、例えば、酸化シリコン（$SiO_x$）、窒化シリコン（$SiN_x$）および酸窒化シリコン（ＳｉＯＮ）等のうちの１種よりなる単層膜あるいは２種以上よりなる積層膜により構成されている。絶縁層６２の厚みは、例えば、２０ｎｍ～５００ｎｍである。

[0136] 酸化物半導体層６３は、光電変換層６４で発生したキャリアを蓄積するためのものである。酸化物半導体層６３は、例えば、インジウム（Ｉｎ）、ガリウム（Ｇａ）、亜鉛（Ｚｎ）、アルミニウム（Ａｌ）および錫（Ｓｎ）のうちの少なくとも１種類の元素を含む酸化物半導体を用いて形成することができる。本実施の形態では、光電変換層６４で発生したキャリアのうち電子を信号電荷として用いる。このため、酸化物半導体層６３は、ｎ型の酸化物

半導体材料を用いて形成することができる。具体的には、酸化物半導体層６３の構成材料としては、ＩＧＺＯ（Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体）、酸化ガリウム（$Ga_2O_3$）、ＺＴＯ（Ｚｎ－Ｓｎ－Ｏ系酸化物半導体）、ＩＺＯ（Ｉｎ－Ｚｎ－Ｏ系酸化物半導体）、ＩＴＯ、インジウムガリウムアルミニウム酸化物（ＩｎＧａＡｌＯ）、インジウムガリウムシリコン酸化物（ＩｎＧａＳｉＯ）等が挙げられる。酸化物半導体層６３の厚みは、例えば１０ｎｍ～３００ｎｍである。

[0137] 光電変換層６４は、光エネルギーを電気エネルギーに変換するものである。光電変換層６４は、例えば、それぞれｐ型半導体またはｎ型半導体として機能する有機材料（ｐ型半導体材料またはｎ型半導体材料）を２種以上含んで構成されている。光電変換層６４は、層内に、ｐ型半導体材料とｎ型半導体材料との接合面（ｐ／ｎ接合面）を有する。ｐ型半導体は、相対的に電子供与体として機能するものであり、ｎ型半導体は、相対的に電子受容体として機能するものである。光電変換層６４は、光を吸収した際に生じる励起子が電子と正孔とに分離する場を提供するものであり、具体的には、電子供与体と電子受容体との界面（ｐ／ｎ接合面）において、励起子が電子と正孔とに分離する。

[0138] 光電変換層６４は、ｐ型半導体材料およびｎ型半導体材料の他に、所定の波長域の光を光電変換する一方、他の波長域の光を透過させる有機材料、いわゆる色素材料を含んで構成されていてもよい。光電変換層６４をｐ型半導体材料、ｎ型半導体材料および色素材料の３種類の有機材料を用いて形成する場合には、ｐ型半導体材料およびｎ型半導体材料は、可視領域（例えば、４５０ｎｍ～８００ｎｍ）において光透過性を有する材料であることが好ましい。光電変換層６４の厚みは、例えば、５０ｎｍ～５００ｎｍである。

[0139] 光電変換層６４を構成する有機材料としては、例えば、キナクリドン誘導体、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体およびフルオランテン誘導体が挙げられる。光電変換層６４は、上記有機材料を２種以上組み合わせて構

成されている。上記有機材料は、その組み合わせによってｐ型半導体またはｎ型半導体として機能する。

[0140] なお、光電変換層６４を構成する有機材料は特に限定されない。上記有機材料以外には、例えば、フェニレンビニレン、フルオレン、カルバゾール、インドール、ピレン、ピロール、ピコリン、チオフェン、アセチレンおよびジアセチレン等の重合体あるいはその誘導体を用いることができる。または、金属錯体色素、シアニン系色素、メロシアニン系色素、フェニルキサンテン系色素、トリフェニルメタン系色素、ロダシアニン系色素、キサンテン系色素、大環状アザアヌレン系色素、アズレン系色素、ナフトキノン系色素、アントラキノン系色素、ピレン等の縮合多環芳香族、芳香環または複素環化合物が縮合した鎖状化合物、スクアリリウム基およびクロコニツクメチン基を結合鎖として有するキノリン、ベンゾチアゾール、ベンゾオキサゾール等の２つの含窒素複素環あるいはスクアリリウム基およびクロコニツクメチン基により結合したシアニン系類似の色素等を用いることができる。なお、金属錯体色素としては、ジチオール金属錯体系色素、金属フタロシアニン色素、金属ポルフィリン色素あるいはルテニウム錯体色素が挙げられる。これらのうち、ルテニウム錯体色素が特に好ましいが、上記に限定するものではない。

[0141] 電子ブロック層６５は、上部電極６７側からの電子の注入を防ぐと共に、光電変換層６４で発生したキャリアのうち、正孔を電子ブロック層６５と仕事関数調整層６６の界面へ効率よく輸送するためのものである。電子ブロック層６５は、例えば複数の層（例えば、第１層２５Ａ、第２層２５Ｂおよび第３層２５Ｃの３層）が積層された構成を有し、各層は、上記第１の実施の形態と同様に、光電変換層６４側から仕事関数調整層６６に向かって順にイオン化エネルギーが浅くなるカスケード構造を有する。具体的には、電子ブロック層６５がｎ層からなり、光電変換層と隣接する第１の電子ブロック層、仕事関数調整層と隣接する第ｎの電子ブロック層および第ｎの電子ブロック層に対して仕事関数調整層とは反対側に隣接する第ｎ－１の電子ブロック

層を含み、光電変換層６４のイオン化エネルギーを$IP_1$、第１の電子ブロック層のイオン化エネルギーを$IP_2$、第ｎ－１の電子ブロック層のイオン化エネルギーを$IP_{n-1}$、第ｎの電子ブロック層のイオン化エネルギーを$IP_n$および仕事関数調整層６６の電子親和力を$EA_w$としたとき、電子ブロック層６５の各層は、下記数式（３）を満たすように構成されている。

（数５）$EA_w < IP_n \leqq IP_{n-1} + 0.03$　・・・・（３）

[0142] 一例として、電子ブロック層６５は、図１６に示したように、光電変換層６４と隣接する第１層６５Ａは光電変換層６４よりも浅いイオン化エネルギーを有し、仕事関数調整層６６と隣接する第３層６５Ｃは仕事関数調整層６６の電子親和力（または仕事関数）よりも深いイオン化エネルギーを有する。電子ブロック層６５を構成する第１層６５Ａ、第２層６５Ｂおよび第３層６５Ｃでは、第１層６５Ａが最も大きなイオン化エネルギーを有し、第３層６５Ｃが最も小さなイオン化エネルギーを有し、第２層６５Ｂは第１層６５Ａと第３層６５Ｃとの間のイオン化エネルギーを有する。仕事関数調整層６６と隣接する第３層６５Ｃと、第３層６５Ｃに対して仕事関数調整層６６側とは反対側で隣接する第２層６５Ｂのイオン化エネルギーは０．０３ｅＶ以上エネルギー差を有する。

[0143] これにより、光電変換層６４で発生した正孔は、効率よく電子ブロック層６５と仕事関数調整層６６の界面へ輸送されるようになり、電子ブロック層６５（ここでは、第３層６５Ｃ）と仕事関数調整層６６との界面における電荷密度が向上し、電子ブロック層６５と仕事関数調整層６６との界面における電子と正孔との再結合が促進されるようになる。よって、光電変換層６４や電子ブロック層６５の層内の残留電荷が低減され、例えば残像特性の改善といった光応答性が向上する。

[0144] なお、電子ブロック層６５は、必ずしも複数の層構造である必要なく、単層でも構わない。

[0145] 電子ブロック層６５は、有機材料を含んで構成されている。電子ブロック層６５を構成する材料としては、例えば、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、ピレン誘導体、ペリレン誘導体、テトラセン誘導体、キナクリドン誘導体、チオフェン誘導体、チエノチオフェン誘導体、ベンゾチオフェン誘導体、ベンゾチエノベンゾチオフェン（ＢＴＢＴ）誘導体、ジナフトチエノチオフェン（ＤＮＴＴ）誘導体、ベンゾビスベンゾチオフェン（ＢＢＢＴ）誘導体、チエノビスベンゾチオフェン（ＴＢＢＴ）誘導体、ジベンゾチエノビスベンゾチオフェン（ＤＢＴＢＴ）誘導体、ジチエノベンゾジチオフェン（ＤＴＢＤＴ）誘導体、ジベンゾチエノジチオフェン（ＤＢＴＤＴ）誘導体、ベンゾジチオフェン（ＢＤＴ）誘導体、ナフトジチオフェン（ＮＤＴ）誘導体、アントラセノジチオフェン（ＡＤＴ）誘導体に代表されるチエノアセン系材料が挙げられる。この他、ｐ型半導体としては、フルオレン誘導体、トリフェニレン誘導体、トリフェニルアミン誘導体、カルバゾール誘導体、ピセン誘導体、クリセン誘導体等が挙げられる。

[0146] 電子ブロック層６５は、例えば３ｎｍ以上２００ｎｍ以下の合計膜厚を有し、好ましくは、例えば１０ｎｍ以上１００ｎｍ以下の合計膜厚を有している。電子ブロック層６５を構成する各層（例えば、第１層６５Ａ、第２層６５Ｂおよび第３層６５Ｃ）の厚みは、、それぞれ、例えば３ｎｍ以上１００ｎｍ以下である。

[0147] 仕事関数調整層６６は、上部電極６７の仕事関数よりも大きな電子親和力または仕事関数を有するものであり、電子ブロック層６５と上部電極６７との電気的な接合性を向上させるものである。仕事関数調整層６６を構成する材料としては、例えば、ジピラジノ［２，３－ｆ：２’，３’ｖ－ｈ］キノキサリン－２，３，６，７，１０，１１－ヘキサカルボニトリル（ＨＡＴ－ＣＮ）が挙げられる。この他、仕事関数調整層６６を構成する材料としては、ＰＥＤＯＴ／ＰＳＳおよびポリアニリンや、$MoO_x$，$RuO_x$，$VO_x$および$WO_x$等の金属酸化物が挙げられる。

[0148] 電子注入層６８は、上部電極６７側からの電子の注入を促進するためのも

のである。電子注入層６８は、図１６に示したように、隣接する仕事関数調整層６６の電子親和力（または仕事関数）よりも浅い。電子注入層６８は、求核性を示す静電ポテンシャルＥＳＰ$_{min}$が上記数式（２）を満たすように構成されている。静電ポテンシャルＥＳＰ$_{min}$は、密度汎関数理論（ＤＦＴ）計算から求めることができる。

[0149] これにより、上部電極６７からの電子の注入が向上し、電子ブロック層６５（ここでは、第３層６５Ｃ）と仕事関数調整層６６との界面における電荷密度がさらに向上するようになり、電子ブロック層６５と仕事関数調整層６６との界面における電子と正孔との再結合がより促進されるようになる。よって、光電変換層６４や電子ブロック層６５の層内の残留電荷が低減され、例えば残像特性の改善といった光応答性がより向上する。

[0150] 電子注入層６８は、有機材料を含んで構成されている。電子注入層６８は、例えば３ｎｍ以上２００ｎｍ以下の膜厚を有している。

[0151] 上部電極６７は、下部電極６１と同様に、例えば、光透過性を有する導電膜により構成されている。上部電極６７の構成材料としては、例えば、ドーパントとして錫（Ｓｎ）を添加した$In_2O_3$であるインジウム錫酸化物（ＩＴＯ）が挙げられる。そのＩＴＯ薄膜の結晶性は、結晶性が高くても、低く（アモルファスに近づく）てもよい。上部電極６７の構成材料としては、上記以外にも、ドーパントを添加した酸化錫（$SnO_2$）系材料、例えば、ドーパントとしてＳｂを添加したＡＴＯ、ドーパントとしてフッ素を添加したＦＴＯが挙げられる。また、酸化亜鉛（ＺｎＯ）あるいはドーパントを添加してなる酸化亜鉛系材料を用いてもよい。ＺｎＯ系材料としては、例えば、ドーパントとしてアルミニウム（Ａｌ）を添加したアルミニウム亜鉛酸化物（ＡＺＯ）、ガリウム（Ｇａ）を添加したガリウム亜鉛酸化物（ＧＺＯ）、ホウ素（Ｂ）を添加したホウ素亜鉛酸化物およびインジウム（Ｉｎ）を添加したインジウム亜鉛酸化物（ＩＺＯ）が挙げられる。さらにドーパントとしてインジウムとガリウムを添加した亜鉛酸化物（ＩＧＺＯ，$In-GaZnO_4$）を用いてもよい。加えて、下部電極６１の構成材料としては、ＣｕＩ、Ｉ

ｎＳｂ$O_4$、ＺｎＭｇＯ、ＣｕＩｎ$O_2$、ＭｇＩ$N_2O_4$、ＣｄＯ、Ｚｎ$SnO_3$またはＴｉ$O_2$等を用いてもよいし、スピネル形酸化物やＹｂ$Fe_2O_4$構造を有する酸化物を用いてもよい。

[0152] また、上部電極６７に光透過性が不要である場合には、大きい仕事関数（例えば、φ＝４．５ｅＶ～５．５ｅＶ）を有する単金属または合金を用いることができる。具体的には、例えば、Ａｕ，Ａｇ，Ｃｒ，Ｎｉ，Ｐｄ，Ｐｔ，Ｆｅ，イリジウム（Ｉｒ）、ゲルマニウム（Ｇｅ）、オスミウム（Ｏｓ）、レニウム（Ｒｅ）、テルル（Ｔｅ）およびそれらの合金が挙げられる。

[0153] 更に、上部電極６７を構成する材料としては、Ｐｔ，Ａｕ，Ｐｄ，Ｃｒ，Ｎｉ，Ａｌ，Ａｇ，Ｔａ，Ｗ，Ｃｕ，Ｔｉ，Ｉｎ，Ｓｎ，Ｆｅ，ＣｏおよびＭｏ等の金属、または、それらの金属元素を含む合金、あるいは、それらの金属からなる導電性粒子、それらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性物質が挙げられる。この他、上部電極６７を構成する材料としては、ＰＥＤＯＴ／ＰＳＳといった有機材料（導電性高分子）が挙げられる。また、上記材料をバインダー（高分子）に混合してペーストまたはインクとしたものを硬化させ、電極として用いてもよい。

[0154] 上部電極６７は、上記材料からなる単層膜あるいは積層膜として形成することができる。上部電極６７の厚みは、例えば２０ｎｍ以上２００ｎｍ以下であり、好ましくは３０ｎｍ以上１５０ｎｍ以下である。

[0155] なお、光電変換部６０は、下部電極６１と光電変換層６４との間および光電変換層６４と上部電極６７との間に他の層が設けられていてもよい。また、光電変換層６４は、例えば、ｐ型ブロッキング層、ｐ型半導体およびｎ型半導体を含む層（ｉ層）およびｎ型ブロッキング層が積層されたｐｉｎバルクヘテロ構造としてもよい。

[0156] （２－２．作用・効果）

本実施の形態の光検出素子２は、仕事関数調整層６６と上部電極６７との間に、上記数式（２）を満たす静電ポテンシャル$ESP_{min}$を有する電子注入

層６８を設けるようにした。これにより、上部電極６７からの電子の注入が向上し、電子ブロック層６５と仕事関数調整層６６との界面における電荷密度が向上するようになる。

[0157] 以上により、本実施の形態の光検出素子２では、上記第１の実施の形態と同様に、光応答性を向上させることが可能となる。

[0158] また、本実施の形態では、光電変換層６４と仕事関数調整層６６との間に、光電変換層６４側から仕事関数調整層６６に向かって順にイオン化エネルギーが浅くなるように構成された複数の層（例えば、第１層６５Ａ、第２層６５Ｂおよび第３層６５Ｃの３層）からなる電子ブロック層６５を設けるようにした。これにより、光電変換層６４から電子ブロック層６５と仕事関数調整層６６の界面への正孔の輸送性が改善されると共に、電子ブロック層６５と仕事関数調整層６６との界面に正孔を閉じ込められるようになるため、電子ブロック層６５と仕事関数調整層６６との界面における電荷密度をより向上させることができる。よって、光応答性をさらに向上させることが可能となる。

[0159] ＜３．第３の実施の形態＞

図１７は、本開示の第３の実施の形態に係る光検出素子（光検出素子３）の断面構成を表したものである。光検出素子３は、例えば、デジタルスチルカメラ、ビデオカメラ等の電子機器に用いられるＣＭＯＳイメージセンサ等の光検出装置（例えば、光検出装置１００、図２９参照）の画素部１００Ａにおいてアレイ状に繰り返し配置される１つの画素（単位画素Ｐ）を構成するものである。画素部１００Ａでは、上記第１の実施の形態と同様に、例えば２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａが繰り返し単位となり、行方向と列方向とからなるアレイ状に繰り返し配置されている。

[0160] 本実施の形態の光検出素子３は、半導体基板３０の光入射側Ｓ１に設けられた光電変換部７０において、例えば読み出し電極７１Ａおよび蓄積電極７１Ｂを含む下部電極７１と、絶縁層７２と、酸化物半導体層７３と、光電変

換層７４と、中間層７５と、上部電極７６とがこの順に積層されたものである。中間層７５は、下記数式（４）を満たす最低結合エネルギーＥｂ$_1$を有する。あるいは、中間層７５は、最低結合エネルギーＥｂ$_1$、最低結合エネルギーからｎ番目に低い第ｎの結合エネルギーＥｂ$_n$（ｎ≧２）およびｎ＋１番目に低い第ｎ＋１の結合エネルギーＥｂ$_{n+1}$（ｎ≧２）を有し、第ｎの結合エネルギーＥｂ$_n$、第ｎ＋１の結合エネルギーＥｂ$_{n+1}$および最低結合エネルギーからｎ番目の結合エネルギーまでの結合が全て解離して水素置換された場合の電子親和力変化ΔＥＡ$_n$が下記数式（５），（６），（７）を満たす。

（数６）

$-5.33eV < Eb_1 < 8.67eV$ ・・・・（４）

（数７）

$Eb_n \leqq 5.33eV$ ・・・・（５）

$5.33eV < Eb_{n+1} < 8.67eV$ ・・・・（６）

$\Delta EA_n < 0.3$ ・・・・（７）

[0161] ここで、下部電極７１が、本開示の一実施態様としての「第１の電極」の一具体例に相当するものである。酸化物半導体層７３が、本開示の一実施態様としての「酸化物半導体層」の一具体例に相当するものである。光電変換層７４が、本開示の一実施態様としての「光電変換層」の一具体例に相当するものである。中間層７５が、本開示の一実施態様としての「第１の中間層」または「第２の中間層」の一具体例に相当するものである。上部電極７６が、本開示の一実施態様としての「第２の電極」の一具体例に相当するものである。

[0162] （３－１．光検出素子の構成）

光検出素子３は、例えば、１つの光電変換部７０と、２つの光電変換領域３２Ｂ，３２Ｒとが縦方向に積層された、いわゆる縦方向分光型の光検出素子である。光電変換部７０は、半導体基板３０の裏面（第１面３０Ａ）側に

設けられている。光電変換領域３２Ｂ，３２Ｒは、半導体基板３０内に埋め込み形成されており、半導体基板３０の厚み方向に積層されている。

[0163] 光電変換部７０と、光電変換領域３２Ｂ，３２Ｒとは、互いに異なる波長域の光を選択的に検出して光電変換を行うものである。例えば、光電変換部７０では、緑（Ｇ）の色信号を取得する。光電変換領域３２Ｂ，３２Ｒでは、吸収係数の違いにより、それぞれ、青（Ｂ）および赤（Ｒ）の色信号を取得する。これにより、光検出素子３では、カラーフィルタを用いることなく一つの画素において複数種類の色信号を取得可能となっている。

[0164] なお、本実施の形態では、光電変換によって生じる電子と正孔との対（励起子）のうち、電子を信号電荷として読み出す場合（ｎ型半導体領域を光電変換層とする場合）について説明する。また、図中において、「ｐ」「ｎ」に付した「＋（プラス）」は、ｐ型またはｎ型の不純物濃度が高いことを表している。

[0165] 半導体基板３０の表面（第２面３０Ｂ）には、例えば、フローティングディフュージョン（浮遊拡散層）ＦＤ１（半導体基板３０内の領域３６Ｂ），ＦＤ２（半導体基板３０内の領域３７Ｃ），ＦＤ３（半導体基板３０内の領域３８Ｃ）と、転送トランジスタＴｒ２，Ｔｒ３と、アンプトランジスタ（変調素子）ＡＭＰと、リセットトランジスタＲＳＴと、選択トランジスタＳＥＬとが設けられている。半導体基板３０の第２面３０Ｂには、さらに、ゲート絶縁層３３を介して多層配線層４０が設けられている。多層配線層４０は、例えば、配線層４１，４６４３が絶縁層４４内に積層された構成を有している。半導体基板３０の周辺部、即ち、画素部１００Ａの周囲には、後述する垂直駆動回路１１１、カラム信号処理回路１１２、水平駆動回路１１３、出力回路１１４、制御回路１１５および入出力端子１１６等が設けられている。

[0166] なお、図面では、半導体基板３０の第１面３０Ａ側を光入射側Ｓ１、第２面３０Ｂ側を配線層側Ｓ２と表している。

[0167] 図１８は、光電変換部７０の詳細な断面構成の一例（光電変換部７０Ａ）

を模式的に表したものである。図２０は、光電変換部７０の詳細な断面構成の他の例（光電変換部７０Ｂ）を模式的に表したものである。光電変換部７０は、対向配置された下部電極７１と上部電極７６との間に、酸化物半導体層７３、有機材料を含む光電変換層７４および中間層７５が下部電極７１側からこの順に積層されている。詳細は後述するが、中間層７５は、上部電極７６を成膜する際に上部電極７６の直下の層に生じる虞のある界面障壁の形成を抑制するためのものである。光電変換層７４は、ｐ型半導体およびｎ型半導体を含んで構成され、層内にバルクヘテロ接合構造を有する。バルクヘテロ接合構造は、ｐ型半導体およびｎ型半導体が混ざり合うことで形成されたｐ／ｎ接合面である。

[0168] 光電変換部７０は、さらに、下部電極７１と酸化物半導体層７３との間に絶縁層７２を有している。絶縁層７２は、例えば、画素部１００Ａ全面に亘って設けられると共に、下部電極７１を構成する読み出し電極７１Ａ上に開口６２Ｈを有している。読み出し電極７１Ａは、この開口６２Ｈを介して酸化物半導体層７３と電気的に接続されている。

[0169] 本実施の形態の光検出素子３では、光入射側Ｓ１から光電変換部７０に入射した光は、光電変換層７４で吸収される。これによって生じた励起子は、光電変換層７４を構成する電子供与体と電子受容体との界面に移動し、励起子分離、即ち、電子と正孔とに解離される。ここで発生したキャリア（電子および正孔）は、キャリアの濃度差による拡散や、陽極（例えば、上部電極７６）と陰極（例えば、下部電極７１）との仕事関数の差による内部電界によって、それぞれ異なる電極へ運ばれ、光電流として検出される。また、電子および正孔の輸送方向は、下部電極７１と上部電極７６との間に電位を印加することによっても制御することができる。

[0170] 以下、各部の構成や材料等について詳細に説明する。

[0171] 光電変換部７０は、選択的な波長域（例えば、４５０ｎｍ以上６５０ｎｍ以下）の一部または全部の波長域に対応する、例えば緑色光を吸収して、励起子を発生させる有機光電変換素子である。

[0172] 下部電極７１は、例えば、層間絶縁層２９上に並列配置された読み出し電極７１Ａと蓄積電極７１Ｂとから構成されている。読み出し電極７１Ａは、光電変換層７４内で発生したキャリアをフローティングディフュージョンＦＤ１に転送するためのものであり、上記第１の実施の形態と同様に、２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａ毎に１つずつ設けられている（図２Ａ参照）。

[0173] なお、画素ユニット１ａの構成はこれに限定されるものではなく、例えば、上記第１の実施の形態と同様に、１行×２列で配置された２つの単位画素Ｐを画素ユニット１ａとしてもよい（図２Ｂ参照）。その場合、読み出し電極７１Ａは、列方向に隣り合う２つの単位画素Ｐの間に１つ設けられる。

[0174] 読み出し電極７１Ａは、例えば、上部第１コンタクト３９Ｃ、パッド部３９Ａ、貫通電極３４、接続部４１Ａおよび下部第２コンタクト４６を介してフローティングディフュージョンＦＤ１に接続されている。

[0175] 蓄積電極７１Ｂは、光電変換層７４内で発生したキャリアのうち、信号電荷として、例えば電子を酸化物半導体層７３内に蓄積するためのものであり、単位画素Ｐ毎にそれぞれ設けられている。蓄積電極７１Ｂは、単位画素Ｐ毎に、半導体基板３０内に形成された光電変換領域３２Ｂ，３２Ｒの受光面と正対して、これらの受光面を覆う領域に設けられている。蓄積電極７１Ｂは、読み出し電極７１Ａよりも大きいことが好ましい。これにより、多くのキャリアを蓄積することができる。蓄積電極７１Ｂには、上記第１の実施の形態と同様に、例えば上部第１コンタクト３９Ｃおよび上部第２コンタクト３９Ｄ等の配線を介して電圧印加部５６が接続されている（図６参照）。

[0176] 下部電極７１は、例えば、光透過性を有する導電膜により構成されている。下部電極７１は、４．０ｅＶ以上５．５ｅＶ以下の仕事関数を有することが好ましい。このような下部電極７１の構成材料としては、例えば、ドーパントとして錫（Ｓｎ）を添加した$In_2O_3$であるインジウム錫酸化物（ＩＴＯ）が挙げられる。そのＩＴＯ薄膜は、結晶性が高くても、低く（アモルファスに近づく）てもよい。下部電極７１の構成材料としては、上記以外にも

、ドーパントを添加した酸化錫（$SnO_2$）系材料例えば、ドーパントとしてＳｂを添加したＡＴＯ、ドーパントとしてフッ素を添加したＦＴＯが挙げられる。また、酸化亜鉛（ＺｎＯ）あるいはドーパントを添加してなる酸化亜鉛系材料を用いてもよい。ＺｎＯ系材料としては、例えば、ドーパントとしてアルミニウム（Ａｌ）を添加したアルミニウム亜鉛酸化物（ＡＺＯ）、ガリウム（Ｇａ）を添加したガリウム亜鉛酸化物（ＧＺＯ）、ホウ素（Ｂ）を添加したホウ素亜鉛酸化物およびインジウム（Ｉｎ）を添加したインジウム亜鉛酸化物（ＩＺＯ）が挙げられる。更に、ドーパントとしてインジウムとガリウムを添加した亜鉛酸化物（ＩＧＺＯ，$In-GaZnO_4$）を用いてもよい。加えて、下部電極７１の構成材料としては、ＣｕＩ、$InSbO_4$、ＺｎＭｇＯ、$CuInO_2$、$MgIN_2O_4$、ＣｄＯ、$ZnSnO_3$または$TiO_2$等を用いてもよいし、スピネル形酸化物や$YbFe_2O_4$構造を有する酸化物を用いてもよい。

[0177] また、下部電極７１に光透過性が不要である場合（例えば、上部電極７６側から光が入射し、蓄積電極７１Ｂの下方に光電変換領域３２Ｒ，３２Ｂが設けられていない場合）には、小さい仕事関数（例えば、$\phi$＝３．５ｅＶ～４．５ｅＶ）を有する単金属または合金を用いることができる。具体的には、アルカリ金属（例えば、リチウム（Ｌｉ）、ナトリウム（Ｎａ）およびカリウム（Ｋ）等）およびそのフッ化物または酸化物、アルカリ土類金属（例えば、マグネシウム（Ｍｇ）およびカルシウム（Ｃａ）等）およびそのフッ化物または酸化物が挙げられる。この他、アルミニウム（Ａｌ）、Ａｌ－Ｓｉ－Ｃｕ合金、亜鉛（Ｚｎ）、錫（Ｓｎ）、タリウム（Ｔｌ）、Ｎａ－Ｋ合金、Ａｌ－Ｌｉ合金、Ｍｇ－Ａｇ合金、Ｉｎおよびイッテリビウム（Ｙｂ）等の希土類金属、または、それらの合金が挙げられる。

[0178] 更に、下部電極７１を構成する材料としては、白金（Ｐｔ）、金（Ａｕ）、パラジウム（Ｐｄ）、クロム（Ｃｒ）、ニッケル（Ｎｉ）、アルミニウム（Ａｌ）、銀（Ａｇ）、タンタル（Ｔａ）、タングステン（Ｗ）、銅（Ｃｕ）、チタン（Ｔｉ）、インジウム（Ｉｎ）、錫（Ｓｎ）、鉄（Ｆｅ）、コバ

ルト（Ｃｏ）およびモリブデン（Ｍｏ）等の金属、または、それらの金属元素を含む合金、あるいは、それらの金属からなる導電性粒子、それらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性物質が挙げられる。この他、下部電極７１を構成する材料としては、ポリ（３，４－エチレンジオキシチオフェン）／ポリスチレンスルホン酸［ＰＥＤＯＴ／ＰＳＳ］といった有機材料（導電性高分子）が挙げられる。また、上記材料をバインダー（高分子）に混合してペーストまたはインクとしたものを硬化させ、電極として用いてもよい。

[0179] 下部電極７１は、上記材料からなる単層膜あるいは積層膜として形成することができる。下部電極７１の積層方向の膜厚（以下、単に厚みとする）は、例えば２０ｎｍ以上２００ｎｍ以下であり、好ましくは３０ｎｍ以上１５０ｎｍ以下である。

[0180] 絶縁層７２は、蓄積電極７１Ｂと酸化物半導体層７３とを電気的に分離するためのものである。絶縁層７２は、下部電極７１を覆うように、例えば層間絶縁層２９上に設けられている。絶縁層７２には、下部電極７１のうち、読み出し電極７１Ａ上に開口２２Ｈが設けられており、この開口２２Ｈを介して、読み出し電極７１Ａと酸化物半導体層７３とが電気的に接続されている。絶縁層７２は、例えば、酸化シリコン（$SiO_x$）、窒化シリコン（$SiN_x$）および酸窒化シリコン（ＳｉＯＮ）等のうちの１種よりなる単層膜あるいは２種以上よりなる積層膜により構成されている。絶縁層７２の厚みは、例えば、２０ｎｍ～５００ｎｍである。

[0181] 酸化物半導体層７３は、光電変換層７４で発生したキャリアを蓄積するためのものである。酸化物半導体層７３は、例えば、インジウム（Ｉｎ）、ガリウム（Ｇａ）、亜鉛（Ｚｎ）、アルミニウム（Ａｌ）および錫（Ｓｎ）のうちの少なくとも１種類の元素を含む酸化物半導体を用いて形成することができる。本実施の形態では、光電変換層７４で発生したキャリアのうち電子を信号電荷として用いる。このため、酸化物半導体層７３は、ｎ型の酸化物

半導体材料を用いて形成することができる。具体的には、酸化物半導体層７３の構成材料としては、ＩＧＺＯ（Ｉｎ－Ｇａ－Ｚｎ－Ｏ系酸化物半導体）、酸化ガリウム（$Ga_2O_3$）、ＺＴＯ（Ｚｎ－Ｓｎ－Ｏ系酸化物半導体）、ＩＺＯ（Ｉｎ－Ｚｎ－Ｏ系酸化物半導体）、ＩＴＯ、インジウムガリウムアルミニウム酸化物（ＩｎＧａＡｌＯ）、インジウムガリウムシリコン酸化物（ＩｎＧａＳｉＯ）等が挙げられる。酸化物半導体層７３の厚みは、例えば１０ｎｍ～３００ｎｍである。

[0182] 光電変換層７４は、光エネルギーを電気エネルギーに変換するものである。光電変換層７４は、例えば、それぞれｐ型半導体またはｎ型半導体として機能する有機材料（ｐ型半導体材料またはｎ型半導体材料）を２種以上含んで構成されている。光電変換層７４は、層内に、ｐ型半導体材料とｎ型半導体材料との接合面（ｐ／ｎ接合面）を有する。ｐ型半導体は、相対的に電子供与体として機能するものであり、ｎ型半導体は、相対的に電子受容体として機能するものである。光電変換層７４は、光を吸収した際に生じる励起子が電子と正孔とに分離する場を提供するものであり、具体的には、電子供与体と電子受容体との界面（ｐ／ｎ接合面）において、励起子が電子と正孔とに分離する。

[0183] 光電変換層７４は、ｐ型半導体材料およびｎ型半導体材料の他に、所定の波長域の光を光電変換する一方、他の波長域の光を透過させる有機材料、いわゆる色素材料を含んで構成されていてもよい。光電変換層７４をｐ型半導体材料、ｎ型半導体材料および色素材料の３種類の有機材料を用いて形成する場合には、ｐ型半導体材料およびｎ型半導体材料は、可視領域（例えば、４５０ｎｍ～８００ｎｍ）において光透過性を有する材料であることが好ましい。光電変換層７４の厚みは、例えば、５０ｎｍ～５００ｎｍである。

[0184] 光電変換層７４を構成する有機材料としては、例えば、キナクリドン誘導体、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体およびフルオランテン誘導体が挙げられる。光電変換層７４は、上記有機材料を２種以上組み合わせて構

成されている。上記有機材料は、その組み合わせによってｐ型半導体またはｎ型半導体として機能する。

[0185] なお、光電変換層７４を構成する有機材料は特に限定されない。上記有機材料以外には、例えば、フェニレンビニレン、フルオレン、カルバゾール、インドール、ピレン、ピロール、ピコリン、チオフェン、アセチレンおよびジアセチレン等の重合体あるいはその誘導体を用いることができる。または、金属錯体色素、シアニン系色素、メロシアニン系色素、フェニルキサンテン系色素、トリフェニルメタン系色素、ロダシアニン系色素、キサンテン系色素、大環状アザアヌレン系色素、アズレン系色素、ナフトキノン系色素、アントラキノン系色素、ピレン等の縮合多環芳香族、芳香環または複素環化合物が縮合した鎖状化合物、スクアリリウム基およびクロコニツクメチン基を結合鎖として有するキノリン、ベンゾチアゾール、ベンゾオキサゾール等の２つの含窒素複素環あるいはスクアリリウム基およびクロコニツクメチン基により結合したシアニン系類似の色素等を用いることができる。なお、金属錯体色素としては、ジチオール金属錯体系色素、金属フタロシアニン色素、金属ポルフィリン色素あるいはルテニウム錯体色素が挙げられる。これらのうち、ルテニウム錯体色素が特に好ましいが、上記に限定するものではない。

[0186] 中間層７５は、上記のように、上部電極７６を成膜する際に上部電極７６が成膜される直下の層における界面障壁の形成を抑制するものである。中間層７５は、５．３３ｅＶ以下の結合エネルギーを有する結合が解離しても電子親和力ＥＡの変化が０．３ｅＶ未満なものである。このような中間層７５は、上記数式（４）を満たす最低結合エネルギーＥｂ$_1$を有する。あるいは、中間層７５は、最低結合エネルギーＥｂ$_1$、最低結合エネルギーからｎ番目に低い第ｎの結合エネルギーＥｂ$_n$（ｎ≧２）およびｎ＋１番目に低い第ｎ＋１の結合エネルギーＥｂ$_{n+1}$（ｎ≧２）を有し、第ｎの結合エネルギーＥｂ$_n$、第ｎ＋１の結合エネルギーＥｂ$_{n+1}$および最低結合エネルギーからｎ番目の結合エネルギーまでの結合が全て解離して水素置換された場合の電子親和力変

化$\Delta EA_n$が上記式（５），（６），（７）を満たしている。

[0187] 中間層７５としては、例えば図１８に示したように、仕事関数調整層７５Ａが担うことができる。図１９は、図１８に示した光電変換部７０Ａの各層のエネルギー準位の関係を表したものである。中間層７５としての機能を有する仕事関数調整層７５Ａは、下部電極７１の仕事関数$WF_c$よりも大きな電子親和力$EA_w$を有し、さらに、最低結合エネルギーが上記数式（４）を満たす、あるいは、結合が解離してもエネルギー変化が小さいように上記数式（５），（６），（７）を満たすように構成されている。

[0188] 中間層７５としては、例えば図２０に示したように、保護層７５Ｂが担うことができる。図２１は、図２０に示した光電変換部７０Ｂの各層のエネルギー準位の関係を表したものである。中間層７５としての機能を有する保護層７５Ｂは、上部電極７６の仕事関数$WF_A$よりも大きな電子親和力$EA_w$を有し、さらに、最低結合エネルギーが上記数式（４）を満たす、あるいは、結合が解離してもエネルギー変化が小さいように上記数式（５），（６），（７）を満たすように構成されている。

[0189] また、保護層７５Ｂとしては、上記第２の実施の形態において説明した、求核性を示す静電ポテンシャル$ESP_{min}$が上記数式（２）を満たす電子注入層６８を用いることができる。

[0190] 中間層７５は、例えば３ｎｍ以上２００ｎｍ以下の厚みを有し、好ましくは、例えば５ｎｍ以上５０ｎｍ以下の厚みを有している。

[0191] 上部電極７６は、下部電極７１と同様に、例えば、光透過性を有する導電膜により構成されている。上部電極７６の構成材料としては、例えば、ドーパントとして錫（Ｓｎ）を添加した$In_2O_3$であるインジウム錫酸化物（ＩＴＯ）が挙げられる。そのＩＴＯ薄膜の結晶性は、結晶性が高くても、低く（アモルファスに近づく）てもよい。上部電極７６の構成材料としては、上記以外にも、ドーパントを添加した酸化錫（$SnO_2$）系材料、例えば、ドーパントとしてＳｂを添加したＡＴＯ、ドーパントとしてフッ素を添加したＦＴＯが挙げられる。また、酸化亜鉛（ＺｎＯ）あるいはドーパントを添加し

てなる酸化亜鉛系材料を用いてもよい。ＺｎＯ系材料としては、例えば、ドーパントとしてアルミニウム（Ａｌ）を添加したアルミニウム亜鉛酸化物（ＡＺＯ）、ガリウム（Ｇａ）を添加したガリウム亜鉛酸化物（ＧＺＯ）、ホウ素（Ｂ）を添加したホウ素亜鉛酸化物およびインジウム（Ｉｎ）を添加したインジウム亜鉛酸化物（ＩＺＯ）が挙げられる。さらにドーパントとしてインジウムとガリウムを添加した亜鉛酸化物（ＩＧＺＯ，Ｉｎ－ＧａＺｎ$O_4$）を用いてもよい。加えて、下部電極７１の構成材料としては、ＣｕＩ、ＩｎＳｂ$O_4$、ＺｎＭｇＯ、ＣｕＩｎ$O_2$、ＭｇＩ$N_2O_4$、ＣｄＯ、ＺｎＳｎ$O_3$またはＴｉ$O_2$等を用いてもよいし、スピネル形酸化物やＹｂＦｅ$_2O_4$構造を有する酸化物を用いてもよい。

[0192] また、上部電極７６に光透過性が不要である場合には、大きい仕事関数（例えば、φ＝４．５ｅＶ～５．５ｅＶ）を有する単金属または合金を用いることができる。具体的には、例えば、Ａｕ，Ａｇ，Ｃｒ，Ｎｉ，Ｐｄ，Ｐｔ，Ｆｅ，イリジウム（Ｉｒ）、ゲルマニウム（Ｇｅ）、オスミウム（Ｏｓ）、レニウム（Ｒｅ）、テルル（Ｔｅ）およびそれらの合金が挙げられる。

[0193] 更に、上部電極７６を構成する材料としては、Ｐｔ，Ａｕ，Ｐｄ，Ｃｒ，Ｎｉ，Ａｌ，Ａｇ，Ｔａ，Ｗ，Ｃｕ，Ｔｉ，Ｉｎ，Ｓｎ，Ｆｅ，ＣｏおよびＭｏ等の金属、または、それらの金属元素を含む合金、あるいは、それらの金属からなる導電性粒子、それらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体、カーボン・ナノ・チューブ、グラフェン等の導電性物質が挙げられる。この他、上部電極７６を構成する材料としては、ＰＥＤＯＴ／ＰＳＳといった有機材料（導電性高分子）が挙げられる。また、上記材料をバインダー（高分子）に混合してペーストまたはインクとしたものを硬化させ、電極として用いてもよい。

[0194] 上部電極７６は、上記材料からなる単層膜あるいは積層膜として形成することができる。上部電極７６の厚みは、例えば２０ｎｍ以上２００ｎｍ以下であり、好ましくは３０ｎｍ以上１５０ｎｍ以下である。

[0195] なお、光電変換部７０は、下部電極７１と光電変換層７４との間および光

電変換層７４と上部電極７６との間に他の層が設けられていてもよい。また、光電変換層７４は、例えば、ｐ型ブロッキング層、ｐ型半導体およびｎ型半導体を含む層（ｉ層）およびｎ型ブロッキング層が積層されたｐｉｎバルクヘテロ構造としてもよい。

[0196]（３－２．作用・効果）

本実施の形態の光検出素子３は、上部電極７６の直下に上記数式（４）を満たす、または、上記数式（５），（６），（７）を満たす中間層７５を設けるようにした。これにより、例えば、スパッタリング法を用いて上部電極７６を成膜する際に、上部電極７６が成膜される直下の層に生じる虞のある界面障壁の形成が抑制される。

[0197] 以上により、本実施の形態の光検出素子３では、光応答性を向上させることが可能となる。

[0198]＜４．変形例＞

（４－１．変形例１）

図２２Ａは、本開示の変形例１に係る光検出素子４Ａの断面構成を模式的に表したものである。図２２Ｂは、図２２Ａに示した光検出素子４Ａの平面構成の一例を模式的に表したものであり、図２２Ａは、図２２Ｂに示したＩ－ＩＩ線における断面を表している。光検出素子４Ａは、例えば、光電変換領域３２と、光電変換部（例えば、上記第１の実施の形態の光電変換部２０）とが積層された積層型の光検出素子である。この光検出素子４Ａを備えた光検出装置（例えば、光検出装置１００）の画素部１００Ａでは、例えば図２２Ｂに示したように、例えば２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａが繰り返し単位となり、行方向と列方向とからなるアレイ状に繰り返し配置されている。

[0199] 本変形の光検出素子４Ａでは、光電変換部２０の上方（光入射側Ｓ１）には、赤色光（Ｒ）、緑色光（Ｇ）および青色光（Ｂ）を選択的に透過させるカラーフィルタ５５が、それぞれ、単位画素Ｐ毎に設けられている。具体的には、２行×２列で配置された４つの単位画素Ｐからなる画素ユニット１ａ

において、緑色光（Ｇ）を選択的に透過させるカラーフィルタ（緑色カラーフィルタ）が対角線上に２つ配置され、赤色光（Ｒ）および青色光（Ｂ）を選択的に透過させるカラーフィルタ（赤色カラーフィルタおよび青色カラーフィルタ）が、直交する対角線上に１つずつ配置されている。各色のカラーフィルタが設けられた単位画素（Ｐｒ，Ｐｇ，Ｐｂ）では、例えば、光電変換部２０において、それぞれ、対応する色光が検出されるようになっている。即ち、画素部１００Ａでは、それぞれ、赤色光（Ｒ）、緑色光（Ｇ）および青色光（Ｂ）を検出する単位画素（Ｐｒ，Ｐｇ，Ｐｂ）が、ベイヤ状に配置されている。

[0200] 光電変換部２０は、例えば、４００ｎｍ以上７５０ｎｍ未満の可視光領域の波長の一部または全部に対応する光を吸収して励起子（電子正孔対）を発生させるものであり、下部電極２１、絶縁層（絶縁層２２）、酸化物半導体層２３、光電変換層２４、複数の層からなる電子ブロック層２５、仕事関数調整層２６および上部電極２７がこの順に積層されている。

[0201] 光電変換領域３２は、例えば、７５０ｎｍ以上１３００ｎｍ以下の赤外光領域を検出する。

[0202] 光検出素子４Ａでは、カラーフィルタ５５を透過した光のうち、可視光領域の光（赤色光（Ｒ）、緑色光（Ｇ）および青色光（Ｂ））は、それぞれ、各色のカラーフィルタが設けられた単位画素（Ｐｒ，Ｐｇ，Ｐｂ）の光電変換部２０で吸収され、それ以外の光、例えば、赤外光領域（例えば、７５０ｎｍ以上１０００ｎｍ以下）の光（赤外光（ＩＲ））は、光電変換部２０を透過する。この光電変換部２０を透過した赤外光（ＩＲ）は、各単位画素Ｐｒ，Ｐｇ，Ｐｂの光電変換領域３２において検出され、各単位画素Ｐｒ，Ｐｇ，Ｐｂでは赤外光（ＩＲ）に対応する信号電荷が生成される。即ち、光検出素子４Ａを備えた光検出装置１００では、可視光画像および赤外光画像の両方を同時に生成可能となっている。

[0203] また、光検出素子４Ａを備えた光検出装置１００では、可視光画像および赤外光画像をＸＹ面内方向において同じ位置で取得することができる。よっ

て、ＸＹ面内方向における高集積化を実現することが可能となる。

[0204] （４－２．変形例２）

図２３Ａは、本開示の変形例２に係る光検出素子４Ｂの断面構成を模式的に表したものである。図２３Ｂは、図２３Ａに示した光検出素子４Ｂの平面構成の一例を模式的に表したものであり、図２３Ａは、図２３Ｂに示したＩＩＩ－ＩＩＩ線における断面を表している。上記変形例１では、カラーフィルタ５５が光電変換部２０の上方（光入射側Ｓ１）に設けられた例を示したが、カラーフィルタ５５は、例えば、図２３Ａに示したように、光電変換領域３２と光電変換部２０との間に設けるようにしてもよい。

[0205] 光検出素子４Ｂでは、例えば、カラーフィルタ５５は、画素ユニット１ａ内において、少なくとも赤色光（Ｒ）を選択的に透過させるカラーフィルタ（カラーフィルタ５５Ｒ）および少なくとも青色光（Ｂ）を選択的に透過させるカラーフィルタ（カラーフィルタ５５Ｂ）が互いに対角線上に配置された構成を有している。光電変換部２０（光電変換層２４）は、例えば緑色光（Ｇ）に対応する波長を有する光を選択的に吸収するように構成されている。光電変換領域３２Ｒでは、赤色光（Ｒ）に対応する波長を有する光が、光電変換領域３２Ｂでは青色光（Ｂ）に対応する波長を有する光が、それぞれ選択的に吸収される。これにより、光電変換部２０およびカラーフィルタ５５Ｒ，５５Ｂの下方にそれぞれ配置された光電変換領域３２（光電変換領域３２Ｒ，３２Ｂ）において赤色光（Ｒ）または青色光（Ｂ）に対応する信号を取得することが可能となる。本変形例の光検出素子４Ｂでは、一般的なベイヤ配列を有する光電変換素子よりもＲＧＢそれぞれの光電変換部の面積を拡大することができるため、Ｓ／Ｎ比を向上させることが可能となる。

[0206] （４－３．変形例３）

図２４は、本開示の変形例３に係る光検出素子５の断面構成を模式的に表したものである。本変形例の光検出素子５は、２つの光電変換部２０，８０と、１つの光電変換領域３２とが縦方向に積層されたものである。

[0207] 光電変換部２０，８０と、光電変換領域３２とは、互いに異なる波長域の

光を選択的に検出して光電変換を行うものである。例えば、光電変換部２０では緑（Ｇ）の色信号を取得する。例えば、光電変換部８０では青（Ｂ）の色信号を取得する。例えば、光電変換領域３２では赤（Ｒ）の色信号を取得する。これにより、光検出素子５では、カラーフィルタを用いることなく一つの画素において複数種類の色信号を取得可能となっている。

[0208] 光電変換部８０は、例えば光電変換部２０の上方に積層され、光電変換部２０と同様の構成を有している。具体的には、光電変換部８０は、下部電極８１、絶縁層８２、酸化物半導体層８３、光電変換層８４、複数の層からなる電子ブロック層８５、仕事関数調整層８６および上部電極８７がこの順に積層されている。下部電極８１は、光電変換部２０と同様に、複数の電極（例えば、読み出し電極８１Ａおよび蓄積電極８１Ｂ）からなり、絶縁層８２によって電気的に分離されている。光電変換部８０と光電変換部２０との間には、層間絶縁層８９が設けられている。

[0209] 読み出し電極９１Ａには、層間絶縁層８９および光電変換部２０を貫通し、光電変換部２０の読み出し電極２１Ａと電気的に接続される貫通電極８８が接続されている。更に、読み出し電極８１Ａは、貫通電極３４，８８を介して、半導体基板３０に設けられたフローティングディフュージョンＦＤと電気的に接続されており、光電変換層８４において生成されたキャリアを一時的に蓄積することができる。更に、読み出し電極８１Ａは、貫通電極３４，８８を介して、半導体基板３０に設けられたアンプトランジスタＡＭＰ等と電気的に接続されている。

[0210] （４－４．変形例４～７）

図２５は、本開示の変形例４に係る光検出素子の断面構成の一例（光検出素子６）を模式的に表したものである。図２６Ａは、本開示の変形例５に係る光検出素子の断面構成の他の例（光検出素子７Ａ）を表したものである。図２６Ｂは、図２６Ａに示した光検出素子７Ａの平面構成の一例を模式的に表したものである。図２７Ａは、本開示の変形例６に係る光検出素子の断面構成の他の例（光検出素子７Ｂ）を模式的に表したものである。図２７Ｂは

、図２７Ａに示した光検出素子７Ｂの平面構成の一例を模式的に表したものである。図２８は、本開示の変形例７に係る光検出素子の断面構成の他の例（光検出素子８）を模式的に表したものである。光検出素子６～８は、上記第１の実施の形態の光検出素子１と同様に、例えば、デジタルスチルカメラ、ビデオカメラ等の電子機器に用いられるＣＭＯＳイメージセンサ等の撮像素子として用いられるものである。本変形例の光検出素子６～８は、下部電極２１が単位画素Ｐ毎に１つの電極からなる点が、上記実施の形態等とは異なる。

[0211] 光検出素子６は、上記光検出素子１と同様に、単位画素Ｐ毎に、１つの光電変換部２０と、２つの光電変換領域３２Ｂ，３２Ｒとが縦方向に積層されたものである。光電変換部２０は、半導体基板３０の裏面（第１面３０Ａ）側に設けられている。光電変換領域３２Ｂ，３２Ｒは、半導体基板３０内に埋め込み形成されており、半導体基板３０の厚み方向に積層されている。

[0212] 本変形例の光検出素子８は、上記のように、光電変換部２０，８０の下部電極２１，８１が１つの電極からなり、下部電極２１，８１と酸化物半導体層２３，８３との間に絶縁層２２，８２が設けられていないこと以外は、上記光検出素子１と同様の構成を有している。

[0213] このように、光電変換部２０，８０の構成は上記第１の実施の形態の光検出素子１に限定されず、上記第２の実施の形態または第３の実施の形態の光電変換部６０，７０Ａ，７０Ｂの構成としても、上記第１の実施の形態と同様の効果を得ることができる。

[0214] ＜５．適用例＞

（適用例１）

図２９は、図１等に示した光検出素子（例えば、光検出素子１）を備えた光検出装置（光検出装置１００）の全体構成の一例を表したものである。

[0215] 光検出装置１００は、例えば、ＣＭＯＳイメージセンサであり、光学レンズ系（図示せず）を介して被写体からの入射光（像光）を取り込んで、撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号と

して出力するものである。光検出装置１００は、半導体基板３０上に、撮像エリアとしての画素部１００Ａを有すると共に、この画素部１００Ａの周辺領域に、例えば、垂直駆動回路１１１、カラム信号処理回路１１２、水平駆動回路１１３、出力回路１１４、制御回路１１５および入出力端子１１６を有している。

[0216] 画素部１００Ａには、例えば、行列状に２次元配置された複数の単位画素Ｐを有している。この単位画素Ｐには、例えば、画素行ごとに画素駆動線Ｌｒｅａｄ（具体的には行選択線およびリセット制御線）が配線され、画素列ごとに垂直信号線Ｌｓｉｇが配線されている。画素駆動線Ｌｒｅａｄは、画素からの信号読み出しのための駆動信号を伝送するものである。画素駆動線Ｌｒｅａｄの一端は、垂直駆動回路１１１の各行に対応した出力端に接続されている。

[0217] 垂直駆動回路１１１は、シフトレジスタやアドレスデコーダ等によって構成され、画素部１００Ａの各単位画素Ｐを、例えば、行単位で駆動する画素駆動部である。垂直駆動回路１１１によって選択走査された画素行の各単位画素Ｐから出力される信号は、垂直信号線Ｌｓｉｇの各々を通してカラム信号処理回路１１２に供給される。カラム信号処理回路１１２は、垂直信号線Ｌｓｉｇごとに設けられたアンプや水平選択スイッチ等によって構成されている。

[0218] 水平駆動回路１１３は、シフトレジスタやアドレスデコーダ等によって構成され、カラム信号処理回路１１２の各水平選択スイッチを走査しつつ順番に駆動するものである。この水平駆動回路１１３による選択走査により、垂直信号線Ｌｓｉｇの各々を通して伝送される各画素の信号が順番に水平信号線１２１に出力され、当該水平信号線１２１を通して半導体基板３０の外部へ伝送される。

[0219] 出力回路１１４は、カラム信号処理回路１１２の各々から水平信号線１２１を介して順次供給される信号に対して信号処理を行って出力するものである。出力回路１１４は、例えば、バッファリングのみを行う場合もあるし、

黒レベル調整、列ばらつき補正および各種デジタル信号処理等が行われる場合もある。

[0220] 垂直駆動回路１１１、カラム信号処理回路１１２、水平駆動回路１１３、水平信号線１２１および出力回路１１４からなる回路部分は、半導体基板３０上に直に形成されていてもよいし、あるいは外部制御ＩＣに配設されたものであってもよい。また、それらの回路部分は、ケーブル等により接続された他の基板に形成されていてもよい。

[0221] 制御回路１１５は、半導体基板３０の外部から与えられるクロックや、動作モードを指令するデータ等を受け取り、また、光検出装置１００の内部情報等のデータを出力するものである。制御回路１１５はさらに、各種のタイミング信号を生成するタイミングジェネレータを有し、当該タイミングジェネレータで生成された各種のタイミング信号を基に垂直駆動回路１１１、カラム信号処理回路１１２および水平駆動回路１１３等の周辺回路の駆動制御を行う。

[0222] 入出力端子１１６は、外部との信号のやり取りを行うものである。

[0223] （適用例２）

また、上述したような光検出装置１００は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0224] 図３０は、電子機器１０００の構成の一例を表したブロック図である。

[0225] 図３０に示すように、電子機器１０００は、光学系１００１、光検出装置１００、ＤＳＰ（Digital Signal Processor）１００２を備えており、バス１００８を介して、ＤＳＰ１００２、メモリ１００３、表示装置１００４、記録装置１００５、操作系１００６および電源系１００７が接続されて構成され、静止画像および動画像を撮像可能である。

[0226] 光学系１００１は、１枚または複数枚のレンズを有して構成され、被写体からの入射光（像光）を取り込んで光検出装置１００の撮像面上に結像する

ものである。

[0227] 光検出装置１００は、光学系１００１によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号としてＤＳＰ１００２に供給する。

[0228] ＤＳＰ１００２は、光検出装置１００からの信号に対して各種の信号処理を施して画像を取得し、その画像のデータを、メモリ１００３に一時的に記憶させる。メモリ１００３に記憶された画像のデータは、記録装置１００５に記録されたり、表示装置１００４に供給されて画像が表示されたりする。また、操作系１００６は、ユーザによる各種の操作を受け付けて電子機器１０００の各ブロックに操作信号を供給し、電源系１００７は、電子機器１０００の各ブロックの駆動に必要な電力を供給する。

[0229]（適用例３）

図３１Ａは、光検出装置１００を備えた光検出システム２０００の全体構成の一例を模式的に表したものである。図３１Ｂは、光検出システム２０００の回路構成の一例を表したものである。光検出システム２０００は、赤外光Ｌ２を発する光源部としての発光装置２００１と、光電変換素子を有する受光部としての光検出装置２００２とを備えている。光検出装置２００２としては、上述した光検出装置１００を用いることができる。光検出システム２０００は、さらに、システム制御部２００３、光源駆動部２００４、センサ制御部２００５、光源側光学系２００６およびカメラ側光学系２００７を備えていてもよい。

[0230] 光検出装置２００２は光Ｌ１と光Ｌ２とを検出することができる。光Ｌ１は、外部からの環境光が被写体（測定対象物）２１００（図３１Ａ）において反射された光である。光Ｌ２は発光装置２００１において発光されたのち、被写体２１００に反射された光である。光Ｌ１は例えば可視光であり、光Ｌ２は例えば赤外光である。光Ｌ１は、光検出装置２００２における光電変換部において検出可能であり、光Ｌ２は、光検出装置２００２における光電変換領域において検出可能である。光Ｌ１から被写体２１００の画像情報を

獲得し、光Ｌ２から被写体２１００と光検出システム２０００との間の距離情報を獲得することができる。光検出システム２０００は、例えば、スマートフォン等の電子機器や車等の移動体に搭載することができる。発光装置２００１は例えば、半導体レーザ、面発光半導体レーザ、垂直共振器型面発光レーザ（ＶＣＳＥＬ）で構成することができる。発光装置２００１から発光された光Ｌ２の光検出装置２００２による検出方法としては、例えばｉＴＯＦ方式を採用することができるが、これに限定されることはない。ｉＴＯＦ方式では、光電変換部は、例えば光飛行時間（Time-of-Flight；ＴＯＦ）により被写体２１００との距離を測定することができる。発光装置２００１から発光された光Ｌ２の光検出装置２００２による検出方法としては、例えば、ストラクチャード・ライト方式やステレオビジョン方式を採用することもできる。例えばストラクチャード・ライト方式では、あらかじめ定められたパターンの光を被写体２１００に投影し、そのパターンのひずみ具合を解析することによって光検出システム２０００と被写体２１００との距離を測定することができる。また、ステレオビジョン方式においては、例えば２以上のカメラを用い、被写体２１００を２以上の異なる視点から見た２以上の画像を取得することで光検出システム２０００と被写体との距離を測定することができる。なお、発光装置２００１と光検出装置２００２とは、システム制御部２００３によって同期制御することができる。

[0231] ＜６．応用例＞

（内視鏡手術システムへの応用例）

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0232] 図３２は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0233] 図３２では、術者（医師）１１１３１が、内視鏡手術システム１１０００を用いて、患者ベッド１１１３３上の患者１１１３２に手術を行っている様子が図示されている。図示するように、内視鏡手術システム１１０００は、

内視鏡１１１００と、気腹チューブ１１１１１やエネルギー処置具１１１１２等の、その他の術具１１１１０と、内視鏡１１１００を支持する支持アーム装置１１１２０と、内視鏡下手術のための各種の装置が搭載されたカート１１２００と、から構成される。

[0234] 内視鏡１１１００は、先端から所定の長さの領域が患者１１１３２の体腔内に挿入される鏡筒１１１０１と、鏡筒１１１０１の基端に接続されるカメラヘッド１１１０２と、から構成される。図示する例では、硬性の鏡筒１１１０１を有するいわゆる硬性鏡として構成される内視鏡１１１００を図示しているが、内視鏡１１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0235] 鏡筒１１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１１００には光源装置１１２０３が接続されており、当該光源装置１１２０３によって生成された光が、鏡筒１１１０１の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者１１１３２の体腔内の観察対象に向かって照射される。なお、内視鏡１１１００は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0236] カメラヘッド１１１０２の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、ＲＡＷデータとしてカメラコントロールユニット（ＣＣＵ: Camera Control Unit）１１２０１に送信される。

[0237] ＣＣＵ１１２０１は、ＣＰＵ（Central Processing Unit）やＧＰＵ（Graphics Processing Unit）等によって構成され、内視鏡１１１００及び表示装置１１２０２の動作を統

括的に制御する。さらに、ＣＣＵ１１２０１は、カメラヘッド１１１０２から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイ

ク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0238] 表示装置１１２０２は、ＣＣＵ１１２０１からの制御により、当該ＣＣＵ１１２０１によって画像処理が施された画像信号に基づく画像を表示する。

[0239] 光源装置１１２０３は、例えばＬＥＤ（light emitting diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡１１１００に供給する。

[0240] 入力装置１１２０４は、内視鏡手術システム１１０００に対する入力インタフェースである。ユーザは、入力装置１１２０４を介して、内視鏡手術システム１１０００に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡１１１００による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0241] 処置具制御装置１１２０５は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具１１１１２の駆動を制御する。気腹装置１１２０６は、内視鏡１１１００による視野の確保及び術者の作業空間の確保の目的で、患者１１１３２の体腔を膨らめるために、気腹チューブ１１１１１を介して当該体腔内にガスを送り込む。レコーダ１１２０７は、手術に関する各種の情報を記録可能な装置である。プリンタ１１２０８は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0242] なお、内視鏡１１１００に術部を撮影する際の照射光を供給する光源装置１１２０３は、例えばＬＥＤ、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。ＲＧＢレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置１１２０３において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、ＲＧＢレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド１１１０２の撮像素子の駆動を制御することにより、ＲＧＢそれぞれに対応した画像を時分割で

撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0243] また、光源装置１１２０３は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド１１１０２の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0244] また、光源装置１１２０３は、特殊光観察に対応した所定の波長域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を
照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニングリーン（ICG）等の試薬を体組織に局注するとともに当該体組織に
その試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置１１２０３は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0245] 図３３は、図３２に示すカメラヘッド１１１０２及びＣＣＵ１１２０１の機能構成の一例を示すブロック図である。

[0246] カメラヘッド１１１０２は、レンズユニット１１４０１と、撮像部１１４０２と、駆動部１１４０３と、通信部１１４０４と、カメラヘッド制御部１１４０５と、を有する。ＣＣＵ１１２０１は、通信部１１４１１と、画像処理部１１４１２と、制御部１１４１３と、を有する。カメラヘッド１１１０２とＣＣＵ１１２０１とは、伝送ケーブル１１４００によって互いに通信可能に接続されている。

[0247] レンズユニット１１４０１は、鏡筒１１１０１との接続部に設けられる光学系である。鏡筒１１１０１の先端から取り込まれた観察光は、カメラヘッド１１１０２まで導光され、当該レンズユニット１１４０１に入射する。レンズユニット１１４０１は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0248] 撮像部１１４０２を構成する撮像素子は、１つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部１１４０２が多板式で構成される場合には、例えば各撮像素子によってＲＧＢそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部１１４０２は、３Ｄ（dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための１対の撮像素子を有するように構成されてもよい。３Ｄ表示が行われることにより、術者１１１３１は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部１１４０２が多板式で構成される場合には、各撮像素子に対応して、レンズユニット１１４０１も複数系統設けられ得る。

[0249] また、撮像部１１４０２は、必ずしもカメラヘッド１１１０２に設けられなくてもよい。例えば、撮像部１１４０２は、鏡筒１１１０１の内部に、対物レンズの直後に設けられてもよい。

[0250] 駆動部１１４０３は、アクチュエータによって構成され、カメラヘッド制御部１１４０５からの制御により、レンズユニット１１４０１のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部１１４０２による撮像画像の倍率及び焦点が適宜調整され得る。

[0251] 通信部１１４０４は、ＣＣＵ１１２０１との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４０４は、撮像部１１４０２から得た画像信号をＲＡＷデータとして伝送ケーブル１１４００を介してＣＣＵ１１２０１に送信する。

[0252] また、通信部１１４０４は、ＣＣＵ１１２０１から、カメラヘッド１１１

０２の駆動を制御するための制御信号を受信し、カメラヘッド制御部１１４０５に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0253] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてＣＣＵ１１２０１の制御部１１４１３によって自動的に設定されてもよい。後者の場合には、いわゆるＡＥ（Auto Exposure）機能、ＡＦ（Auto Focus）機能及びＡＷＢ（Auto White Balance）機能が内視鏡１１１００に搭載されていることになる。

[0254] カメラヘッド制御部１１４０５は、通信部１１４０４を介して受信したＣＣＵ１１２０１からの制御信号に基づいて、カメラヘッド１１１０２の駆動を制御する。

[0255] 通信部１１４１１は、カメラヘッド１１１０２との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４１１は、カメラヘッド１１１０２から、伝送ケーブル１１４００を介して送信される画像信号を受信する。

[0256] また、通信部１１４１１は、カメラヘッド１１１０２に対して、カメラヘッド１１１０２の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0257] 画像処理部１１４１２は、カメラヘッド１１１０２から送信されたＲＡＷデータである画像信号に対して各種の画像処理を施す。

[0258] 制御部１１４１３は、内視鏡１１１００による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部１１４１３は、カメラヘッド１１１０２の駆動を制御するための制御信号を生成する。

[0259] また、制御部１１４１３は、画像処理部１１４１２によって画像処理が施

された画像信号に基づいて、術部等が映った撮像画像を表示装置１１２０２に表示させる。この際、制御部１１４１３は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部１１４１３は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具１１１１２の使用時のミスト等を認識することができる。制御部１１４１３は、表示装置１１２０２に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者１１１３１に提示されることにより、術者１１１３１の負担を軽減することや、術者１１１３１が確実に手術を進めることが可能になる。

[0260] カメラヘッド１１１０２及びＣＣＵ１１２０１を接続する伝送ケーブル１１４００は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0261] ここで、図示する例では、伝送ケーブル１１４００を用いて有線で通信が行われていたが、カメラヘッド１１１０２とＣＣＵ１１２０１との間の通信は無線で行われてもよい。

[0262] 以上、本開示に係る技術が適用され得る内視鏡手術システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１１４０２に適用され得る。撮像部１１４０２に本開示に係る技術を適用することにより、検出精度が向上する。

[0263] なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

[0264] （移動体への応用例）

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械（トラクター）などのいずれかの種類の移動体に搭載さ

れる装置として実現されてもよい。

[0265] 図３４は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0266] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図３４に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ（interface）１２０５３が図示されている。

[0267] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0268] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0269] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３

０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0270] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0271] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0272] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ（Advanced Driver Assistance System）の機能実現を目的とした協調制御を行うことができる。

[0273] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御すること

により、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0274] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0275] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図３４の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[0276] 図３５は、撮像部１２０３１の設置位置の例を示す図である。

[0277] 図３５では、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。

[0278] 撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等

の検出に用いられる。

[0279] なお、図３５には、撮像部１２１０１ないし１２１０４の撮影範囲の一例が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。

[0280] 撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0281] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0282] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュー

タ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0283] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0284] 以上、本開示に係る技術が適用され得る移動体制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部１２０３１に適用され得る。具体的には、上記実施の形態およびその変形例１～６に係る光検出素子（例えば、光検出素子１）は、撮像部１２０３１に適用することができる。撮像部１２０３１に本開示に係る技術を適用することにより、ノイズの少ない高精細な撮影画像を得ることができるので、移動体制御システムにおいて撮影画像を利用した高精度な制御を行うことができる。

[0285] ＜７．実施例＞

次に、本開示の実施例について説明する。

[0286]（実験１）

実験１では、光電変換層上に電子ブロック層、仕事関数調整層および電子注入層を形成した場合の光応答性を評価した。

[0287]（実験例１）

まず、スパッタ装置を用いてシリコン基板に厚さ１００ｎｍのＩＴＯ膜を成膜した。これを、フォトリソグラフィおよびエッチングによって加工して下部電極を形成した。次に、シリコン基板および下部電極上に絶縁膜を成膜し、リソグラフィおよびエッチングによって下部電極が露出する１ｍｍ角の開口を形成した。続いて、シリコン基板をＵＶ／オゾン処理にて洗浄した後、シリコン基板を真空蒸着装置に移し、蒸着槽を１×１０$^{-5}$Ｐａ以下に減圧した状態で基板ホルダを回転させながら、下部電極上に光電変換層を成膜し、更に、化合物１を用いて電子ブロック層１を、化合物２を用いて電子ブロック層２を、ＨＡＴＣＮ（［ジピラジノ［２，３－ｆ：２’，３’－ｈ］キノキサリン－２，３，６，７，１０，１１－ヘキサカルボニトリル］）を用いて仕事関数調整層を順次成膜した。次に、窒素雰囲気下にて仕事関数調整層の表面に窒化膜を形成し、これを電子注入層とした。最後に、シリコン基板をスパッタリング装置に移し、仕事関数調整層上に厚さ５０ｎｍのＩＴＯ膜を成膜し、これを上部電極とした。その後、窒素雰囲気下において、シリコン基板を１５０℃、２１０分でアニール処理し、評価用素子とした。

[0288]（実験例２）

実験例１において成膜した電子注入層を省いた以外は、実験例１と同様の方法を用いて評価用素子を作製した。

[0289]（実験例３）

化合物３を用いて電子注入層を成膜した以外は、実験例１と同様の方法を用いて評価用素子を作製した。

[0290]（実験例４）

化合物４を用いて電子ブロック層２を成膜した以外は、実験例３と同様の

方法を用いて評価用素子を作製した。

[0291]（実験例５）

化合物５を用いて電子ブロック層１を、化合物１を用いて電子ブロック層２を成膜した以外は、実験例３と同様の方法を用いて評価用素子を作製した。

[0292]（実験例６）

化合物５を用いて電子ブロック層１を成膜した以外は、実験例５と同様の方法を用いて評価用素子を作製した。

[0293]（実験例７）

化合物７を用いて電子注入層を成膜した以外は、実験例３と同様の方法を用いて評価用素子を作製した。

[0294]（実験例８）

電子ブロック層２および電子注入層を省いた以外は、実験例１と同様の方法を用いて評価用素子を作製した。

[0295]（実験例９）

電子ブロック層２を省き、化合物７を用いて電子注入層を成膜した以外は、実験例１と同様の方法を用いて評価用素子を作製した。

[0296]（実験例１０）

化合物８を用いて電子ブロック層２を成膜した以外は、実験例３と同様の方法を用いて評価用素子を作製した。

[0297]（光応答性の評価）

緑ＬＥＤ光源からバンドパスフィルターを介して光電変換素子に照射される光の波長を５６０ｎｍ、光量を１６２μＷ／ｃｍ$^2$とし、ＬＥＤドライバに印加する電圧をファンクションジェネレータで制御し、パルス幅１００ｍｓのパルス光を上部電極１６側から照射した。評価用素子の電極間に印加されるバイアス電圧を上部電極１６に対して下部電極に＋２．６Ｖの電圧を印加した状態でパルス光を照射し、オシロスコープを用いて電流の減衰波形を観測した。光パルス照射停止直後から１１０ｍｓ後に電流が減衰する過程での

クーロン量を測定し、これを残像量の指標とした。残像量が低いほど、光応答性が早いことを意味する。

[0298] [表1]

| | 電子ブロック層1 | | 電子ブロック層2 | | | 仕事関数調整層 | | 電子注入層 | | 応答性 |
|---|---|---|---|---|---|---|---|---|---|---|
| | 材料 | IP(eV) | 材料 | IP(eV) | Δ(eV) | 材料 | EA(eV) | 材料 | ESP | |
| 実験例1 | 化合物1 | 5.50 | 化合物2 | 5.47 | 0.03 | HATCN | 5.22 | $N_2$ | -0.12 | B |
| 実験例2 | 化合物1 | 5.50 | 化合物2 | 5.47 | 0.03 | HATCN | 5.22 | - | - | B |
| 実験例3 | 化合物1 | 5.50 | 化合物2 | 5.47 | 0.03 | HATCN | 5.22 | 化合物3 | -0.09 | A |
| 実験例4 | 化合物1 | 5.50 | 化合物4 | 5.32 | 0.18 | HATCN | 5.22 | 化合物3 | -0.09 | A |
| 実験例5 | 化合物5 | 5.57 | 化合物1 | 5.50 | 0.07 | HATCN | 5.22 | 化合物3 | -0.09 | A |
| 実験例6 | 化合物6 | 5.67 | 化合物1 | 5.50 | 0.17 | HATCN | 5.22 | 化合物3 | -0.09 | A |
| 実験例7 | 化合物1 | 5.50 | 化合物2 | 5.47 | 0.03 | HATCN | 5.22 | 化合物7 | -0.11 | A |
| 実験例8 | 化合物1 | 5.50 | - | - | - | HATCN | 5.22 | - | - | D |
| 実験例9 | 化合物1 | 5.50 | - | - | - | HATCN | 5.22 | 化合物7 | -0.11 | C |
| 実験例10 | 化合物1 | 5.50 | 化合物8 | 5.49 | 0.01 | HATCN | 5.22 | 化合物3 | -0.09 | C |

[0299] 表１は、実験例１～実験例１０における電子ブロック層１，２の材料および各材料それぞれのイオン化エネルギーＩＰ（ｅＶ）、電子ブロック層１と電子ブロック層２とのエネルギー差（ΔｅＶ）、仕事関数調整層の材料およびその電子親和力ＥＡ（ｅＶ）、電子注入層の材料およびその静電ポテンシャルＥＳＰ、ならびに光応答性をまとめたものである。なお、表１では、実験例９の特性値を光応答性の基準値（１．０）としてこれを評価Ｃとした。実験例１～８，１０は、基準値（１．０）に対する相対値を算出し、その値が０．７よりも小さい場合を評価Ａ、０．７以上１．０未満の場合を評価Ｂ、１．０よりも大きな場合を評価Ｄとした。

[0300] カスケード構造を有する（ここでは２層）と共に、そのエネルギー差（ΔｅＶ）が０．０３ｅＶ以上の電子ブロック層を形成した実験例１～７は、電子ブロック層が単層の実験例９と比較して光応答性の改善が確認できた。実験例１～７の中でも、－０．１１≦$ESP_{min}$≦－０．０９を満たす電子注入層が設けられた実験例３～７は、上記範囲外の電子ブロック層が設けられた実験例１および電子ブロック層を設けなかった実験例２よりも、より高い光応答性の改善が確認できた。また、実験例８，９の結果から、電子ブロック層をカスケード構造としなくても－０．１１≦$ESP_{min}$≦－０．０９を満たす電子注入層を設けることで光応答性を改善できることがわかった。

[0301]（実験２）

実験２では、光電変換層と上部電極との間に中間層として仕事関数調整層および保護層の一方または両方を形成した場合の光応答性を評価した。

[0302]（実験例１１）

まず、スパッタ装置を用いてシリコン基板に厚さ１００ｎｍのＩＴＯ膜を成膜した。これを、フォトリソグラフィおよびエッチングによって加工して下部電極を形成した。次に、シリコン基板および下部電極上に絶縁膜を成膜し、リソグラフィおよびエッチングによって下部電極が露出する１ｍｍ角の開口を形成した。続いて、シリコン基板をＵＶ／オゾン処理にて洗浄した後、シリコン基板を真空蒸着装置に移し、蒸着槽を$1\times10^{-5}$Ｐａ以下に減圧

した状態で基板ホルダを回転させながら、下部電極上に光電変換層を成膜し、更に、化合物９を用いて仕事関数調整層を成膜した。最後に、シリコン基板をスパッタリング装置に移し、仕事関数調整層上に厚さ５０ｎｍのＩＴＯ膜を成膜し、これを上部電極とした。その後、窒素雰囲気下において、シリコン基板を１５０℃、２１０分でアニール処理し、評価用素子とした。

[0303] （実験例１２）

化合物１０を用いて仕事関数調整層を成膜した以外は、実験例１１と同様の方法を用いて評価用素子を作製した。

[0304] （実験例１３）

ＨＡＴＣＮを用いて仕事関数調整層を成膜し、さらに、化合物３を用いて保護層を成膜した以外は、実験例１１と同様の方法を用いて評価用素子を作製した。

[0305] （実験例１４）

ＨＡＴＣＮを用いて仕事関数調整層を成膜した以外は、実験例１１と同様の方法を用いて評価用素子を作製した。

[0306] （実験例１５）

化合物３を用いて仕事関数調整層を成膜した以外は、実験例１１と同様の方法を用いて評価用素子を作製した。

[0307] （実験例１６）

化合物１１を用いて仕事関数調整層を成膜した以外は、実験例１１と同様の方法を用いて評価用素子を作製した。

[0308] （実験例１７）

化合物１２を用いて仕事関数調整層を成膜した以外は、実験例１１と同様の方法を用いて評価用素子を作製した。

[0309] （光応答性の評価）

緑ＬＥＤ光源からバンドパスフィルターを介して光電変換素子に照射される光の波長を５６０ｎｍ、光量を１６２μＷ／ｃｍ$^2$とし、ＬＥＤドライバに印加する電圧をファンクションジェネレータで制御し、パルス幅１００ｍｓ

のパルス光を上部電極１６側から照射した。評価用素子の電極間に印加されるバイアス電圧を上部電極１６に対して下部電極に＋２．６Ｖの電圧を印加した状態でパルス光を照射し、オシロスコープを用いて電流の減衰波形を観測した。光パルス照射停止直後から１１０ｍｓ後に電流が減衰する過程でのクーロン量を測定し、これを残像量の指標とした。残像量が低いほど、光応答性が早いことを意味する。

[0310]

[表2]

| | 仕事関数調整層 | | | | 保護層 | | | 応答性 | 評価 |
|---|---|---|---|---|---|---|---|---|---|
| | 材料 | $EA_w$ | $E_{o1}$(eV) | 結合解離後の$\Delta EA_1$(eV) | 材料 | $E_{o1}$(eV) | 結合解離後の$\Delta EA_1$(eV) | | |
| 実験例11 | 化合物9 | 4.7 | 3.77 | −0.2 | − | − | − | 0.78 | A |
| 実験例12 | 化合物10 | 4.6 | 3.12 | −0.25 | − | − | − | 0.87 | A |
| 実験例13 | HATCN | 5.2 | 5.24 | −0.3 | 化合物3 | 4 | −0.1 | 0.81 | A |
| 実験例14 | HATCN | 5.2 | 5.24 | −0.3 | − | − | − | 1 | B |
| 実験例15 | 化合物3 | 4.0 | 4.65 | −0.1 | − | − | − | 1 | B |
| 実験例16 | 化合物11 | 4.7 | 4.90 | −0.4 | − | − | − | 1.85 | B |
| 実験例17 | 化合物12 | 4.9 | 5.10 | −0.34 | − | − | − | 1.95 | B |

[0311] 表２は、実験例１１～実験例１７における仕事関数調整層および保護層の材料および各材料それぞれの電子親和力ＥＡ$_w$（ｅＶ）、各層の最低結合エネ

ルギーＥｂ$_1$（ｅＶ）、結合が全て解離して水素置換された場合の電子親和力変化ΔＥＡ$_1$（ｅＶ）ならびに光応答性およびその評価をまとめたものである。なお、表２では、実験例１４の特性値を光応答性の基準値（１．０）としてこれを評価Ｂとした。この基準値（１．０）よりも良化した場合を評価Ａとし、基準値（１．０）と同等あるいは悪化した場合を評価Ｂとした。

[0312] 最低結合エネルギーが－５．３３ｅＶ＜Ｅｂ$_1$＜８．６７ｅＶの範囲内、且つ、各層の結合が全て解離して水素置換された場合の電子親和力変化ΔＥＡ$_n$（ｅＶ）が０．３未満の実験例１１～１３では光応答性の改善が確認できた。一方、結合解離後のΔＥＡ$_1$（ｅＶ）が上記範囲外であった実験例１６，１７では光応答性の悪化が確認された。

[0313] 以上、第１～第３の実施の形態、変形例１～７、適用例および応用例ならびに実施例を挙げて説明したが、本開示内容は上記実施の形態等に限定されるものではなく、種々変形が可能である。例えば、上記第１の実施の形態では、光検出素子として、緑色光を検出する光電変換部２０と、青色光および赤色光をそれぞれ検出する光電変換領域３２Ｂ，３２Ｒとを積層させた構成としたが、本開示内容はこのような構造に限定されるものではない。例えば、光電変換部において赤色光あるいは青色光を検出するようにしてもよいし、光電変換領域において緑色光を検出するようにしてもよい。

[0314] また、これらの光電変換部および光電変換領域の数やその比率も限定されるものではなく、２以上の光電変換部を設けてもよいし、光電変換部だけで複数色の色信号が得られるようにしてもよい。

[0315] 更に、上記実施の形態等では、下部電極２１を構成する複数の電極として、読み出し電極２１Ａおよび蓄積電極２１Ｂの２つの電極を示したが、この他に、本開示の一実施態様としての「第４の電極」の一具体例として、例えば、図３６に示したように、転送電極２１Ｄや排出電極等２１Ｅの３つ以上の電極を設けるようにしてもよい。

[0316] なお、本明細書中に記載された効果はあくまで例示であって限定されるものではなく、また、他の効果があってもよい。

[0317] なお、本技術は以下のような構成を取ることも可能である。以下の構成の本技術によれば、光応答性を向上させることが可能となる。

［１］

第１の電極と、

前記第１の電極と対向配置された第２の電極と、

前記第１の電極と前記第２の電極との間に設けられた光電変換層と、

前記光電変換層と前記第２の電極との間に設けられた仕事関数調整層と、

前記光電変換層と前記仕事関数調整層との間に設けられると共に、前記光電変換層側から前記仕事関数調整層に向かって順にイオン化エネルギーが浅くなる複数の電子ブロック層と

を備えた光検出装置。

［２］

前記複数の電子ブロック層は、前記光電変換層と隣接する第１の電子ブロック層、前記仕事関数調整層と隣接する第ｎの電子ブロック層および前記第ｎの電子ブロック層に対して前記仕事関数調整層とは反対側に隣接する第ｎ－１の電子ブロック層を含み、

前記光電変換層のイオン化エネルギーをＩＰ１、前記第１の電子ブロック層のイオン化エネルギーを$IP_2$、前記第ｎ－１の電子ブロック層のイオン化エネルギーを$IP_{n-1}$、前記第ｎの電子ブロック層のイオン化エネルギーを$IP_n$および前記仕事関数調整層の電子親和力を$EA_w$としたとき下記数式（１）を満たす、前記［１］に記載の光検出装置。

（数１）$EA_w < IP_n \leqq IP_{n-1} + 0.03$ ・・・・（１）

［３］

前記仕事関数調整層と前記第２電極との間に電子注入層をさらに有し、

前記電子注入層は、下記数式（２）を満たす静電ポテンシャル$ESP_{min}$を有する、前記［１］または［２］に記載の光検出装置。

（数２）－０．１１≦ＥＳＰ$_{min}$≦－０．０９　・・・・（２）

［４］

前記複数の電子ブロック層は有機材料を含む、前記［１］乃至［３］のうちのいずれか１つに記載の光検出装置。

［５］

前記電子注入層は有機材料を含む、前記［１］乃至［４］のうちのいずれか１つに記載の光検出装置。

［６］

前記第１の電極と並列配置された第３の電極と、

前記第１の電極および前記第３の電極と前記光電変換層との間に設けられた酸化物半導体層と、

前記第１の電極および前記第３の電極と前記酸化物半導体層との間に設けられ、前記第１の電極の上方に開口を有する絶縁層とをさらに有し、

前記第１の電極と前記酸化物半導体層とは、前記開口を介して電気的に接続されている、前記［１］乃至［５］のうちのいずれか１つに記載の光検出装置。

［７］

前記第１の電極および前記第３の電極は、それぞれ個別に電圧が印加される、前記［６］に記載の光検出装置。

［８］

第１の電極と、

前記第１の電極と対向配置された第２の電極と、

前記第１の電極と前記第２の電極との間に設けられた光電変換層と、

前記光電変換層と前記第２の電極との間に設けられた電子ブロック層と、

前記電子ブロック層と前記第２の電極との間に設けられると共に、下記数式（３）を満たす静電ポテンシャルＥＳＰ$_{min}$を有する電子注入層と

を備えた光検出装置。

（数３）－０．１１≦ＥＳＰ$_{min}$≦－０．０９　・・・・（３）

［９］

前記光電変換層と前記電子注入層との間に仕事関数調整層をさらに有する、前記［８］に記載の光検出装置。

［１０］

第１の電極と、

前記第１の電極と対向配置された第２の電極と、

前記第１の電極と前記第２の電極との間に設けられた光電変換層と、

前記第２の電極と前記光電変換層との間において前記第２の電極に接して設けられた、下記数式（４）を満たす最低結合エネルギーＥｂ$_1$を有する第１の中間層、または、最低結合エネルギーＥｂ$_1$、前記最低結合エネルギーからｎ番目に低い第ｎの結合エネルギーＥｂ$_n$（ｎ≧２）およびｎ＋１番目に低い第ｎ＋１の結合エネルギーＥｂ$_{n+1}$（ｎ≧２）を有し、前記第ｎの結合エネルギーＥｂ$_n$、前記第ｎ＋１の結合エネルギーＥｂ$_{n+1}$および前記最低結合エネルギーから前記ｎ番目の結合エネルギーまでの結合が全て解離して水素置換された場合の電子親和力変化ΔＥＡ$_n$が下記式（５），（６），（７）を満たす第２の中間層と

を備えた光検出装置。

（数４）

－５．３３ｅＶ＜Ｅｂ$_1$＜８．６７ｅＶ　・・・・（４）

（数５）

Ｅｂ$_n$≦５．３３ｅＶ　・・・・（５）

５．３３ｅＶ＜Ｅｂ$_{n+1}$＜８．６７ｅＶ　・・・・（６）

ΔＥＡ$_n$＜０．３　・・・・（７）

［１１］

前記光電変換層と前記第２の電極との間に、前記第１の電極の仕事関数よりも大きな電子親和力を有する仕事関数調整層をさらに有し、

前記第１の中間層または前記第２の中間層は前記仕事関数調整層である、前記［１０］に記載の光検出装置。

［１２］

前記光電変換層と前記第２の電極との間に、前記第２の電極の仕事関数よりも大きな電子親和力を有する保護層をさらに有し、

前記第１の中間層または前記第２の中間層は前記保護層である、前記［１０］または［１１］に記載の光検出装置。

[0318] 本出願は、日本国特許庁において２０２３年１２月８日に出願された日本特許出願番号２０２３－２０８０８５号を基礎として優先権を主張するものであり、この出願の全ての内容を参照によって本出願に援用する。

[0319] 当業者であれば、設計上の要件や他の要因に応じて、種々の修正、コンビネーション、サブコンビネーション、および変更を想到し得るが、それらは添付の請求の範囲やその均等物の範囲に含まれるものであることが理解される。

# 請求の範囲

[請求項1] 第１の電極と、

前記第１の電極と対向配置された第２の電極と、

前記第１の電極と前記第２の電極との間に設けられた光電変換層と、

前記光電変換層と前記第２の電極との間に設けられた仕事関数調整層と、

前記光電変換層と前記仕事関数調整層との間に設けられると共に、前記光電変換層側から前記仕事関数調整層に向かって順にイオン化エネルギーが浅くなる複数の電子ブロック層と

を備えた光検出装置。

[請求項2] 前記複数の電子ブロック層は、前記光電変換層と隣接する第１の電子ブロック層、前記仕事関数調整層と隣接する第ｎの電子ブロック層および前記第ｎの電子ブロック層に対して前記仕事関数調整層とは反対側に隣接する第ｎ－１の電子ブロック層を含み、

前記光電変換層のイオン化エネルギーをＩＰ１、前記第１の電子ブロック層のイオン化エネルギーを$IP_2$、前記第ｎ－１の電子ブロック層のイオン化エネルギーを$IP_{n-1}$、前記第ｎの電子ブロック層のイオン化エネルギーを$IP_n$および前記仕事関数調整層の電子親和力を$EA_w$としたとき下記数式（１）を満たす、請求項１に記載の光検出装置。

（数１）$EA_w < IP_n \leqq IP_{n-1} + 0.03$ ・・・・（１）

[請求項3] 前記仕事関数調整層と前記第２電極との間に電子注入層をさらに有し、

前記電子注入層は、下記数式（２）を満たす静電ポテンシャル$ESP_{min}$を有する、請求項１に記載の光検出装置。

（数２）－０．１１≦ＥＳＰ$_{min}$≦－０．０９　・・・・（２）

[請求項4]　前記複数の電子ブロック層は有機材料を含む、請求項１に記載の光検出装置。

[請求項5]　前記電子注入層は有機材料を含む、請求項１に記載の光検出装置。

[請求項6]　前記第１の電極と並列配置された第３の電極と、

前記第１の電極および前記第３の電極と前記光電変換層との間に設けられた酸化物半導体層と、

前記第１の電極および前記第３の電極と前記酸化物半導体層との間に設けられ、前記第１の電極の上方に開口を有する絶縁層とをさらに有し、

前記第１の電極と前記酸化物半導体層とは、前記開口を介して電気的に接続されている、請求項１に記載の光検出装置。

[請求項7]　前記第１の電極および前記第３の電極は、それぞれ個別に電圧が印加される、請求項６に記載の光検出装置。

[請求項8]　第１の電極と、

前記第１の電極と対向配置された第２の電極と、

前記第１の電極と前記第２の電極との間に設けられた光電変換層と、

前記光電変換層と前記第２の電極との間に設けられた電子ブロック層と、

前記電子ブロック層と前記第２の電極との間に設けられると共に、下記数式（３）を満たす静電ポテンシャルＥＳＰ$_{min}$を有する電子注入層と

を備えた光検出装置。

（数３）－０．１１≦ＥＳＰ$_{min}$≦－０．０９　・・・・（３）

[請求項9] 前記光電変換層と前記電子注入層との間に仕事関数調整層をさらに有する、請求項８に記載の光検出装置。

[請求項10] 第１の電極と、

前記第１の電極と対向配置された第２の電極と、

前記第１の電極と前記第２の電極との間に設けられた光電変換層と、

前記第２の電極と前記光電変換層との間において前記第２の電極に接して設けられた、下記数式（４）を満たす最低結合エネルギーＥｂ$_1$を有する第１の中間層、または、最低結合エネルギーＥｂ$_1$、前記最低結合エネルギーからｎ番目に低い第ｎの結合エネルギーＥｂ$_n$（ｎ≧２）およびｎ＋１番目に低い第ｎ＋１の結合エネルギーＥｂ$_{n+1}$（ｎ≧２）を有し、前記第ｎの結合エネルギーＥｂ$_n$、前記第ｎ＋１の結合エネルギーＥｂ$_{n+1}$および前記最低結合エネルギーから前記ｎ番目の結合エネルギーまでの結合が全て解離して水素置換された場合の電子親和力変化ΔＥＡ$_n$が下記式（５），（６），（７）を満たす第２の中間層と

を備えた光検出装置。

（数４）

－５．３３ｅＶ＜Ｅｂ$_1$＜８．６７ｅＶ ・・・・（４）

（数５）

Ｅｂ$_n$≦５．３３ｅＶ ・・・・（５）

５．３３ｅＶ＜Ｅｂ$_{n+1}$＜８．６７ｅＶ ・・・・（６）

ΔＥＡ$_n$＜０．３ ・・・・（７）

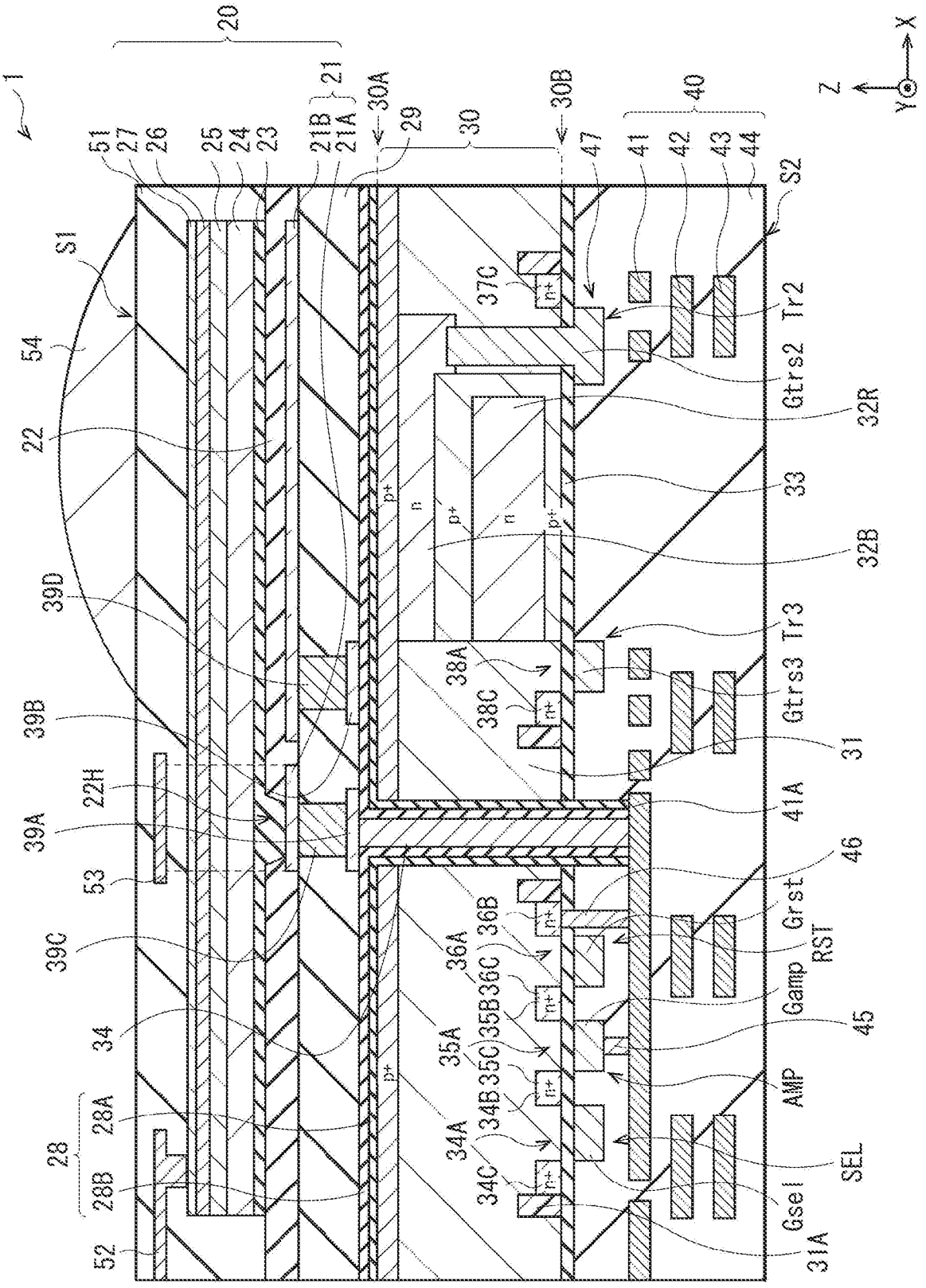
[請求項11] 前記光電変換層と前記第２の電極との間に、前記第１の電極の仕事関数よりも大きな電子親和力を有する仕事関数調整層をさらに有し、

前記第１の中間層または前記第２の中間層は前記仕事関数調整層である、請求項１０に記載の光検出装置。

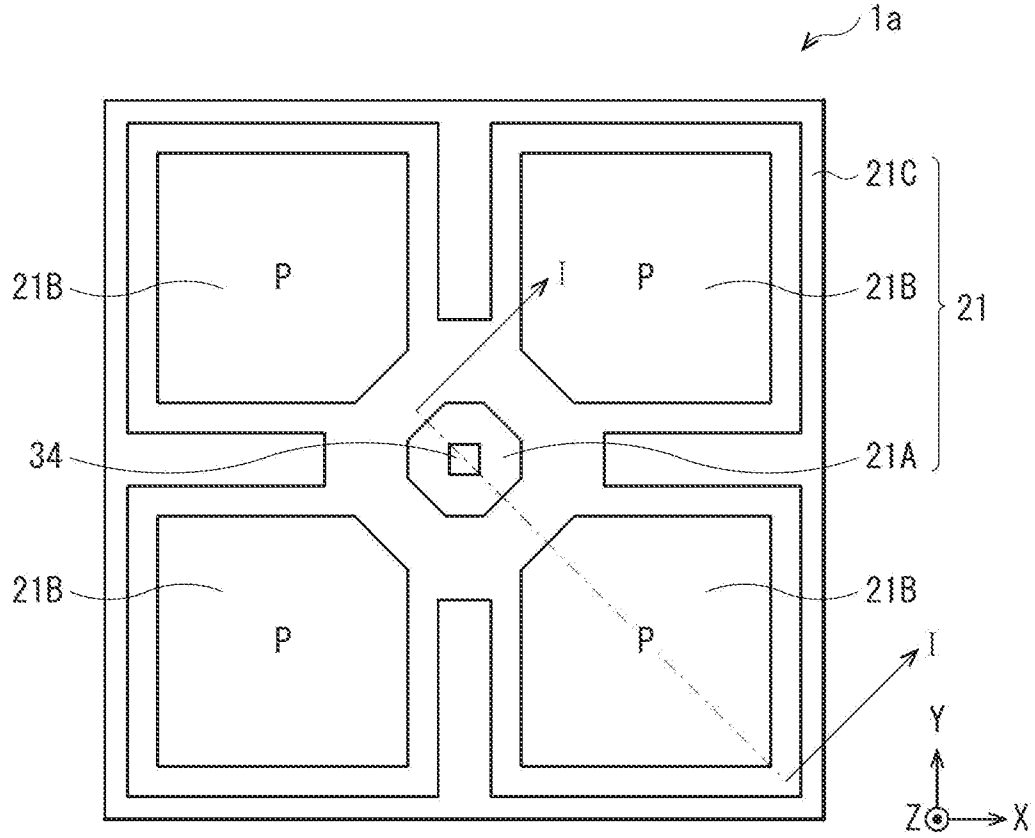
[請求項12] 前記光電変換層と前記第２の電極との間に、前記第２の電極の仕事関数よりも大きな電子親和力を有する保護層をさらに有し、

前記第１の中間層または前記第２の中間層は前記保護層である、請求項１０に記載の光検出装置。

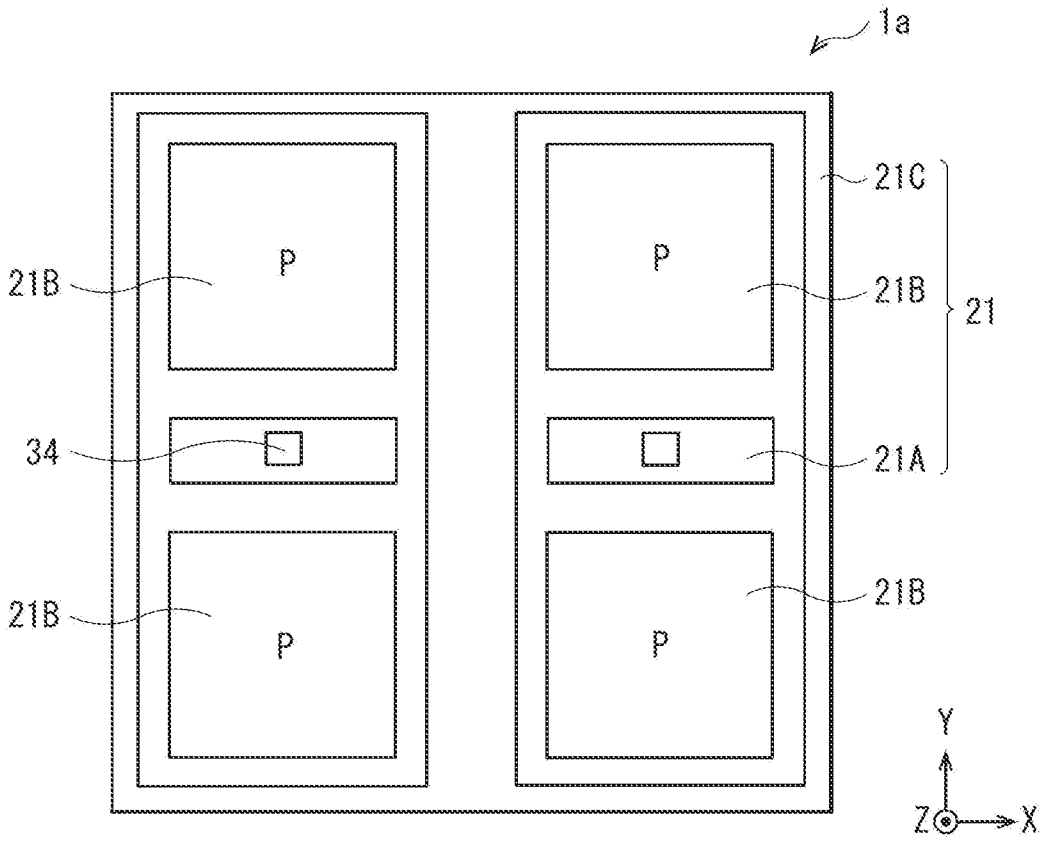
[図1]


1
20
21
21B
21A
30A
29
30
30B
40
41
42
43
44
47
51
27
26
25
24
23
S1
S2
54
22
37C
Tr2
Gtrs2
32R
33
32B
39D
38A
38C
Tr3
Gtrs3
31
39B
22H
41A
39A
53
46
Grst
RST
39C
36B
36A
36C
35B
Gamp
45
34
35A
35C
AMP
28
28A
34B
34A
SEL
28B
34C
Gsel
52
31A
Z
X
Y
n+
p+
n

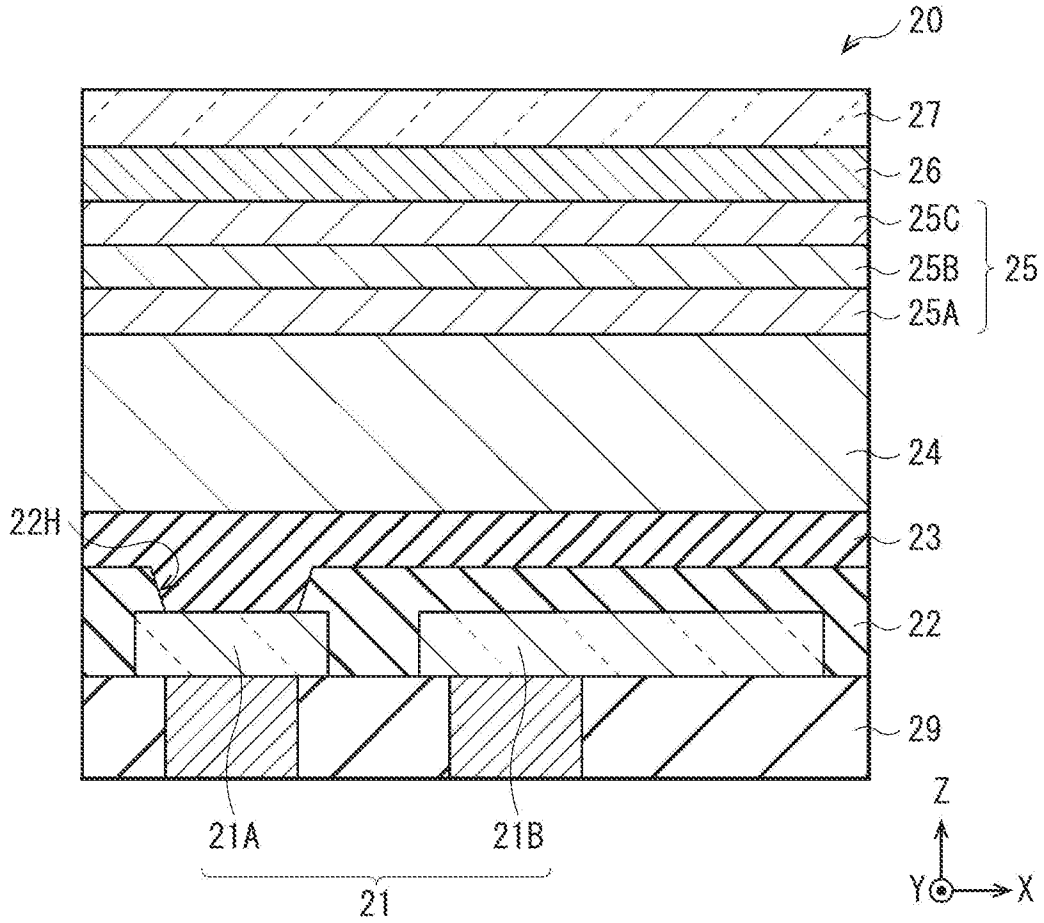
[図2A]



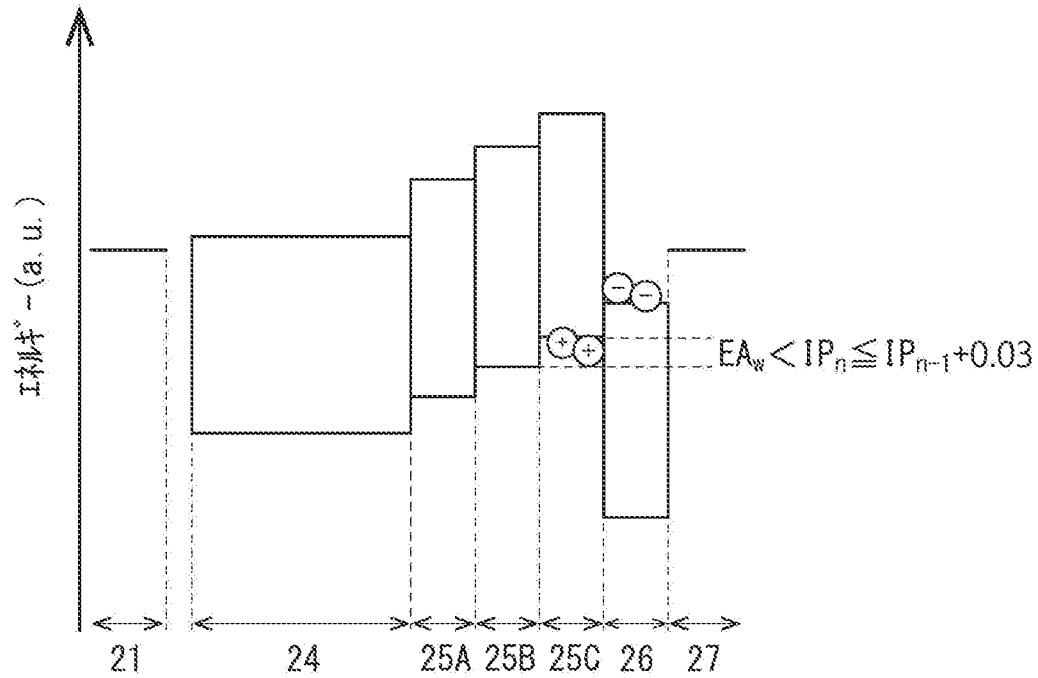

[図2B]



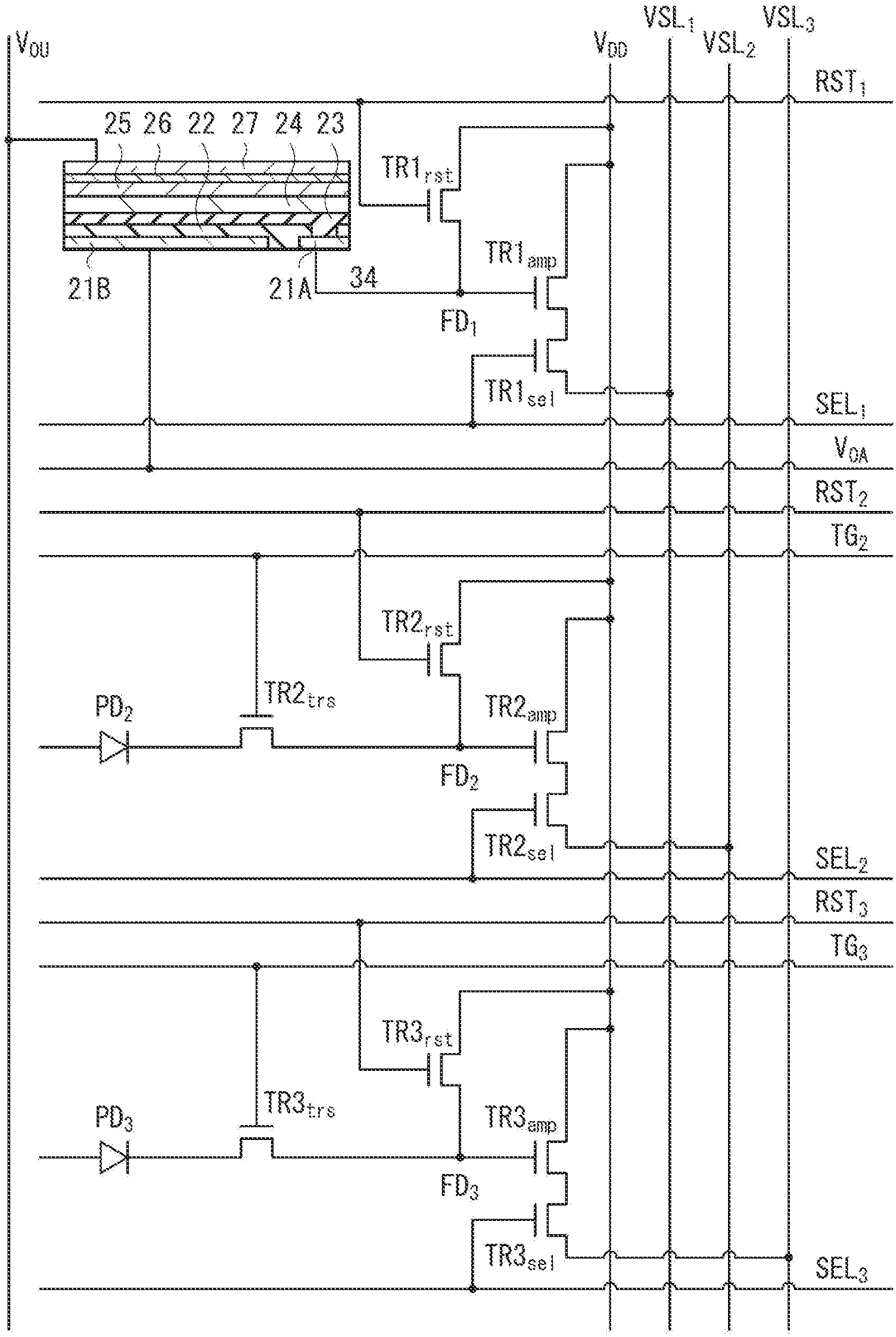
[図3]


20
27
26
25C
25B
25A
25
24
22H
23
22
29
21A
21B
21
Z
Y
X

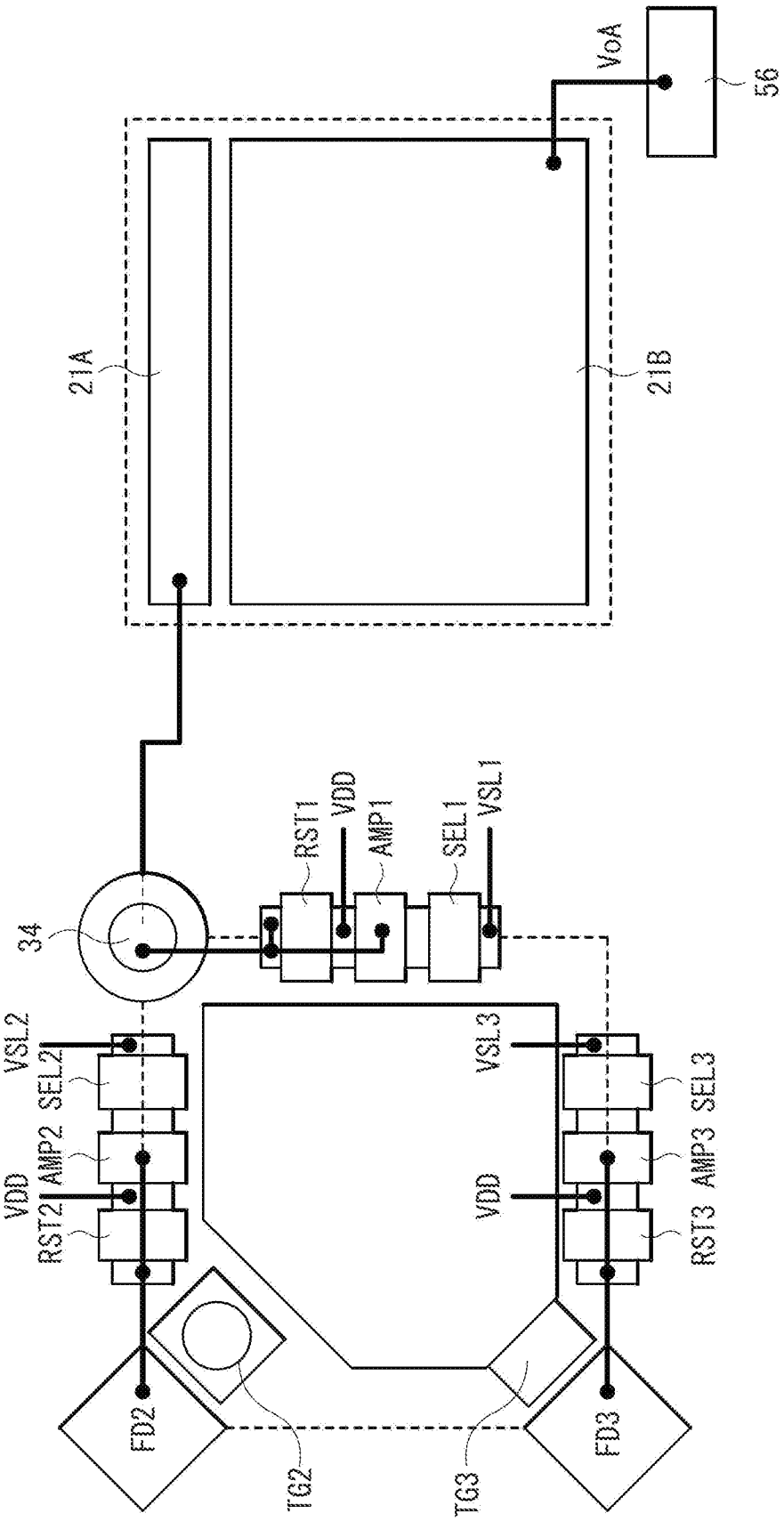
[図4]


エネルギー(a.u.)
EA_w < IP_n ≦ IP_n-1+0.03
21
24
25A
25B
25C
26
27

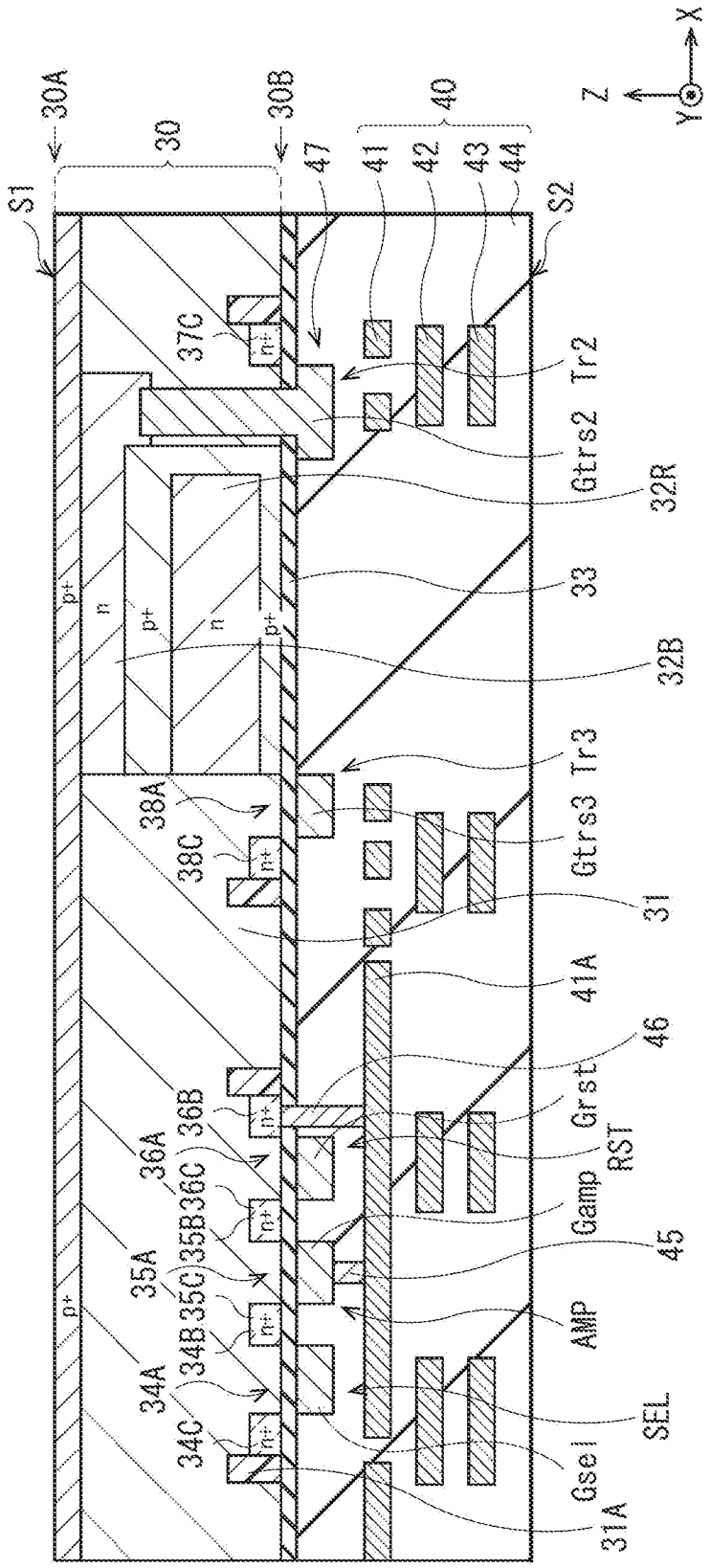
[図5]


VOU
VDD
VSL1
VSL2
VSL3
RST1
25 26 22 27 24 23
TR1rst
TR1amp
21B
21A
34
FD1
TR1sel
SEL1
VOA
RST2
TG2
TR2rst
PD2
TR2trs
TR2amp
FD2
TR2sel
SEL2
RST3
TG3
TR3rst
PD3
TR3trs
TR3amp
FD3
TR3sel
SEL3

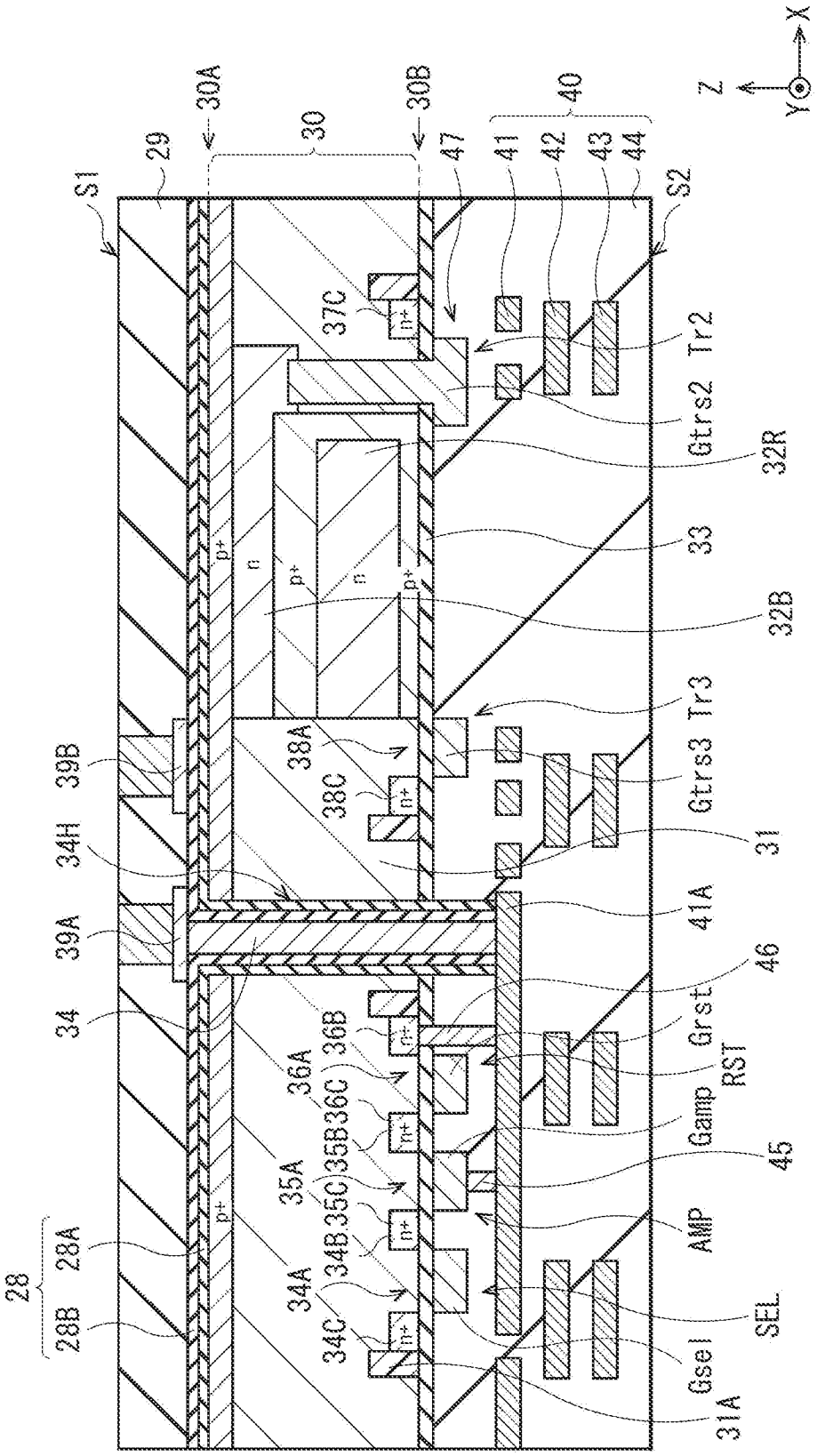
[図6]


VOA
56
21A
21B
34
RST1
VDD
AMP1
SEL1
VSL1
VSL2
SEL2
AMP2
VDD
RST2
VSL3
SEL3
AMP3
VDD
RST3
FD2
FD3
TG2
TG3

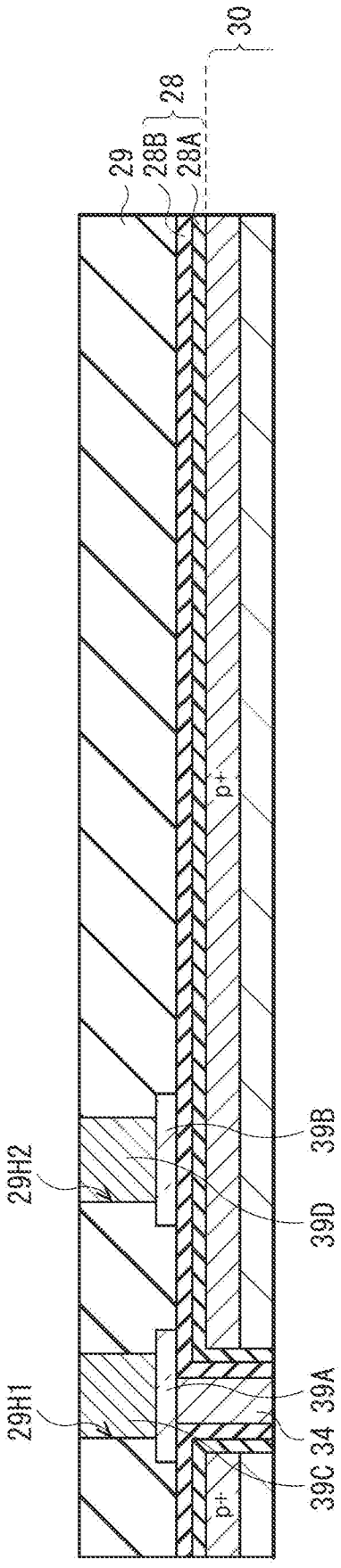
[図7]


30A
30
30B
40
X
Z
Y
S1
S2
47
41
42
43
44
37C
Gtrs2
Tr2
32R
33
32B
38A
38C
Gtrs3
Tr3
31
41A
46
Grst
RST
36A
36B
36C
35A
35B
35C
Gamp
45
AMP
34A
34B
34C
SEL
Gsel
31A
p+
n
n+

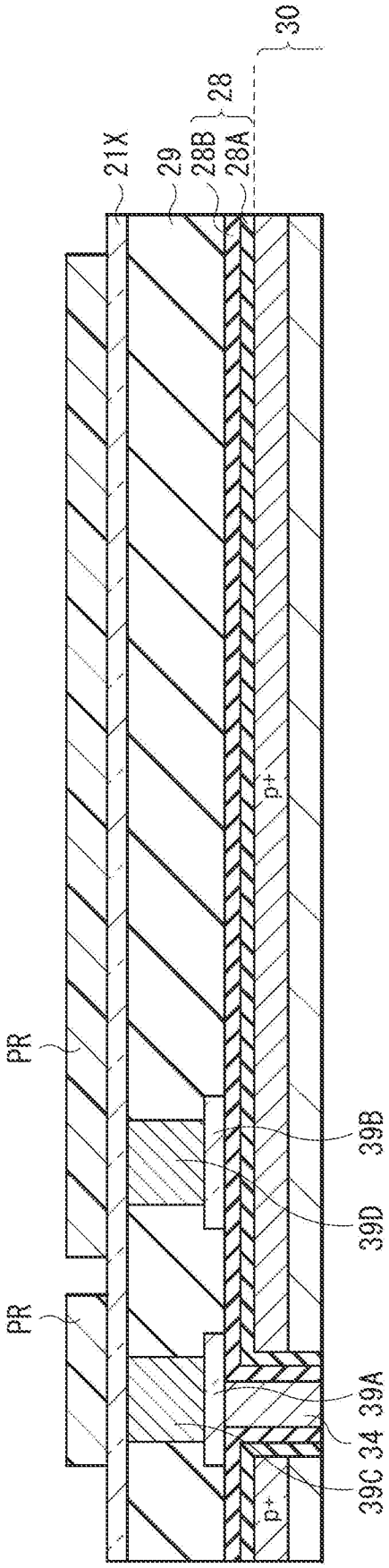
[図8]


X
Z
Y
30A
30B
30
40
29
47
41
42
43
44
S1
S2
37C
n+
Tr2
Gtrs2
32R
33
p+
n
32B
Tr3
38A
38C
Gtrs3
31
39B
34H
39A
41A
34
46
36B
36A
Grst
RST
36C
35B
Gamp
45
35A
35C
AMP
34B
28
28A
34A
SEL
28B
34C
Gsel
31A

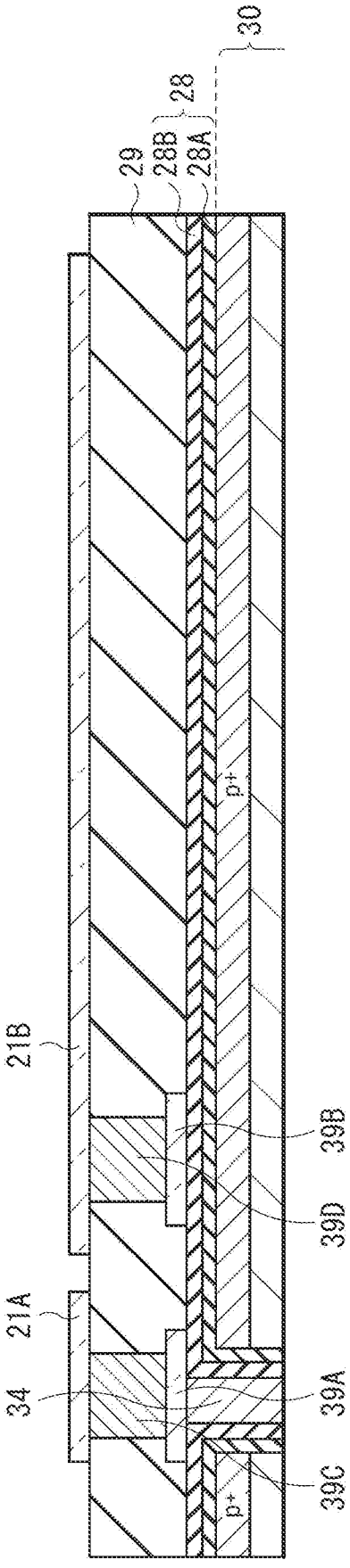
[図9]



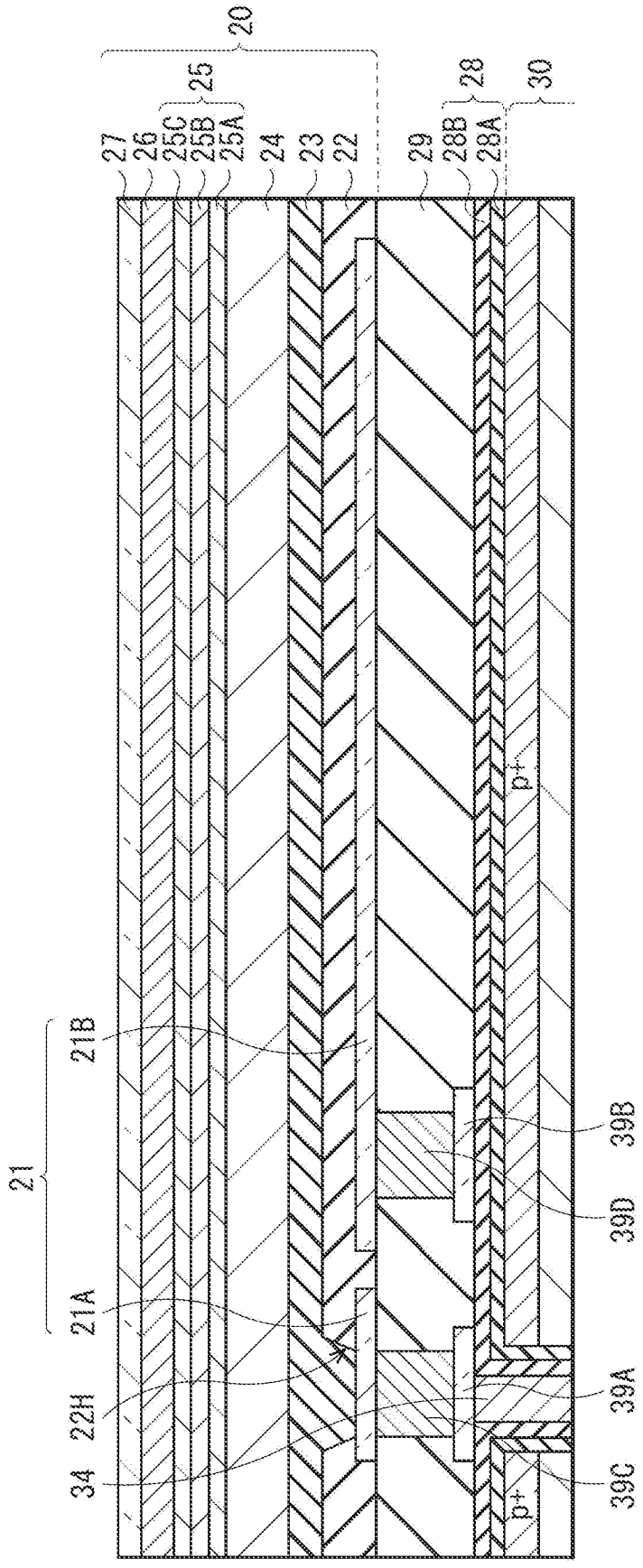
[図10]



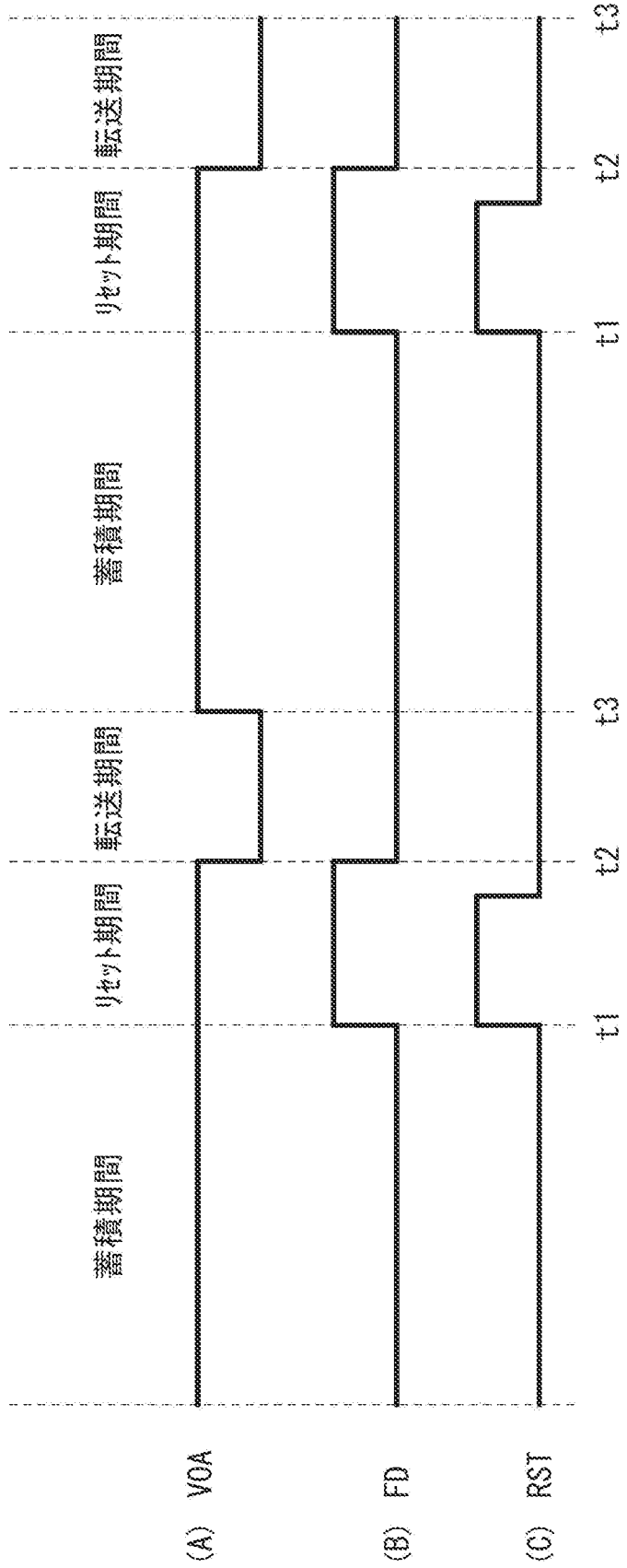
[図11]



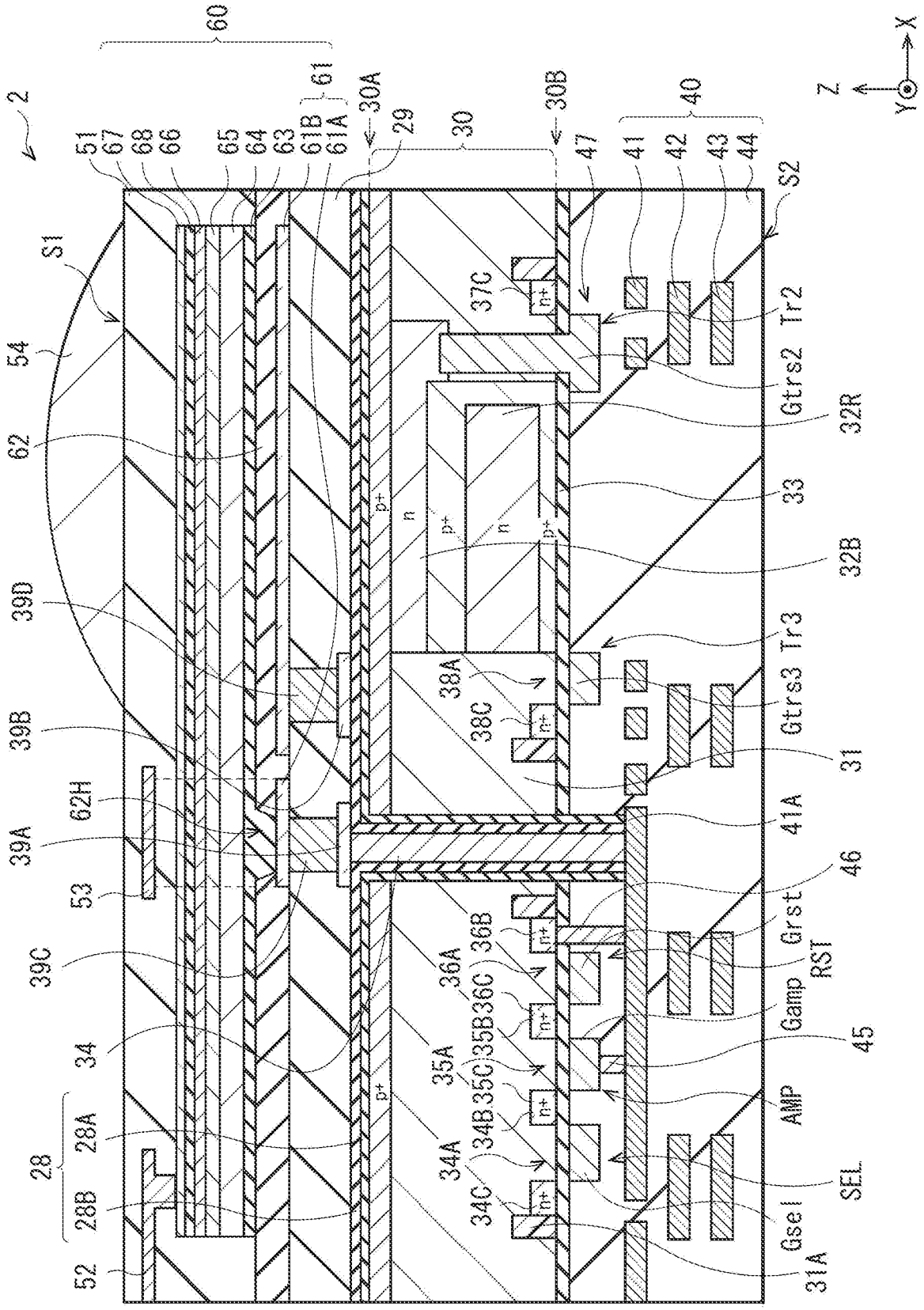
[図12]


20
25
28
30
27
26
25C
25B
25A
24
23
22
29
28B
28A
p+
21
21B
21A
22H
34
39B
39D
39A
39C
p+

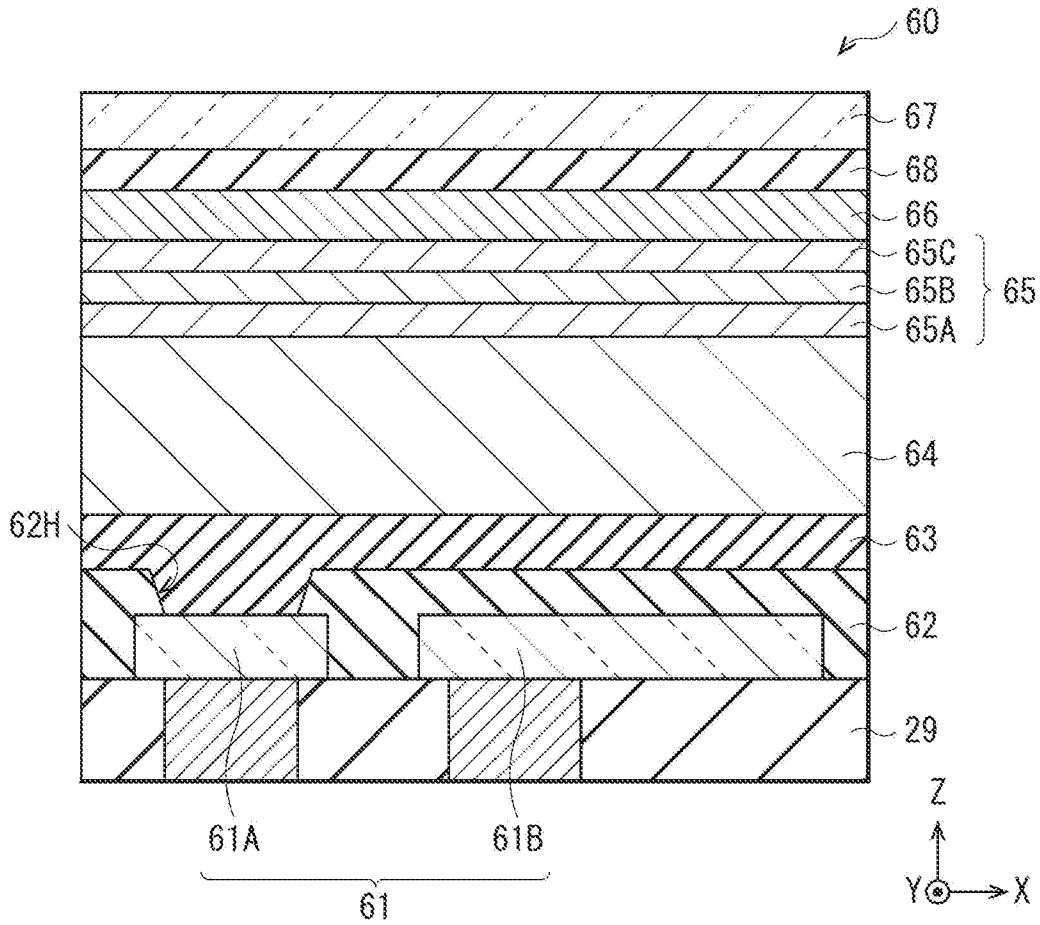
[図13]


(A) VOA
(B) FD
(C) RST
蓄積期間
リセット期間
転送期間
蓄積期間
リセット期間
転送期間
t1
t2
t3
t1
t2
t3

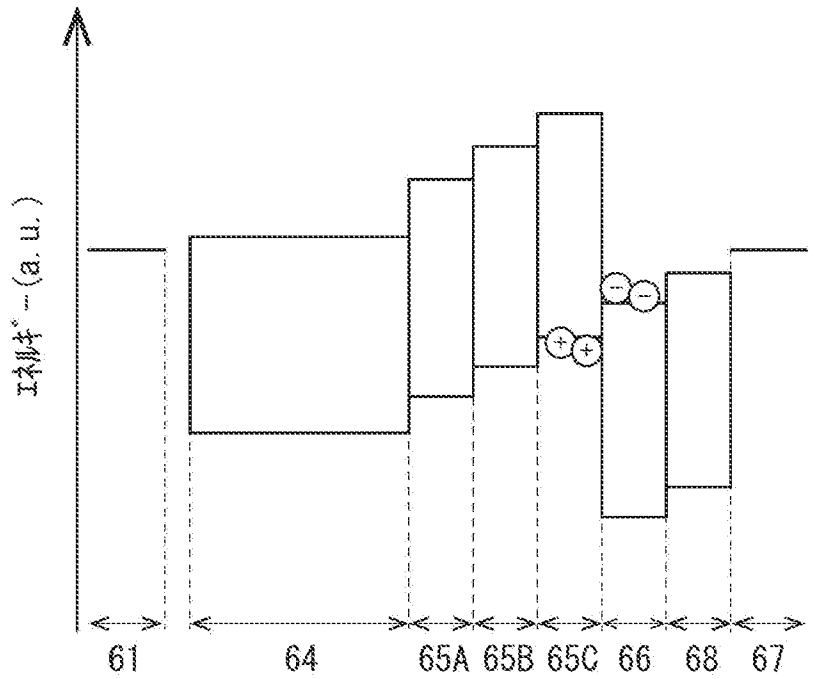
[図14]


60
61
2
51
67
68
66
65
64
63
61B
61A
30A
29
30
30B
47
40
41
42
43
44
S2
S1
54
62
39D
39B
39A
62H
53
39C
34
28
28A
28B
52
37C
Tr2
Gtrs2
32R
33
32B
38A
38C
Tr3
Gtrs3
31
41A
46
Grst
RST
36B
36A
36C
35B
35A
35C
Gamp
45
AMP
34B
34A
35C
34C
SEL
Gsel
31A
n+
p+
n
Z
X
Y

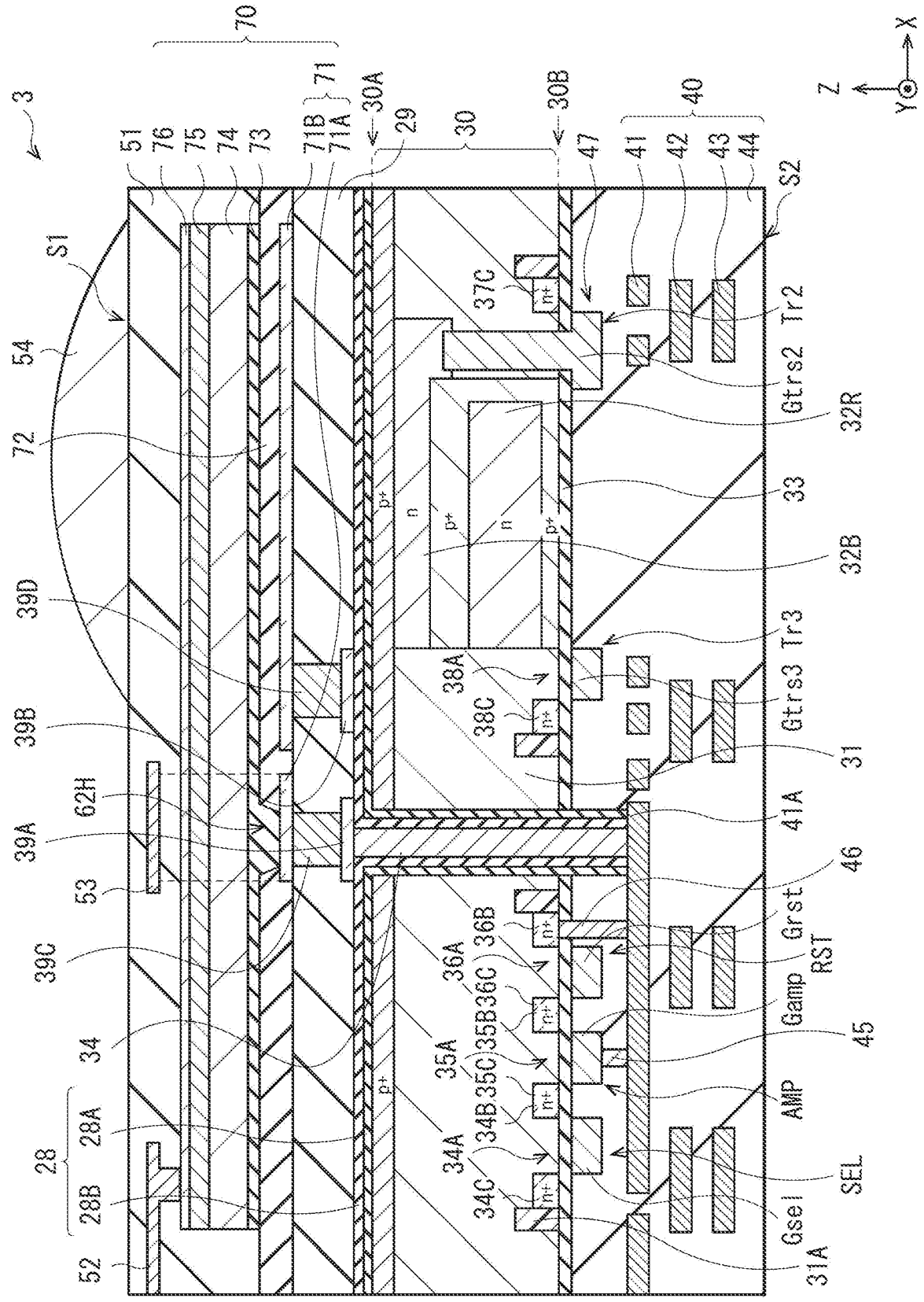
[図15]


60
67
68
66
65C
65B
65A
65
64
62H
63
62
29
61A
61B
61
Z
Y
X

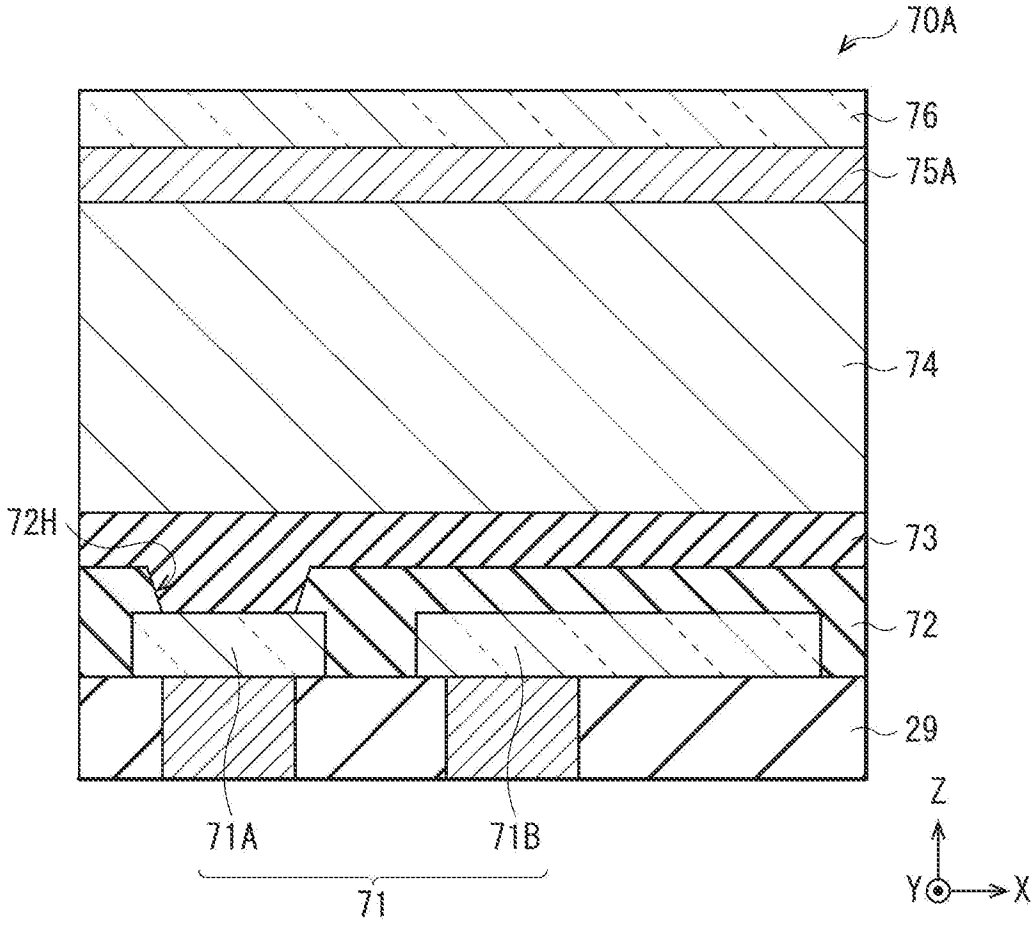
[図16]


エネルギー(a.u.)
61
64
65A
65B
65C
66
68
67

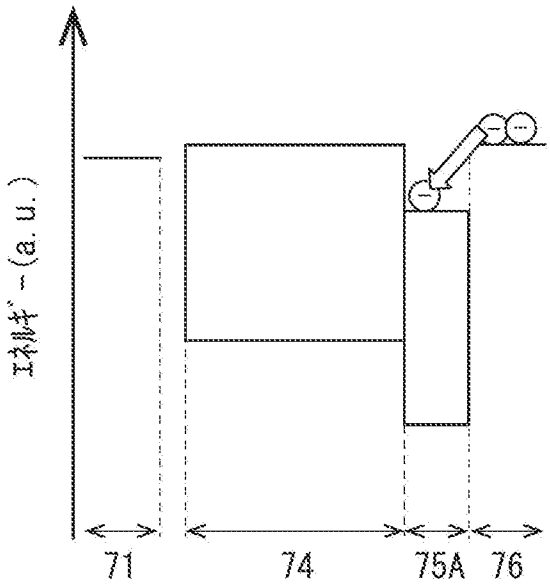
[図17]


3
70
71
71B
71A
30A
29
30
30B
40
41
42
43
44
47
51
76
75
74
73
S1
S2
54
72
39D
39B
39A
62H
53
39C
34
28
28A
28B
52
37C
Tr2
Gtrs2
32R
33
32B
38A
38C
Tr3
Gtrs3
31
41A
46
Grst
RST
36A
36B
36C
35A
35B
35C
Gamp
45
AMP
34A
34B
34C
SEL
Gsel
31A
n+
p+
n
Z
X
Y

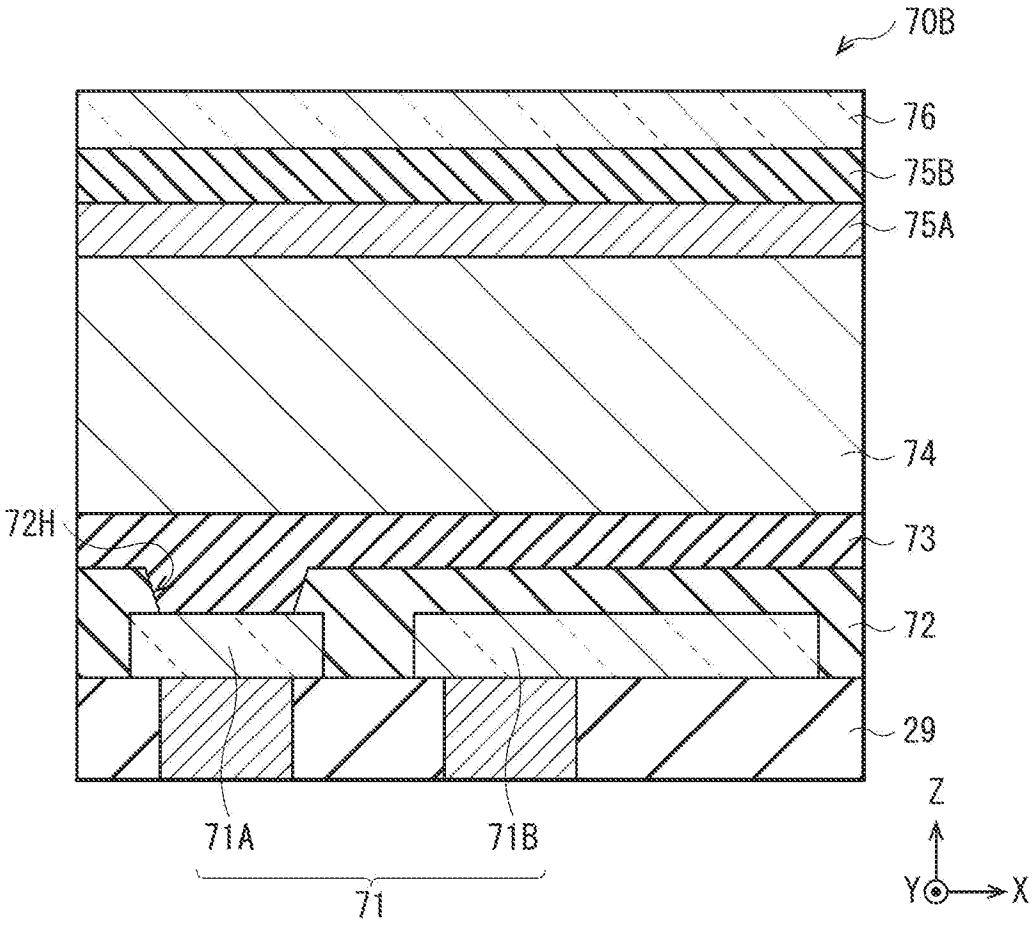
[図18]



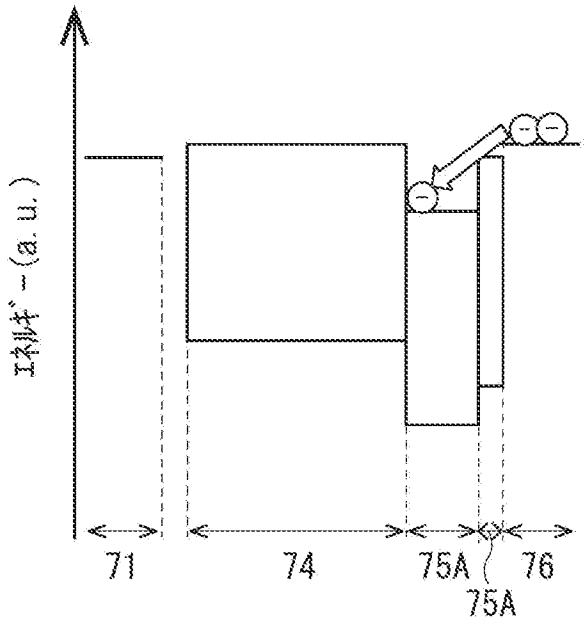

[図19]



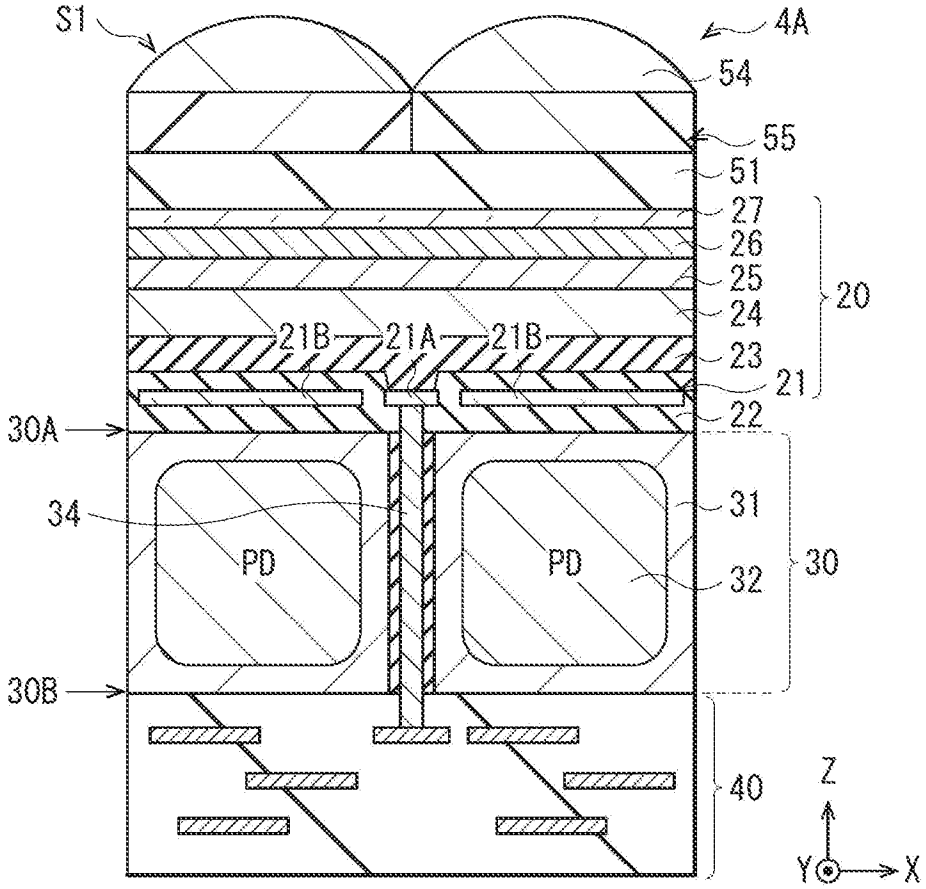
[図20]


70B
76
75B
75A
74
72H
73
72
29
71A
71B
71
Z
Y
X

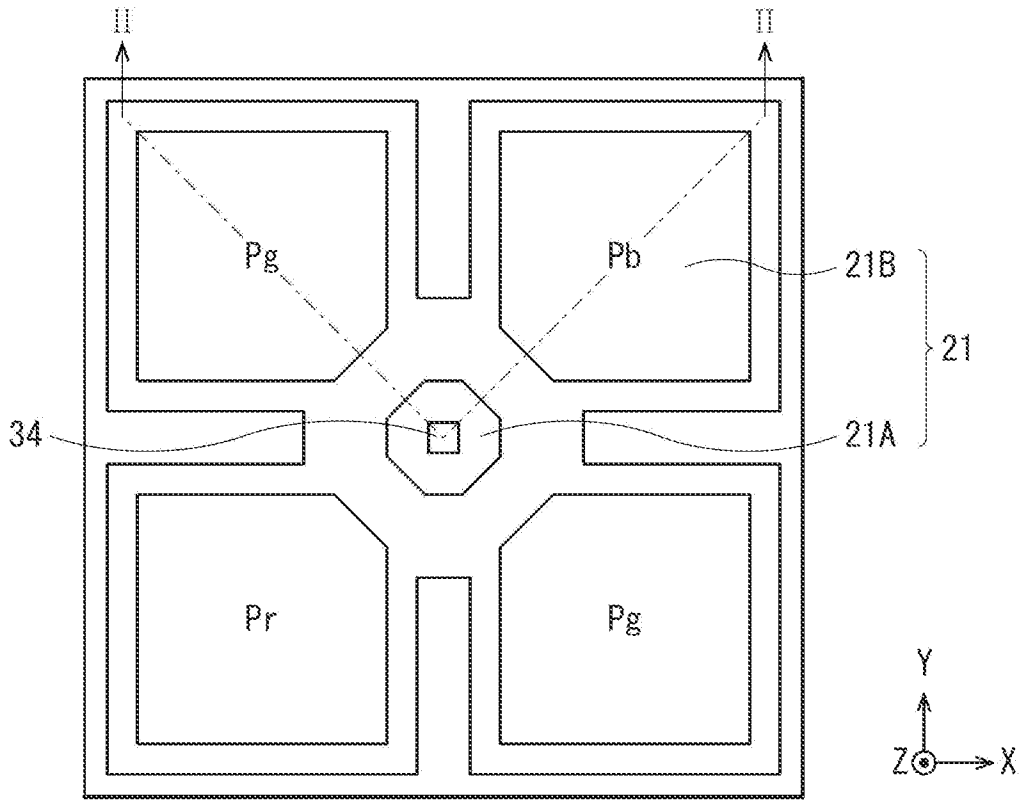
[図21]


I水牛'-(a.u.)
71
74
75A
76
75A

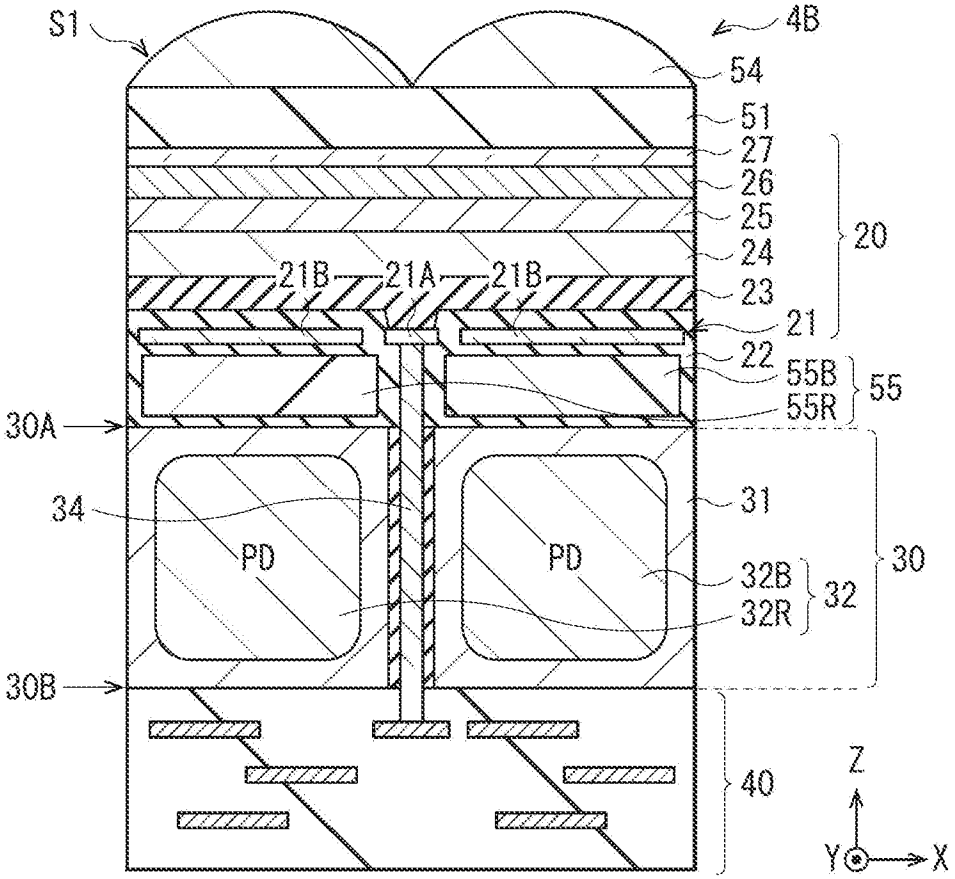
[図22A]


S1
4A
54
55
51
27
26
25
24
20
21B
21A
21B
23
21
22
30A
34
31
PD
PD
32
30
30B
40
Z
Y
X

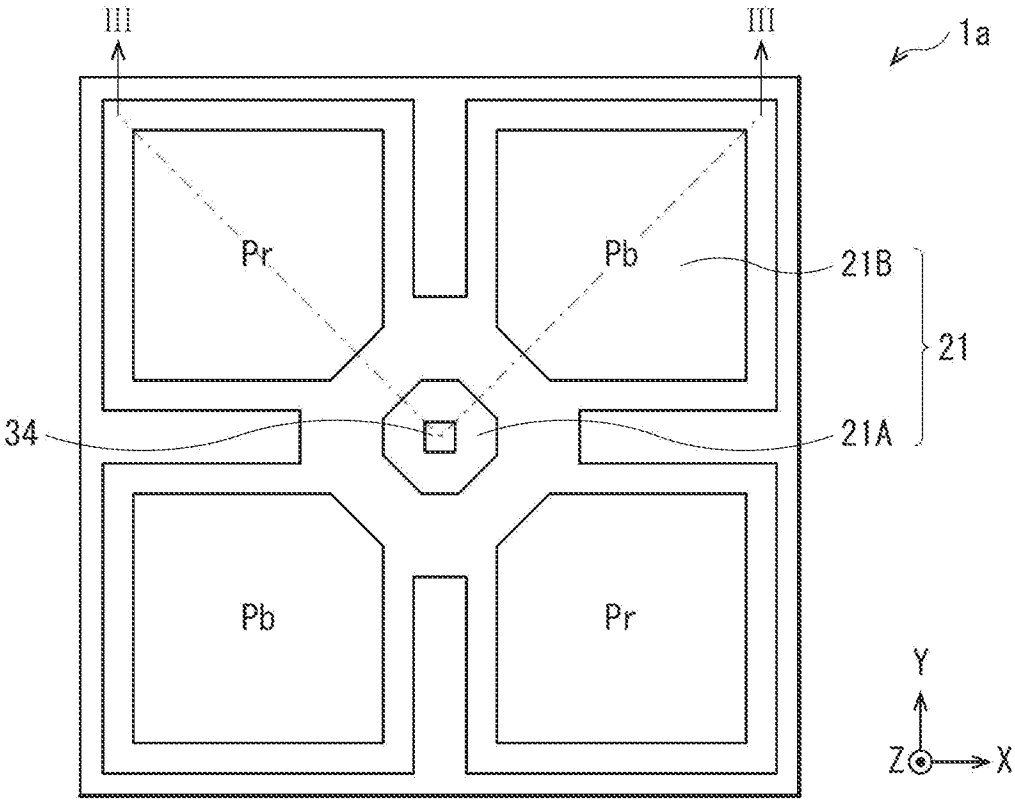
[図22B]


II
II
Pg
Pb
21B
21
34
21A
Pr
Pg
Y
Z
X

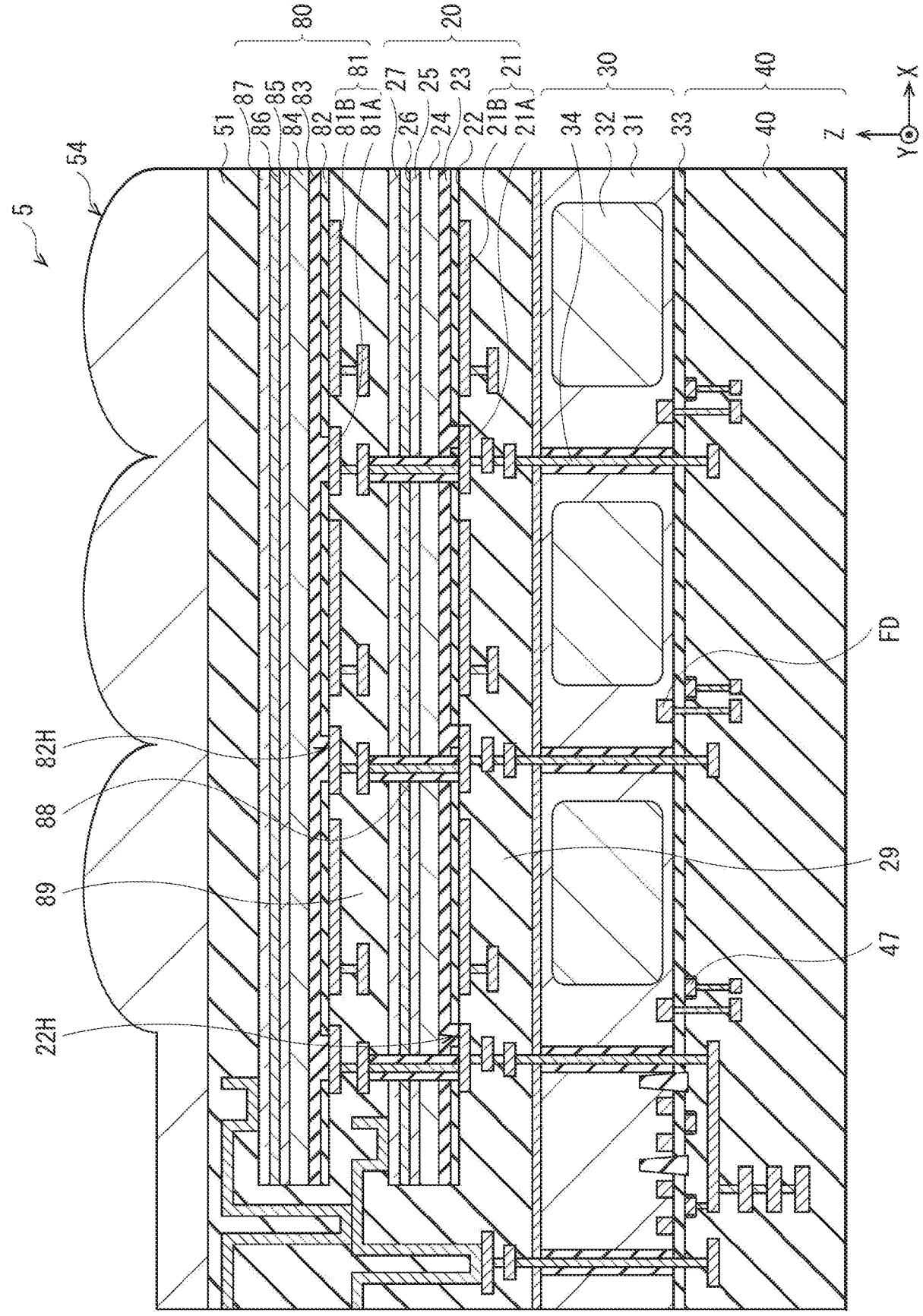
[図23A]


S1
4B
54
51
27
26
25
24
23
21
22
55B
55R
55
20
21B
21A
21B
30A
34
PD
PD
31
32B
32R
32
30
30B
40
Z
Y
X

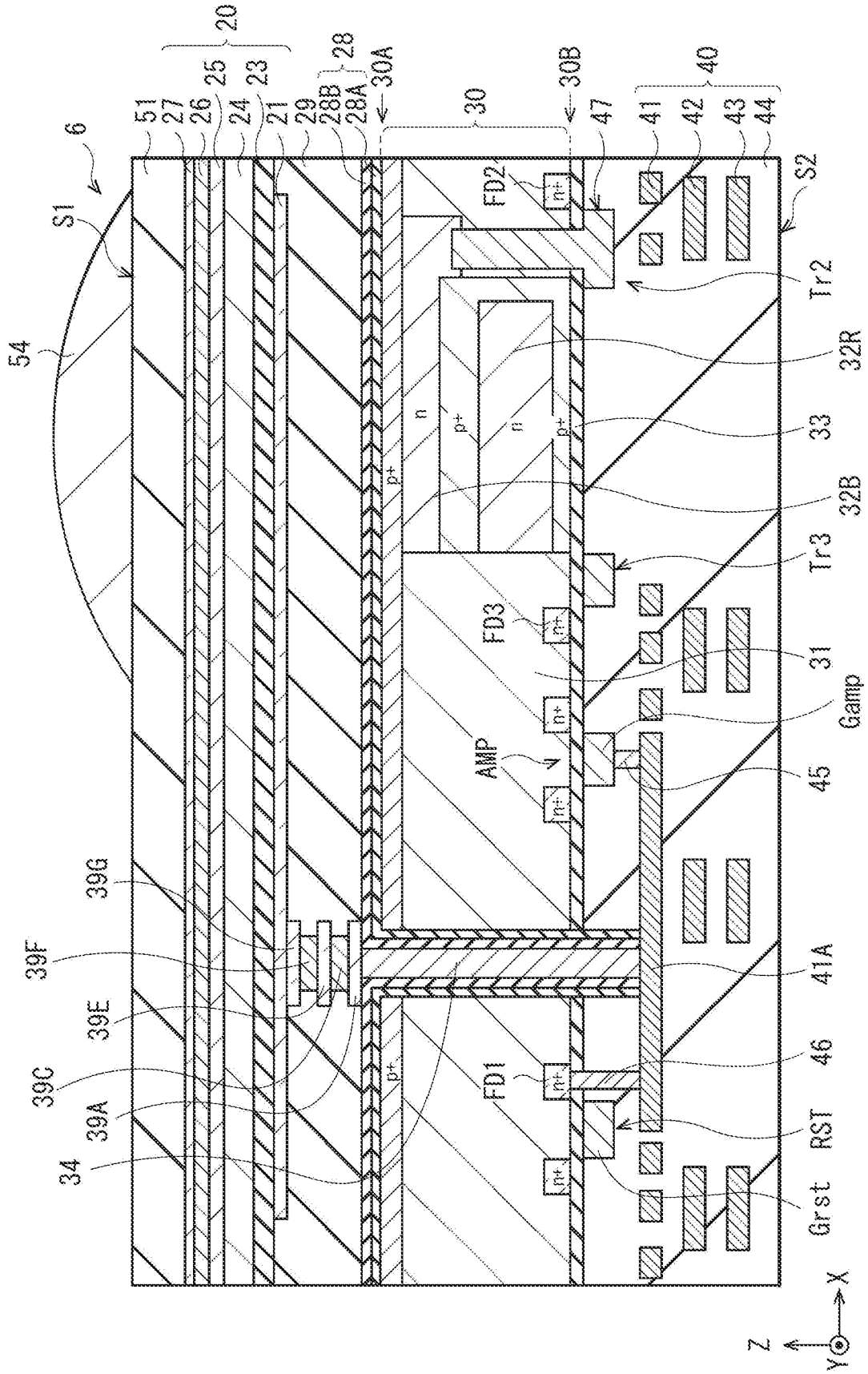
[図23B]


III
III
1a
Pr
Pb
21B
21
34
21A
Pb
Pr
Y
Z
X

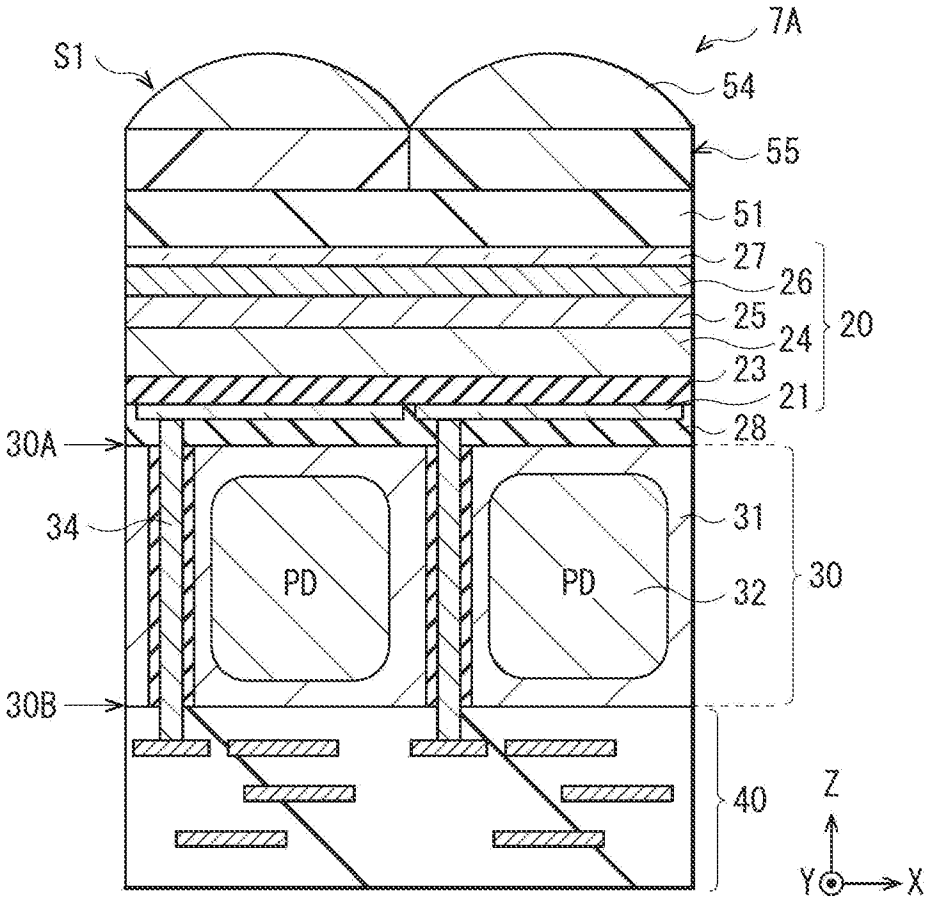
[図24]


80
20
30
40
81
21
87
85
83
27
25
23
51
86
84
82
81B
81A
26
24
22
21B
21A
34
32
31
33
40
Z
X
Y
54
5
FD
82H
88
89
29
47
22H

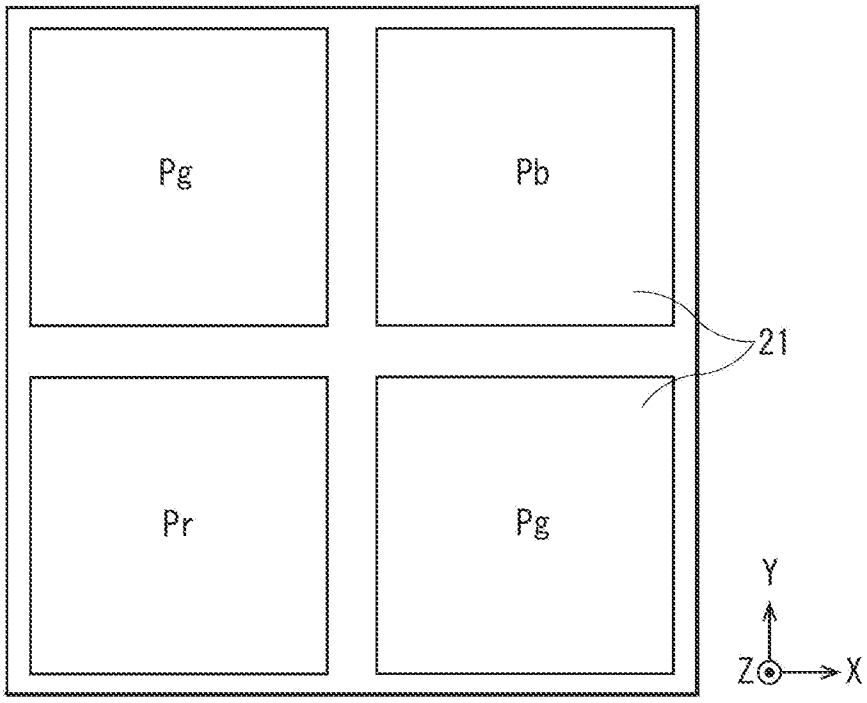
[図25]


20
28
30A
30B
40
51
27
26
25
23
28B
28A
21
29
30
47
41
42
43
44
6
S1
S2
54
FD2
Tr2
32R
33
32B
Tr3
FD3
31
Gamp
AMP
45
39G
39F
41A
39E
39C
46
FD1
39A
RST
34
Grst
n+
p+
n
X
Z
Y

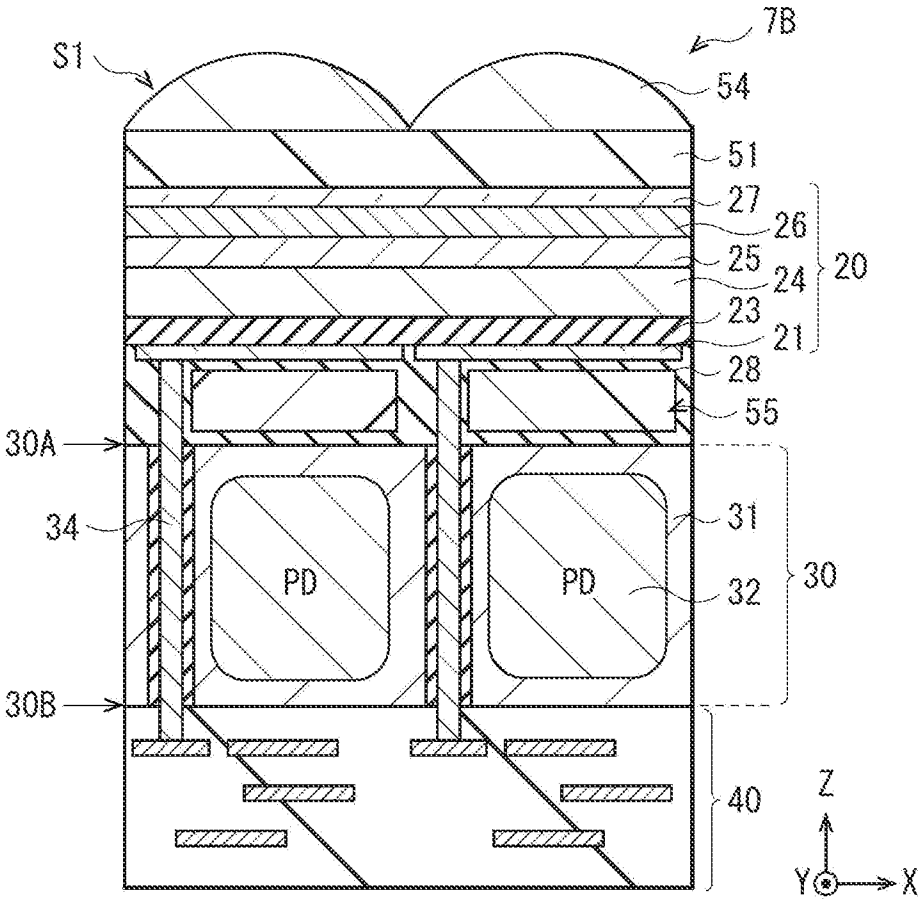
[図26A]


7A
S1
54
55
51
27
26
25
24
23
21
20
28
30A
34
PD
PD
31
32
30
30B
40
Z
Y
X

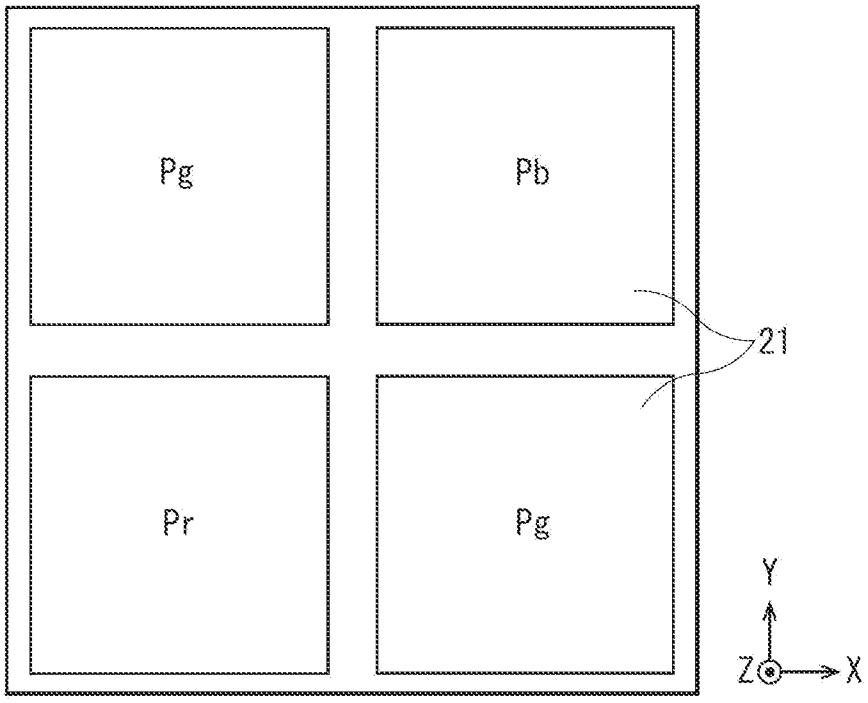
[図26B]


Pg
Pb
21
Pr
Pg
Y
Z
X

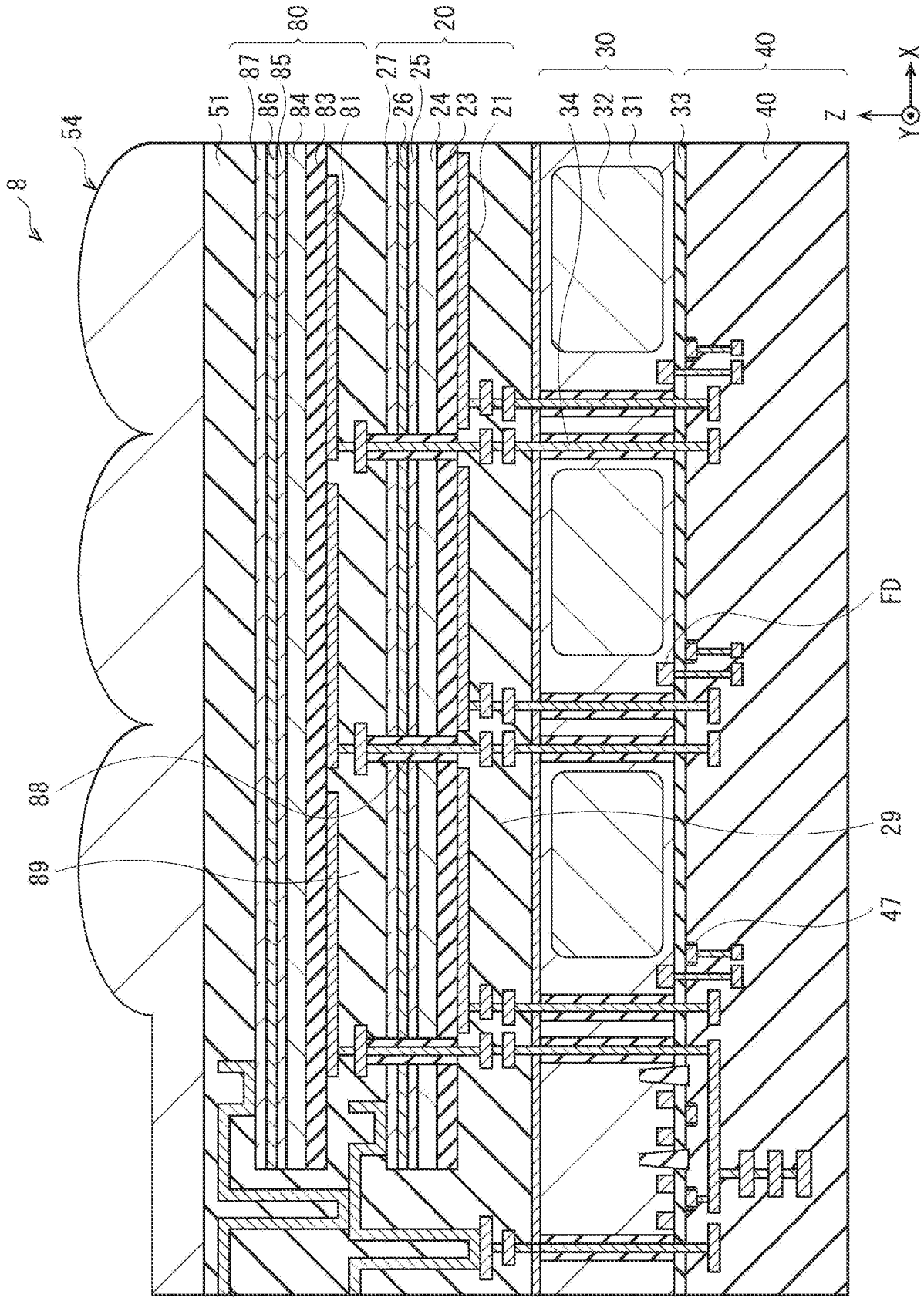
[図27A]


S1
7B
54
51
27
26
25
24
23
21
20
28
55
30A
34
PD
PD
31
32
30
30B
40
Z
Y
X

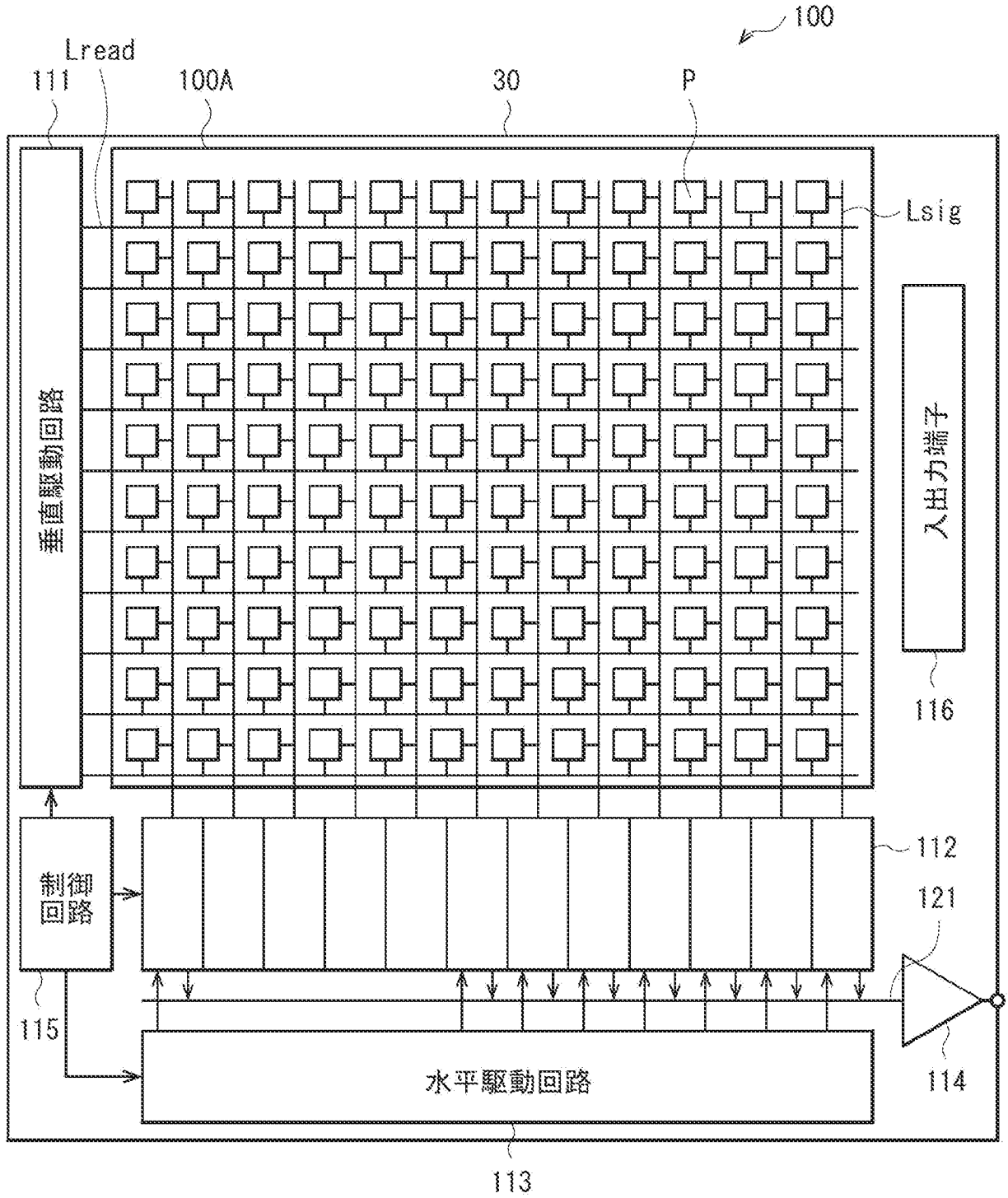
[図27B]


Pg
Pb
21
Pr
Pg
Y
Z
X

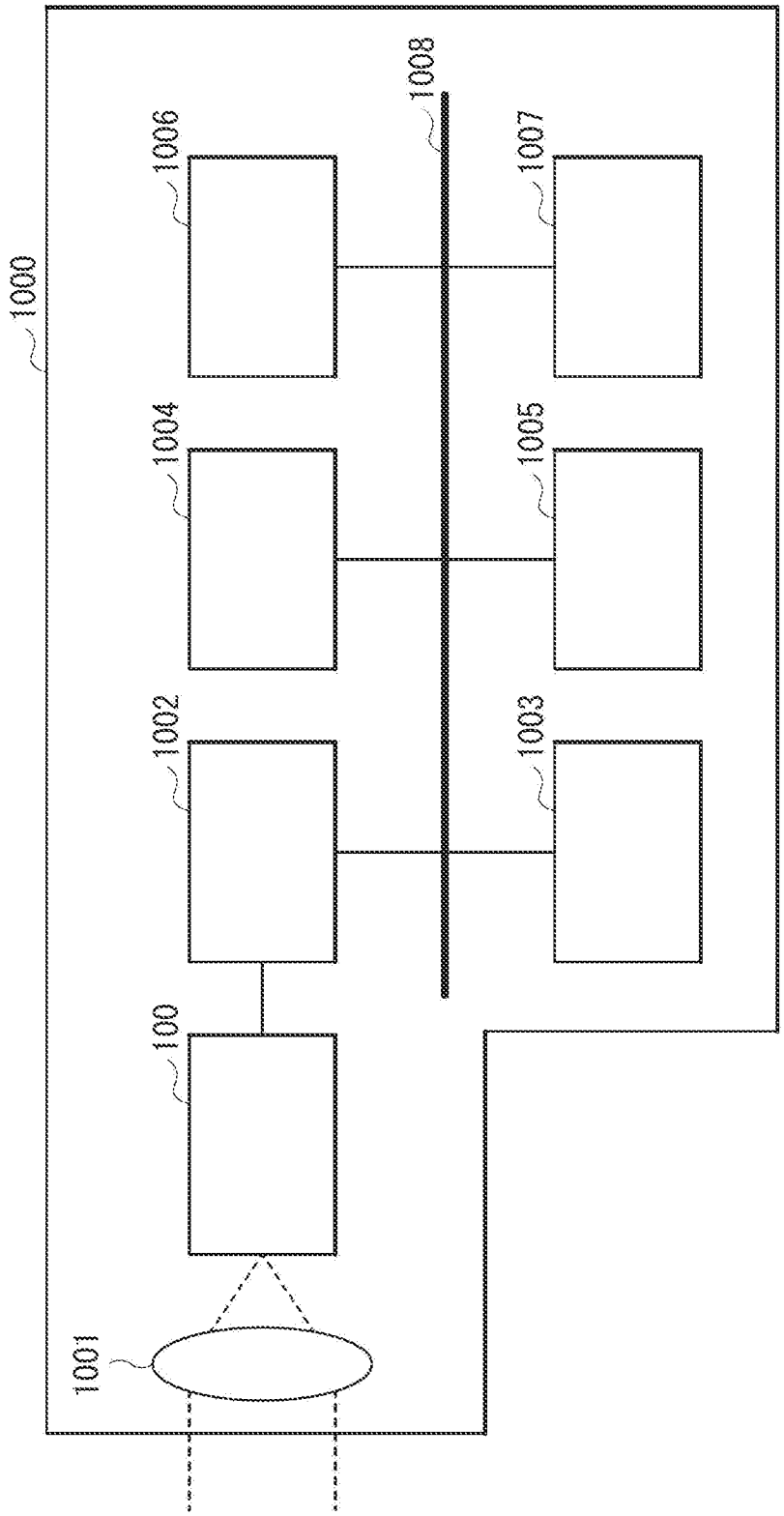
[図28]


80
20
30
40
87
85
27
25
51
86
84
83
81
26
24
23
21
34
32
31
33
40
Z
X
Y
54
8
FD
88
89
29
47

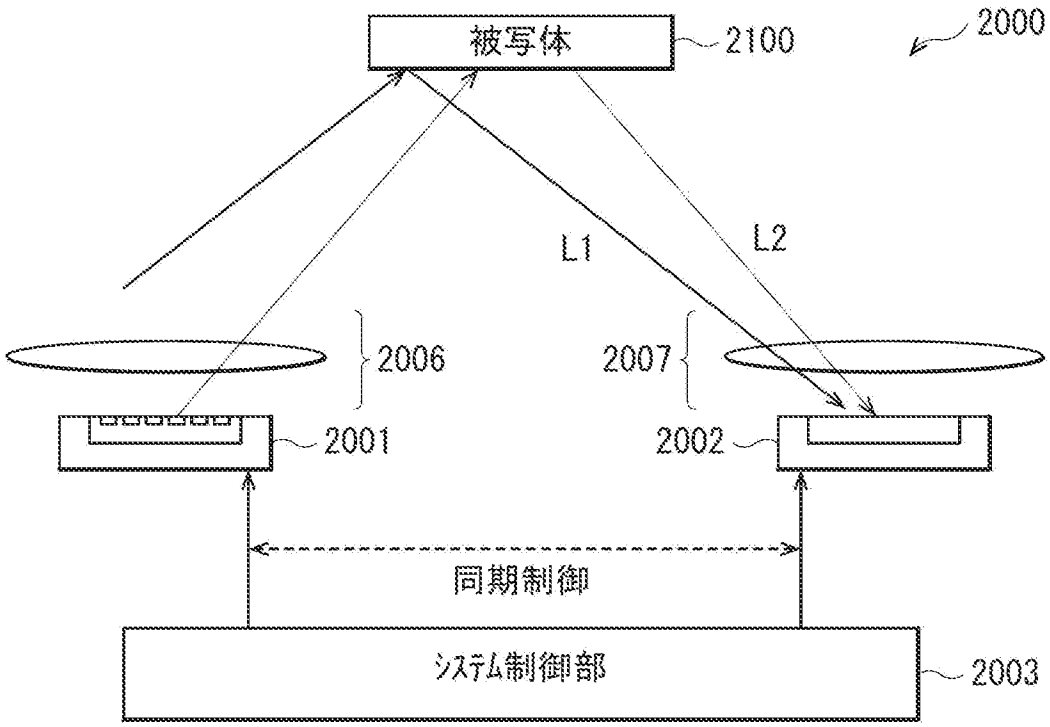
[図29]


100
Lread
111
100A
30
P
Lsig
垂直駆動回路
入出力端子
116
112
制御回路
121
115
水平駆動回路
114
113

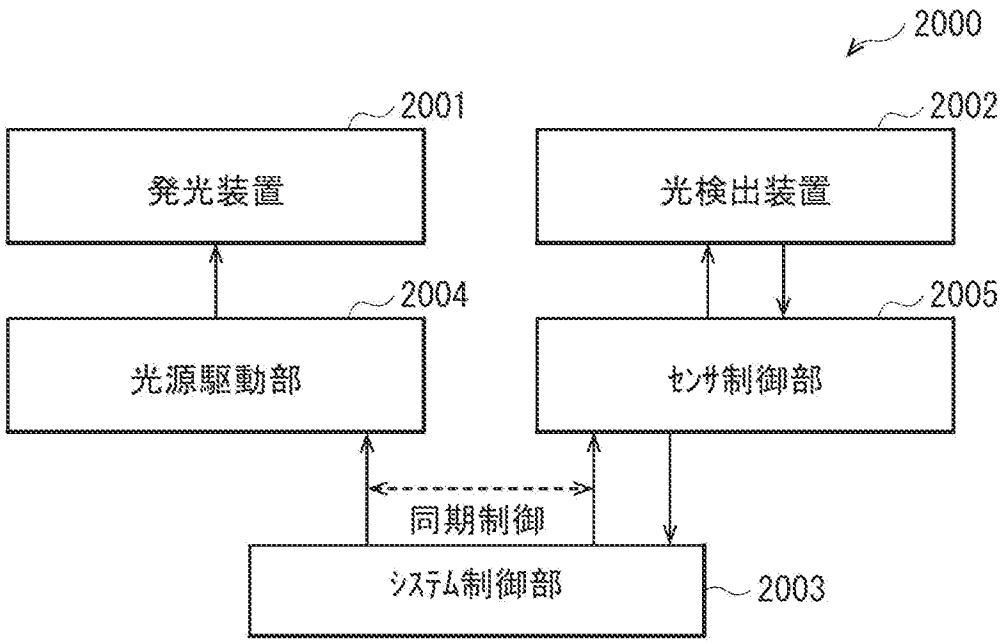
[図30]



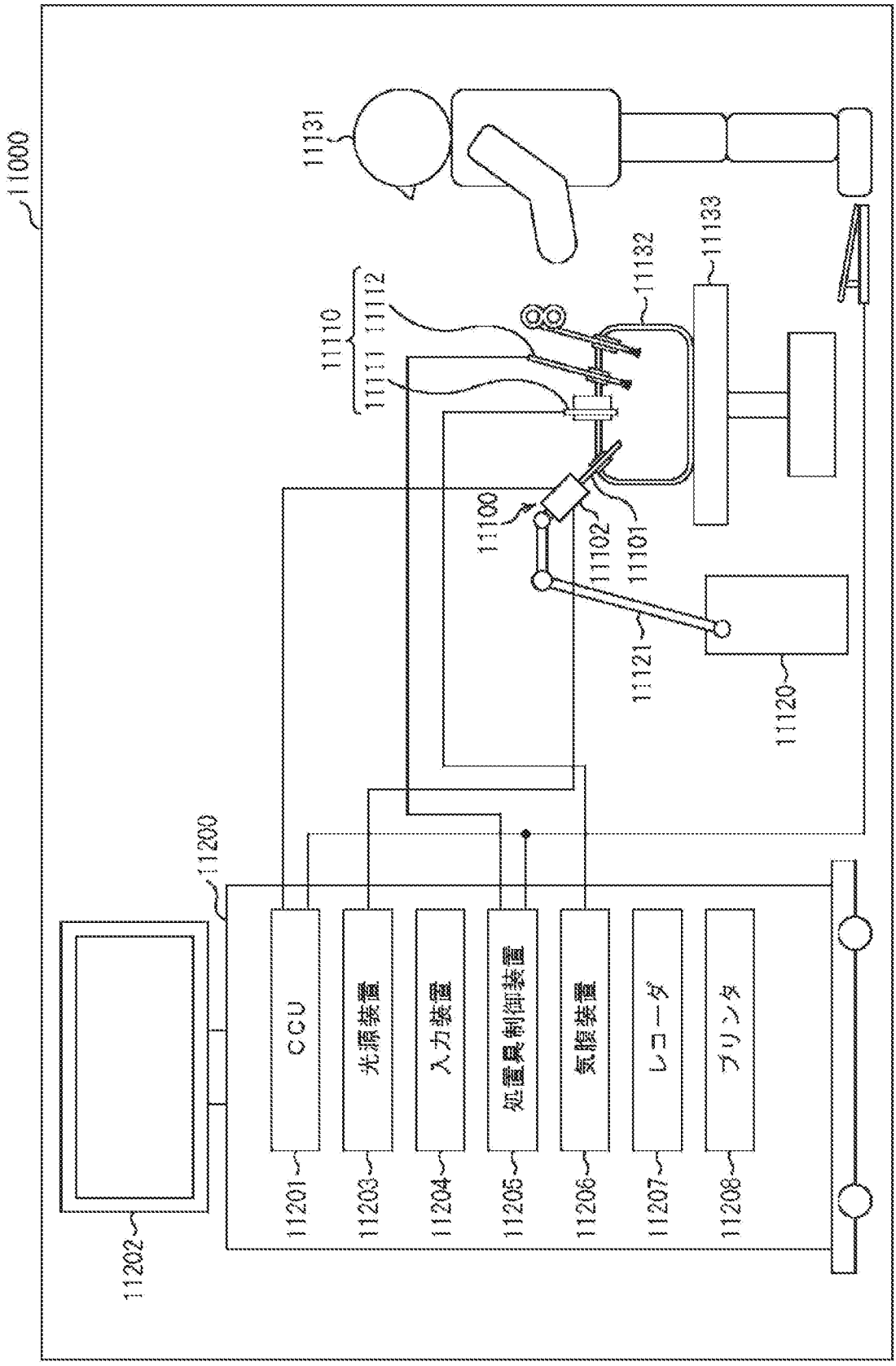
[図31A]


被写体
2100
2000
L1
L2
2006
2007
2001
2002
同期制御
システム制御部
2003

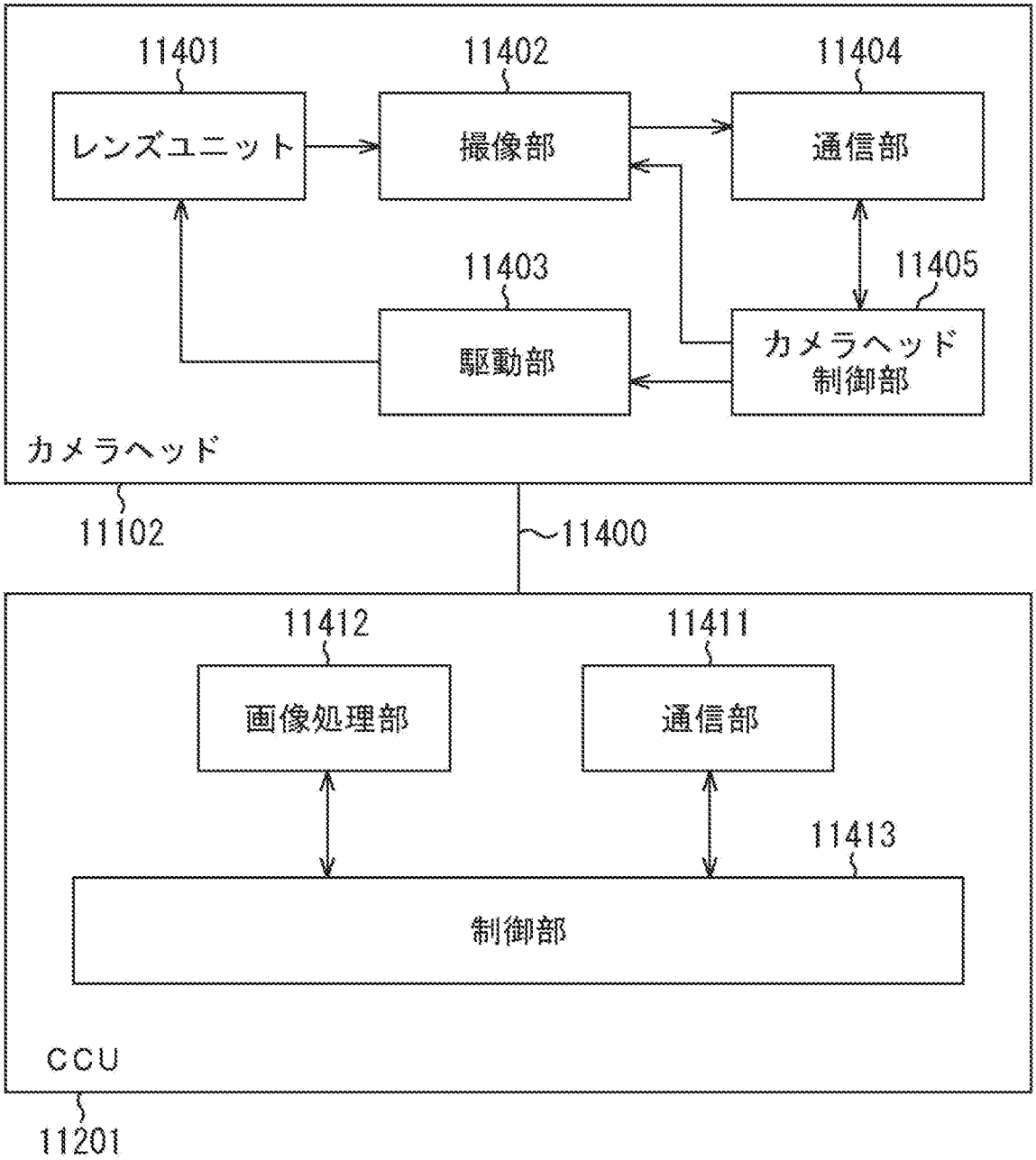
[図31B]


2000
2001
2002
発光装置
光検出装置
2004
2005
光源駆動部
センサ制御部
同期制御
システム制御部
2003

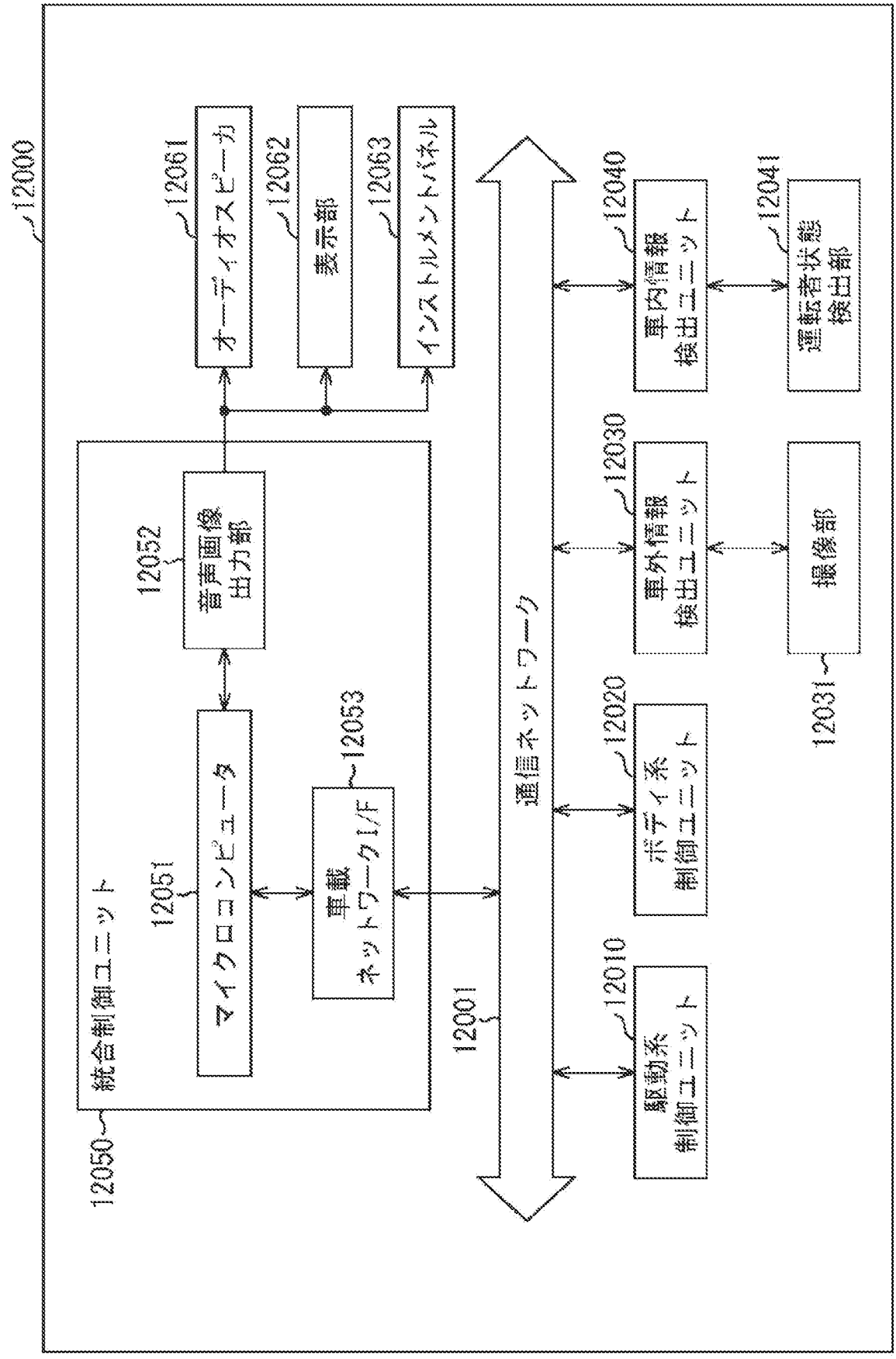
[図32]


11000
11131
11133
11132
11110
11111
11112
11100
11102
11101
11121
11120
11200
11202
CCU
光源装置
入力装置
処置具制御装置
気腹装置
レコーダ
プリンタ
11201
11203
11204
11205
11206
11207
11208

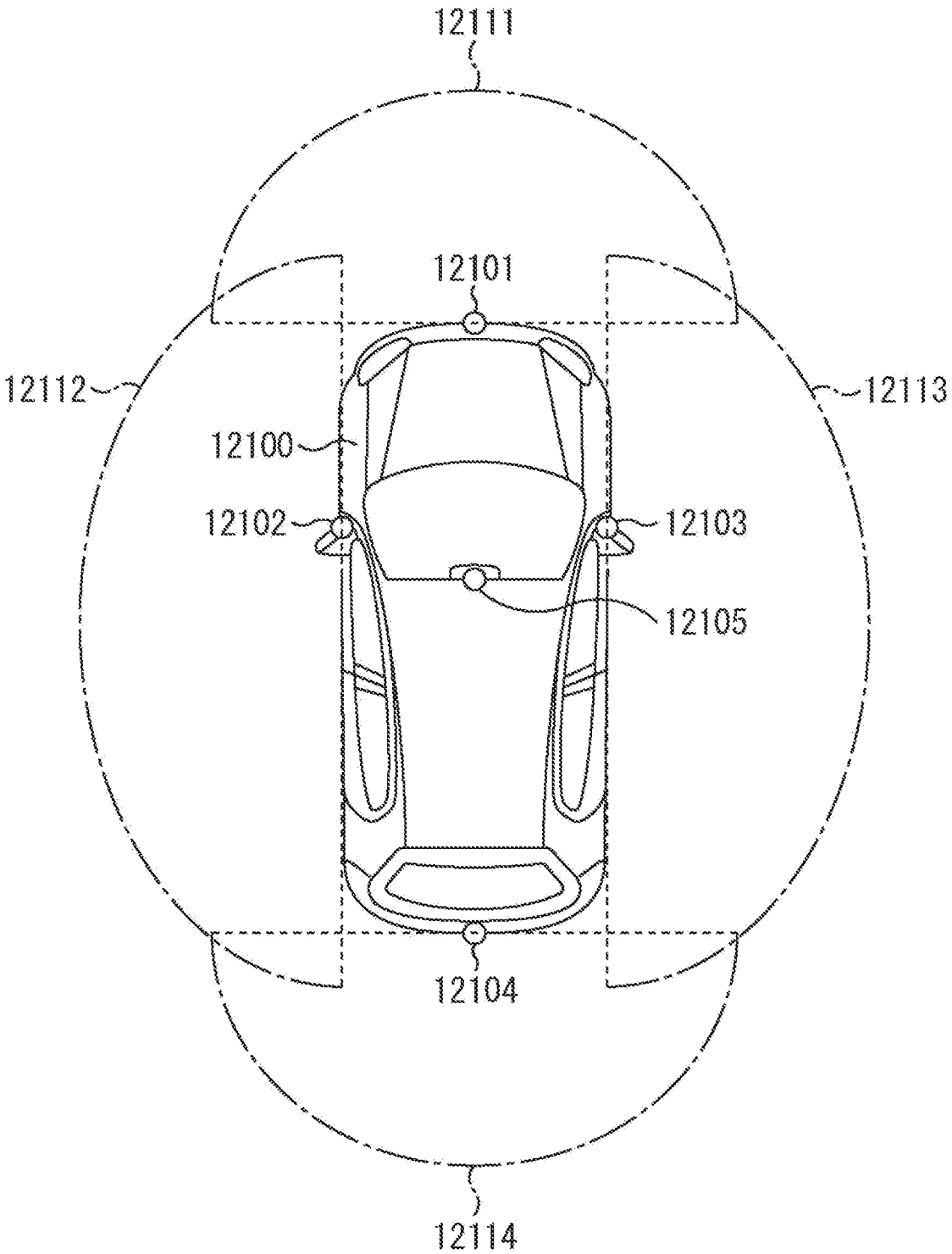
[図33]


11401
レンズユニット
11402
撮像部
11404
通信部
11403
駆動部
11405
カメラヘッド
制御部
カメラヘッド
11102
11400
11412
画像処理部
11411
通信部
11413
制御部
CCU
11201

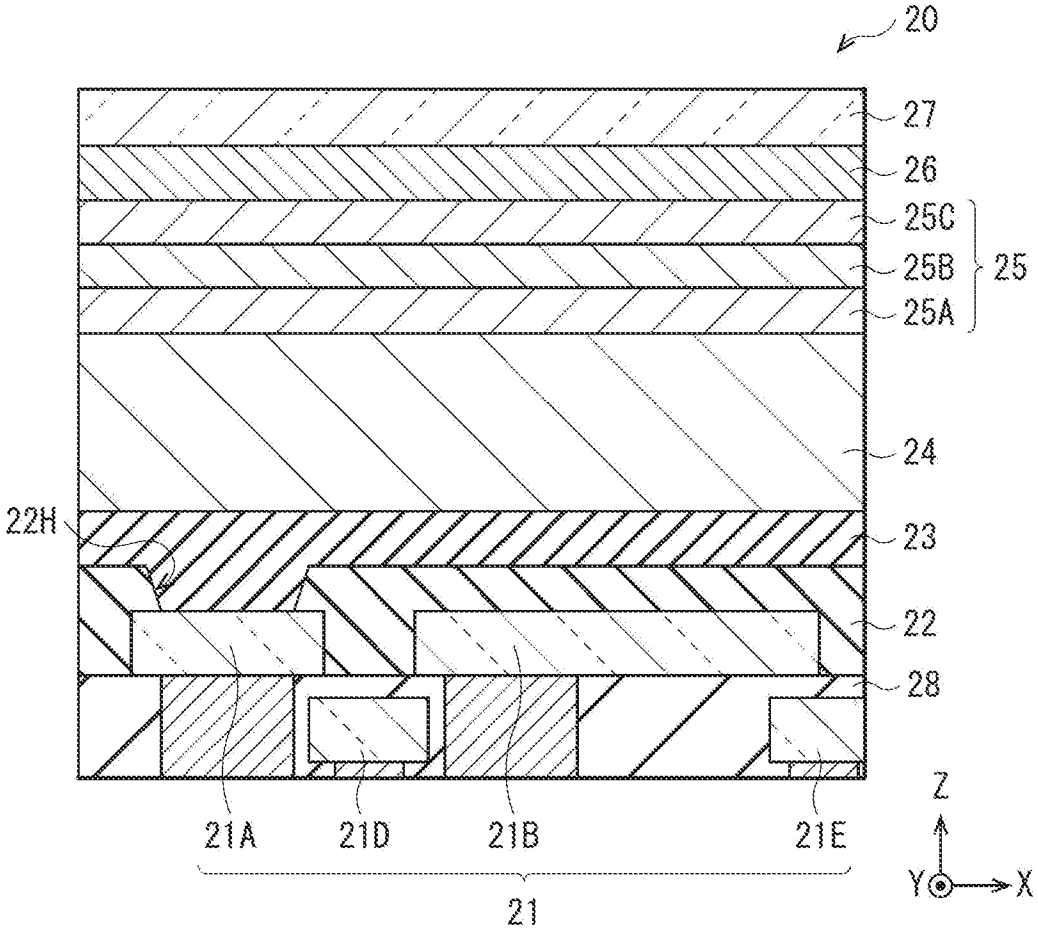
[図34]


12000
12061
オーディオスピーカ
12062
表示部
12063
インストルメントパネル
12040
車内情報
検出ユニット
12041
運転者状態
検出部
12030
車外情報
検出ユニット
撮像部
12031
12052
音声画像
出力部
12053
車載
ネットワークI/F
12020
ボディ系
制御ユニット
12010
駆動系
制御ユニット
12001
通信ネットワーク
12051
マイクロコンピュータ
統合制御ユニット
12050

[図35]


12111
12101
12112
12113
12100
12102
12103
12105
12104
12114

[図36]



# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/JP2024/036920**

## A. CLASSIFICATION OF SUBJECT MATTER

***H10F 39/18***(2025.01)i; ***H10K 30/20***(2023.01)i; ***H10K 30/30***(2023.01)i; ***H10K 30/60***(2023.01)i
FI: H01L27/146 E; H10K30/60; H10K30/30; H10K30/20

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146; H10K30/20; H10K30/30; H10K30/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| X | WO 2023/276827 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 05 January 2023 (2023-01-05)<br>paragraphs [0014]-[0121], fig. 1-4 | 1, 2, 4, 10-12 |
| Y | | 3, 5-9 |
| Y | WO 2023/007822 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 02 February 2023 (2023-02-02)<br>paragraphs [0014]-[0069], [0099]-[0105], fig. 1, 14 | 3, 5-9 |
| A | US 2015/0060775 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 05 March 2015 (2015-03-05) | 1-12 |
| A | WO 2019/151042 A1 (SONY CORPORATION) 08 August 2019 (2019-08-08) | 1-12 |
| A | WO 2020/027081 A1 (SONY CORPORATION) 06 February 2020 (2020-02-06) | 1-12 |

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| **17 December 2024** | **24 December 2024** |

| Name and mailing address of the ISA/JP | Authorized officer |
|---|---|
| **Japan Patent Office (ISA/JP)**<br>**3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915**<br>**Japan** | Telephone No. |

**INTERNATIONAL SEARCH REPORT**

International application No.
**PCT/JP2024/036920**

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| P, X | WO 2024/171854 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 22 August 2024 (2024-08-22)<br>paragraphs [0012]-[0069], fig. 1-3 | 1, 3, 6, 7, 10-12 |

**INTERNATIONAL SEARCH REPORT**
**Information on patent family members**

International application No.
**PCT/JP2024/036920**

| Patent document cited in search report | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|---|---|---|---|
| WO 2023/276827 A1 | 05 January 2023 | US 2024/0292641 A1<br>paragraphs [0078]-[0182], fig. 1-4<br>CN 117546627 A<br>KR 10-2024-0027597 A | |
| WO 2023/007822 A1 | 02 February 2023 | CN 117652031 A<br>DE 112022003779 T5 | |
| US 2015/0060775 A1 | 05 March 2015 | CN 104425717 A<br>KR 10-2015-0026833 A | |
| WO 2019/151042 A1 | 08 August 2019 | (Family: none) | |
| WO 2020/027081 A1 | 06 February 2020 | US 2021/0265428 A1<br>CN 112514073 A<br>TW 202017164 A | |
| WO 2024/171854 A1 | 22 August 2024 | (Family: none) | |

国際調査報告

国際出願番号
PCT/JP2024/036920

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H10F 39/18(2025.01)i; H10K 30/20(2023.01)i; H10K 30/30(2023.01)i; H10K 30/60(2023.01)i
FI: H01L27/146 E; H10K30/60; H10K30/30; H10K30/20

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L27/146; H10K30/20; H10K30/30; H10K30/60

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－１９９６年 |
| 日本国公開実用新案公報 | １９７１－２０２４年 |
| 日本国実用新案登録公報 | １９９６－２０２４年 |
| 日本国登録実用新案公報 | １９９４－２０２４年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

| 引用文献のカテゴリー* | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| X | WO 2023/276827 A1 (ソニーセミコンダクタソリューションズ株式会社) 05.01.2023 (2023-01-05)<br>［００１４］－［０１２１］，図１－４ | 1,2,4,10-12 |
| Y | | 3,5-9 |
| Y | WO 2023/007822 A1 (ソニーセミコンダクタソリューションズ株式会社) 02.02.2023 (2023-02-02)<br>［００１４］－［００６９］，［００９９］－［０１０５］，図1，１４ | 3,5-9 |
| A | US 2015/0060775 A1 (TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.) 05.03.2015 (2015-03-05) | 1-12 |
| A | WO 2019/151042 A1 (ソニー株式会社) 08.08.2019 (2019-08-08) | 1-12 |
| A | WO 2020/027081 A1 (ソニー株式会社) 06.02.2020 (2020-02-06) | 1-12 |
| P, X | WO 2024/171854 A1 (ソニーセミコンダクタソリューションズ株式会社) 22.08.2024 (2024-08-22)<br>［００１２］－［００６９］，図１－３ | 1,3,6,7,10-12 |

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

| 国際調査を完了した日 | 国際調査報告の発送日 |
|---|---|
| 17.12.2024 | 24.12.2024 |

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）

柴山　将隆 5F 3035

電話番号 03-3581-1101 内線 3514

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/036920

| 引用文献 | 公表日 | パテントファミリー文献 | 公表日 |
|---|---|---|---|
| WO 2023/276827 A1 | 05.01.2023 | US 2024/0292641 A1 ［００７８］－［０１８２］，図１－４ | |
| | | CN 117546627 A | |
| | | KR 10-2024-0027597 A | |
| WO 2023/007822 A1 | 02.02.2023 | CN 117652031 A | |
| | | DE 112022003779 T5 | |
| US 2015/0060775 A1 | 05.03.2015 | CN 104425717 A | |
| | | KR 10-2015-0026833 A | |
| WO 2019/151042 A1 | 08.08.2019 | （ファミリーなし） | |
| WO 2020/027081 A1 | 06.02.2020 | US 2021/0265428 A1 | |
| | | CN 112514073 A | |
| | | TW 202017164 A | |
| WO 2024/171854 A1 | 22.08.2024 | （ファミリーなし） | |