

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4420540号
(P4420540)

(45) 発行日 平成22年2月24日 (2010. 2. 24)

(24) 登録日 平成21年12月11日 (2009. 12. 11)

(51) Int. Cl.

F 1

A 6 3 F 7/02 (2006. 01)

A 6 3 F 7/02 3 2 4 E

A 6 3 F 7/02 3 0 4 Z

A 6 3 F 7/02 3 3 4

請求項の数 1 (全 34 頁)

(21) 出願番号 特願2000-229635 (P2000-229635)
 (22) 出願日 平成12年7月28日 (2000. 7. 28)
 (65) 公開番号 特開2001-218948 (P2001-218948A)
 (43) 公開日 平成13年8月14日 (2001. 8. 14)
 審査請求日 平成18年2月28日 (2006. 2. 28)
 (31) 優先権主張番号 特願平11-343688
 (32) 優先日 平成11年12月2日 (1999. 12. 2)
 (33) 優先権主張国 日本国 (JP)

前置審査

(73) 特許権者 000154679
 株式会社平和
 東京都台東区東上野二丁目2番9号
 (74) 代理人 100079049
 弁理士 中島 淳
 (72) 発明者 小林 修一
 群馬県桐生市広沢町2丁目3014番地の
 8 株式会社平和内
 (72) 発明者 赤坂 道春
 群馬県桐生市広沢町2丁目3014番地の
 8 株式会社平和内
 (72) 発明者 桑原 明守
 群馬県桐生市広沢町2丁目3014番地の
 8 株式会社平和内

最終頁に続く

(54) 【発明の名称】 遊技機の制御装置

(57) 【特許請求の範囲】

【請求項 1】

複数の電子部品が機能別に分類され、それぞれの機能に対して、各電子部品を制御する複数の制御部と、

当該複数の制御部とは分離され、それぞれの制御部へ所定の電圧の電源を供給する電源モジュールと、で構成される遊技機の制御装置であって、

入賞球の払出残数を記憶する揮発性のメモリと、

入賞口に入賞したことを検出する入賞球検出手段と、

予め定められた前記入賞口毎の払出し数に基づいて前記入賞球検出手段による入賞球の検出毎に、当該払出し数を前記メモリに記憶した払出残数に加算する加算手段と、

払出機構によって払い出された球を検出する払出済球検出手段と、

前記払出済球検出手段で払出球を検出する毎に、払い出された球数を前記メモリに記憶された払出残数から減算する減算手段と、

停電等の電源断時に、前記メモリに記憶された少なくとも払出残数を、前記電源の復帰まで保持可能なバックアップ電源を供給するバックアップ手段とを有し、

払出制御部では、

前記電源断時でかつ、前記払出機構による払出が停止してから前記払出済球検出手段で払出球を検出するのに要する最長時間経過後に前記電源モジュールから出力される電源断検出信号に基づいて、予め定められ、少なくとも最終的な払出残数を含む情報を前記メモリに記憶するための電源断処理が実行され、かつ前記電源断検出信号の発生から第1の所

10

20

定時間が経過した後にリセットが開始されることを特徴とする遊技機の制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、払出制御部へ所定の電圧の電源を供給する電源モジュールを備えた遊技機の制御装置、払出制御部における電源断時の制御方法及び獲得した遊技球又は遊技コイン等の賞品の数量で遊技者の遊技状態の優劣を決める遊技機に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】

遊技機、例えばパチンコ機において、遊技者の遊技している途中で停電があった場合、パチンコ機に搭載される電子制御機器がダウンするため、遊技の継続ができなくなる。この場合、パーラー等の設備において、予備電源等を備えていれば比較的短い時間で復旧することができるが、商用電源をそのまま用いている場合には、復旧は電力会社等の復旧作業に頼るしかない。

【0003】

一般に、パチンコ機には、電源モジュール（基板構成）が備えられ、各電子制御機器に対応した電圧（5V、12V等）を電源電圧として供給している。具体的には、電源モジュールから、中継基板を介して、主基板、払出制御基板、図柄表示基板、音声制御基板、ランプ制御基板等に必要な電源を供給している。なお、発射制御基板へは払出制御基板を経由して電源が供給されている。

【0004】

上記主基板は、遊技プログラムの実行経過に対応する状態をRAM（揮発性メモリ）に記憶しながら、遊技機全体のゲーム進行制御を行うものである（遊技機能）。なお、上記遊技プログラムの他、入賞した場合のパチンコ球の払い出し数（賞球）の制御（賞球機能）についても主基板によって管理している。

【0005】

払出制御基板は、パチンコ球の賞球払出プログラムの実行経過に対応する状態をRAMに記憶しながら、主制御基板からのパチンコ球の払出しに関するコマンドに基づく払出制御を行うと共に、パチンコ機の貸出プログラムの実行経過に対応する状態をRAMに記憶しながら、プリペイドカードユニットとの間での通信により、パチンコ球の貸出制御を行うものである。

【0006】

なお、払出制御基板、図柄表示基板、音声制御基板、ランプ制御基板は、基本的には、主基板から送られるコマンド信号に基づいて動作するようになっている。

【0007】

このようなパチンコ機において、停電があると、パチンコ球が入賞し、その入賞に応じたパチンコ球の払出残数記憶データが消去されてしまい、現実に停電前に入賞した分の払出ができなくなってしまう。このために遊技者は、不利益をこうむることになる。

【0008】

本発明は上記事実を考慮し、停電等予期せぬ電源断が発生し、電子制御機器に正規の電源電圧が供給されない間（停電中）において、電源復帰時に停電復帰前の状態に戻すことができる必要最小限の記憶能力を継続維持し、少ない消費電力で遊技者に不利益がこうむることを防止することができる遊技機の制御装置を得ることが目的である。

【0009】

また、上記目的に加えて、バックアップ電源の電源断時からの所定時間算出時間及びバックアップ電源からの電源供給の強制解除により、電源復旧時に、電源装置に接続された外部機器が誤作動を起こす可能性を未然に防ぐことのできる遊技機の制御装置の提供を目的とする。

【0010】

【課題を解決するための手段】

請求項１に記載の発明は、複数の電子部品が機能別に分類され、それぞれの機能に対して、各電子部品を制御する複数の制御部と、当該複数の制御部とは分離され、それぞれの制御部へ所定の電圧の電源を供給する電源モジュールと、で構成される遊技機の制御装置であって、入賞球の払出残数を記憶する揮発性のメモリと、入賞口に入賞したことを検出する入賞球検出手段と、予め定められた前記入賞口毎の払出し数に基づいて前記入賞球検出手段による入賞球の検出毎に、当該払出し数を前記メモリに記憶した払出残数に加算する加算手段と、払出機構によって払い出された球を検出する払出済球検出手段と、前記払出済球検出手段で払出球を検出する毎に、払い出された球数を前記メモリに記憶された払出残数から減算する減算手段と、停電等の電源断時に、前記メモリに記憶された少なくとも払出残数を、前記電源の復帰まで保持可能なバックアップ電源を供給するバックアップ手段とを有し、払出制御部では、前記電源断時でかつ、前記払出機構による払出が停止してから前記払出済球検出手段で払出球を検出するのに要する最長時間経過後に前記電源モジュールから出力される電源断検出信号に基づいて、予め定められ、少なくとも最終的な払出残数を含む情報を前記メモリに記憶するための電源断処理が実行され、かつ前記電源断検出信号の発生から第１の所定時間が経過した後にリセットが開始されることを特徴としている。

10

【００１１】

請求項１に記載の発明によれば、バックアップ手段によって、メモリに記憶された記憶データ（払出残数）を保持する。これにより、停電中は継続して払出残数を記憶でき、停電復帰直後には停電直前の払出残数に基づいて球の払出しが可能となり、遊技者にとって不利益をこうむるようなことを防止することができる。

20

【００４３】

【発明の実施の形態】

図１には、本実施の形態に係る球（ここでは、パチンコ球）３００の払出機構部３０２及びその制御ブロック図が示されている。

【００４４】

この払出機構部３０２は、パチンコ遊技機３０４（図２参照）における複数の入賞口３０６に入賞したパチンコ球３００を、それぞれ別個に検出する入賞検出スイッチ３０８を備えている。これらの入賞検出スイッチ３０８は、賞球制御装置３１０の入賞球演算部３１２に接続されている。入賞球演算部３１２では、各入賞検出スイッチ３０８毎の払出数が定められている。例えば、ある入賞口３０６に入賞すると１０個の払出し、他の入賞口３０６に入賞すると１５個の払出し、といったように、入賞口３０６毎に決められている。

30

【００４５】

この入賞球演算部３１２は、賞球払出残数計数部３１４に接続され、演算結果をこの賞球払出残数計数部３１４に送出している。賞球払出残数計数部３１４では、送られてくる球数を加算すると共に、この加算値をメモリ３１６に記憶するようにしている。

【００４６】

また、賞球払出残数計数部３１４には、賞球払出指示部３１８が接続されており、賞球払出残数計数値（すなわち、払出残数）が０以外の時、この賞球払出指示部３１８へ払出し要求を行う。

40

【００４７】

賞球払出指示部３１８では、このパルス信号に基づいて、払出機構部３０２の一部を構成する賞球ソレノイド３２０を制御する賞球ソレノイドコントローラ３２２へ払出信号（Ｈ又はＬの２値信号）を送出するようになっている。なお、ハイレベル（Ｈ）信号が払出信号であり、ローレベル（Ｌ）信号が払出停止信号である。

【００４８】

賞球ソレノイドコントローラ３２２では、この賞球ソレノイドコントローラ３２２に入力された信号がハイレベルの場合には賞球ソレノイド３２０を励磁とし、ローレベルの場合には賞球ソレノイド３２０を非励磁とするように制御する。

【００４９】

50

賞球ソレノイド 3 2 0 は、円筒形の払出球案内路 3 2 4 の側近に配設されている。払出球案内路 3 2 4 の図示しない上方はパチンコ球 3 0 0 のホッパ部が設けられており、図示しない下方は遊技者の受け皿に向けて開口されている。

【 0 0 5 0 】

賞球ソレノイド 3 2 0 が配設される側面（周面）には、スリット状の貫通孔 3 2 6 が設けられている。

【 0 0 5 1 】

賞球ソレノイド 3 2 0 は、励磁のときに収縮するロッド 3 2 0 A を備えている。

【 0 0 5 2 】

ストッパ部材 3 3 0 は、略三角形形状でその頂点 3 3 0 A の近傍に円孔 3 3 2 が設けられ、軸 3 3 4 に挿入されている。これにより、ストッパ部材 3 3 0 は、軸 3 3 4 を中心に回転可能となる。また、他の頂点（図 1 で示す底辺の右端の頂点）3 3 0 B は、前記払出球案内路 3 2 4 のスリット状の貫通孔 3 2 6 と対応しており、前記軸 3 3 4 を中心とする回転によって、この頂点 3 3 0 B の近傍が貫通孔 3 2 6 に出没するようになっている。

10

【 0 0 5 3 】

さらに、他の頂点（図 1 で示す底辺の左端の頂点）3 3 0 C の近傍にも円孔 3 3 6 が設けられ、前記賞球ソレノイド 3 2 0 のロッド 3 2 0 A の先端に取り付けられた軸 3 3 8 が軸支されている。また、この軸 3 3 8 には引張コイルばね 3 4 0 の一端が取り付けられ、他端は図示しないベース板等に固定されている。

【 0 0 5 4 】

20

これにより、ロッド 3 2 0 A は、賞球ソレノイド 3 2 0 の非励磁状態で引張コイルばね 3 4 0 の付勢力で伸長される。

【 0 0 5 5 】

このロッド 3 2 0 A の伸縮に応じて、前記ストッパ部材 3 3 0 は、軸 3 3 4 を中心に回転するため、賞球ソレノイド 3 2 0 の非励磁状態では、ストッパ部材 3 3 0 が引張コイルばね 3 4 0 の付勢力で図 1 の反時計回り方向へ回転し、頂点 3 3 0 B の近傍がスリット状の貫通孔 3 2 6 に入り込み、払出通路を閉鎖する。

【 0 0 5 6 】

一方、賞球ソレノイド 3 2 0 の励磁状態では、ロッド 3 2 0 A が磁力によって引き込まれ、これによりストッパ部材 3 3 0 が図 1 の時計回り方向へ回転し、頂点 3 3 0 B の近傍が貫通孔 3 2 6 から抜け出て、払出通路を開放する。

30

【 0 0 5 7 】

前記貫通孔 3 2 6 の直下には、払出球案内路 3 2 4 を囲むようにリング状の払出済球検出スイッチ 3 4 2 が配設されている。

【 0 0 5 8 】

この払出済球検出スイッチ 3 4 2 では、前記ストッパ部材 3 3 0 を通過し、確実に遊技者のもとへ届くパチンコ球を検出するセンサである。この払出済球検出スイッチ 3 4 2 による検出信号は、賞球制御装置 3 1 0 の賞球払出球登録部 3 4 4 へ送出されるようになっている。賞球払出球登録部 3 4 4 では、賞球払出残数計数部 3 1 4 へパチンコ球 3 0 0 が払出されたことを前記払出済球検出スイッチ 3 4 2 で検出する毎に、パルス信号を送出するようになっている。賞球払出残数計数部 3 1 4 では、この賞球払出球登録部 3 4 4 から送られる 1 パルスに対して残数を 1 ずつ減算するようになっている。なお、減算の方法はパルス信号のカウント（加算カウント、減算カウント）に限らず、払出された球を確実に減算していくものであれば他の様々な周知の方法を用いてもよい。

40

【 0 0 5 9 】

この結果、賞球払出残数計数部 3 1 4 では、入賞する毎に残数は加算され、払出しされる毎に残数は減算されるため、入賞が短時間に連続しても確実に正確な払出数で払出すことができる。

【 0 0 6 0 】

ここで、本実施の形態では、前記賞球払出残数計数部 3 1 4 に、賞球制御装置 3 1 0 の全

50

体として供給される動作電源電圧と同等の電圧を保持するバックアップ部 3 4 6 が接続されている。このバックアップ部 3 4 6 は、通常時に電荷を貯えることが可能な充電機能を有しており、電源断が発生したときには、バックアップ部 3 4 6 からの電源電圧で前記賞球払出残数計数部 3 1 4 のメモリに記録された払出残数を記憶保持しておくことができるようになっている。すなわち、電源が復帰した後、電源断直前の状態から動作が行われ、電源断による払出残数消去によって遊技者が不利益をこうむることを防止している。

【 0 0 6 1 】

なお、本実施の形態では、電源断直後の電圧の低下開始から賞球制御装置 3 1 0 の動作可能までの期間中において、賞球ソレノイド 3 2 0 への通電を先に停止し、所定時間経過した後、賞球制御装置 3 1 0 の動作を停止する、ディレイ時間を設けている。これは、払出残数の正確性を保つためであり、ストッパ部材 3 3 0 の動作により、最後に払出されるパチンコ球 3 0 0 を確実に検出するためである。

10

【 0 0 6 2 】

以下に本実施の形態の作用を説明する。

【 0 0 6 3 】

入賞検出スイッチ 3 0 8 は、図示しない発射装置から発射されたパチンコ球 3 0 0 が入賞口 3 0 6 に入賞すると、この入賞球を検出し、入賞球演算部 3 1 2 において、当該入賞検出スイッチ 3 0 8 に対応した、予め設定された払出球数に換算し、賞球払出残数計数部 3 1 4 へその払出球数に応じた信号を送出する。

【 0 0 6 4 】

20

賞球払出残数計数部 3 1 4 では、常にメモリ 3 1 6 に払出残数を記憶しており、この残数を読み出して、前記払出球数を加算し、記憶する。

【 0 0 6 5 】

賞球払出残数計数部 3 1 4 に記憶している払出球数に残数がある（すなわち、0 以外）場合には、賞球払出指示部 3 1 8 から賞球ソレノイドコントローラ 3 2 2 に払出しの指示信号（ハイレベル信号）が送出される。賞球ソレノイドコントローラ 3 2 2 では、このハイレベル信号を受けて、賞球ソレノイド 3 2 0 を励磁状態とする。

【 0 0 6 6 】

賞球ソレノイド 3 2 0 が励磁されると、ロッド 3 2 0 A が引き込まれ、ストッパ部材 3 3 0 が軸 3 3 4 を中心に図 1 の時計方向回りに回転する。この回転で、ストッパ部材 3 3 0 の頂点 3 3 0 B の近傍が払出球案内路 3 2 4 の貫通孔 3 2 6 から退避して、通路が開放するため、パチンコ球 3 0 0 は、遊技者の受け皿へと流動する。基本的には、パチンコ球 3 0 0 は、前記ハイレベルの指示信号出力中、払出しが継続されるようになっているが、このハイレベルの指示信号が継続して出力中は、ストッパ部材 3 3 0 が退避し、パチンコ球が連続して払出される。

30

【 0 0 6 7 】

ストッパ部材 3 3 0 による閉鎖部分を通過したパチンコ球 3 0 0 は、賞球払出済球検出スイッチ 3 4 2 によって検出され、その信号は賞球払出登録部 3 4 4 へ送出される。

【 0 0 6 8 】

この賞球払出登録部 3 4 4 では、賞球払出残数計数部 3 1 4 へパチンコ球 3 0 0 が払出される毎にパルス信号を送出する。賞球払出残数計数部 3 1 4 では、この賞球払出球登録部 3 4 4 から送られる信号の 1 パルスに対して残数を 1 ずつ減算する。

40

【 0 0 6 9 】

この減算によって、賞球払出残数計数部 3 1 4 に記憶した払出残数がない（すなわち、0）場合は、前記指示信号がローレベルとなり、賞球ソレノイドコントローラ 3 2 2 では、賞球ソレノイド 3 2 0 を非励磁状態とする。このため、ロッド 3 2 0 A が引張コイルばね 3 4 0 の付勢力で伸張状態となり、ストッパ部材 3 3 0 が軸 3 3 4 を中心に図 1 の反時計回り方向へ回転する。

【 0 0 7 0 】

この結果、頂点 3 3 0 B が貫通孔 3 2 6 へ入り込み、払出球案内路 3 2 4 を閉鎖し、パチ

50

ンコ球 3 0 0 の流出を止める。

【 0 0 7 1 】

上記を繰り返すことにより、入賞口 3 0 6 に入賞する毎に、適正な払出数で遊技者にパチンコ球 3 0 0 を払い出すことができる。

【 0 0 7 2 】

上記通常の遊技が行われている最中に、停電等の突然の電源断（以下、単に停電という）が発生すると、各部に電源が行き渡らなくなり賞球ソレノイド 3 2 0 の動作が停止（非励磁状態）し、賞球制御装置 3 1 0 の動作も停止する。このため、記憶していた払出残数も消えてしまうことになり、遊技者に不利益を与える。

【 0 0 7 3 】

そこで、本実施の形態では、必要最小限の電圧を維持し、遊技者の不利益を解消するべく、賞球払出残数計数部 3 1 4 へバックアップ部 3 4 6 からバックアップ電源を供給するようにしている。以下、図 3 のフローチャートに従い、停電時の処理の詳細を説明する。

【 0 0 7 4 】

まず、ステップ S 6 0 0 では、最先に賞球ソレノイド 3 2 0 への電源を断つ。これは、指示信号がローレベルとなったのと同様であり、賞球ソレノイド 3 2 0 は、非励磁状態となり、ストッパ部材 3 3 0 による払出球案内路 3 2 4 の閉鎖がなされる。なお、この閉鎖状態は、引張コイルばね 3 4 0 の付勢力で保持される。これにより、賞球払出しが停止される。

【 0 0 7 5 】

次に、ステップ S 6 0 2、6 0 4、6 0 6 において、払出球の検出を所定時間継続する。これは、賞球ソレノイド 3 2 0 の動作と、払い出されるパチンコ球 3 0 0 の位置の関係で、最後に払い出されるパチンコ球 3 0 0 まで正確に検出するためであり、賞球ソレノイド 3 2 0 への通電が断った後も賞球払出済球検出スイッチ 3 4 2 並びに賞球制御装置 3 1 0 を正常に動作させることで、上記正確な検出が可能となる。

【 0 0 7 6 】

ステップ S 6 0 6 で所定時間経過したと判断されると、ステップ S 6 0 8 へ移行して、最終的な払出残数をメモリに記憶する。このメモリは、バックアップ部 3 4 6 からのバックアップ電源によって常に電源が確保されるため、払出残数記憶データを確実に保存しておくことができる。

【 0 0 7 7 】

前記払出残数の記憶後は、リセット待ちとする。すなわち、上記制御は、停電直後の電圧低下中において、賞球制御装置 3 1 0 等が動作可能な電圧を維持している間に処理されるものであり、時間がたてば自然に電圧が低下し続け、最終的には電源電圧 0 の状態となる。しかし、上述の如く、払出残数のみは、バックアップ電源により十分な時間保持することができる。

【 0 0 7 8 】

電源復帰後はリセットがかかり、賞球制御装置 3 1 0 は、通常の電源投入時と同様に立ち上がる。すなわち、停電がいつ起こるかわからないため、賞球制御装置 3 1 0 のメインプログラムを確実に立ち上げるためにリセットをかける。これにより、プログラムが暴走することが防止され、賞球制御装置 3 1 0 は確実に復帰する。

【 0 0 7 9 】

また、復帰後は、賞球払出残数計数部 3 1 4 に記憶された払出残数の読出しから始まり、残数があれば、この電源復帰後直ちに実行することにより、停電前に入賞し、払い出されなかったパチンコ球 3 0 0 を正確に遊技者に払い出すことができる。また、電源復帰後、遊技者が遊技を開始し入賞があったとしても、前記記憶した払出残数に加算されるため、本実施の形態によるシステムは、停電による不具合を、遊技者にも、パチンコ店にも、一切与えることがない。

【 0 0 8 0 】

なお、本実施の形態では、払出機構部 3 0 2 の一部として賞球ソレノイド 3 2 0 を用いた

10

20

30

40

50

が、ストッパ部材 330 を作動させる機構として、ステッピングモータや電磁クラッチ等の他の駆動源を適用してもよい。いずれにしても、電源断状態で払出球案内路 324 を閉鎖する構造であればよい。

【0081】

以下に、上記実施の形態で説明した賞球払出機構並びにその制御システムが搭載された、パチンコ機の制御システムの好適な実施例を説明する。

(第1の実施例)

図4には、第1の実施例に係るパチンコ機の制御装置が示されている。

(電源制御装置の全体概略構成)

遊技機の制御装置は、パチンコ店の島側に設けられた電源(24V, 50/60Hz)が供給される電源モジュールとしての電源基板12と、後述するパチンコ機の各機能の全般を制御するための主制御基板14と、パチンコ機に使用されるパチンコ球の入賞時の払い出し、並びに金銭等に代えてパチンコ球を貸与するための貸し出しを制御するための払出制御基板16と、払出制御基板16のもとで機能する発射制御基板24と、で構成されている。また、前記主制御基板14のもとで機能する図柄制御基板18、音声制御基板20、ランプ制御基板22と、が設けられている。なお、主制御基板14のもとで機能する制御基板は、前記の如く3つに分割されていることに限定されるものではなく、遊技機の構成に応じて統廃合されてもよい。

【0082】

電源基板12の出力線(DC24VRMS, DC12V-A, DC12V-B, DC5V, PDWN, VBACKUP, GND)は、中継基板26を介して、前記主制御基板14にはDC12V-A, DC12V-B, DC5Vの電源電圧が供給され、払出制御基板16にはDC12V-A, DC12V-B, DC5V, PDWN, VBACKUPの電源電圧が供給され、図柄表示制御基板18と音声制御基板20にはそれぞれDC12V-Aの電源電圧が供給され、ランプ制御基板22にはDC24VRMS, DC12V-Aの電源電圧が供給され、発射制御基板24にはDC24VRMS, DC12V-A, DC5Vの電源電圧が供給されている。

【0083】

この中継基板26を設けて電源基板12からの出力を必要な数に振り分けることにより、電源基板12を機種を越えて共通使用すること、電源基板12に設ける出力端子の数を減らすことが可能となる。

【0084】

なお、図柄表示制御基板18は図柄表示器28の表示を制御し、音声制御基板20は、スピーカ30の出力を制御し、ランプ制御基板22は各種ランプ32の点灯を制御し、発射制御基板24は、発射ソレノイド34の駆動を制御する。

【0085】

払出制御基板16には、通信回線120を介してプリペイドカードユニット36が接続されており、このプリペイドカードユニット36には、電源基板12から直接必要な電源電圧(AC24V, AC24V)が供給されている。

【0086】

プリペイドカードユニット36は、パチンコ機に接続され、遊技者の貸出要求に応じて、払出制御基板16に遊技球の貸出指示を行うようになっている。

(主制御基板の構成)

図4に示される如く、主制御基板14には、コントローラとしてのIC(ワンチップCPU)38が設けられている。IC38では、演算及び制御処理を行い、プログラムの手順を記憶し、プログラムの制御状態(賞球残数、タイム値等)を記憶する機能を有しており、その構成は以下の通りである。

【0087】

すなわち、このIC38は、CPU40、RAM42、ROM44及びこれらを接続するコントロールバスやデータバス等のバス46で構成されている。IC38には、水晶発振器48並びに電圧監視回路50が接続されている。水晶発振器48は、IC38の動作タイミングの基準となるクロックを発生する素子である。電圧監視回路50は、IC38の

10

20

30

40

50

電源である5V電源電圧を検出し、IC38を初期化する回路であり、電源投入時は5Vの電源電圧を規定値を超えてから、所定時間遅延させてリセットを解除し、電源断時は5Vの電源電圧が規定値以下となったら、リセットを発生させる仕様となっている。

【0088】

また、RAM42は、賞球払出残数42Aやタイマ42B等の制御状態を記憶している。

【0089】

主制御基板14には、前記中継基板26からDC12V-A,DC12V-B,DC5V,GNDの各線が接続されている。

【0090】

さらに、パチンコ機の各種入賞検出スイッチ56（本実施の形態の入賞検出スイッチ308に対応）からの信号が、入力ポート58を介してIC38に入力されている。また、入賞検出スイッチ56は、それぞれ賞球払出数が予め設定されている。

【0091】

IC38には、さらに5個の出力ポート60、62、64、66、68と3個の入力ポート70、71、73が接続されている。

【0092】

第1の出力ポート60は、出力バッファ72を介して図柄表示制御基板18に接続され、図柄表示に関するコマンドが主制御基板14から送出されるようになっている。なお、この図柄表示制御基板18には、中継基板26から所定の電源電圧（DC12V-B）が供給されている。

【0093】

第2の出力ポート62は、出力バッファ74を介して音声制御基板20に接続され、音声に関するコマンドが主制御基板14から送出されるようになっている。なお、この音声制御基板20には、中継基板26から所定の電源電圧（DC12V-B）が供給されている。

【0094】

第3の出力ポート64は、出力バッファ76を介してランプ制御基板22に接続され、ランプ点灯に関するコマンドが主制御基板14から送出されるようになっている。なお、このランプ制御基板22には、中継基板26から所定の電源電圧（DC24VRMS,DC12V-A）が供給されている。

【0095】

第4の出力ポート66は、出力バッファ78を介して、前記払出制御基板16の後述する入力バッファ84へパチンコ球の払出しに関するコマンドを送出するようになっている。

【0096】

第5の出力ポート68は、出力ドライバ80を介してパチンコ機の大入賞口（パチンコ球の入賞口を増加拡大するための入賞口）ソレノイド82に接続され、この大入賞口の開閉を制御するようになっている。なお、この大入賞口の開閉を動作する駆動源には、DC12V-Aの電源電圧が供給されている。大入賞口ソレノイド82は、大入賞口を遊技者によって有利な特別状態となった場合に開放する。

【0097】

入力ポート70には、賞球払出装置86に設けられた準備球検出スイッチ86Aからの信号が入力されるようになっている。なお、この準備球検出スイッチ86Aは、DC12V-Bの電源電圧で動作する。

【0098】

入力ポート71には、オーバーフロースイッチ86Bからの信号が入力されるようになっている。このオーバーフロースイッチ86Bは、DC12V-Bの電源電圧で動作する。

【0099】

入力ポート73には、抵抗73Bを介してDC5Vの電源線73Aと、フォトカプラ88を構成するトランジスタ部88Aのコレクタが接続されている。

【0100】

このトランジスタ部88Aのエミッタはアースされており、この結果入力ポート73に印

10

20

30

40

50

加される電圧値は、トランジスタ部 8 8 A のオフ状態で 5 V、オン状態で 0 V となる。

【 0 1 0 1 】

トランジスタ部 8 8 A のベース部は発光部 8 8 B の受光部となっており、発光部 8 8 B の発光によってベース - エミッタ間で電流が流れることで、コレクタ - エミッタ間をオンとすることができる。

【 0 1 0 2 】

発光部（発光ダイオード）のアノード側は DC12-B の電源線 7 3 C が接続され、発光電源として利用されている。この電源線 7 3 C は、賞球払出済球検出スイッチ 8 6 C にも接続され、賞球払出済球検出スイッチ 8 6 C（本実施の形態の払出済球検出スイッチ 3 4 2 に相当）の動作電源としても利用されている。

10

【 0 1 0 3 】

発光部のカソード側は抵抗 7 3 D を介して、賞球払出済球検出スイッチ 8 6 C の出力信号線 8 6 D と接続されており、この賞球払出済球検出スイッチ 8 6 C によるパチンコ球の検出の有無による電圧変化により、発光部の発光を制御している。

【 0 1 0 4 】

前記賞球払出済球検出スイッチ 8 6 C の電源線 7 3 C と出力信号線 8 6 D とは、賞球中継基板 9 0 において分岐され、電源分岐線 9 0 A と出力信号分岐線 9 0 B は、払出制御基板 1 6 に設けられたフォトカプラ 1 8 8 へ接続されている。

【 0 1 0 5 】

上記構成は、結果としては賞球払出済球検出スイッチ 8 6 C によるパチンコ球の検出の有無信号を入力ポート 7 3 を介して IC 3 8 へ供給するのに変わりはないが、フォトカプラ 8 8、1 8 8 を用いることで、主制御基板 1 4 と払出制御基板 1 6 間におけるグラウンドループの発生を防止することができ、かつノイズ耐性を向上することができる。

20

【 0 1 0 6 】

また、賞球払出装置 8 6 には、賞球ソレノイド 8 6 E（本実施の形態の賞球ソレノイド 3 2 0 に相当）が設けられ、この賞球ソレノイド 8 6 E は、後述する払出制御基板 1 6 によって制御されるべく、電源線 8 6 F、動作信号線 8 6 G は、払出制御基板 1 6 へ接続されている（後述）。

【 0 1 0 7 】

なお、前記準備球検出スイッチ 8 6 A、オーバーフロースイッチ 8 6 B 並びに賞球払出済球検出スイッチ 8 6 C は、共通のアース端子 8 6 H に接続されアースされている。

30

（払出制御基板の構成）

払出制御基板 1 6 は、パチンコ機に使用される遊技球の入賞時の払出し、及び金銭等に代えてパチンコ球を貸与するための貸出を制御する基板である。

【 0 1 0 8 】

入賞時の賞球払出しは、主制御基板 1 4 からの賞球制御コマンドに基づいて賞球払出装置 8 6 を制御することで行うようになっている。また、主制御基板 1 4 からのコマンドには、賞球払出を許可する賞球許可コマンドと、賞球払出を禁止する賞球禁止コマンド、賞球払出数を指示する賞球数コマンドがある。

【 0 1 0 9 】

パチンコ球の貸出しは、パチンコ機と接続されたプリペイドカードユニット 3 6 との通信に基づいて、貸出払出装置を制御することで行う。

40

【 0 1 1 0 】

このような機能を持つ払出制御基板の構成は以下の通りである。

【 0 1 1 1 】

図 4 に示される如く、払出制御基板 1 6 には、コントローラとしての IC（ワンチップ CPU）1 3 8 が設けられている。この IC 1 3 8 は、CPU 1 4 0、RAM 1 4 2、ROM 1 4 4 及びこれらを接続するコントロールバスやデータバス等のバス 1 4 6 で構成されている。IC 1 3 8 には、水晶発振器 1 4 8 並びに電圧監視回路 1 5 0 が接続されている。

50

【 0 1 1 2 】

また、RAM 1 4 2 は、賞球払出残数 1 4 2 A やタイマー 1 4 2 B 等の制御状態を記憶している。

【 0 1 1 3 】

払出制御基板 1 6 には、前記中継基板 2 6 から DC12V-A, DC12V-B, DC5V, PDWN, VBACKUP, GND の各線が接続されている。

【 0 1 1 4 】

電源断検出信号としての PDWN は、前記 IC 1 3 8 の NMI 端子に入力されている。この NMI は、CPU 1 4 0 に設けられたマスク不能な外部割り込み端子であり、この端子の信号がアクティブになると、CPU 1 4 0 は、ROM 1 4 4 に記憶された NMI 割り込み処理を実行する。なお、この NMI に対し、INT 端子の適用も可能である。すなわち、INT は、マスク可能な外部割り込み端子であり、この端子がアクティブになると CPU 1 4 0 は ROM 1 4 4 に記憶された INT 割り込み処理を実行する。

10

【 0 1 1 5 】

ここでは、処理の緊急度が高い NMI が適用され、停電が発生したときに、これを検出し、払出制御基板 1 6 の IC 1 3 8 に停電発生を報知する役目を有している。この報知を受けることによって、IC 1 3 8 では、NMI 割り込み処理（予め定められた電源断処理）を実行する。

【 0 1 1 6 】

また、バックアップ電源としての VBACKUP は、前記 IC 1 3 8 の RAM 1 4 2 に接続されている。この VBACKUP は、IC 1 3 8 の RAM 1 4 2 にバックアップ電源を供給する役目を有しており、そのバックアップ電源の電圧は、RAM 1 4 2 に記憶されたデータを所定時間保存維持できる程度の電圧（約 4.5V）及び容量とされている。

20

【 0 1 1 7 】

さらに、プリペイドカードユニット 3 6 からの通信回線 1 2 0 が、入出力ポート 1 2 2 を介して IC 1 3 8 に入力されている。

【 0 1 1 8 】

IC 1 3 8 には、さらに 3 個の入力ポート 1 6 0、1 6 2、1 6 4 と、3 個の出力ポート 1 6 6、1 6 8、1 7 0 が接続されている。

【 0 1 1 9 】

第 1 の入力ポート 1 6 0 には、前記主制御基板 1 4 の出力バッファ 7 8 から送出されるコマンドが入力される入力バッファ 8 4 に接続されている。

30

【 0 1 2 0 】

第 2 の入力ポート 1 6 2 には、前記フォトダイオード 8 8 と同一構成のフォトカプラ 1 8 8 が接続されている（構成説明省略）。フォトカプラ 1 8 8 には、前記賞球中継基板 9 0 で分岐された、主制御基板 1 4 からの電源分岐線 9 0 A と前記賞球払出済球検出スイッチ 8 6 C からの信号分岐線 9 0 B が接続され、賞球払出済球検出スイッチ 8 6 からの信号が入力されるようになっている。

【 0 1 2 1 】

第 3 の入力ポート 1 6 4 には、貸出払出装置 1 7 8 に設けられた貸出球検出スイッチ 1 8 0 からの信号線 1 8 0 A が接続され、所定の信号が入力されるようになっている。この貸出球検出スイッチ 1 8 0 は、DC12V-B の電源電圧で動作する（電源線 1 8 0 B、アース線 1 8 0 C 参照）

40

第 1 の出力ポート 1 6 6 は、出力ドライバ 1 8 2 を介して、前記賞球払出装置 8 6 に設けられた賞球ソレノイド 8 6 E の動作信号線 8 6 G と接続されている。この賞球ソレノイド 8 6 E の電源線 8 6 F は、払出制御基板 1 6 から DC12V-A の電源電圧を受けている。賞球ソレノイド 8 6 E は、励磁によってパチンコ球を排出し、非励磁によってパチンコ球の流れを停止させるストッパ部材の開閉を実行する役目を有しており（実施の形態参照）、前記第 1 の出力ポート 1 6 6 からの信号に応じてストッパ部材の開閉が制御される。

【 0 1 2 2 】

50

第2の出力ポート168は、出力ドライバ184を介して貸出払出装置178に設けられた貸出ソレノイド192に接続されている。貸出ソレノイド192はDC12V-Aの電源電圧で動作する。また、この貸出ソレノイド192は、金銭（プリペイドカードを含む）に応じた球数を貸し出すために前記賞球ソレノイド86Eと同等に構成され、励磁によってパチンコ球を排出し、非励磁によってパチンコ球の流れを停止させるストッパー部材の開閉を実行する役目を有しており、前記第2の出力ポート168からの信号に応じてストッパー部材の開閉が制御される。

【0123】

第3の出力ポート170は、出力バッファ194を介して発射制御基板24に接続され、発射（パチンコ球を弾き飛ばすための機器（発射ソレノイド34）の動作）に関する許可及び禁止の信号が払出制御基板16から送出されるようになっている。なお、発射制御基板24には、中継基板26から所定の電源電圧が供給されている。

（電源基板の構成）

図5に示される如く、電源基板12の筐体（図示省略）には、商用電源AC24V（50/60Hz）が入力される電源プラグ200から電源線202A、202Bが接続される端子204A、204Bと、電源基板12の筐体をアースするための端子204Cが設けられている。なお、商用電源は、通常100V/50Hz或いは100V/60Hzであるが、図示しない島側に設けられたトランス等によりにより24Vに降圧されている。また、端子204Cには、サージアブソーバ205が接続されている。サージアブソーバ205は、電源基板12のグラウンドレベルがフレームグラウンドに対してある程度大きくなった場合、グラウンドの電荷をフレームグラウンドに放電するためのものである。これにより、グラウンドレベルの頻繁な変動を抑えることができ、静電気等に対するノイズ耐性を向上することができる。

【0124】

端子204A、204Bは連絡線206、207によって端子204D、204Eに接続されており、この端子204D、204Eには、前記プリペイドカードユニット36が接続されている。なお、連絡線206側には、ヒューズ208が介在されている。

【0125】

端子204A、204Bに接続される電源線202A、202Bは、それぞれ全波整流回路210に接続されている（電源線202Aには、過電流保護回路209が介在される）。

【0126】

過電流保護回路209は、電源基板12を過電流から保護する目的で設けられている。

【0127】

全波整流回路210は、4個ダイオードで構成されたブリッジ回路で構成されており、交流電源が直流電源に変換される。従って、全波整流回路210の出力は電源線212とアース線214となる。

【0128】

電源線212は分割され、一方は過電流保護回路218を介して端子204F（DC24VRMS）に接続されている。この過電流保護回路218は、ランプ制御基板22や発射制御基板24、或いは電子部品等を過電流から保護することが目的である。

【0129】

また、電源線212の他方は、ダイオードと電解コンデンサで構成される平滑回路220を介してDC12V-Aレギュレータ222と、DC12V-Bレギュレータ223と、DC5Vレギュレータ224と、第1電源断検出回路226と、第2電源断検出回路227にそれぞれ入力されている。なお、DC12V-Aレギュレータ222とDC12V-Bレギュレータ223とDC5Vレギュレータ224には、それぞれ過電流保護回路が内蔵されている。

【0130】

このDC12V-Aレギュレータ222の出力端は端子204G（DC12V-A）に接

10

20

30

40

50

続され、DC 12 V - Bレギュレータ 223 の出力端は端子 204 H (DC 12 V - B) に接続され、DC 5 Vレギュレータ 224 の出力端は端子 204 I (DC 5 V) に接続されている。

【0131】

また、第1電源断検出回路 226 は、入力電圧が所定値 V1 まで下がった時点でローレベル信号を出力する回路であり、出力停止信号としてDC 12 V - Aレギュレータ 222 へ入力されている。

【0132】

第2電源断検出回路 227 は、入力電圧が所定値 V2 ($V2 < V1$) まで下がった時点でローレベル信号を出力する回路であり、端子 204 J (PDWN) に接続されている。また、この第2電源断検出回路 227 の出力線は分岐されて、遅延回路 229 の入力側に接続されている。この遅延回路 229 の出力側は、前記DC 5 Vレギュレータ 224 に出力停止信号として入力されるようになっている。

10

【0133】

また、DC 5 Vレギュレータ 224 は出力端において分岐されており、ショットキーダイオード 228 を介してバックアップ電源として適用される電気二重層コンデンサ 230 の一端に接続されている。なお、蓄電用コンデンサとして機能するものであれば、電気二重層コンデンサ 230 の代わりに電解コンデンサであってもよい。

【0134】

ショットキーダイオード 228 は、5 V電源が復帰するときにDC 5 V電源からの電流を電気二重層コンデンサ 230 に供給し、5 V電源断時に電気二重層コンデンサ 230 からDC 5 V端子に電流を逆流させないために設けたものである。

20

【0135】

前記電気二重層コンデンサ 230 の他端はアースされている。電気二重層コンデンサ 230 の一端側、すなわちプラス側は端子 204 K (VBACKUP) に接続されている。なお、端子 204 L (GND) はアースされている。

【0136】

また、端子 204 K には、放電抵抗 232 が接続され、かつアースされている。これは、電気二重層コンデンサ 230 で蓄えられた電荷を放電するために設けられている。すなわち、一般的にRAM 142 の保持電流が少なくバラツキも大きいので、バックアップ時間の算出が難しい。そこで、RAM 142 の保持電流を無視できる程度の大きな放電電流値になるようにこの放電抵抗 232 を設定することで、バックアップ時間の算出を容易にしている。なお、図5に二点鎖線で示すように、放電抵抗 234 とスイッチ 236 とが直列接続された回路を、前記放電抵抗 232 に並設し、強制的にバックアップを解除したいときにスイッチ 236 をオンし、放電抵抗 234 によって迅速に放電させるようにしてもよい。また、放電抵抗 234 は強制的にバックアップを解除させる用途で使用されることから、放電電流値が大きくなるような抵抗値に設定することが必要である。なお、放電抵抗 234 を介さずにスイッチ 236 のみで放電させる構成でもよい。

30

【0137】

DC 12 V - Aレギュレータ 222 は、平滑回路 220 から入力される直流電源から安定化したDC 12 Vを生成するものである。この出力電源は、賞球ソレノイドなどスイッチ以外の一般的に消費電力が大きい大電力電子部品の電源として使用される。

40

【0138】

また、このDC 12 V - Aレギュレータ 222 は、第1電源断検出回路 226 からの出力停止信号により、強制的に出力が停止されるようになっている。

【0139】

これは、電源断時に消費電力の大きい電源系統を即時に出力停止とすることで、他の電源系統 (DC 12 V - B 及びDC 5 V) を長い時間維持するためである。これにより、平滑回路 220 を小型共通化することが可能となる。

【0140】

50

また、賞球ソレノイド電源として使用される電源を、電源断時に即時に停止させることで、賞球ソレノイド 8 6 E の駆動停止から賞球払出済球検出スイッチ 8 6 C の電源 (D C 1 2 V - B) や制御基板電源 (D C 5 V) の補償電圧の維持時間に求められる性能を緩和することができ、電源基板 1 2 の安価な構成が可能となる。

【 0 1 4 1 】

D C 1 2 V - B レギュレータ 2 2 3 は、賞球払出済球検出スイッチ 8 6 C 等のスイッチ専用電源として使用され、消費電力が比較的小さい、小電力電気部品専用である。

【 0 1 4 2 】

次に、D C 5 V レギュレータ 2 2 4 は、I C 3 8、1 3 8 等の制御用電源として使用されるものであり、バックアップ電源蓄電用の電気二重層コンデンサ 2 3 0 の充電にも使用される。

10

【 0 1 4 3 】

この D C 5 V レギュレータ 2 2 4 には、前述のように遅延回路 2 2 9 から出力停止信号を受けるようになっており、第 2 電源断検出回路 2 2 7 が電源断を検出した時点で、所定時間遅延させた後強制的に出力が停止される構成となっている。なお、所定時間は、主制御基板 1 4 及び払出制御基板 1 6 における払出残数の記憶等のバックアップ処理に必要な時間である。これにより、前記 D C 1 2 V - B が動作可能な時間の維持、正確な払出済球検出スイッチ 8 6 C による検出処理が可能となる。

【 0 1 4 4 】

上記構成の電源制御回路では、停電になると、まず、第 2 の電源断検出回路 2 2 7 によって電圧低下を検出し、主制御基板 1 4 及び払出制御基板 1 6 へ報知する。このときの電源電圧は各制御基板が動作可能な状態であるため、各制御基板は予め定められた電源断処理を実行する。

20

【 0 1 4 5 】

本実施の形態では、上記電源断処理は、停電復帰後に停電直前の状態になるための処理が実行される。このとき、必ず記憶しておかなければならない情報があるため、これらの情報は、I C 1 3 8 の R A M 1 4 2 に格納しておく。この R A M 1 4 2 は、停電中に電気二重層コンデンサ 2 3 0 から供給される電源電圧 (約 4 . 5 V) によって、記憶状態を維持することができるため、前記情報を停電復帰後まで保持しておくことができる。

【 0 1 4 6 】

30

以下、図 6 及び図 7 のフローチャートに従い、第 1 の実施例の作用を説明する。

【 0 1 4 7 】

まず、図 6 のフローチャートにおいて、主制御を説明する。

【 0 1 4 8 】

ステップ S 1 0 0 では、このプログラムのスタートが電源投入 (或いは電源復帰) によるものなのか、周期的リセット信号によるものであるかを判断する。この判断は、R A M 4 2 のパワーオン監視用エリアに、電源投入時に 1 回書き込まれる特定データの有無により行う。

【 0 1 4 9 】

特定データがある場合には、周期的リセット信号によるプログラムスタートと判断し、ステップ S 1 0 1 へ移行する。特定データがない場合には、電源投入によるプログラムスタートと判断し、ステップ S 1 2 3 へ移行して初期化処理を行う。このステップ S 1 2 3 は、電源投入時に 1 回のみ処理されるルーチンであり、初期化処理の実行後 R A M 4 2 のパワーオン監視用エリアに特定データの書き込みを行う。この結果、次回以降のプログラムスタート時には、ステップ S 1 0 0 において周期的リセット信号によるプログラムスタートと判断され、ステップ S 1 0 1 へ移行する。なお、ステップ S 1 2 3 の処理後は、周期的リセット信号を待つことになる。

40

【 0 1 5 0 】

ステップ S 1 0 1 では、一般遊技処理を行う。このステップ S 1 0 1 から移行するステップ S 1 0 2 からステップ S 1 0 4 では、入賞球による賞球数コマンドの送信処理と賞球残

50

数カウンタへの加算処理を行う。本実施例においては、賞球払出が可能であるかどうかにかかわらず、賞球数コマンドを払出制御基板 16 に送信する構成としたことを特徴としている。これは、賞球のバックアップを払出制御基板 16 にて行うためであり、これによって、不意の停電等が発生した場合においても正確な賞球残数の記憶保持を行うことが可能となる。

【0151】

まず、ステップ S 102 では、入賞球（入賞口に入賞したパチンコ球）があったか否かを判断し、入賞球がなかった場合にはステップ S 105 へ移行して、入賞球があった場合にはステップ S 103 へ移行して、入賞球に対する賞球数の指示である賞球数コマンドを、払出制御基板に送信する。

10

【0152】

その後、ステップ S 104 へ移行して送信した賞球払出数コマンドの賞球払出数を RAM 42 に設けられた賞球払出残数カウンタに加算する。なお、この賞球払出残数カウンタは、これから払い出されるべき賞球払出数を示すものであり、賞球払出数コマンド送信によって指示した賞球数が払出制御基板 16 によって正確に払い出されたかどうかの賞球払出結果に対するエラー確認を行うために使用されるものである。

【0153】

次に、ステップ S 105 ～ステップ S 108 では、賞球払出が可能であるかどうかを判断し、その判断結果である賞球許可コマンド、或いは賞球禁止コマンドを払出制御基板 16 へ送信する制御が行われる。

20

【0154】

まず、ステップ S 105 では、賞球払出の可能／不能の状態が変化したかどうかを判断する。このステップ S 105 は状態の変化点のみでコマンドを送信するためである。この賞球払出の可能／不能の判断は、準備球検出スイッチ 86A とオーバーフロースイッチ 86B により行い、賞球払出用の準備球があり、かつオーバーフローでなければ賞球払出可能と判断し、その他の場合は賞球払出不能と判断する。

【0155】

賞球払出の可能／不能の状態が変化していない場合はステップ S 109 へ移行して、状態が変化している場合はステップ S 106 へ移行して、ステップ S 105 による判定で賞球払出が可能状態であるか否かを判断する。賞球払出が可能であれば、ステップ S 107 へ移行し、賞球払出許可コマンドを送信してステップ S 109 へ移行する。賞球払出が可能でなければステップ S 108 へ移行して、賞球払出禁止コマンドを送信してステップ S 109 へ移行する。

30

【0156】

ステップ S 109 並びにステップ S 118 ～ステップ S 122 の処理では、払出制御基板 16 におけるバックアップ処理（賞球払出残数に基づく払出）の確認を行うステップであり、まずステップ S 109 では、バックアップ処理が終了したか否かを RAM 42 のバックアップ処理終了フラグの特定コードの有無で判断し、特定コードがある場合はバックアップが終了していると判断してステップ S 110 へ移行し賞球払出結果に対するエラー確認処理を行う。

40

【0157】

特定コードがない場合は、バックアップが終了していないと判断してステップ S 118 へ移行し、バックアップ終了確認を行う。

【0158】

ステップ S 118 では、賞球許可状態であるか否かを確認し、賞球許可状態でない場合は周期的リセット信号待ちとなる。これは、賞球許可状態で無い場合には、賞球払出が行われないので、バックアップ処理終了確認を行えないためである。

【0159】

賞球許可状態の場合は、ステップ S 119 へ移行して賞球払出済球検出スイッチ 86C の信号状態が 3 秒以上変化無しか否かを判断する。賞球払出済球検出スイッチ 86C の信号

50

状態に変化がある場合には、バックアップ処理中（賞球残数の払出中）と判断し、周期的リセット待ちとなる。賞球払出済球検出スイッチ 8 6 C の信号の変化が 3 秒以上ない場合は、ステップ S 1 2 0 へ移行して最後に賞球払出球数コマンドを送信してから 3 秒以上経過したかどうかを判断する。3 秒以上経過していない場合は周期的リセット信号待ちの状態となり、3 秒以上経過している場合はバックアップ処理が終了したと判断して、ステップ S 1 2 1 へ移行する。

【 0 1 6 0 】

ステップ S 1 2 1 では賞球払出残数カウンタをクリアし、ステップ S 1 2 2 ではバックアップ処理が終了したことを記憶するため、R A M 4 2 のバックアップ終了フラグに特定コードを書き込む。

10

【 0 1 6 1 】

上記ステップ S 1 1 9 と、ステップ S 1 2 0 によるバックアップ終了確認方法は、賞球のバックアップを払出制御基板で行うことにより、主制御基板 1 4 がバックアップされた賞球残数値を把握できないためである。

【 0 1 6 2 】

このステップ S 1 2 0 の処理は、遊技者に不快感を与えないためにバックアップ処理の終了を待たずに、発射及び一般遊技処理を行う構成とするために設けられたステップであり、図 8 に示される如く、ステップ S 1 1 9 のみでバックアップ処理終了判断を行って賞球払出残数カウンタをクリアした場合、賞球払出済球検出スイッチ 8 6 C の信号状態に基づく賞球払出数分のマイナスカウントを行ってしまうという不具合を防止することを目的としている。

20

【 0 1 6 3 】

次に、ステップ S 1 1 0 ～ステップ S 1 1 7 の処理では、賞球払出結果に対するエラー確認処理を行う。

【 0 1 6 4 】

ステップ S 1 1 0 では、賞球払出球の検出を行い、賞球払出球を検出した場合には、ステップ S 1 1 1 へ移行し、賞球払出球を検出しない場合はステップ S 1 1 5 へ移行する。ステップ S 1 1 1 では賞球払出残数カウンタ値を減算し、ステップ S 1 1 2 では賞球払出残数カウンタ値により賞球を払出しすぎたかの賞球超過エラー確認を行う。

【 0 1 6 5 】

30

賞球払出残数カウンタ値が - 5 0 を超えた場合は、賞球超過エラーと判断し、ステップ S 1 1 3 へ移行して賞球禁止コマンドを送信する。その後、ステップ S 1 1 4 において賞球払出結果に対するエラーがあったことを、表示や音声によって遊技者或いはパチンコ店に報知する。

【 0 1 6 6 】

一方、ステップ S 1 1 2 において賞球払出残数カウンタ値が - 5 0 を超えない場合は周期的リセット信号待ちとなる。

【 0 1 6 7 】

ステップ S 1 1 5 ～ステップ S 1 1 7 の一連の処理は、賞球払出数コマンドによる賞球数指示分の賞球が払い出されないという賞球障害エラーを確認する処理である。

40

【 0 1 6 8 】

まず、ステップ S 1 1 5 では、賞球許可状態であるか否かを確認し、賞球許可状態でない場合は周期的リセット待ちとなる。これは、賞球許可状態でない場合には、賞球払出が行われないので、賞球障害エラーと判断させないためである。

【 0 1 6 9 】

賞球許可状態の場合は、ステップ S 1 1 6 へ移行し、賞球残数カウンタ値の確認を行う。カウンタ値が 5 0 以下の場合は周期的リセット待ちとなり、5 0 を超えた場合はステップ S 1 1 7 へ移行する。

【 0 1 7 0 】

ステップ S 1 1 7 では、賞球払出済球検出スイッチ 8 6 C の信号状態が 3 秒以上変化無し

50

かどうかを判断する。

【0171】

賞球払出済球検出スイッチ86Cの信号状態の変化がある場合は、賞球障害エラーでないと判断し、周期的リセット信号待ちとなる。

【0172】

賞球払出済球検出スイッチ信号の変化が3秒以上ない場合は、賞球障害エラーと判断し、賞球超過エラーと同様にステップS113へ移行して賞球禁止コマンドを送信後、ステップS114において賞球払出結果に対するエラーがあったことを、表示や音声によって遊技者或いはパチンコ店に報知する。

【0173】

ステップS112及びステップS116において、賞球払出残数カウンタ値に幅を持たせたのは、ノイズ等による主制御基板14と払出制御基板16のカウント誤差により、頻繁に賞球エラーを発生することを防止するためである。

【0174】

次に、図7のフローチャートにおいて、払出制御について説明する。

【0175】

払出制御では、周期的に発生するリセット信号により起動される方式をとらずに、メインのループ処理とタイマ割り込みによって構成されている。

(メイン処理)

ステップS200では、電源投入時(或いは電源復帰時)に1回のみ処理される初期化処理を行う。この初期化処理においてバックアップデータである賞球払出残数の復帰処理を行う。また、賞球許可状態フラグをクリアして、電源投入時を賞球禁止状態とする。この処理によって、主制御基板14から賞球許可コマンドを受信するまでは賞球払出停止状態となる。更に、タイマ割込の設定、INT割込の許可等も行う。この処理後、無限ループに移行して、タイマ割り込み処理及びINT割込処理が起動されるのを待つ状態となる。

(タイマ割込処理)

ステップS300～ステップS307では、INT処理によって主制御基板14から受信したコマンドの解釈とそれに伴う処理を行う。

【0176】

まず、ステップS300では、主制御基板14からコマンド受信があったか否かを判断する。コマンド受信があった場合はステップS301へ移行し、コマンド受信がなかった場合はステップS308へ移行する。

【0177】

ステップS301では、コマンドの解釈処理を行い、ステップS302において、そのコマンドが賞球許可コマンドであるか否かを判断する。賞球許可コマンドの場合はステップS303へ移行してRAM142の賞球許可状態フラグをセットし、賞球許可コマンドでない場合はステップS304へ移行する。

【0178】

ステップS304では、受信したコマンドが賞球禁止コマンドであるか否かを判断する。賞球禁止コマンドの場合はステップS305へ移行してRAM142の賞球許可状態フラグをクリアし、賞球禁止コマンドでない場合はステップS306へ移行する。

【0179】

ステップS306では、受信したコマンドが賞球数コマンドであるか否かを判断する。賞球数コマンドの場合はステップS307へ移行して、受信した賞球数を賞球払出残数カウンタ値に加算し、賞球数コマンドでない場合は無効コマンドとして無処理のままステップS308へ移行する。

【0180】

次にステップS308～ステップS314では、賞球残数の払出を行う。

【0181】

まず、ステップS308では、賞球許可状態であるか否かを判断する。この判断は、RA

10

20

30

40

50

M 1 4 2 の賞球許可状態フラグがセットされているか否かによって行い、セットされている場合は、賞球許可状態と判断し、セットされていない場合は賞球禁止状態と判断する。

【 0 1 8 2 】

賞球許可状態と判断した場合はステップ S 3 0 9 へ移行し、賞球禁止状態と判断した場合はステップ S 3 1 4 へ移行して賞球ソレノイド 8 6 E の駆動を停止（非励磁）後、タイマ割込から復帰する。

【 0 1 8 3 】

一方、ステップ S 3 0 9 では、賞球払出残数カウンタ値がゼロであるか否かを確認し、ゼロの場合は払出を行う必要がないと判断してステップ S 3 1 4 へ移行して賞球ソレノイド 8 6 E の駆動停止後ステップ S 3 1 6 でタイマ割込から復帰する。

10

【 0 1 8 4 】

賞球残数カウンタ値がゼロでない場合は、払出を行うためステップ S 3 1 0 へ移行して賞球ソレノイド 8 6 E を駆動（励磁）する。賞球ソレノイド 8 6 E の駆動後、ステップ S 3 1 1 にて賞球払出球を検出しているかを確認し、検出した場合にはステップ S 3 1 2 へ移行して賞球払出残数カウンタ値を減算後、ステップ S 3 1 3 へ移行する。

【 0 1 8 5 】

一方、賞球払出済球を検出しない場合は、ステップ S 3 1 5 へ移行する。ステップ S 3 1 3 では、賞球払出残数カウンタ値がゼロであるか否かを確認し、ゼロの場合は主制御基板 1 4 から受信した賞球数分の賞球払出が終了したと判断してステップ S 3 1 4 へ移行して賞球ソレノイド 8 6 E の駆動を停止後タイマ割込から復帰する。

20

【 0 1 8 6 】

ステップ S 3 1 3 において賞球払出残数カウンタ値がゼロでない場合は、主制御基板 1 4 から受信した賞球数分の賞球払出が終了していないと判断して賞球ソレノイド 8 6 E を駆動したままタイマ割込から復帰する。

【 0 1 8 7 】

ステップ S 3 1 5 では、賞球ソレノイド 8 6 E を駆動しているにも拘らず、賞球払出球を検出しないエラー状態の確認を行う。具体的には、賞球払出済球検出スイッチ 8 6 C の信号状態が t_{ERROR} （ここでは、5 秒とする）以上変化無しか否かを判断する。5 秒以上変化がない場合は、致命的なエラーである賞球払出済球検出スイッチ 8 6 C の故障と判断し、ステップ S 3 1 4 へ移行する。ステップ S 3 1 4 では、賞球ソレノイド 8 6 E の駆動を停止してタイマ割込から復帰する。

30

【 0 1 8 8 】

一方、賞球払出済球検出スイッチ 8 6 C の信号状態の変化無しが 5 秒未満の場合は、致命的なエラーではないと判断し、賞球ソレノイド 8 6 E を駆動したままタイマ割込から復帰する。

【 0 1 8 9 】

このステップ S 3 1 5 は、主制御基板 1 4 が払出制御基板 1 6 の詳細な動作状態（賞球ソレノイド 8 6 E の駆動状態）を把握できないために追加されている処理であり、電源復帰後の払出制御基板 1 6 におけるバックアップ処理中の賞球払出し結果に対するエラー確認ができないという不具合を補間する目的として有効な処理である。

40

（ I N T 割込 ）

この I N T 割込は、主制御基板 1 4 からコマンドが送信された場合に起動し、ステップ S 4 0 0 にて主制御基板 1 4 からコマンドを受信する。コマンド受信後、I N T 割込から復帰する。

（ N M I 割込 ）

この割込は、電源断が発生して第 2 電源断検出回路 2 2 7 からの信号がアクティブ（電源断状態を検出）になった場合に起動する電源断処理である。ステップ 5 0 0 では、電源断後に払い出される賞球払出済球を検出する規定時間をバックアップタイマにセットする。なお、この規定時間は賞球ソレノイド 8 6 E が電源断により非励磁状態となり賞球払出を停止してから、賞球払出済球検出スイッチ 8 6 C を通過する全ての賞球払出済球を検出可

50

能な値にする。

【0190】

次に、S5 0 1 に移行して賞球払出済球を検出しているかを確認し、検出しない場合はS5 0 3 は移行する。一方、賞球払出済球を検出した場合はステップS5 0 2 へ移行して賞球払出算数カウンタ値を減算後、ステップS5 0 3 へ移行する。

【0191】

ステップS5 0 3 ではバックアップタイマを減算し、ステップS5 0 4 に移行してバックアップタイマがゼロであるかどうかを確認する。このバックアップタイマがゼロである場合は、前述の規定時間が経過したと判断してS5 0 5 に移行して電源復帰後において未払出分の賞球払出残数を払い出すために必要な賞球払出算数1 4 2 A (賞球バックアップデータ)を保護するためにRAM 1 4 2 の書込禁止処理を行いリセットを待つ状態となる。なお、リセット待ちの処理のみによってRAM 1 4 2 のアクセスを禁止して、賞球バックアップデータを保護することも可能である。

10

【0192】

一方、S5 0 4 にてバックアップタイマがゼロでない場合は、前述の規定時間が経過していないと判断してS5 0 1 に移行して同様の処理をバックアップタイマがゼロになるまで繰り返す。

【0193】

上記第1の実施例に示すように、払出制御基板1 6 の制御を周期的リセット方式を用いずにループ方式とする構成により、主制御基板1 4 からのコマンドを割込 (INT) によって受信することが可能となり、図9に示す如く、主制御基板系1 4 における周期的リセット信号間の1回の処理において、払出制御基板1 6 に対して複数個のコマンドを送信することが可能となる。

20

【0194】

また、第2電源断検出回路2 2 7 からの電源断検出信号をマスク不能割込端子であるNMIに☐入力しているが、これは、電源断発生の処理が緊急性を要するためである。

【0195】

次に、図1 0 のタイミングチャートに基づき、電源断時の処理について詳細に説明する。

【0196】

電源断が発生すると (図1 0 の矢印A参照)、賞球ソレノイド8 6 E に適用される電源 (DC 1 2 V - A) の電圧が、賞球ソレノイド8 6 E の吸引保持電圧以下、すなわち非励磁状態と同等となり、賞球払出が停止する (図1 0 の矢印B参照)。

30

【0197】

前記矢印Bのタイミングで賞球払出が停止してから、最後に払い出される払出を検出した場合 (ここでは、矢印Bを起点として時間t 1 後である図1 0 の矢印C参照)、賞球払出残数から減算する。この処理を可能とするため、賞球払出済球検出スイッチ8 6 C の電源 (DC 1 2 V - B) と、払出制御基板1 6 の動作電源 (DC 5 V) は、それぞれの動作保証電圧を前記t 1 より長い時間 (t 3) 維持させている (t 1 < t 3)。なお、時間t 3 は、実験等により予め求めておき、かつ安全を見て決定すればよい。

【0198】

次に、電源基板1 2 の第2電源断検出回路2 2 7 が電源断号を検出すると電源断信号を出力する (図1 0 の矢印D参照)。この電源断信号は端子2 0 4 J を介して払出制御基板1 6 のIC 1 3 8 のNMI端子に入力される。この入力により、IC 1 3 8 が電源断を検出すると、最優先で電源断処理が実行される。

40

【0199】

すなわち、RAM 1 4 2 に記憶されている賞球払出残数をメモリに記憶して保護する。その後、制御プログラムを無限ループによりリセット待ちとする。これにより、データを破壊したり、プログラムが暴走することを防止することができる。なお、リセットは払出制御基板1 6 の動作電源 (DC 5 V) が所定値以下となった時点でかけられ、これにより制御系の動作は停止する (図1 0 の矢印E参照)。

50

【 0 2 0 0 】

その後、スイッチ用電源（DC 12 V - B）も断となり（図 10 の矢印 F 参照）、装置機能は完全に停止する。

【 0 2 0 1 】

しばらくして、電源が復帰すると（図 10 の矢印 G 参照）それぞれの電源が立ち上がるが、主制御基板 14 及び払出制御基板 16 のリセット解除は、DC 5 V 電源監視リセット回路 50、150 の作用により、その制御基板内で使用する全ての電源（停電検出信号を使用する払出制御基板 16 の場合は停電検出信号を含む）が通常状態で復帰してから行うようにしている（図 10 の矢印 H 以降、ここでは図 10 の矢印 I 参照）。

【 0 2 0 2 】

ここで、上記タイミングチャートにおいて、大電力用電源（DC 12 V - A）が電源断となって賞球ソレノイド 86 E が非励磁状態となったとき（図 10 の矢印 B 参照）から、賞球払出済球検出に要する最長時間（ t_1 ）以上、賞球払出済球検出スイッチ 86 C の電源が当該スイッチの動作保証電圧を維持していることを要件の 1 つとして挙げたが（ $t_1 < t_3$ ）、これとは別に、大電力用電源（DC 12 V - A）が電源断となって賞球ソレノイド 86 E が非励磁状態となったとき（図 10 の矢印 B 参照）賞球払出済球検出に要する最長時間（ t_1 ）以上、払出制御基板 16 の動作が可能であることも重要な要件となる（ $t_1 < t_2$ ）。

【 0 2 0 3 】

上記タイミングチャートによれば、スイッチ用、すなわち小電力電源（DC 12 V - B）の保証電圧が、DC 5 V よりも長い時間維持しているため、主制御基板 14 及び払出制御基板 16 が 5 V 電源監視リセット回路 50、150 によりリセットされるまで、入賞払出済球の検出を始めとして正確なスイッチ入力を行うことが可能となる。

【 0 2 0 4 】

以上説明した如く、本実施例では、停電等の予期せぬ電源断が生じた場合でも、正確に払出残数を記憶しておくことができ、電源復帰後はこの記憶した払出残数に基づいて賞球払出を継続できるため、遊技者及びパチコン店の双方に対して全く不利益を与えずに遊技を継続することができることになる。

【 0 2 0 5 】

また、この実施例では、上記最終的な目的を達成できる他、以下のように付随的な効果を得ることができる。

【 0 2 0 6 】

1 賞球払出済球検出スイッチ信号の主制御基板と払出制御基板への分離接続

主制御基板 14 と払出制御基板 16 には、独立して賞球払出済球検出スイッチ 86 C の信号を入力させているため、主制御基板 14 では、賞球払出数コマンドにより払出制御基板 16 に指示した球数が正確に払い出されたか否かを確認することができる。この確認処理により、払出制御基板 16 への賞球払出数コマンドが不正に改造されたことをチェックすることができる。

【 0 2 0 7 】

すなわち、主制御基板 14 では、賞球払出済球検出スイッチ 86 C からの信号を適正確認のために用い、払出制御基板 16 では、賞球払出済球検出スイッチ 86 C からの信号は、賞球ソレノイド駆動停止タイミングを制御するために用いるといった分業を確立することができる。

【 0 2 0 8 】

2 賞球払出済球検出スイッチ 86 C の電源の性能

本実施例のバックアップシステムとして、賞球払出球を検出するスイッチの電源に求められる必要最小限な性能は、賞球ソレノイド 86 E の駆動停止から、少なくとも賞球払出球検出に要する最長時間以上、スイッチの動作保証電圧を保持することである。これにより、電源断時に正確な賞球払出残数を記憶保持することができる。

【 0 2 0 9 】

10

20

30

40

50

本実施例の賞球払出済球検出スイッチの電源はDC12Vであり、DC12V電源には賞球ソレノイド86E等の消費電流が多いものが接続されていることから、電源断後の保持時間が短くなり最後の賞球払出球が検出できなくなることがある。そこで、消費電力の多い12V電源(DC12V-A)とは別のスイッチ専用の電源(DC12V-B)を保持時間が長くなるように構成し、最後に払い出される賞球を正確に検出できるようにした。

【0210】

また、入賞検出スイッチ56の電源も主制御基板14が正常に動作しているときに断となった場合は、入賞検出スイッチ56が入賞球無しでも入賞球有りの信号を誤出力し、入賞有りと判断してしまうことがある。

【0211】

そこで、このスイッチ専用の電源を入賞検出スイッチ56の電源に使用すると、正確な入賞球を検出することができる。

【0212】

なお、このスイッチ用電源、すなわち小電力用電源(DC12V-B)は、主制御基板14或いは払出制御基板16に設けてもよいが、電源基板12内に設けることにより、この電源基板12を機種を代え越えて共通化した電源として使用することが可能となる。

【0213】

3 主制御基板及び払出制御基板の動作維持時間に関する性能

本実施例のバックアップシステムとして、主制御基板14及び払出制御基板16は、賞球ソレノイド駆動停止から、少なくとも賞球払出済球を検出に要する最長時間以上、必要最小限正常に動作していることが要求される。これにより、電源断時に正確な賞球払出残数を記憶保持することが可能となる。

(第2の実施例)

図11及び図12には本発明の第2の実施例が示されている。なお、基本的な構成は、前記第1の実施例と同様であるため、この構成の説明は同一の符号を付して省略し、第2の実施例の特徴的な構成についてのみ説明する。

【0214】

この第2の実施例の特徴は、第1の実施例が電源断発生時における賞球払出停止を賞球ソレノイド86E用の電源断による自然復帰(非励磁)によって行っているのに対し、第2の実施例では、電源断検出信号(PWDN2)より早い時間に電源断を検出する電源断予告信号(PWDN1)を設け、このPWDN1信号により賞球ソレノイド86Eの駆動停止を行っている点にある。

【0215】

なお、この電源断予告信号による賞球ソレノイド86Eの駆動停止は、CPU140で検出して駆動停止を行う構成(ソフト的構成)でも、この信号で直接駆動停止を行う構成(ハード構成)でも可能である。

【0216】

この第2の実施例の構成とすることで、賞球払出停止を賞球ソレノイド86Eの電源の立ち下がり特性(消費電流で時間が変わる)に依存されず、予測可能な時期に迅速に行うことが可能となる。

【0217】

なお、この第2の実施例では、電源断予告信号を生成する回路(第1電源断検出回路226)を電源基板12に設けているが、払出制御基板16に設ける構成でも可能である。

【0218】

但し、電源基板12内に設ける構成の場合は、機種を越えて共通回路として利用できるメリットがある。

(第3の実施例)

図13には、電源断時及び電源復帰時のタイミングチャートの他の実施例が示されている。

【0219】

この第3の実施例の特徴は、電源断検出信号に基づき電源断時に必要な全ての処理（賞球払出禁止 最後に払い出される賞球の検出 賞球バックアップデータの退避保護）を行う構成とした点にある。

【0220】

この構成としたことになり、瞬停（電源断検出信号がアクティブにならない程度の短い時間の電源断）による復帰の処理を削除（パス）することが可能となり、プログラム容量の節約及び検査機関での検査を容易にすることが可能となる。

（第4の実施例）

図14には、CPUのリセット方法の他の実施例が示されている。

【0221】

この第4の実施例の特徴は、CPU140の動作保証電圧内において、リセットを行う点であり、電源断検出信号をCPU140のNMIに入力し、この電源断検出信号に遅延回路を介して信号をCPU140にリセット信号としている。この遅延回路229に求められる性能は次の2点である。

（1） 立ち下がり遅延時間 t_{RON} は、電源断信号のアクティブからDC5V電源がCPU140の動作保証電圧を満足している時間未満、NMI処理に必要な時間以上であること。

（2） 断ち上がり遅延時間 t_{ROFF} は、電源投入時にこの制御システムとしてCPU140のリセットに必要とされる時間以上であること。

【0222】

上記構成とすることにより、CPU140の動作保証電圧内で確実にリセットを行うことができる。

【0223】

なお、この遅延回路を電源基板12に設ける構成としても良い。

【0224】

本実施の形態（第1の実施例乃至第4の実施例を含む）全般における、その他の作用効果は以下の通りである。

【0225】

バックアップのための電気二重層コンデンサ230は、電源基板12により生成されるDC5V電源からショットキーダイオード228を介して充電させているため、ショットキーダイオード228の順方向電圧降下が少なく、適正な電圧のバックアップ電源を生成することができる。また、電気二重層コンデンサ230を用いているため、バックアップ電源のための回路が簡単な構成で作成することができる。

【0226】

さらに、電源基板12には、第1電源断検出回路226、第2電源断検出回路227を備え、完全にIC38、138がダウンする前に電源断検出信号によって各制御基板に報知することができるため、予め定められた電源断処理を確実に実行することができる。

【0227】

なお、本実施の形態では、IC38（IC138）として、CPU40（CPU140）とROM44（ROM144）とRAM42（RAM142）とが一体化したものを適用したが、これはノイズ耐性上最適であるからであり、それぞれが別体であってもよい。

【0228】

また、電源断検出信号の払出制御基板16への入力は、NMI（マスク不能割り込み）の他、一般入力ポートからのポーリングによって行ってもよいし、INT（割り込み）等であってもよい。

【0229】

さらに、本実施の形態では、賞球のバックアップ機能を払出制御基板16に持たせたが、賞球のバックアップ機能を主制御基板14に持たせても問題はない。賞球払出検出スイッチの出力信号が主制御基板14と払出制御基板16との両方に入力されるからである。

【0230】

10

20

30

40

50

また、本実施の形態では、発射制御基板 24 への電源電圧は中継基板 26 を介して供給しているが、中継基板 26 を介して更に、払出制御基板 16 を経由して供給する構成でもよい。この構成の場合は、払出制御基板 16 から発射制御基板 24 に送信する発射制御信号と電源電圧供給のコネクタ配線を一体化することが可能となるので、コネクタの抜き差し作業性を向上させることができる。

(第 5 の実施例)

図 15 には、第 5 の実施例に係る電源基板 12A が示されている。図 15 では、主要部のみを記載する。なお、図 5 及び図 11 における全波整流回路、平滑回路、DC 5V レギュレータは、第 5 の実施例で特徴的な部分ではないため、ブロック図として示す。

【0231】

電源基板 12A には電力を供給されるためにパチンコ店島側電源コンセントと接続するための電源プラグ 200 が備え付けられている。電源プラグ 200 は、電源基板 12A へ電源を入力するための端子 204 を通して、交流電源を直流電源に変換するために接地された全波整流回路 210 に接続されている。全波整流回路 210 から供給される直流電源の脈粒成分を除去するために、接地された平滑回路 220 が全波整流回路 210 に接続されている。平滑回路 220 から供給される電源電圧を 5V に安定化させるために、接地された DC 5V レギュレータ 500 が平滑回路 220 に接続されている。なお、DC 5V レギュレータ 500 は DC 5V に限らず必要な電圧値を生成するように複数設けても良い。DC 5V レギュレータ 500 からの出力を電源基板 12A から外部へ電力供給するため、接地された端子 204 が DC 5V レギュレータ 500 に接続されている。また、ショットキーダイオード 228 のアノード側が DC 5V レギュレータ 500 と端子 204 との間から分岐接続されており、ショットキーダイオード 228 のカソード側は接地された電気二重層コンデンサ 230 に接続されている。DC 5V レギュレータ 500 と端子 204 との間からショットキーダイオード 228 のアノード側に接続された分岐線の途中から更に、停電時間検出手段 502 に電力供給のための電力供給線が分岐接続されている。なお、この電力供給線はショットキーダイオード 228 と電気二重層コンデンサ 230 との間から分岐接続させてもよい。停電時間検出手段 502 からは信号線が遮断手段 504 に接続されている。遮断手段 504 にはショットキーダイオード 228 のカソード側と電気二重層コンデンサ 230 との間から電力を供給されるために分岐線が接続されている。また、遮断手段 504 が端子 204 に接続されている。

【0232】

図 16 には、停電時間検出手段 502 と遮断手段 504 との構成例が示されている。

【0233】

図 16 に示される如く、端子 204 とショットキーダイオード 228 の間からは停電時間検出手段 502 の電源線が分岐接続されており、分岐線の停電時間検出手段 502 側はショットキーダイオード 510 のアノード側と接続されている。一方、ショットキーダイオード 510 のカソード側には接地された電気二重層コンデンサ 512 に接続されており、ショットキーダイオード 510 のカソード側と電気二重層コンデンサ 512 との間からはタイマ IC 514 (例えば NEC 製 μ PD 5555 など) へ電源を供給するために分岐線がタイマ IC 514 の電源端子に接続されている。また、タイマ IC 514 のディスチャージ端子には接地されたコンデンサ 516 が接続されており、タイマ IC 514 とコンデンサ 516 との間からは抵抗 518 が、ショットキーダイオード 510 のカソード側と電気二重層コンデンサ 512 との間からタイマ IC 514 へ電源を供給するために分岐接続している分岐線に更に分岐接続されている。また、タイマ IC 514 のトリガ端子には前記停電時間検出手段 502 の電源線のショットキーダイオード 510 のアノード側から分岐線が接続されており、タイマ IC 514 の出力端子には遮断手段 504 が接続されている。更にタイマ IC の GND 端子は接地されている。

【0234】

タイマ IC 514 の出力端子が抵抗 520 を介して NPN トランジスタ 522 のベース側と接続されている。NPN トランジスタ 522 のエミッタ側は接地されている。また、NPN トラン

10

20

30

40

50

ジスタ522が安定した動作を行うために、NPNトランジスタ522のエミッタ側とベース側との間には抵抗524が接続されている。NPNトランジスタ522のコレクタ側は抵抗526を介してPNPトランジスタ528のベース側に接続されている。PNPトランジスタ528のエミッタ側にはショットキーダイオード228と電気二重層コンデンサ230との間からの分岐線がバックアップ電源線として接続されている。PNPトランジスタ528が安定した動作を行なうために、PNPトランジスタ528のエミッタ側とベース側との間には抵抗530が接続されている。バックアップ電源が出力されるために、PNPトランジスタ528のコレクタ側が端子204に接続されている。

【0235】

以下に第5の実施例の作用を説明する。

10

【0236】

電源基板12Aに島側電源から電源が供給されている間、DC5Vレギュレータ500からショットキーダイオード510を通じて電気二重層コンデンサ512に電荷が充電される。

【0237】

停電が発生すると(図17参照)、ショットキーダイオード510によって、ショットキーダイオード510と電気二重層コンデンサ512との間からの分岐線に電気二重層コンデンサ512に蓄えられた電荷が電流として流れ、電流はタイマIC514の電源となる。同時に、ショットキーダイオード510のアノード側からタイマIC514に分岐接続されている分岐線を通じて、DC5Vが断じたことをトリガとしてタイマIC514は計時を開始する。

20

【0238】

なお、タイマIC514の出力パルス幅(遅延時間)の理論式は抵抗518の抵抗値とコンデンサ516の電気容量値との積に比例するため、抵抗518の抵抗値とコンデンサ516の電気容量値とを設定することで、タイマIC514によるバックアップ時間 t_4 を規定しておく。抵抗518の抵抗値或いはコンデンサ516の電気容量値の何れか一方が変更可能な可変タイプとすることにより、外部からバックアップ時間 t_4 の設定変更が可能となるようにしてもよい。

【0239】

このように設定されたバックアップ時間 t_4 に基づいてタイマIC514は、停電発生から規定時間(バックアップ時間 t_4)経過するまではHレベルの信号を、規定時間(バックアップ時間 t_4)経過後はLレベルの信号を遮断手段504へ出力する(図17(B)の信号参照)。

30

【0240】

抵抗520を介して、タイマIC514からHレベルの信号がNPNトランジスタ522のベース側に入力されると、NPNトランジスタ522がONとなり、PNPトランジスタ528のベース側から抵抗526を介してNPNトランジスタ522のコレクタ側に電流が流れる。

【0241】

この時、PNPトランジスタ528がONとなり、電気二重層コンデンサ230とショットキーダイオード228との間からPNPトランジスタ528のエミッタ側へ接続されている分岐線を通じて、電気二重層コンデンサ230に蓄えられた電荷がPNPトランジスタ528のエミッタ側へ流れる。

40

【0242】

電気二重層コンデンサ230と等電位の点Aでは電圧が下がり(図17(A)の信号参照)、PNPトランジスタ528のコレクタ側の点Cでも電圧が下がる(図17(C)の信号参照)。

【0243】

点Cから端子204に電流が流れてバックアップ電源電流となる。

【0244】

抵抗520を介して、タイマIC514からLレベルの信号がNPNトランジスタ522のベー

50

ス側に入力されると、NPNトランジスタ522がOFFとなり、PNPトランジスタ528のベース側から抵抗526を介してNPNトランジスタ522のコレクタ側に電流が流れなくなる。

【0245】

この時、PNPトランジスタ528がOFFとなり、電気二重層コンデンサ230とショットキーダイオード228との間からPNPトランジスタ528のエミッタ側へ接続されている分岐線を、電気二重層コンデンサ230に蓄えられた電荷がPNPトランジスタ528のエミッタ側へ流れなくなる。

【0246】

電気二重層コンデンサ230と等電位の点Aでは電圧が下がり（図17（A）の信号参照）、PNPトランジスタ528のコレクタ側の点Cでも電圧が下がる（図17（C）の信号参照）。

10

【0247】

点Cから端子204に電流が流れなくなり、バックアップ電源電流は遮断される。

【0248】

なお、規定時間経過までバックアップ電源の放電カーブ（図17（A）の信号参照）がRAMの記憶保持可能電圧を維持できるように、回路設計をしておく。

（第6の実施例）

次に、第6の実施例について説明する。なお、第6の実施例に係る電源基板は、上述の図15に示す第5の実施例に係る電源基板12Aと同様であるため、同一部分には同一の符

20

【0249】

図18に示すように、第6の実施例では、上述の図16に示す第5の実施例に係る停電時間検出手段502と遮断手段504との構成が異なっている（詳細は後述）。

【0250】

図18には第6の実施例に係る停電時間検出手段502と遮断手段504との構成が示されている。

【0251】

ショットキーダイオード228と接地された電気二重層コンデンサ230との間から遮断手段504へ分岐接続されている電源線の途中には接地された放電抵抗540が接続されている。

30

【0252】

停電時間検出手段502は端子204とショットキーダイオード228との間から分岐接続されており、ショットキーダイオード510のアノード側へと接続されている。ショットキーダイオード510のカソード側には接地された電気二重層コンデンサ512に接続されている。ショットキーダイオード510のカソード側と接地された電気二重層コンデンサ512との間からはコンパレータ542への電源線が分岐接続されている。ショットキーダイオード510と電気二重層コンデンサ512との間からコンパレータ542へ接続された分岐線の途中には、接地された抵抗546に直列に接続された抵抗544が接続されている。抵抗544と抵抗546の間にはコンパレータ542の非反転入力端子が分岐接続されている。一方、コンパレータ542の反転入力端子が、ショットキーダイオード228と電気二重層コンデンサ230との間から遮断手段504へのバックアップ電源線の途中に接続されている。停電時間検出手段502からの信号として、コンパレータ542からの出力端子が遮断手段504の内部のPNPトランジスタ528のベース側へ抵抗526を介して接続されている。ショットキーダイオード228と電気二重層コンデンサ230の間からはバックアップ電源線がPNPダイオード528のエミッタ側へ分岐接続されている。バックアップ電源が出力されるために、PNPトランジスタ528のコレクタ側が端子204に接続されている。

40

【0253】

以下に第6の実施例の作用を説明する。

50

【 0 2 5 4 】

停電が発生すると、ショットキーダイオード 5 1 0 と電気二重層コンデンサ 5 1 2 との間からコンパレータ 5 4 2 へ分岐接続された電源線に、電気二重層コンデンサ 5 1 2 に蓄えられた電荷が電流として流れる。

【 0 2 5 5 】

同時に、この分岐線から更に分岐接続されている抵抗 5 4 4 を介して、コンパレータ 5 4 2 の非反転入力端子に電圧が印加される。

【 0 2 5 6 】

このとき、コンパレータ 5 4 2 の非反転入力端子に印加された前記電圧は電圧値の変動が少ない。

10

【 0 2 5 7 】

一方、ショットキーダイオード 2 2 8 と電気二重層コンデンサ 2 3 0 との間から遮断手段 5 0 4 へ接続されている電源線に、電気二重層コンデンサ 2 3 0 に蓄えられた電荷が電流として流れ、電気二重層コンデンサ 2 3 0 と等電位の点Aの電圧が下がる（図 1 9 (A) の信号参照）。

【 0 2 5 8 】

ショットキーダイオード 2 2 8 と電気二重層コンデンサ 2 3 0 との間から遮断手段 5 0 4 に接続されている分岐線の途中から更にコンパレータ 5 4 2 の反転入力端子へ接続されている分岐線を通じて、コンパレータ 5 4 2 の反転入力端子に電圧が印加される。

20

【 0 2 5 9 】

コンパレータ 5 4 2 では、非反転入力端子に印加された電圧値と反転入力端子に入力された電圧値とが比較され、その大小関係に対応する電圧信号が遮断手段 5 0 4 に出力される（図 1 9 (B) の信号参照）。

【 0 2 6 0 】

すなわち、電気二重層コンデンサ 5 1 2 及び抵抗 5 4 4、5 4 6 により設定された規定電圧値と電気二重層コンデンサ 2 3 0 の電圧値とがコンパレータ 5 4 2 によって比較され、その比較結果が遮断手段 5 0 4 に出力される。

【 0 2 6 1 】

バックアップ電源電圧値が規定電圧値よりも大きい時には、コンパレータ 5 4 2 の出力は GND に対してショートする。

30

【 0 2 6 2 】

一方、PNP トランジスタ 5 2 8 のベース電流は、抵抗 5 2 6 を介してコンパレータ 5 4 2 に流れ、PNP トランジスタ 5 2 8 は ON となる。このため、電気二重層コンデンサ 2 3 0 に蓄えられた電荷が電流となり、ショットキーダイオード 2 2 8 と電気二重層コンデンサ 2 3 0 との間から遮断手段 5 0 4 へ接続された分岐線を通り、PNP トランジスタ 5 2 8 のエミッタ側へ流れる。

【 0 2 6 3 】

PNP トランジスタ 5 2 8 のコレクタ側から端子 2 0 4 へ電流が流れてバックアップ電源となる。（図 1 9 (C) の信号参照）。

【 0 2 6 4 】

バックアップ電源電圧値が規定電圧値よりも小さい時には、コンパレータ 5 4 2 の出力は GND に対してオープンとなる。

40

【 0 2 6 5 】

コンパレータ 5 4 2 から抵抗 5 2 6 を介して PNP トランジスタ 5 2 8 のベース側へ出力信号が出力されず、その結果、PNP トランジスタ 5 2 8 のベース電流が流れなくなるために、PNP トランジスタ 5 2 8 は OFF となる。

【 0 2 6 6 】

このため、電気二重層コンデンサ 2 3 0 に蓄えられた電荷が PNP トランジスタ 5 2 8 のコレクタ側からバックアップ電源電流として流れなくなり、バックアップ電源は遮断される（図 1 9 (C) の信号参照）。

50

【0267】

すなわち、バックアップ電源電圧値が規定電圧値 V_{th} 未満に達した場合にC点の電圧が下がり、電気二重層コンデンサ230から電源装置外部への電力供給が遮断される。

【0268】

ここで、規定時間（バックアップ時間） t_5 になるように規定電圧値 V_{th} を設定しておく（図19参照）。

【0269】

このとき、電気二重層コンデンサ230の過剰な電荷が接地された抵抗540を通して放電される。

【0270】

なお、規定電圧値 V_{th} は抵抗544、546によって設定されており、電源装置外部に接続されるRAMの記憶保持可能電圧値以上であるようにしておくとともに、電気二重層コンデンサ512のプラス端子電圧は、電気二重層コンデンサ230のプラス端子電圧の放電カーブに比して、十分変動が小さくなるようにしておく。もしくは、抵抗544、546の分圧で作るのではなく、図20に示すように三端子レギュレータで変動しない基準電圧を作成してもよい。

【0271】

第5の実施例が停電発生からの時間を直接計時しているのに対して、第6の実施例では電気二重層コンデンサ230の電圧値が規定電圧値未満になることを監視している。この方式では、電気二重層コンデンサ230の電圧値が規定電圧値未満になった場合に電気二重層コンデンサ230から電源装置外部への電力供給を遮断するので、電源装置外部に接続されるRAMの記憶保持可能電圧値のバラツキパラメータを無視することが可能となり、バックアップ時間のバラツキを従来の方式に対して小さくできたことを特徴としている。

【0272】

この方式の採用により、第5の実施例に対して停電時間検出手段502と遮断手段504との構成規模を小さく出来るメリットが生ずる。

【0273】

【発明の効果】

以上説明した如く本発明に係る遊技機の制御装置及び方法、並びに遊技機は、停電等予期せぬ電源断が発生し、電子制御機器に正規の電源電圧が供給されない間（停電中）において、電源復帰時に停電復帰前の状態に戻すことができる必要最小限の記憶能力を継続維持し、少ない消費電力で遊技者に不利益がこうむることを防止することができるという優れた効果を有する。

【0274】

また、停電時において、バックアップ電源の電力供給可能時間の精度を向上させることが可能となり、必要とする時間分のRAM内容の記憶保持を行い、RAM内容の記憶を消去したい時間経過後にRAM内容の記憶消去を行うことができるという効果をも有する。

【図面の簡単な説明】

【図1】本実施の形態に係る遊技機（パチンコ機）制御装置の概略構成図である。

【図2】本実施の形態に係るパチンコ遊技機の正面図である。

【図3】本実施の形態に係るバックアップ処理ルーチンを示す制御フローチャートである。

【図4】第1の実施例に係る遊技機（パチンコ機）制御装置の概略構成図である。

【図5】第1の実施例に係る電源基板の概略構成図である。

【図6】第1の実施例に係る主制御ルーチンを示す制御フローチャートである。

【図7】第1の実施例に係る払出制御ルーチンを示す制御フローチャートである。

【図8】賞球払出済球検出スイッチと賞球数コマンド信号との関係を示すタイミングチャートである。

【図9】主制御基板の周期的リセット信号と、コマンド送信との関係を示すタイミングチャートである。

10

20

30

40

50

【図 10】第 1 の実施例に係るバックアップ処理のタイミングチャートである。
 【図 11】第 2 の実施例に係る遊技機（パチンコ機）制御装置の概略構成図である。
 【図 12】第 2 の実施例に係るバックアップ処理のタイミングチャートである。
 【図 13】第 3 の実施例に係るバックアップ処理のタイミングチャートである。
 【図 14】第 4 の実施例に係るバックアップ C P U リセット処理を示すものであり、（ A ）はそのブロック図、（ B ）はタイミングチャートである。
 【図 15】本発明の実施の形態に係る電源装置の構成図である。
 【図 16】第 5 の実施の形態に係る遊技機（パチンコ機）制御装置の概略構成図である。
 【図 17】第 5 の実施の形態に係る遊技機（パチンコ機）制御装置のタイミングチャートである。
 【図 18】第 6 の実施の形態に係る遊技機（パチンコ機）制御装置の概略構成図である。
 【図 19】第 6 の実施の形態に係る遊技機（パチンコ機）制御装置のタイミングチャートである。
 【図 20】第 6 の実施の形態に係る遊技機（パチンコ機）制御装置の概略構成図である。

【符号の説明】

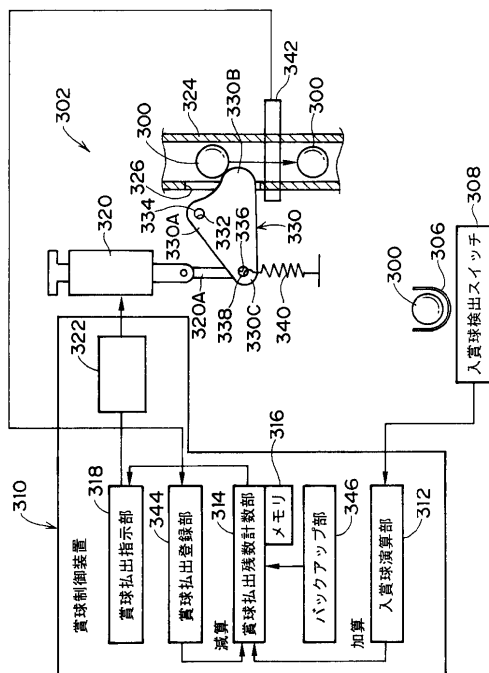
10	制御装置	
12	電源基板（電源モジュール）	
14	主制御基板	
16	払出制御基板	
26	中継基板	20
42A	バックアップエリア	
56	入賞検出スイッチ	
86C	賞球払出済球検出スイッチ	
142A	バックアップエリア	
209	過電流保護回路	
210	全波整流回路	
218	過電流保護回路	
220	平滑回路	
222	D C 1 2 V - A レギュレータ	
223	D C 1 2 V - B レギュレータ	30
224	D C 5 V レギュレータ	
226	第 1 電源断検出回路	
227	第 2 電源断回路検出回路	
229	遅延回路	
230	電気二重層コンデンサ	
232	放電抵抗	
300	パチンコ球	
302	払出機構部	
306	入賞口	
308	各入賞検出スイッチ	40
310	賞球制御装置	
312	入賞球演算部	
314	賞球払出残数計数部	
314	前記賞球払出残数計数部	
316	メモリ	
318	賞球払出指示部	
320A	ロッド	
320	賞球ソレノイド	
322	賞球ソレノイドコントローラ	
324	払出球案内路	50

3 2 6 貫通孔
 3 3 0 ストップ部材
 3 4 2 賞球払出済球検出スイッチ
 3 4 4 賞球払出登録部
 3 4 6 バックアアップ部
 5 0 0 DC 5 Vレギュレータ
 5 0 2 停電時間検出手段
 5 0 4 遮断手段
 5 1 0 ショットキーダイオード
 5 1 2 電気二重層コンデンサ
 5 1 4 タイマIC
 5 1 6 コンデンサ
 5 1 8 抵抗
 5 2 0 抵抗
 5 2 2 NPNトランジスタ
 5 2 4 抵抗
 5 2 6 抵抗
 5 2 8 PNPトランジスタ
 5 3 0 抵抗
 5 4 0 放電抵抗
 5 4 2 コンパレータ
 5 4 4 抵抗
 5 4 6 抵抗

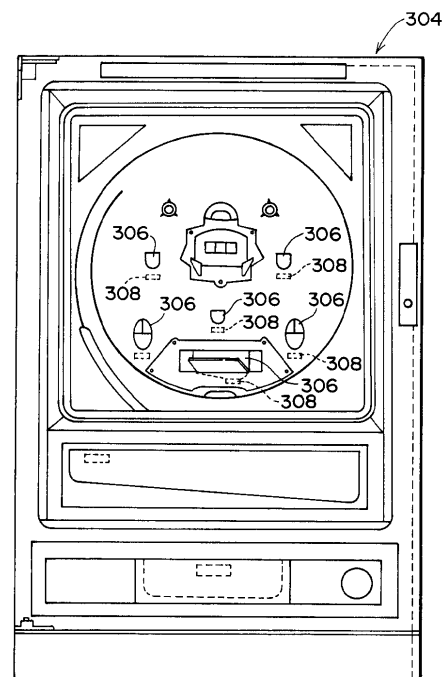
10

20

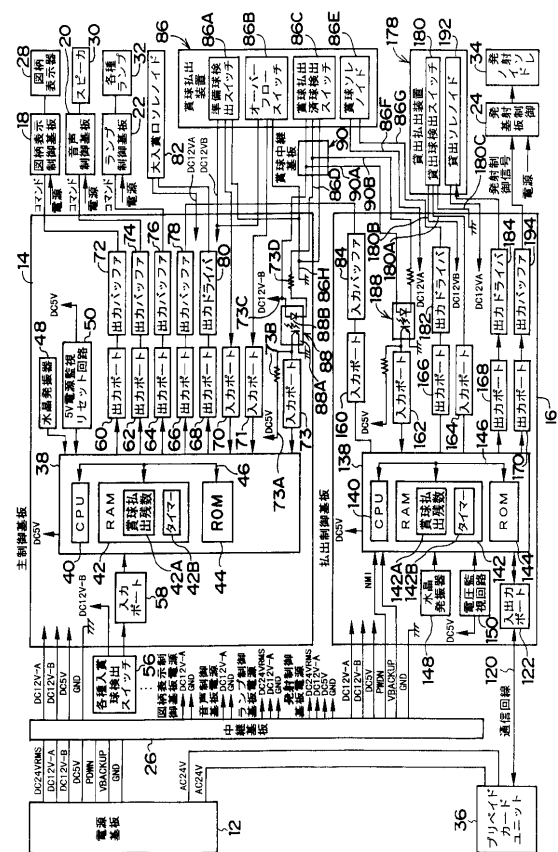
【図 1】



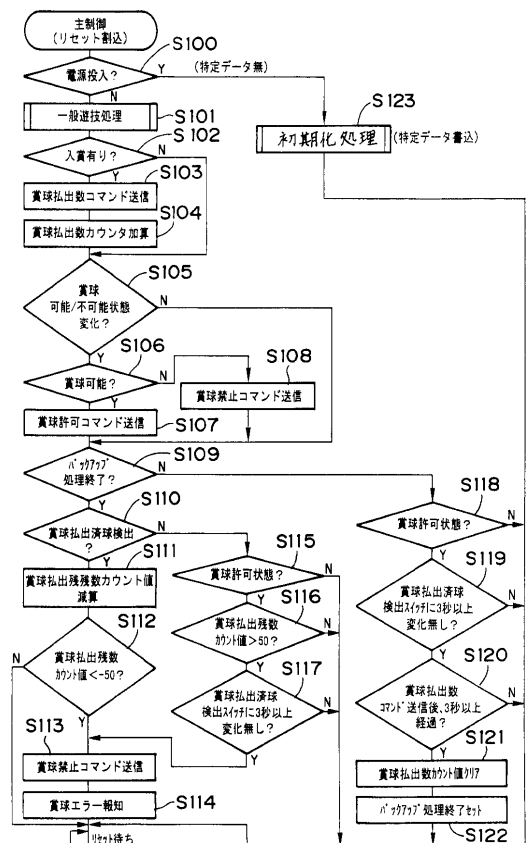
【図 2】



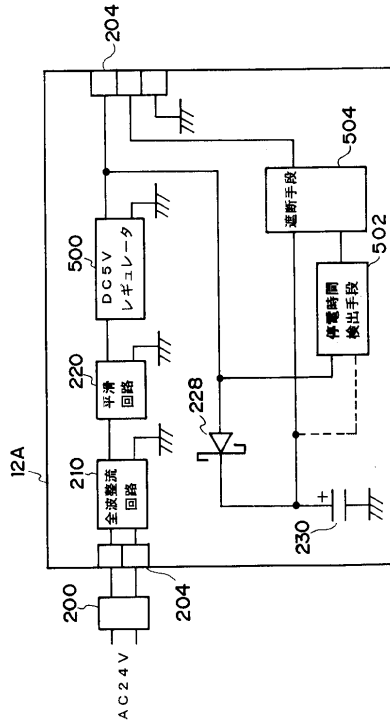
【 図 4 】



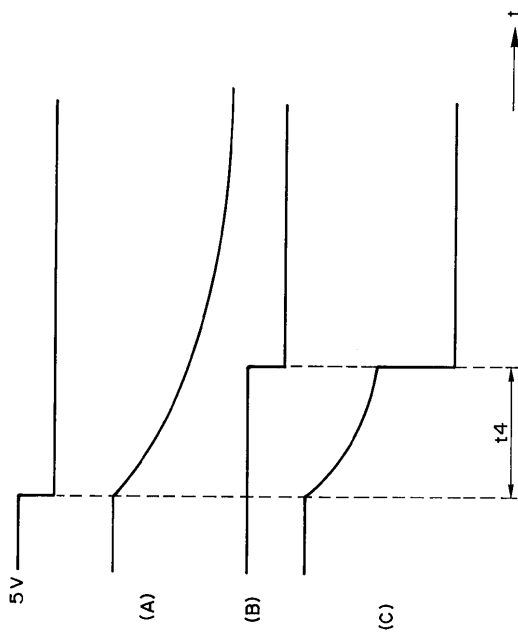
【 図 6 】



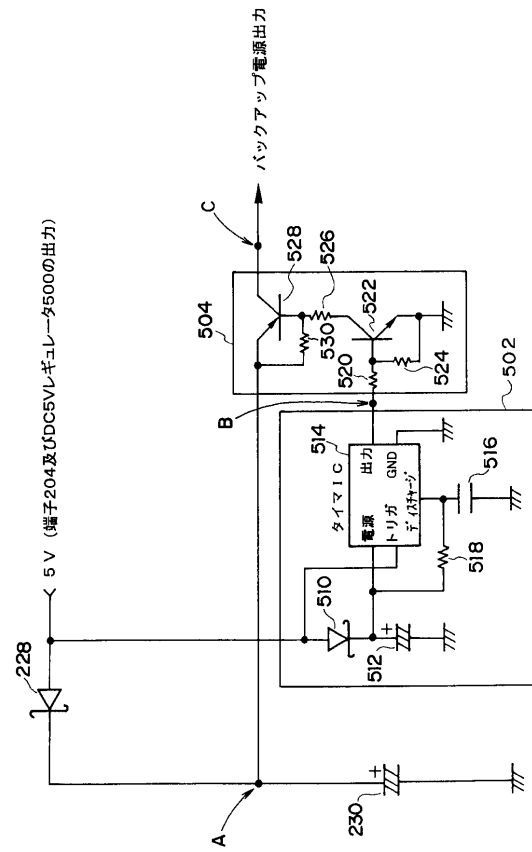
【図 15】



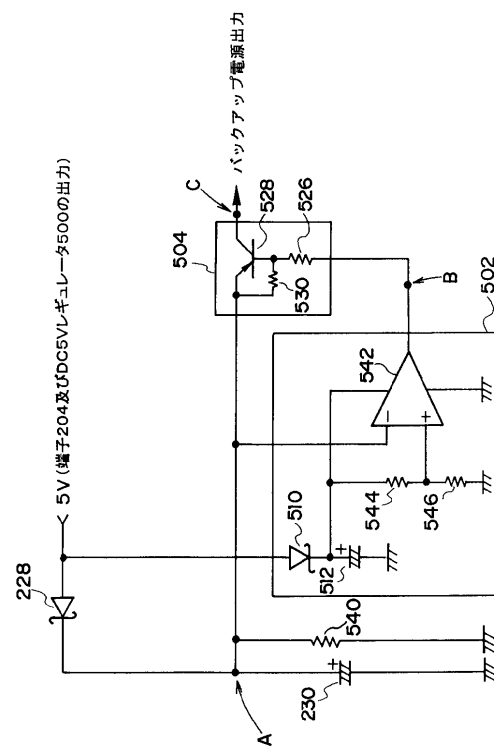
【図 17】



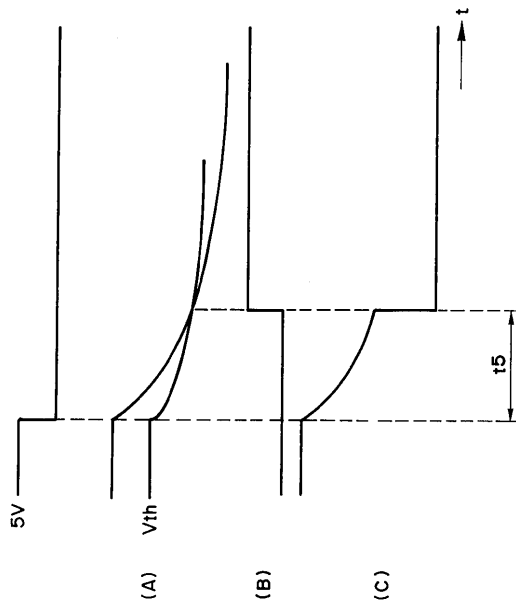
【図 16】



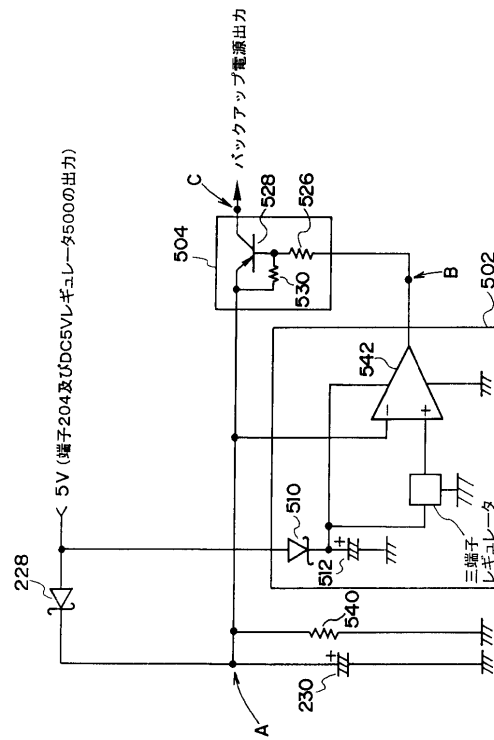
【図 18】



【図 19】



【図 20】



フロントページの続き

- (72)発明者 蓮沼 光次
群馬県桐生市広沢町2丁目3014番地の8 株式会社平和内
- (72)発明者 三島 和雄
群馬県桐生市広沢町2丁目3014番地の8 株式会社平和内

審査官 阿南 進一

- (56)参考文献 特開平04-309392(JP,A)
特開平04-073517(JP,A)
特開平11-144455(JP,A)
特開平03-247376(JP,A)

- (58)調査した分野(Int.Cl., DB名)
A63F 7/02