

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3828745号
(P3828745)**

(45) 発行日 平成18年10月4日(2006.10.4)

(24) 登録日 平成18年7月14日(2006.7.14)

(51) Int. Cl.		F I	
HO4N	5/44	(2006.01)	HO4N 5/44 K
HO3J	5/24	(2006.01)	HO3J 5/24 C
HO4B	1/26	(2006.01)	HO4B 1/26 E

請求項の数 4 (全 8 頁)

(21) 出願番号	特願2000-384917 (P2000-384917)	(73) 特許権者	000010098
(22) 出願日	平成12年12月14日(2000.12.14)		アルプス電気株式会社
(65) 公開番号	特開2002-185878 (P2002-185878A)		東京都大田区雪谷大塚町1番7号
(43) 公開日	平成14年6月28日(2002.6.28)	(74) 代理人	100081282
審査請求日	平成15年10月20日(2003.10.20)		弁理士 中尾 俊輔
		(74) 代理人	100085084
			弁理士 伊藤 高英
		(74) 代理人	100095326
			弁理士 畑中 芳実
		(74) 代理人	100115314
			弁理士 大倉 奈緒子
		(74) 代理人	100117190
			弁理士 玉利 房枝
		(74) 代理人	100120385
			弁理士 鈴木 健之

最終頁に続く

(54) 【発明の名称】 テレビジョンチューナ

(57) 【特許請求の範囲】

【請求項1】

入力端に結合された入力同調回路と、前記入力同調回路の次段に設けられた高周波増幅器と、前記高周波増幅器の次段に設けられた段間同調回路とを備え、前記入力同調回路及び前記段間同調回路はそれぞれ同調用インダクタンス素子と前記インダクタンス素子のインダクタンス値を切り替えるスイッチダイオードとを有するバンド切替型の同調回路で構成され、前記スイッチダイオードの各アノードにそれぞれ独立したアノード側給電抵抗を介して電源電圧を印加すると共に各アノードを電流通流手段を介して直流的に接地し、前記各カソードに各カソード側給電抵抗を介してハイレベル又はローレベルの切換電圧を印加して前記各同調回路の同調周波数帯域を切り替えたことを特徴とするテレビジョンチューナ。

10

【請求項2】

前記高周波増幅器は増幅素子を有し、前記入力同調回路におけるスイッチダイオードのアノードを直流的に接地する前記電流通流手段を第一の抵抗とし、前記段間同調回路におけるスイッチダイオードのアノードを前記増幅素子の動作電圧印加端子に接続して前記電流通流手段を前記増幅素子としたことを特徴とする請求項1に記載のテレビジョンチューナ。

【請求項3】

前記切換電圧を発生するバンド切替回路を備え、前記バンド切替回路にはオン又はオフに切り替えられるスイッチトランジスタを設け、前記スイッチトランジスタのエミッタを

20

接地すると共に、コレクタには第二の抵抗を介して前記電源電圧を印加し、前記各カソードを前記各カソード側給電抵抗を介して前記スイッチトランジスタのコレクタに接続したことを特徴とする請求項 1 又は 2 に記載のテレビジョンチューナ。

【請求項 4】

前記スイッチトランジスタと前記第二の抵抗とを前記バンド切替回路内に集積回路化したことを特徴とする請求項 3 に記載のテレビジョンチューナ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は V H F 帯のテレビジョン信号を受信するテレビジョンチューナに関する。

10

【0002】

【従来の技術】

従来のテレビジョンチューナの構成を図 3 に示す。V H F 帯のテレビジョン信号が入力される入力端 3 1 には不要な信号を除去するフィルタ 3 2 を介して入力同調回路 3 3 が結合される。入力同調回路 3 3 は直列に接続された四個のインダクタンス素子 3 3 a 乃至 3 3 d とこれらに並列に接続されるバラクタダイオード 3 3 e とから構成される。また、これらのインダクタンス素子 3 3 a 乃至 3 3 d の二つの接続点の間にスイッチダイオード 3 3 f の両端が高周波的に接続され、そのアノードは抵抗 3 4 を介して直流的に接地されると共に、抵抗 3 5 を介してバンド切替回路 3 6 の第一端子 3 6 a に接続される。また、アノードは抵抗 3 7 を介してバンド切替回路 3 6 の第二端子 3 6 b に接続される。バラクタダイオード 3 3 e のアノードは接地され、カソードには同調電圧が印加される。

20

【0003】

入力同調回路 3 3 の次段には高周波増幅器を構成する F E T (デュアルゲート F E T) 3 8 が設けられ、バラクタダイオード 3 3 e のカソードとインダクタンス素子 3 3 d との接続点が F E T 3 8 の入力端子である第一ゲートに結合される。F E T 3 8 のソースは接地され、ドレインは F E T 3 8 の次段に設けられた段間同調回路 3 9 に結合される。

【0004】

段間同調回路 3 9 は復同調回路で構成され、一次側には直列接続された二つのインダクタンス素子 3 9 a、3 9 b が設けられ、インダクタンス素子 3 9 a が F E T 3 8 のドレインに接続される。また、二次側にも直流カットコンデンサ 3 9 c を介して直列接続された二つのインダクタンス素子 3 9 d、3 9 e が設けられ、インダクタンス素子 3 9 d が次段の混合器 (図示せず) に結合される。また、インダクタンス素子 3 9 b と 3 9 e とは結合用インダクタンス素子 3 9 f に接続され、結合用インダクタンス素子 3 9 f は直流カットコンデンサ 3 9 g を介して高周波的に接地される。そして、結合用インダクタンス素子 3 9 f と直流カットコンデンサ 3 9 g との接続点には抵抗 4 0 を介して電源電圧 B が印加される。この結果、F E T 3 8 のドレインには抵抗 4 0、インダクタンス素子 3 9 a、3 9 b 等を介して電圧が印加される。

30

【0005】

また、一次側のインダクタンス素子 3 9 a と 3 9 b との接続点が直流カットコンデンサ 3 9 h を介してスイッチダイオード 3 9 i のアノードに接続され、二次側の直流カットコンデンサ 3 9 c とインダクタンス素子 3 9 e との接続点が直流カットコンデンサ 3 9 j を介してスイッチダイオード 3 9 k のアノードに接続される。そしてスイッチダイオード 3 9 i のアノードが抵抗 4 1 を介して第二端子 3 6 b に接続され、スイッチダイオード 3 9 k のアノードが抵抗 4 2 を介して第二端子 3 6 b に接続される。また、それらのカソードは、共に抵抗抵抗 4 3、直流カットコンデンサ 4 4 を介して接地され、また抵抗 4 5 を介して第一端子 3 6 a に接続される。

40

【0006】

また、一次側にはインダクタンス素子 3 9 a、3 9 b 等に並列に接続されるバラクタダイオード 3 9 m が設けられ、二次側にもインダクタンス素子 3 9 d、3 9 e などに並列に接続されるバラクタダイオード 3 9 n が設けられる。それぞれのバラクタダイオード 3 9 m

50

、39nのアノードは接地され、カソードには同調電圧が印加される。

【0007】

バンド切替回路36は入力同調回路33及び段間同調回路39をVHF帯のローバンド又はハイバンドの周波数帯に同調可能なように切り替えるためのものであり、ローバンドに同調するときには第一端子36aにハイレベルの電圧(例えば電源電圧)を出力し、ハイバンドに同調するときには第二端子36bにハイレベルの電圧を出力する。なお、バンド切替回路36は図示しない選局手段からの選局信号によって制御される。

【0008】

以上の構成において、ローバンドに同調するときには各スイッチダイオード33f、39i、39kのカソードに電圧が印加され、アノードには電圧が印加されないのでオフとなり、全てのインダクタンス素子が有効となって同調周波数バンドは低くなる。また、ハイバンドに同調するときにはスイッチダイオード33fには抵抗34を介して電流が流れてオンとなり、スイッチダイオード39i、39kには抵抗43を介して電流が流れてオンとなる。この結果、入力同調回路33においては二つのインダクタンス素子33b、33cが同調回路から外れ、段間同調回路39においては四つのインダクタンス素子39b、39e、39d、39eと結合インダクタンス素子39gとが同調回路から外れる。これによって各同調回路33、39の同調周波数バンドは高くなる。各バンドでの同調周波数は各バラクタダイオード33e、39m、39nに印加する同調電圧によって変えられる。

【0009】

【発明が解決しようとする課題】

上記の構成においては、先ず、各スイッチダイオードがオフになったときに歪みを発生するという問題があった。すなわち、図4に示すように、各スイッチダイオードは各カソードにバンド切替回路からカソードに印加される電圧によってオフとなるが、このとき各アノードには電圧が印加されない。従って、各スイッチダイオードの両端には逆方向の電圧が印加されず、いわゆる0バイアス状態となる。従って、高いレベルのテレビジョン信号が入力されると、スイッチダイオードが整流作用を起こし、此によって歪みを発生する。

【0010】

また、段間同調回路においては、スイッチダイオードをオンにするときに電流を流す抵抗43が設けられているが、この抵抗にはスイッチダイオードをオフにしたときにも電流が流れ、消費電流を大きくしていた。

【0011】

さらに、各スイッチダイオードをオン又はオフにするための直流回路には七個の抵抗を使用し、部品点数が多かった。

【0012】

そこで、本発明のテレビジョンチューナでは、スイッチダイオードをオン又はオフにするための直流回路に使用する抵抗の数を減らし、スイッチダイオードをオフにするときにはアノードとカソードとの間に逆方向の電圧が印加されるようにして大振幅のテレビジョン信号が入力されても歪みを発生しないようにすると共に、消費電流を少なくすることを目的とする。

【0013】

【課題を解決するための手段】

上記の課題を解決するための手段として、本発明のテレビジョンチューナは、入力端に結合された入力同調回路と、前記入力同調回路の次段に設けられた高周波増幅器と、前記高周波増幅器の次段に設けられた段間同調回路とを備え、前記入力同調回路及び前記段間同調回路はそれぞれ同調用インダクタンス素子と前記インダクタンス素子のインダクタンス値を切り替えるスイッチダイオードとを有するバンド切替型の同調回路で構成され、前記スイッチダイオードの各アノードにそれぞれ独立したアノード側給電抵抗を介して電源電圧を印加すると共に各アノードを電流通流手段を介して直流的に接地し、前記各カソードに各カソード側給電抵抗を介してハイレベル又はローレベルの切換電圧を印加して前記

10

20

30

40

50

各同調回路の同調周波数帯域を切り替えた。

【 0 0 1 4 】

また、前記高周波増幅器は増幅素子を有し、前記入力同調回路におけるスイッチダイオードのアノードを直流的に接地する前記電流通流手段を第一の抵抗とし、前記段間同調回路におけるスイッチダイオードのアノードを前記増幅素子の動作電圧印加端子に接続して前記電流通流手段を前記増幅素子とした。

【 0 0 1 5 】

また、前記切換電圧を発生するバンド切替回路を備え、前記バンド切替回路にはオン又はオフに切り替えられるスイッチトランジスタを設け、前記スイッチトランジスタのエミッタを接地すると共に、コレクタには第二の抵抗を介して前記電源電圧を印加し、前記各カソードを前記各カソード側給電抵抗を介して前記スイッチトランジスタのコレクタに接続した。

10

【 0 0 1 6 】

また、前記スイッチトランジスタと前記第二の抵抗とを前記バンド切替回路内に集積回路化した。

【 0 0 1 7 】

【 発明の実施の形態 】

本発明のテレビジョンチューナの構成を図 1 に示す。V H F 帯のローバンド及びハイバンドのテレビジョン信号が入力される入力端 1 には不要な信号を除去するフィルタ 2 を介して入力同調回路 3 が結合される。入力同調回路 3 は直列に接続された四個の同調用インダクタンス素子 3 a 乃至 3 d とこれらに並列に接続される同調用バラクタダイオード 3 e とから構成される。また、これらのインダクタンス素子 3 a 乃至 3 d の二つの接続点の間にスイッチダイオード 3 f の両端が高周波的に接続され、そのアノードは電流通流手段である第一の抵抗 4 を介して直流的に接地されると共に、第一のアノード側給電抵抗 5 を介して電源端子 B に接続される。また、カソードは第一のカソード側給電抵抗 6 を介してバンド切替回路 7 の出力端子 7 a に接続される。バラクタダイオード 3 e のアノードは接地され、カソードには図示はしないが同調電圧が印加される。

20

【 0 0 1 8 】

入力同調回路 3 の次段には高周波増幅器を構成する増幅素子であると共に電流通流手段となる F E T (デュアルゲート F E T) 8 が設けられ、バラクタダイオード 3 e のカソードとインダクタンス素子 3 d との接続点が F E T 8 の入力端子である第一ゲートに結合される。F E T 8 のソースは接地され、動作電圧印加端子であるドレインは F E T 8 の次段に設けられた段間同調回路 9 に結合される。

30

【 0 0 1 9 】

段間同調回路 9 は復同調回路で構成され、一次側には直列接続された二つの同調用インダクタンス素子 9 a、9 b が設けられ、インダクタンス素子 9 a が F E T 8 のドレインに接続される。また、二次側にも直流カットコンデンサ 9 c を間に挟んで直列接続された二つの同調用インダクタンス素子 9 d、9 e が設けられ、インダクタンス素子 9 d が次段の混合器 (図示せず) に結合される。また、インダクタンス素子 9 b と 9 e とは結合用インダクタンス素子 9 f に接続され、結合用インダクタンス素子 9 f は直流カットコンデンサ 9 g を介して高周波的に接地される。そして、結合用インダクタンス素子 9 f と直流カットコンデンサ 9 g との接続点には第二のアノード側給電抵抗 1 0 を介して電源電圧 B が印加される。この結果、F E T 8 のドレインには第二のアノード側給電抵抗 1 0、インダクタンス素子 9 b、9 a 等を介して電圧が印加される。

40

【 0 0 2 0 】

また、一次側のインダクタンス素子 9 a と 9 b との接続点にスイッチダイオード 9 h のアノードが直接接続され、二次側の直流カットコンデンサ 9 c とインダクタンス素子 9 e との接続点にもスイッチダイオード 9 i のアノードが直接接続される。そしてスイッチダイオード 9 h のカソードとスイッチダイオード 9 i のカソードとが共に直流カットコンデンサ 1 1 を介して接地され、さらに第二のカソード側給電抵抗 1 2 を介してバンド切替回路

50

7 の出力端子 7 a に接続される。

【 0 0 2 1 】

また、一次側にはインダクタンス素子 9 a、9 b 等に並列に接続される同調用バラクタダイオード 9 j が設けられ、二次側にもインダクタンス素子 9 d、9 e 等に並列に接続される同調用バラクタダイオード 9 k が設けられる。それぞれのバラクタダイオード 9 j、9 k のアノードは接地され、カソードには図示はしないが同調電圧が印加される。

【 0 0 2 2 】

バンド切替回路 7 は入力同調回路 3 及び段間同調回路 9 を V H F 帯のローバンド又はハイバンドの各周波数帯に同調可能なように切り替えるためのものであり、集積回路化されている。そして、スイッチトランジスタ 7 b と第二の抵抗 7 c とを内蔵し、スイッチトランジスタ 7 b のエミッタは接地され、コレクタは出力端子 7 a に接続される。また、コレクタには第二の抵抗 7 c を介して電源電圧が印加される。スイッチトランジスタ 7 b は図示しない選局手段からの選局信号によってオン又はオフに制御され、各同調回路 3、9 をローバンドに同調するときにはオフとなって出力端子 7 a をハイレベルとし、ハイバンドに同調するときにはオンとなって出力端子 7 a をローレベルとする。

【 0 0 2 3 】

以上の構成における各スイッチダイオードに対する直流回路を図 2 に示し、上記構成の動作を説明する。まず、ローバンドに同調するときにはバンド切替回路 7 のスイッチトランジスタ 7 b がオフとなるので、各スイッチダイオード 3 f、9 h、9 i のカソードには出力端子 7 a から電圧が印加される。そして、入力同調回路 3 のスイッチダイオード 3 f のアノードは第一の抵抗 4 を介して接地されているので、第一のスイッチダイオード 3 f の両端には逆方向の電圧が加わり、完全にオフとなる。一方、段間同調回路 9 におけるスイッチダイオード 9 h、9 i のアノードは F E T 8 のドレインに接続されており、しかも、F E T 8 には第二のアノード側給電抵抗 1 0 を介してドレイン電流が流れているので各スイッチダイオード 9 h、9 i のアノード電圧は低くなっている。従って、これらスイッチダイオード 9 h、9 i の両端にも逆方向の電圧が加わり、完全にオフとなる。この場合、段間同調回路のスイッチダイオード 9 h、9 i のカソードには第二のカソード側給電抵抗 1 2 のみによって電圧が印加されるので、無駄な電流消費は生じない。

そして、全てのインダクタンス素子が有効となって各同調回路 3、9 の同調周波数バンドは低くなる。

【 0 0 2 4 】

また、ハイバンドに同調するときにはスイッチトランジスタ 7 b がオンとなり、一方、入力同調回路 3 のスイッチダイオード 3 f のアノードには第一のアノード側給電抵抗 5 を介して電圧が印加されると共に、段間同調回路 9 のスイッチダイオード 9 h、9 i のアノードには第二のアノード側給電抵抗 1 0 を介して電圧が印加される。従って、各スイッチダイオード 3 f、9 h、9 i にはスイッチトランジスタ 7 b を介して電流が流れてオンとなる。この結果、入力同調回路 3 においては二つのインダクタンス素子 3 b、3 c が同調回路から外れ、段間同調回路 9 においては四つのインダクタンス素子 9 b、9 e、9 d、9 e と結合インダクタンス素子 9 f とが同調回路から外れる。これによって各同調回路 3、9 の同調周波数バンドは高くなる。

【 0 0 2 5 】

以上のように、四個の給電抵抗 5、6、1 0、1 2 と第一の抵抗 4 との五個の抵抗によって各スイッチダイオード 3 f、9 h、9 i をオン又はオフにすることが出来る。また、直流カットコンデンサの数も少なくなる。

そして、同調周波数は各バラクタダイオード 3 e、9 j、9 k に印加する同調電圧によって変えられる。

【 0 0 2 6 】

【 発明の効果 】

以上のように、本発明のテレビジョンチューナは、入力同調回路及び段間同調回路はそれぞれ同調用インダクタンス素子とインダクタンス値を切り替えるスイッチダイオードと

10

20

30

40

50

を有するバンド切替型の同調回路で構成され、スイッチダイオードの各アノードにそれぞれ独立したアノード側給電抵抗を介して電源電圧を印加すると共に各アノードを電流通流手段を介して直流的に接地し、各カソードに各カソード側給電抵抗を介してハイレベル又はローレベルの切換電圧を印加して各同調回路の同調周波数帯域を切り替えたので、各スイッチダイオードをオフにするときには両端に逆方向の電圧が加わって完全にオフとなり、大振幅のテレビジョン信号に対しても歪みを発生しない。また、段間同調回路のスイッチダイオードのカソードにはカソード側給電抵抗のみによって電圧が印加されるので、無駄な電流消費は生じない。さらに、スイッチダイオードに電圧を印加する給電抵抗の数や直流カットコンデンサの数が削減出来る。さらに、バンド切替回路の出力端子が最低の一個で済むのでコストを下げられる。

10

【0027】

また、入力同調回路におけるスイッチダイオードのアノードを直流的に接地する電流通流手段を第一の抵抗とし、段間同調回路におけるスイッチダイオードのアノードを増幅素子の動作電圧印加端子に接続して電流通流手段を増幅素子としたことによって、段間同調回路におけるスイッチダイオードのアノードは増幅素子に流れる電流によって低くなるので、このスイッチダイオードの両端には簡単に逆方向の電圧を加えることが出来る。

【0028】

また、切換電圧を発生するバンド切替回路を備え、バンド切替回路にはオン又はオフに切り替えられるスイッチトランジスタを設け、スイッチトランジスタのエミッタを接地すると共に、コレクタには第二の抵抗を介して電源電圧を印加し、各カソードを各カソード側給電抵抗を介してスイッチトランジスタのコレクタに接続したので、スイッチトランジスタをオンにすることで各スイッチダイオードの電流をスイッチトランジスタに流すことができる。

20

【0029】

また、スイッチトランジスタと第二の抵抗とをバンド切替回路内に集積回路化したので、切換電圧が簡単に得られる。

【図面の簡単な説明】

【図1】本発明のテレビジョンチューナの構成を示す回路図である。

【図2】本発明のテレビジョンチューナにおけるスイッチダイオードに対する直流回路図である。

30

【図3】従来のテレビジョンチューナの構成を示す回路図である。

【図4】従来のテレビジョンチューナにおけるスイッチダイオードに対する直流回路図である。

【符号の説明】

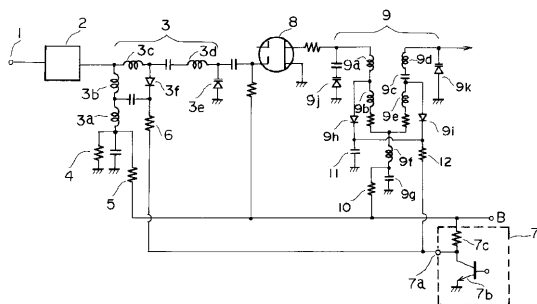
- 1 入力端
- 2 フィルタ
- 3 入力同調回路
- 3 a ~ 3 d 同調用インダクタンス素子
- 3 e 同調用バラクタダイオード
- 3 f スwitchダイオード
- 4 第一の抵抗（電流通流手段）
- 5 第一のアノード側給電抵抗
- 6 第一のカソード側給電抵抗
- 7 バンド切替回路
- 7 a 出力端子
- 7 b スwitchトランジスタ
- 7 c 第二の抵抗
- 8 FET（電流通流手段）
- 9 段間同調回路
- 9 a、9 b、9 d、9 e 同調用インダクタンス素子

40

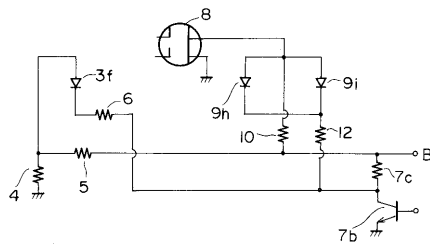
50

- 9 c、9 g 直流カットコンデンサ
- 9 f 結合用インダクタンス素子
- 9 h、9 i スイッチダイオード
- 9 j、9 k 同調用バラクタダイオード
- 10 第二のアノード側給電抵抗
- 11 直流カットコンデンサ
- 12 第二のカソード側給電抵抗

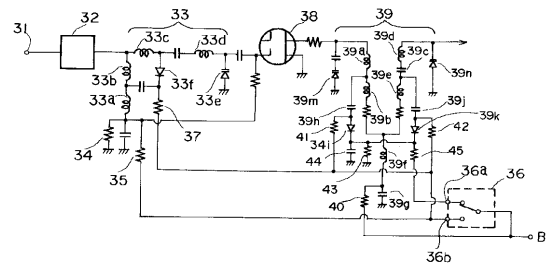
【図1】



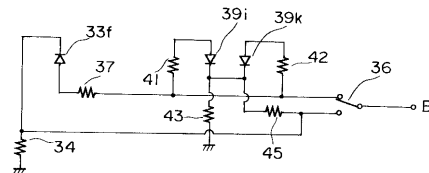
【図2】



【図3】



【図4】



フロントページの続き

(74)代理人 100123858

弁理士 磯田 志郎

(72)発明者 山本 正喜

東京都大田区雪谷大塚町1番7号 アルプス電気株式会社内

審査官 古川 哲也

(56)参考文献 実開昭54-37003(JP,U)

特開昭63-36618(JP,A)

特開昭63-36619(JP,A)

特開平3-120916(JP,A)

特開平3-228436(JP,A)

特開平11-205700(JP,A)

特開2000-209067(JP,A)

国際公開第82/01796(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H04N 5/44 - 5/60

H03J 5/24

H04B 1/16 - 1/28