

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

60653

Patent dodatkowy
do patentu _____

Zgłoszono: 18.IX.1967 (P 122 624)

Pierwszeństwo: _____

Opublikowano: 31.VIII.1970

Kl. 21 a¹, 36/18

MKP H 01 h, 51/02

UKD

Współtwórcy wynalazku: Andrzej Stankiewicz, Jerzy Guzewicz, Ryszard Wróblewski

Właściciel patentu: Instytut Łączności, Warszawa (Polska)

Sposób realizacji iloczynu logicznego w przekąźnikowym module logicznym

1

Przedmiotem wynalazku jest sposób realizacji iloczynu logicznego w przekąźnikowym module logicznym wchodzącym w skład szeregu logicznego złożonego z funkcyjnych logicznych, elementów pamiętających, elementów opóźniających, generatora pojedynczego impulsu, jak również bramki impulsowej, który to szereg logiczny jest przeznaczony do wykorzystania w sieciach logicznych teletechniki i automatyki, w szczególności zaś do różnego rodzaju przyrządów kontrolno-badaniowych w centralach telefonicznych z przestrzennym podziałem dróg połączeniowych.

Znany i stosowany dotychczas układ przekąźnikowego modułu logicznego jest pokazany na fig. 1. Układ ten jest oparty na jednym dwuuzwojowym przekąźniku z dzielonym obwodem magnetycznym. W tym znanym układzie sygnał wejściowy pojawia się na zacisku wyjściowym W w przypadku równoczesnego podania obu sygnałów wejściowych na zaciski wejściowe A i B. Podanie jednego tylko sygnału wejściowego nie wytwarza strumienia magnetycznego o wartości niezbędnej do zadziałania przekąźnika, w wyniku czego zestyk przekąźnika nie może podać sygnału wyjściowego.

Sposób realizacji iloczynu logicznego według opisanego wyżej znanego układu modułu logicznego jest obciążony poważną wadą ponieważ wymaga specjalnej konstrukcji obwodu magnetycznego, co znacznie zwiększa wymiary geometryczne modułu i komplikuje technologię jego wytwarzania.

2

Celem wynalazku jest znalezienie sposobu realizacji iloczynu logicznego nie posiadającego wad układu według znanych sposobów. Czyli podanie maksymalnie oszczędnego i prostego sposobu mnożenia logicznego dla przekąźnikowego modułu.

Cel ten osiągnięto przez wprowadzenie jednego z dwóch sygnałów podlegających mnożeniu na punkt połączony B z uzwojeniem jednoczłonowym jednozestykowego przekąźnika przyłączonym do bieguna baterii -U zaś drugi sygnał na punkt połączony z jedną ze sprężyn A zestyku zwiernego tego przekąźnika natomiast wynik mnożenia odczytuje się w punkcie połączonym z drugą ze sprężyn zestyku W.

Wynalazek zostanie bliżej objaśniony na przykładzie zastosowania sposobu uwidocznionym na rysunku, na którym fig. 1 przedstawia znany układ modułu logicznego zaś fig. 2 układ wg wynalazku.

Przekąźnikowy moduł wykonany według sposobu realizacji iloczynu logicznego i pokazany na fig. 2 składa się z zestyku zwiernego 1 i uzwojenia wzbudzenia 2. Jedna ze sprężyn zestyku jest przyłączona do zacisku wejściowego A pozostała zaś sprężyna jest przyłączona do zacisku wyjściowego W. Jedna z końcówek uzwojenia wzbudzenia jest przyłączona do drugiego zacisku wejściowego B, pozostała zaś końcówka wzbudzenia jest przyłączona do minusa baterii zasilającej -U. Jak wynika z rysunku sygnał wyjściowy (dodatni) pojawia się na zacisku wyjściowym W jedynie w

przypadku równoczesnej obecności obu sygnałów wejściowych (dodatnich). Tym sposobem dana jest możliwość realizacji w zależności od przyjętej konwencji funkcji logicznej iloczynu lub sumy.

Zastrzeżenie patentowe

Sposób realizacji iloczynu logicznego w przekątnym module logicznym **znamienny tym**, że je-

den z dwóch sygnałów podlegających mnożeniu wprowadza się na punkt połączony (**B**) z uzwojeniem jednouzwojeniowego jednozestykowego przełącznika przyłączonym do bieguna baterii (**-U**) zaś drugi sygnał na punkt połączony z jedną ze sprężyn (**A**) zestyku zwierczego tego przełącznika, natomiast wynik mnożenia odczytuje się w punkcie połączonym z drugą ze sprężyn zestyku (**W**).

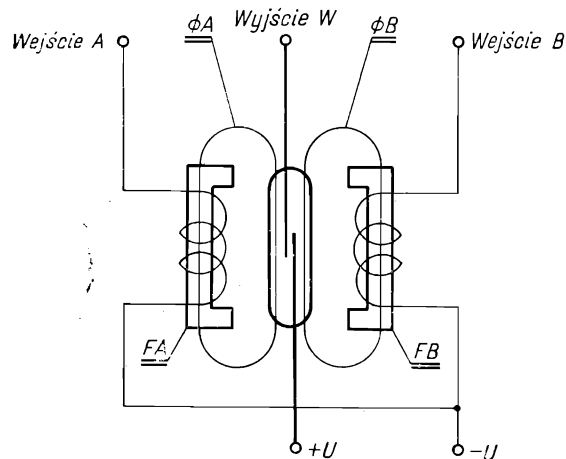


Fig. 1

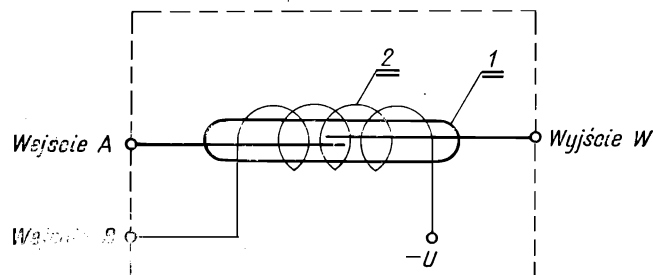


Fig. 2