



(12) 发明专利

(10) 授权公告号 CN 101425461 B

(45) 授权公告日 2010.08.25

(21) 申请号 200810173416.8

H01L 21/762 (2006.01)

(22) 申请日 2008.10.22

审查员 高伟

(30) 优先权数据

11/876,541 2007.10.22 US

(73) 专利权人 应用材料股份有限公司

地址 美国加利福尼亚州

(72) 发明人 阿布海杰特·巴苏·马利克

杰弗里·C·芒罗 王林林

斯里尼瓦斯·D·内曼尼 郑宜

袁正 迪米特里·卢伯米尔斯基

叶怡利

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

(51) Int. Cl.

H01L 21/316 (2006.01)

权利要求书 2 页 说明书 10 页 附图 8 页

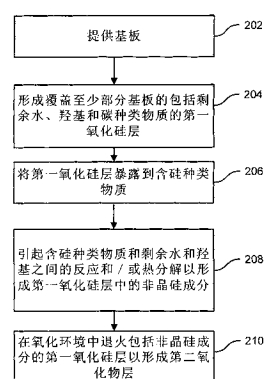
(54) 发明名称

提高用于无孔间隙填充的介电膜质量的方法和系统

(57) 摘要

一种在基板上形成氧化硅层的方法。该方法包括提供基板和形成覆盖至少部分基板的第一氧化硅层,该第一氧化硅层包括剩余水、羟基和碳种类物质。该方法还包括将第一氧化硅层暴露到多种含硅种类物质以形成与第一氧化硅层部分混合的多种非晶硅成分。此外,该方法包括在氧化环境中退火与多种非晶硅成分部分混合的第一氧化硅层以在基板上形成第二氧化硅层。至少部分非晶硅成分被氧化以变成部分的第二氧化硅层和未反应的剩余羟基且在第二氧化硅层中的碳种类物质基本被去除。

200



1. 一种用于在基板上形成氧化硅层的方法,该方法包括:

提供基板;

形成覆盖至少一部分基板的第一氧化硅层,该第一氧化硅层包括剩余水、羟基和碳种类物质;

将第一氧化硅层暴露于多种含硅种类物质,多种含硅种类物质中的至少一部分与至少一部分剩余水和羟基反应或者被热分解以形成部分地与第一氧化硅层混合的多种非晶硅成分;

在氧化环境中退火部分地与多种非晶硅成分混合的第一氧化硅层以在基板上形成第二氧化硅层,其中至少一部分非晶硅成分被氧化以成为部分第二氧化硅层,且其中在第二氧化硅层中的未反应的剩余羟基和碳种类物质被基本去除。

2. 如权利要求 1 的方法,其特征在于,使用含硅前体和含氧前体的化学气相沉积来沉积第一氧化硅层,该含氧前体包括由远程等离子体源产生的原子氧。

3. 如权利要求 1 的方法,其特征在于,至少部分第一氧化硅层形成在浅沟槽隔离结构中。

4. 如权利要求 1 的方法,其特征在于,在 10m 托至 600 托的压力下、室温至 900℃ 的温度下,执行将第一氧化硅层暴露于多种含硅种类物质,执行持续时间为 1 秒至 3 小时。

5. 如权利要求 4 的方法,其特征在于,含硅种类物质包括线性聚硅烷、环状聚硅烷、二氯硅烷或四氯硅烷。

6. 如权利要求 5 的方法,其特征在于,所述线性聚硅烷包括硅烷、二硅烷、和更高级的同系物中的至少一种。

7. 如权利要求 5 的方法,其特征在于,所述环状聚硅烷包括环戊二烯硅烷。

8. 如权利要求 4 的方法,其特征在于,多种含硅种类物质用惰性气体稀释。

9. 如权利要求 1 的方法,其特征在于,氧化环境包括室温至 900℃ 下的蒸汽,室温至 600℃ 下的臭氧,室温至 900℃ 下的分子氧,或者在室温至 600℃ 下的来自远程等离子体源的原子氧。

10. 如权利要求 1 的方法,其特征在于,退火在快速热处理室中进行。

11. 一种在基板上形成氧化硅层的方法,该方法包括:

提供基板;

形成多个双层直到达到目标厚度,其中形成每个双层包括在至少部分基板上沉积非晶硅层,以及沉积覆盖非晶硅层的第一氧化硅层,该第一氧化硅层包括羟基和碳种类物质;

在氧化环境中退火覆盖非晶硅层的第一氧化硅层以在基板上形成第二氧化硅层,其中非晶硅层被氧化以成为部分的第二氧化硅层,在第二氧化硅层中的羟基和碳种类物被基本去除。

12. 如权利要求 11 的方法,其特征在于,非晶硅层使用选自自由线性聚硅烷、环状聚硅烷、烷基硅烷、二氯硅烷、四氯硅烷构成的组中的至少一种前体,通过热 CVD 工艺、等离子体 CVD 工艺、等离子体喷射工艺或者热线 CVD 工艺进行沉积。

13. 如权利要求 12 的方法,其特征在于,所述线性聚硅烷包括硅烷、二硅烷、和更高级的同系物中的至少一种。

14. 如权利要求 12 的方法,其特征在于,所述环状聚硅烷包括环戊二烯硅烷。

15. 如权利要求 12 的方法,其特征在于,所述烷基硅烷甲基硅烷、三甲基硅烷和四甲基硅烷中的至少一种。

16. 如权利要求 11 的方法,其特征在于,非晶硅层包括共形的以随着包括浅沟槽隔离结构的基板结构形状的富硅自组装单层。

17. 如权利要求 11 的方法,其特征在于,在每一个交替沉积循环中形成覆盖非晶硅层的第一氧化硅层包括用含硅前体和由远程等离子体源产生的原子氧、使用化学气相沉积来沉积 5 至 500 埃的氧化硅膜。

18. 如权利要求 11 的方法,其特征在于,退火工艺是在氧化环境中进行的快速热处理,所述氧化环境包括下述物质中的一种:室温至 900℃的蒸汽、室温至 600℃的臭氧、室温至 900℃的分子氧、室温至 600℃的来自远程等离子体源的原子氧。

19. 一种在基板上形成氧化硅层的方法,该方法包括:在半导体处理室中提供基板,该基板包括一个或多个沟槽;

在基板上沉积包括羟基和碳种类物质的第一氧化硅层,该第一氧化硅层至少部分地填充该一个或多个沟槽;

将多种含硅颗粒引入到半导体处理室中,并将该多种含硅颗粒结合到第一氧化硅层中;

通过在氧化环境中退火包括多种含硅颗粒的第一氧化硅层以形成第二氧化硅层,其中多种含硅颗粒被氧化且基本上去除了羟基和碳种类物质。

20. 如权利要求 19 的方法,其特征在于,第二氧化硅层比第一氧化硅层更为致密,基本无孔地填充了该一个或多个沟槽。

21. 如权利要求 19 的方法,其特征在于,一个或多个沟槽具有 11 : 1 或更高的深宽比。

22. 如权利要求 19 的方法,其特征在于,使用含硅前体和远程等离子体源产生的原子氧经化学气相沉积来沉积第一氧化硅层,且第一氧化硅层至少部分地填充一个或多个浅沟槽隔离结构。

23. 如权利要求 19 的方法,其特征在于,在半导体处理室中引入含硅颗粒的工艺包括:通过等离子体由富硅前体产生含硅颗粒;

通过关闭等离子体达一段预定的时间在第一氧化硅层上沉积等离子体产生的含硅颗粒。

24. 如权利要求 23 的方法,其特征在于,产生含硅颗粒的工艺可在远程等离子体室中进行,之后将含硅颗粒传送到提供了覆盖有第一氧化硅层的基板的半导体处理室中。

25. 如权利要求 23 的方法,其特征在于,沉积等离子体产生的含硅颗粒与在半导体处理室中形成第一氧化硅层同时发生。

26. 如权利要求 23 的方法,其特征在于,含硅颗粒具有 10 至 50 纳米范围内的直径。

27. 如权利要求 19 的方法,其中退火工艺是在分离的室中进行的快速热处理,所述分离的室中具有室温至 900℃的蒸汽、室温至 600℃的臭氧、室温至 900℃的分子氧、或者室温至 600℃的来自远程等离子体源的原子氧。

提高用于无孔间隙填充的介电膜质量的方法和系统

[0001] 本申请涉及到 2006 年 5 月 30 日申请的名称为“CHEMICAL VAPORDEPOSITION OF HIGH QUALITY FLOW-LIKE SILICON DIOXIDE USING ASILICON CONTANTING PRECURSOR AND ATOMIC OXYGEN”的、Ingle 等人共同转让的美国专利申请 No. 60/803,493。本申请还涉及到于 2007 年 8 月 27 日申请的名称为“CURING METHODS FOR SILICON DIOXIDE THINFILMS DEPOSITED FROM ALKOXYSILANE PRECURSOR WITH HARP IIPRCESS”的、Mallick 等人共同转让的美国非临时专利申请 No. 11/845,445。本申请另外还涉及到于 2007 年 10 月 22 日申请的名称为“HIGH QUALITYSILICON OXIDE FILMS BY REMOTE PLASMA CVD FROM DISILANEPRECURSORS”的、Mallick 等人共同转让的美国专利申请,代理人案卷号为 A1186/T78800。在此将所有上述专利申请的全文内容结合以供用于所有用途的参考。

技术领域

[0002] 本发明涉及半导体薄膜工艺技术,其中描述了用于改善在形态上适合于各种器件结构的介电膜质量的方法和系统。更具体地说,本发明的实施方式提供了以提高的密度形成二氧化硅膜,以实现无孔间隙填充具有高深宽比的沟槽的方法和系统。例如,在其他应用当中,采用本发明以形成高质量氧化硅膜用于填充狭窄的 STI 沟槽。

背景技术

[0003] 间隙和沟槽诸如浅沟槽隔离 (STI) 结构通常用于电隔离半导体器件上的元件。STI 可包括形成在半导体基板隔离区域中的沟槽或间隙,其填充有介电材料以防止相邻器件结构(例如晶体管、二极管等)的电耦合。由于集成电路上的器件密度持续增加,因此在器件结构之间的尺寸和距离也持续减小。但是,STI 沟槽的垂直高度通常不会与其水平宽度一样快地降低,这导致间隙和沟槽具有较大的高宽比(即较高的深宽比)。

[0004] 虽然使得器件结构具有增加的深宽比的能力允许更多结构(例如晶体管、电容器、二极管等)被封装到半导体芯片基板相同表面积上,但是这也产生了制造问题。这些问题中的一个是在填充工艺期间难以完全填充这些结构中的间隙和沟槽而不产生孔或缝隙(seam)。必须用介电材料诸如氧化硅填充间隙和沟槽从而相互电隔离附近器件结构以最小化电噪音和漏电流。随着深宽比的增加,更加难以填充深的狭窄沟槽而不在填充沟槽的介电材料中产生孔或缝隙。

[0005] 在介电层中的孔和缝隙在半导体器件制造期间和完成的器件中都会引起问题。孔和缝隙在介电材料中随机形成且具有不可预知的尺寸、位置和密度。这会导致不可预知的且不一致的层的后沉积处理,诸如不均匀的蚀刻、抛光、退火等。完成的器件中的孔和缝隙也在器件结构中的间隙和沟槽的介电质量方面产生变化。其他问题当中,这会导致由于电串扰、电荷泄漏以及一些情况下由于器件中的短路导致的错误的或劣质的器件性能。

[0006] 已经开发出最小化在高深宽比结构上沉积介电材料期间形成的孔和缝隙的技术。这些包括减慢介电材料的沉积速度以便其在沟槽的侧壁和底部上保持得更加共形。更加共形的沉积能降低在沟槽顶部上的材料建造和介电材料过早封堵沟槽顶部以形成孔的机会

(有时称作“breadloafing”的问题)。但是,不幸的是,减慢沉积速度也意味着增加沉积时间,这降低了处理效率以及产率。

[0007] 控制孔形成的另一种技术是增加所沉积介电材料的可流动性。具有更大可流动性的材料能够更快速地填充孔或缝隙并防止其变成填充容积内的永久缺陷。例如,按照常规采用高可流动性的旋涂玻璃(SOG)前体诸如PSZ(聚硅氮烷)、HSQ(Hydrosilsequioxane)膜等以良好的间隙填充能力填充沟槽。但是,通过这种常规 SOG 膜增加氧化硅介电材料的可流动性通常导致由于剩余碳种类物质和未反应的硅醇基团引起的如此沉积的膜具有低的膜密度。增加膜密度的一种手段是当固化 SOG 膜成为氧化硅膜时使用高温退火。但是,用于去除剩余碳种类物质和 OH 基团的高温退火也会引起相当大程度的膜体积收缩。在用于 STI 应用的狭窄沟槽中,如此沉积的膜受到限制且不能收缩,从而导致包含具有多孔或孔的低密度膜的结构。

[0008] 由此,对于在当前半导体处理期间提高介质诸如氧化硅膜的质量以实现狭窄沟槽 STI 应用中的无孔间隙填充的技术仍存在需求。本发明针对介电膜沉积和化学处理的这些和其他方面。

发明内容

[0009] 本发明针对半导体薄膜处理技术。描述了用于提高形态上适合于各种器件结构的介电膜质量的方法和系统。更特别地,本发明的实施例提供了以增加的密度形成氧化硅膜的方法和系统,以实现无孔间隙填充高深宽比的沟槽。例如,其他应用当中,本发明用于形成高质量氧化硅膜用于填充狭窄 STI 沟槽。

[0010] 本发明的实施例包括在基板上形成氧化硅膜的方法。这些方法包括提供基板和形成覆盖至少一部分基板的第一氧化硅层。第一氧化硅层包括剩余水,羟基和碳种类物质。此外,该方法可包括将第一氧化硅层暴露到多种含硅种类物质,这期间多种含碳种类物质的中至少一部分与至少一部分剩余水和羟基反应,或者热分解以形成多种非晶硅成分。多种非晶硅成分部分地与第一氧化硅层混合。该方法还包括在氧化环境中退火部分地与多种非晶硅成分混合的第一氧化硅层以在基板上形成第二氧化硅层。至少一部分非晶硅成分被氧化以形成部分的第二氧化硅层,且第二氧化硅层中未反应的剩余羟基和碳种类物质基本上被去除。

[0011] 本发明的实施例还提供了在基板上形成氧化硅层的方法。该方法包括在半导体处理室中提供包括一个或多个沟槽的基板。该方法还包括在基板上沉积包括羟基和碳种类物质的第一氧化硅层。第一氧化硅层至少部分地填充一个或多个沟槽。此外,该方法包括在半导体处理室中引入多种含硅颗粒。含硅颗粒可被结合到第一氧化硅层中。该方法还包括通过在氧化环境中退火包括多种含硅颗粒的第一氧化硅层形成第二氧化硅层。多种含硅颗粒被氧化且羟基和碳种类物质被基本去除。

[0012] 本发明的实施例还提供了一种在基板上形成氧化硅层的方法。该方法包括在半导体处理室中提供基板。该基板包括一个或多个沟槽。该方法还包括在基板上沉积包括羟基和碳种类物质的第一氧化硅层。第一氧化硅层至少部分地填充一个或多个沟槽。此外,该方法还在半导体处理室中引入多种含硅颗粒。多种含硅颗粒被结合到第一氧化硅层中。在某些实施例中,引入多种含硅颗粒通过由等离子体中的富硅前体产生含硅颗粒和通过关闭

等离子体预定时间周期将由等离子体产生的含硅颗粒沉积到第一氧化硅层上来进行。而且,该方法还包括通过在氧化环境中退火包括多种含硅颗粒的第一氧化硅层形成第二氧化硅层,以使多种含硅颗粒被氧化且羟基和碳种类物质被基本去除。

[0013] 在以下的描述中部分地列举出其他实施例和特征,且通过考察说明书本领域技术人员将明白部分该描述或者通过实践本发明可学习到部分该描述。可通过说明书中描述的手段、组合和方法实现和获得本发明的特征和优点。

附图说明

[0014] 图 1A—1D 是根据本发明实施例在基板上形成氧化硅层的工艺的简化示范性截面图;

[0015] 图 2 是示出根据本发明实施例在基板上形成氧化硅层方法的简化流程图;

[0016] 图 3A—3F 是根据本发明另一实施例用于交替的间隙填充氧化物沉积和处理的工艺的简化示范性截面图;

[0017] 图 4 是示出根据本发明的实施例在基板上形成氧化硅层的方法的简化流程图;

[0018] 图 5A—5D 是根据本发明的替换实施例在基板上形成氧化硅层的工艺的简化示范性截面图;

[0019] 图 6 是示出根据本发明另一实施例在基板上形成氧化硅层的方法的简化流程图;

[0020] 图 7 是根据本发明实施例的示范性处理系统的截面图。

具体实施方式

[0021] 将描述用于提高形态上适合于各种半导体器件结构的介电膜质量的方法和系统。更特别地,本发明的实施例提供了以增加密度形成氧化硅膜的方法和系统,以实现具有高深宽比的沟槽的无孔间隙填充。例如,其他应用当中,本发明用于形成用于填充狭窄 STI 沟槽的高质量氧化硅膜。

[0022] 通过化学气相沉积技术由含硅前体(例如有机硅酸盐)和远程等离子体产生的原子氧沉积的可流动二氧化硅膜已经用于 STI 应用。如此沉积的可流动氧化膜最初具有部分地由于诸如剩余水和碳种类物质以及明显的羟基的成分导致的相对低的膜密度。在沉积可流动氧化物膜期间或者在沉积了一定量可流动氧化物膜之后,添加硅。一旦在氧化气氛中高温退火可流动氧化物,剩余碳种类物质和羟基会反应,导致明显的膜收缩和致密化。在其于相同氧化气氛中氧化时添加的硅能够通过膨胀使该收缩平衡。对于介电膜在狭窄沟槽中具有很多结构限制的 STI 应用,补偿可流动氧化物膜的收缩实质上帮助形成了实现无孔间隙填充的致密氧化物膜。

[0023] 图 1A—1D 是根据本发明实施例在基板上形成氧化硅层的工艺的简化示范性截面图。这些图仅仅是实例,且并非旨在仅将本发明限于所示出的。本领域技术人员将意识到其他变化、改进和替换方式。例如,图 1A—1D 可结合图 2 观察,图 2 示出了根据本发明实施例在基板上形成氧化硅层的方法。如图 2 中所示,方法 200 包括在工艺 202 中提供基板。作为实例,基板是于图 1A—1D 中示出的基板 100。基板 100 可以是半导体处理晶片(例如 200mm、300mm、400mm 等的硅晶片)且可包括形成在较早工艺中的结构、器件、部分等。此外,基板可包括具有高的高宽比(例如 5:1 或更大、6:1 或更大、7:1 或更大、8:1 或更大、9:1

或更大、10:1 或更大、11:1 或更大、12:1 或更大等的高宽比) 的间隙、沟槽等。例如, 基板 100 包括具有侧壁和底部的沟槽 102。

[0024] 方法 200 此时包括形成覆盖至少部分基板的氧化硅层的工艺(工艺 204)。如图 1B 中所示, 形成覆盖提供于半导体处理室(图 7 中可看到的示范性室) 中的基板 100 的氧化硅层 110。例如, 可通过 CVD 基方法通过使用有机硅酸盐前体和通过远程等离子体源产生的原子氧前体沉积氧化硅层 110, 如于 2006 年 5 月 30 日提交的名称为“CHEMICAL VAPOR DEPOSITION OF HIGHQUALITY FLOW-LIKE SILICON DIOXIDE USING A SILICONCONTANTING PRECURSOR AND ATOMIC OXYGEN”的、Ingle 等人共同转让的美国专利申请 No. 60/803, 493 中所描述的。也可使用沉积氧化硅膜的其他常规方法诸如旋涂、SACVD 和 HDP-CVD。在特定实施例中, 由于其成分包括一些剩余水和碳种类物质以及明显的羟基, 因此如此沉积的氧化硅层具有流动特性。在其他特定实施例中, 流动的氧化硅膜可用于 STI 应用。例如, 于图 1B 中所示出的, 沟槽 12 的侧壁和底部以及沟槽外部的基板表面基本都被形成的氧化硅层 110 覆盖。在另一实例中, 根据工艺 204 中的沉积量, 如此沉积的氧化硅层 110 可从填充沟槽 102 部分深度的位置延伸以完全填充沟槽 102 且在沟槽 102 上方延伸。

[0025] 工艺 204 的结果是, 氧化硅层 110 完全填充至少部分的沟槽 102 而没有孔或缝隙。但是, 直接使用由工艺 204 如此沉积的膜会导致孔过多且不具有足够机械强度的介质。由此, 本发明的某些实施例可用于对如此沉积的氧化硅层 110 实施进一步的处理从而提高具有增加了密度的膜质量且仍能实现无孔间隙填充。

[0026] 在一个实施方式中, 如此沉积的氧化硅膜被暴露到多种含硅种类物质(工艺 206)。例如, 在于工艺 204 中沉积氧化硅膜之后, 多种含硅种类物质可被引入到相同半导体处理室中。在另一实例中, 暴露出含硅种类物质可在除了用于沉积氧化硅层(工艺 204) 的半导体处理室之外的分离室中进行。在一个实施方式中, 含硅种类物质包括以下种类物质中的一种或组合: 线性聚硅烷(硅烷, 二硅烷, 和更高级的同系物)、环状聚硅烷(环戊二烯硅烷)、二氯硅烷、四氯硅烷和类似种类物质。在另一实施方式中, 每一种含硅种类物质都处于纯的或用惰性气体诸如 N_2 或 He 稀释的气体源提供的气相。当然, 本领域技术人员将意识到很多变化、替换方式和改进。

[0027] 在另一实施方式中, 在以下条件下实施工艺 206, 该条件包括从约室温变化到约 900°C 的曝光温度, 从约 10m 托变化至约 600 托的曝光压力(气相含硅种类物质) 以及从约 1 秒变化至约 3 小时的曝光时间。根据很多工艺因素诸如 STI 沟槽的深宽比以及具有所需膜厚度和其他物理特性的特定器件应用, 这些条件可变化但是不应过度地限制此处权利要求的范围。在特定实施方式中, 在适当工艺条件下多种含硅种类物质的曝光会导致含硅种类物质与存在于如此沉积的氧化硅层中的剩余水和羟基反应或者导致含硅种类物质的直接热分解, 导致形成非晶硅层(工艺 208)。例如, 化学反应可包括用羟基替换醇盐基团的一些水解过程和用于去除醇盐基团和羟基诸如乙醇和水蒸汽的一些缩聚过程。在其他实例中, 当含硅种类物质的前体分子位于表面上且一些 Si-H 键断裂以形成后面具有 Si 和 / 或 Si-H 群的 H_2 气体分子时发生热分解。参考图 1C, 该过程通过在较早沉积的氧化硅层 110 上获得的非晶硅层 120 的形成示出。在一个实施方式中, 由于含硅种类物质和氧化硅层内部成分之间的反应, 所形成的非晶硅层 120 部分地与氧化硅层 110 混合(以使非晶硅层和氧化硅层之间没有清楚界面, 如通过图 1C 中的虚线表示的)。

[0028] 随后,方法 200 包括退火之前沉积的氧化硅层和稍后在氧化环境中在基板上形成的非晶硅层,导致形成具有增加密度的氧化硅层(工艺 210)。在一个实施方式中,氧化环境可以是温度高达 900℃的蒸汽环境,或者是从室温到约 600℃的臭氧环境,或者是从室温至约 900℃的充满氧分子的室,或者是从室温到约 600℃的含有氧原子的室。在另一个实施方式中,退火过程在具有温度控制的快速热处理(RTP)室中完成。在氧化环境中退火非晶硅层直接引起非晶硅群的氧化以形成二氧化硅。氧化过程引起该膜体积膨胀,如图 1D 中的圆形箭头示意性表示的。在再一实施方式中,退火氧化硅层引起未反应的剩余碳种类物质和羟基从该膜中去除。例如,剩余碳种类物质和羟基可反应以形成乙醇/水蒸汽并被连续泵出。拖延的退火应去除基本上所有的剩余水、碳或羟基。在另一实例中,具有一定水—酸比率的酸性蒸汽作为催化剂可混合到氧化环境中以加速去除不希望的碳种类物质。关于使用酸性蒸汽对可流动氧化硅膜处理的进一步细节可在于 2007 年 8 月 27 日提交的名称为“CURING METHODS FOR SILICON DIOXIDE THIN FILMS DEPOSITED FROM ALKOXYSILANE PRECURSOR WITH HARP II PROCESS”的、Mallick 等人共同转让的美国非临时专利申请 No. 11/845,445 中发现。剩余碳种类物质和羟基的损失会导致氧化硅层的收缩,如通过图 1D 中的沟槽 102 的底部附近的两个箭头示意性示出的。

[0029] 在特定实施方式中,收缩必须致密化氧化物膜且同时氧化非晶硅的膨胀有效地补偿了体积损失,从而导致更致密的氧化物膜但仍无孔或缝隙。特别是在具有高深宽比的狭窄沟槽中,这种固有的体积补偿对于克服膜收缩的几何限制以及消除可能的孔和缝隙的形成都是非常重要的。如图 1D 中所示,在退火工艺之后,在基板 100 上的氧化硅膜 130 由部分混合的非晶硅层 120 和氧化硅层 110 形成,其基本上填充了所有的沟槽 102 且在其之外。在一个实施方式中,使用方法 200 形成的氧化硅层 130 可以是非多孔的、致密的膜,且较之前沉积的氧化硅层 110 机械强度高。由此,获得高质量氧化硅层同时仍保持高深宽比间隙填充工艺所必需的流动特性。

[0030] 图 3A—3F 是根据本发明另一实施方式用于交替间隙填充氧化物沉积和处理的工艺的简化示范性截面图。这些图仅是实例,其不应当过度限制此处的权利要求的范围。本领域技术人员将意识到很多变化、替换方式和改进。例如,图 3A—3F 可结合图 4 观察,图 4 示出根据本发明实施方式在基板上形成氧化硅层的方法 400。如图 3A 中所示,提供半导体基板 300。参考图 4,可在方法 400 的工艺 402 中提供该基板到半导体处理室(于以下的图 7 中作为实例示出)中。该基板 300 可以是半导体晶片(例如 200mm、300mm、400mm 等的硅晶片)且可包括在之前的工艺中形成的结构、器件、部分等。此外,基板可包括具有高的高宽比(例如 5:1 或更大、6:1 或更大、7:1 或更大、8:1 或更大、9:1 或更大、10:1 或更大、11:1 或更大、12:1 或更大等的高宽比)的间隙、沟槽等。例如,基板 300 包括具有侧壁和底部的沟槽 302。

[0031] 在工艺 404 中,方法 400 包括在基板上进行非晶硅层的沉积。非晶硅层能在气相环境中使用各种不同技术沉积,该技术包括但不限于:热 CVD,等离子体 CVD,等离子体喷射或热线 CVD(hot wire CVD)。硅沉积的前体包括线性聚硅烷(硅烷,二硅烷,和更高级的同系物)、环状聚硅烷(环戊二烯硅烷)、烷基硅烷(甲基硅烷,三甲基硅烷,四甲基硅烷)、二氯硅烷、四氯硅烷或一些其他含硅种类物质。在特定实施方式中,非晶硅层可使用原子层沉积(ALD)技术沉积。所形成的薄非晶硅层主要是共形的以随着沟槽的形态。例如,参考

图 3B, 非晶硅 310 的共形薄层在沟槽 302 内部和外部形成在基板 300 上。根据各种应用中沟槽的尺寸和深宽比, 该非晶硅层的厚度可被控制成使得沟槽仅部分被填充。例如, 仅总沟槽容积的 1/10 或更少或者容积的 1/5 或更少或容积的 1/3 或更少被填充。在某些实施方式中, 非晶硅层可通过非 CVD 型方法形成, 例如 Langmuir Blodgett (LB) 技术。这些情况下, 沉积非晶硅可在不同室中进行。

[0032] 在工艺 406 之后, 方法 400 包括沉积覆盖非晶硅层的氧化物层。在工艺 406 中沉积的氧化物层可以与使用有机硅酸盐前体和由远程等离子体源产生的原子氧前体的 CVD 基方法沉积的可流动氧化物层类型相同。氧化物层包括一定量的剩余水、碳种类物质和羟基, 使得其成为可流动膜。例如, 参考图 3C, 形成覆盖非晶硅层 310 的氧化物层 320。根据已经通过在较早工艺中沉积的非晶硅层部分地填充的沟槽的尺寸和深宽比, 能将可流动氧化物层的厚度控制成至少部分填充沟槽。例如, 可流动氧化硅层的厚度可根据不同应用从 5 至 500 埃。在一个实例中, 填充了总纵沟槽容积的 3/10。在另一实例中, 填充了总沟槽容积的 2/5。在再一实例中, 填充了容积的 2/3 或延伸到沟槽外部区域的全部沟槽容积。

[0033] 方法 400 包括确定是否达到了所有沉积层的一定目标厚度的步骤 (工艺 408)。在一个实施方式中, 如果没有达到其目标厚度, 则方法 400 包括重复工艺 404 和 406, 即沉积另一层非晶硅 (期望其再次与部分填充的沟槽的当前形态共形), 之后是可流动氧化物层的另一次沉积。例如, 如图 3D 中所示, 增加覆盖氧化物层 320 的非晶硅层 311。尽管也可使用一些替换的沉积技术而不影响结果, 但是能使用与用于沉积非晶硅层 310 相同的工艺沉积非晶硅层 311。随后如图 3E 中所示, 增加覆盖层 311 的另一可流动氧化物层 321。另一实施方式中, 如果确定达到了目标厚度, 则方法 400 不需要重复工艺 404 和 406。换句话说, 根据应用, 本方法的某些实施方式就包括替换的非晶硅层沉积和可流动氧化物层沉积的一个循环膜, 且本方法的某些实施方式包括进行上述替换沉积直到获得预定目标厚度的多个循环。当然, 存在很多替换方式、变化和改进。

[0034] 在沉积工艺之后, 方法 400 包括工艺 410 中的在氧化环境中退火在基板上如此沉积的层。在一个实施方式中, 氧化环境可包括从室温到约 900°C 的蒸汽。某些实施方式中, 酸性蒸汽可添加到蒸汽中。另一实施方式中, 氧化环境可包括从室温到约 600°C 的臭氧。在再一实施方式中, 氧化环境可包括从室温到约 900°C 的分子氧。在再一实施方式中, 氧化环境包括在室温至约 600°C 下从远程等离子体源产生的原子氧。在与进行沉积相同的半导体处理室中或者在耦合到半导体处理室的分离的退火室中进行退火。在一个实例中, 装配用于快速热处理 (RTP) 的退火室。当然, 存在很多替换方式、变化和改进。

[0035] 退火工艺的结果是, 形成了不同于之前工艺中沉积的可流动氧化物层的氧化硅层 (工艺 412)。在一方面, 所沉积的非晶硅层将氧化以形成二氧化硅, 其通过结合氧原子体积膨胀, 从而用 Si-O-Si 键替换了 Si-H 或 Si-Si 键。另一方面, 热退火引起剩余碳种类物质和羟基之间的反应, 从而导致通过耦合到退火室的泵去除的水或乙醇蒸汽的形成。在氧化物层中剩余碳种类物质和羟基的实质损失会导致氧化物层的收缩和最终氧化物膜的致密化。在特定实施方式中, 在氧化期间非晶硅层的体积膨胀以及可流动氧化物层的收缩相互适当补偿, 导致具有较高膜密度和机械强度 (与可流动氧化物层相比) 的氧化硅层。例如, 如图 3F 中所示, 由较早沉积的层 310、311、320、321 等导致的氧化硅层 330 在退火工艺之后形成。在一个实施方式中, 氧化硅层 330 基本填充了沟槽 302 而不形成任何孔或缝隙。通过适当

确定目标沉积厚度,氧化硅层 330 可从填充完全深度的沟槽 302 延伸以延伸到沟槽 302 上方,从而覆盖整个基板 300。在另一个实施方式中,在工艺 412 中形成的无孔间隙填充氧化物层具有足够好的质量,特征在于特性诸如膜密度、应力分布、介电常数和折射系数,这对于窄沟槽 STI 应用是可接受的。当然,在本发明上述实施方式的更宽应用中能有很多替换方式、变化和改进。

[0036] 在替换实施方式中,用于 STI 应用的无孔间隙填充的高质量氧化硅层能通过将硅纳米颗粒 (NP) 结合到如此沉积的可流动氧化物膜中来获得。图 5A—5D 是根据本发明的替换实施方式在基板上形成氧化硅层的工艺的简化示范性截面图。这些图仅是实例,其不应过度限制此处的权利要求的范围。本领域技术人员将意识到其他变化、改进和替换方式。例如,图 5A—5D 可结合图 6 观察,图 6 示出根据本发明实施方式在基板上形成氧化硅层的方法 600。如图 5A 中所示,基于方法 600 的工艺 602 半导体基板 500 可提供在半导体处理室(示范性是可从图 7 中看到)中。基板 500 可包括通过之前的半导体工艺形成的在其表面上的一个或多个沟槽 502。例如,基板可以是半导体晶片(例如 200mm、300mm、400mm 等的硅晶片)且一个或多个沟槽可具有高深宽比(例如深度宽度比为 5:1 或更大、6:1 或更大、7:1 或更大、8:1 或更大、9:1 或更大、10:1 或更大、11:1 或更大、12:1 或更大等)。

[0037] 图 5B 示出了使用方法 600 的工艺 604 在基板 500 上沉积可流动氧化物层 510。例如,所沉积的氧化物层包含一些副产物成分,包括碳种类物质和羟基,其使得氧化物层可流动从而以良好形态共形地覆盖基板且至少部分地填充具有至少超出 11:1 的高深宽比的沟槽。在另一实例中,沉积技术可以是使用液态有机硅酸盐前体和由远程等离子体源产生的氧前体的 CVD 基方法或者是其它技术,包括旋涂、SACVD 和 HDP-CVD 工艺。

[0038] 在工艺 606 中,方法 600 包括将多种含硅颗粒引入到半导体处理室中。在一个实施方式中,使用 PECVD 方法使用传送到半导体处理室中的富 Si 前体产生多种含硅颗粒,该半导体处理室具有用于可流动氧化物层的液体有机硅酸盐前体或与该液体有机硅酸盐前体相分离。例如,富 Si 前体包括线性聚硅烷(硅烷,二硅烷,和更高级的同系物)、环状聚硅烷(环戊二烯硅烷)或硅纳米颗粒。在另一实施方式中,在外部产生多种含硅颗粒且随后被传送到设置了基板 500 的半导体处理室中。在再一实例中,多种含硅颗粒直接产生在相同处理室内部,用于可流动氧化硅层沉积(在工艺 604 中)。

[0039] 随后,在工艺 606 中产生的多种含硅颗粒可结合到在工艺 604 中沉积在基板上的可流动氧化硅层中(工艺 608)。例如,含硅颗粒可在等离子体源于预定工艺条件下打开时产生且当等离子体源关闭时发生这些颗粒沉积到氧化硅层上。至少根据等离子体关闭周期,可控制含硅颗粒尺寸。通常含硅颗粒都是球形的直径在 10 至 50 纳米范围内。在一个实施方式中,在形成了一定厚度的可流动氧化硅层之后沉积含硅颗粒。在另一个实施方式中,与沉积可流动氧化硅层同时发生含硅颗粒的沉积。在这种情况下,工艺 604 和工艺 608(其中含硅颗粒可通过分离的或远程的等离子体源产生)在同时发生。这些具有狭窄尺寸范围(从 10 至 50 纳米)的颗粒可容易结合到可流动氧化硅层中而基本上不会降低用于填充沟槽的混合膜的可流动。例如图 5C 示出了多种含硅颗粒 520 混合到如此沉积的填充了基板 500 上沟槽 502 内部和上方的可流动氧化硅层 510 中的截面图。在再一实施方式中,根据不同应用沉积可流动氧化硅层和含硅颗粒能交替进行多次。当然,存在很多替换方式、变化和改进。例如,含硅颗粒的剂量对于不同应用是可调整的工艺参数。

[0040] 在沉积 / 颗粒结合过程之后, 方法 600 的工艺 610 包括在氧化环境中通过退火结合了多种含硅颗粒的如此沉积的氧化硅层形成氧化硅层。在一个实施方式中, 氧化环境可包括从室温到约 900℃ 的蒸汽。在某些实施方式中, 酸性蒸汽可添加到蒸汽中。在另一实施方式中, 氧化环境可包括从室温至约 600℃ 的臭氧。在再一实施方式中, 氧化环境包括从室温至约 900℃ 的分子氧。在又一实施方式中, 氧化环境可包括在室温至约 600℃ 下从远程等离子体源产生的原子氧。沉积之后退火能在相同半导体处理室中进行。退火处理也能在将基板从用于沉积的半导体处理室传送到分离的退火室之后进行。例如, 退火室是快速热处理 (RTP) 室, 其可以是组合工具 (cluster tool) 的一个单元。当然, 存在很多替换方式、变化和改进。

[0041] 退火处理的结果是, 形成与在之前工艺 (例如工艺 604) 中沉积的可流动氧化物层不同的氧化硅层。一方面, 退火工艺引起含硅颗粒氧化以形成体积膨胀的二氧化硅。另一方面, 退火工艺引起剩余碳种类物质和羟基之间的反应, 从而导致随后能通过耦合到退火室的泵去除的水或乙醇蒸汽的形成。在持续的退火工艺期间在氧化硅层中这些剩余碳种类物质和羟基的实质损失会导致膜收缩, 从而导致最终氧化膜更高的密度。例如, 如图 5D 中所示, 氧化硅层 530 通过退火结合了多种含硅颗粒 520 的可流动氧化硅层 510 形成。在特定实施方式中, 含硅颗粒的数量足够使得由于硅颗粒氧化导致的膜体积膨胀适当地补偿由于不希望的碳和羟基种类物质损失导致的膜收缩。这会导致氧化硅层在增强机械特性方面具有更加提高的质量。在一个实施方式中, 最终形成的氧化硅层 530 基本上填充了沟槽 502 而没有形成任何孔或缝隙。在另一实施方式中, 在工艺 612 中形成的无孔间隙填充氧化硅层具有足够良好的质量, 特征在于适合于狭窄沟槽 STI 应用的膜密度、机械应力、介电常数和折射系数。

[0042] 图 7 是根据本发明实施方式示范性处理系统的截面图。该系统 700 包括沉积室 701, 这里前体化学反应且在基板晶片 702 上沉积可流动介电膜。晶片 702 (例如 200mm、300mm、400mm 等直径的半导体基板晶片, 其包括具有深宽比为 5:1 或更大、6:1 或更大、7:1 或更大、8:1 或更大、9:1 或更大、10:1 或更大、11:1 或更大、12:1 或更大等的沟槽) 可耦合到可旋转基板底座 704, 该可旋转基板底座 704 也可被垂直传送以将基板晶片 702 定位成较接近或较远离上覆的前体分配系统 706。例如, 基板晶片 702 是之前描述的基板 100 或是基板 300 或是基板 500。基座可以以约 1rpm 至约 2000rpm (例如约 10rpm 至约 120rpm) 的旋转速度旋转基板晶片 702。基座可以以例如从约 0.5mm 至约 100mm 的距离从前体分配系统 706 的侧面管子 708 垂直传送基板晶片。

[0043] 前体分配系统 706 包括多个径向分布侧面管子 708, 其每一个都具有两个不同长度中的一个。在另外的实施方式 (未示出) 中, 可去掉侧面管子以留下在沉积室 701 的壁附近分布的开口环。前体通过这些开口流入到室中。

[0044] 分配系统 706 也包括圆锥形顶部挡板 710, 其与基板底座 704 中心共轴。流体通路 712 可通过挡板 710 中心延伸以提供具有与向下流到挡板 710 导向表面外部的前体成分不同的前体或载气。

[0045] 挡板 710 外部表面可被管道 714 包围, 该管道 714 从被设置在沉积室 701 上方的反应种类产生系统 (未示出) 导向反应前体。导管 714 可以是具有在挡板 710 外部表面上打开的一端和耦合到反应种类产生系统的相对一端的直线圆形管。

[0046] 反应种类传输系统可以是远程等离子体产生系统 (RPS), 其通过将更稳定的起始材料暴露到等离子体产生反应种类。例如, 起始材料可以是包括分子氧或臭氧的混合物。该起始材料从 RPS 暴露到等离子体引起一部分分子氧分离成原子氧、将在较低温度下 (例如低于 100℃) 与有机硅前体 (例如 TMOS, OMCTS) 化学反应的高度反应基团种类, 以在基板表面上形成可流动介电膜。例如, 可流动介电膜可以是包括一些剩余水和碳种类物质以及明显羟基的流体状氧化硅。在特定实例中, 可流动介电膜是于图 1 中示出的氧化硅层 110。在另一个特定实例中, 可流动介电膜是于图 3 中示出的在共形非晶硅层上方的氧化硅层 320。由于在反应种类产生系统中产生的反应种类通常即使在室温下也可与其它沉积前体高度反应, 因此在隔离的气体混合物中向下游导管 714 传输并在与其他沉积前体混合之前通过挡板 710 将其分配到反应室 701 中。例如, 在覆盖如此沉积的可流动氧化硅层的硅层沉积期间含硅前体能通过这些挡板分配。

[0047] 处理系统 700 也可包括缠绕在沉积室 701 的圆顶 716 周围的 rf 线圈 (未示出)。这些线圈能在沉积室 701 中产生电感耦合等离子体以进一步增强反应种类前体和其他前体的反应性从而在基板上沉积流体介电膜。例如, 含有通过挡板 710 分配到室中的反应原子氧和自通路 712 和 / 或一个或多个侧面管子 708 的有机硅前体的气流可通过 rf 线圈导向到形成在基板 702 上方的等离子体中。原子氧和有机硅前体甚至在低温下也能在等离子体中快速反应以在基板表面上形成高度可流动的氧化硅层。

[0048] 在某些实施方式中, 可在基板上形成非晶硅层薄层之后形成可流动氧化硅层。在其他实施方式中, 在基板上交替进行几层的可流动氧化硅层和非晶硅层的沉积。在一些实施方式中, 可进行等离子体增强 CVD 工艺以产生硅纳米颗粒, 其混合到在相同工艺系统 700 中交替或同时形成的可流动的氧化硅层中。

[0049] 在一个实施方式中, 处理室 700 可使得沉积室 701 也可用于随后的退火工艺。在退火工艺期间, 可通过引入具有受控湿度或一定酸性气体混合物的分子氧气体、或臭氧或原子氧或蒸汽到室中而产生氧化环境。在其他实施方式中, 氧化退火处理可在耦合到沉积室 701 的分离的室中 (未示出) 进行。

[0050] 通过上述几个实施方式, 本领域技术人员将意识到, 可使用各种改进、替换构造和等效方式而不超出本发明的精神。此外很多非常公知的处理和元件没有描述以避免不必要的模糊本发明。因此, 上述描述不应作为对本发明范围的限制。

[0051] 这里, 提供了值的范围, 应当明白, 除非上下文清楚说明, 对于下限单位的十分之一, 也特别公开了上限和下限范围之间的每一个插入值。所述范围内的任何所述值或者插入值和在该范围内的任何其他所述的或插入的值之间的每个较小范围都包括了。这些较小范围的上限和下限在该范围内是单独地包括或排除的, 且其中两个极限中的任一个、任一个都不、或两个都包括在较小范围内的每个范围也包括在本发明内, 以所述范围内任何特别排除的范围为依据。这里所述的范围包括一个或两个极限, 包括排除了这些所包括极限中的任一个或两个的范围。

[0052] 如在此以及在所附的权利要求中所使用的, 单数形式的“一个”和“那个”包括复数参考, 除非上下文清楚另外说明。由此, 例如, 参考“一个工艺”包括多个这种工艺且参考“那个前体”包括参考一种或多种前体以及本领域技术人员公知的其等价物, 等等。

[0053] 而且, 词语“包括”、“包括有”、“含有”、“具有”和“包含”, 当用在该说明书以及附属

的权利要求中时旨在指定存在所述特征、整体、部件或步骤,但是其不排除存在或附加一个或多个其他部件、整体、部件、步骤、动作或组合。

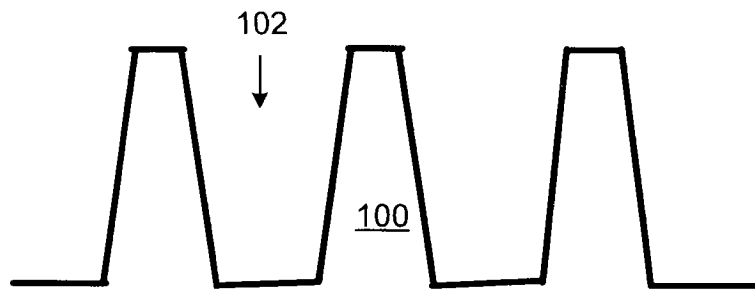


图 1A

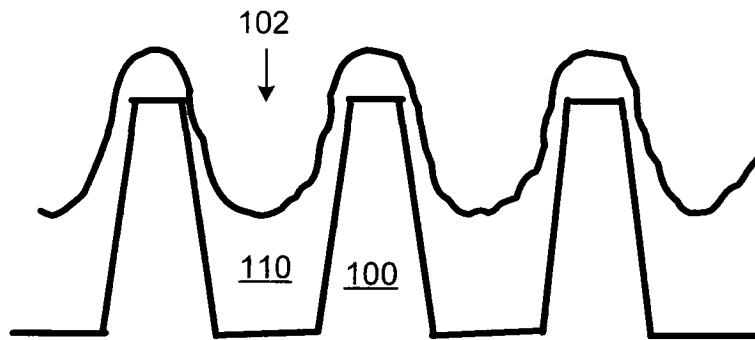


图 1B

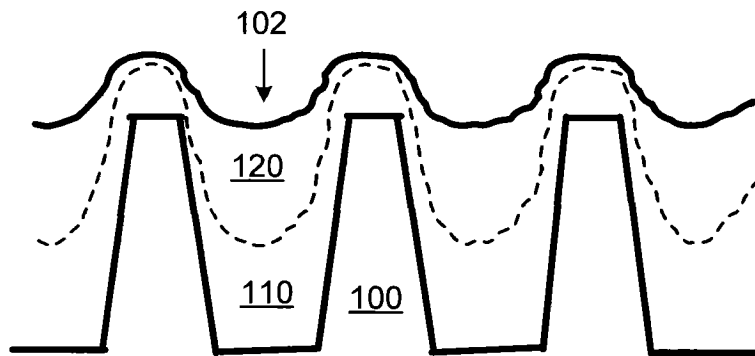


图 1C

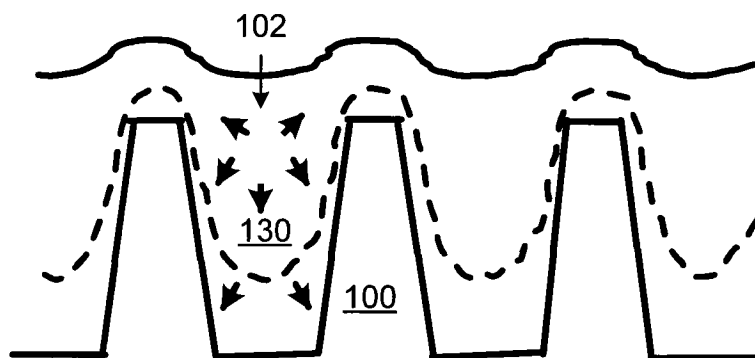


图 1D

200

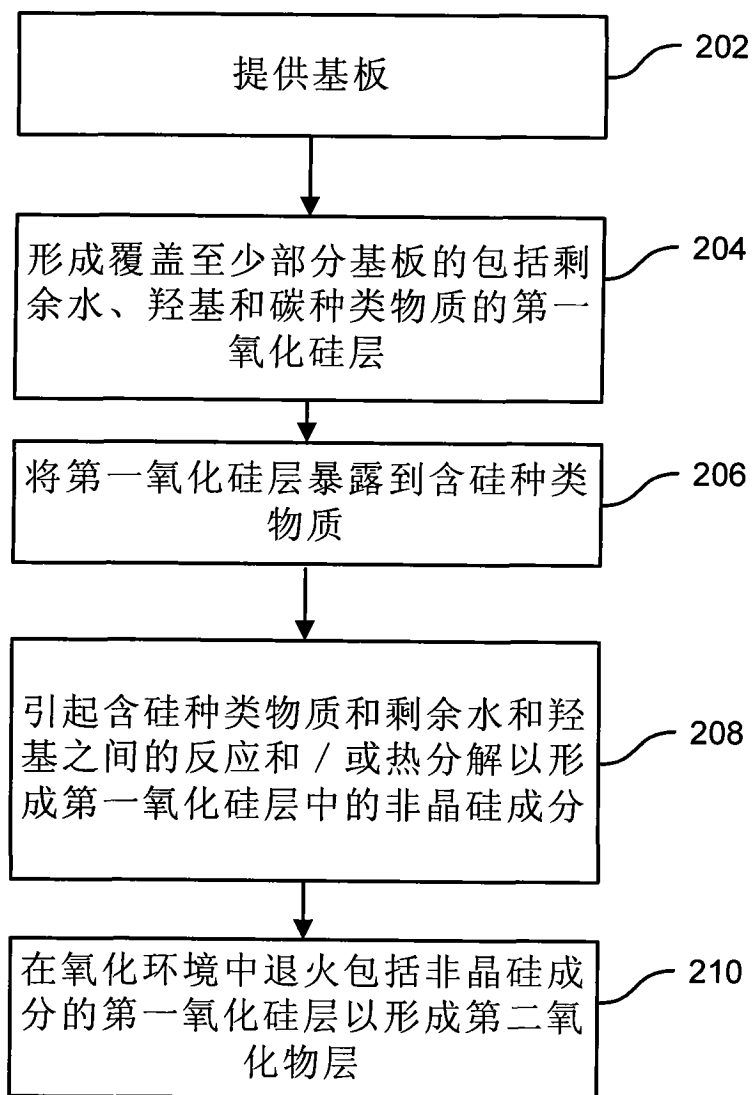


图 2

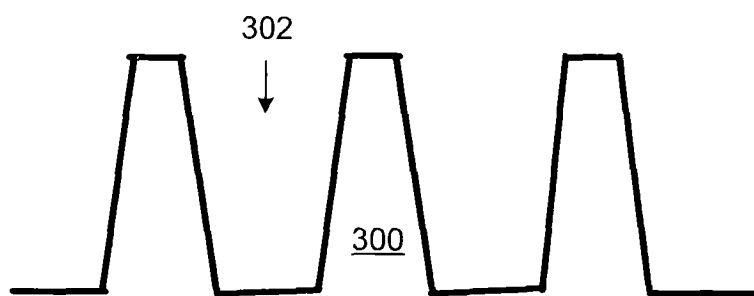


图 3A

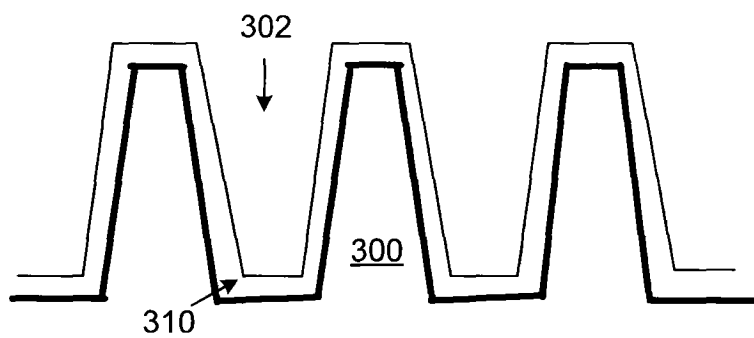


图 3B

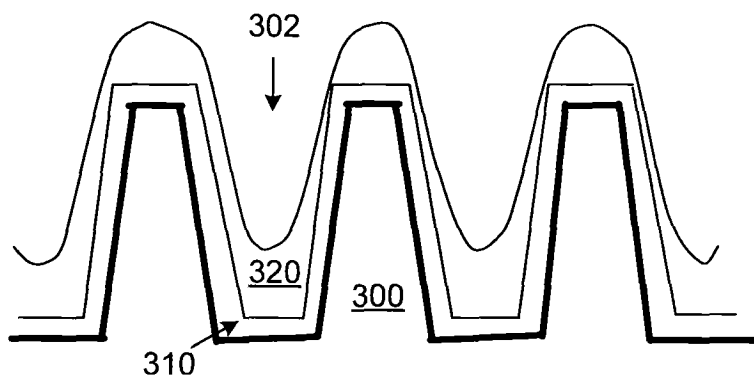


图 3C

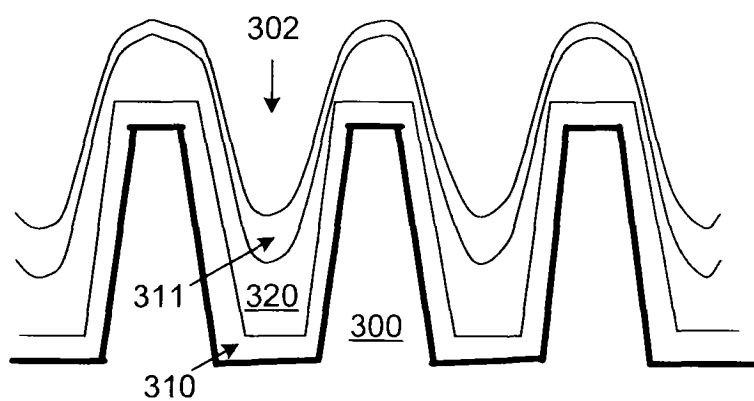


图 3D

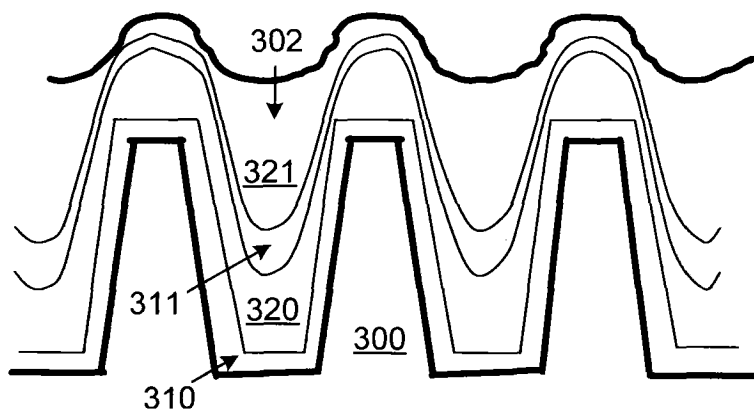


图 3E

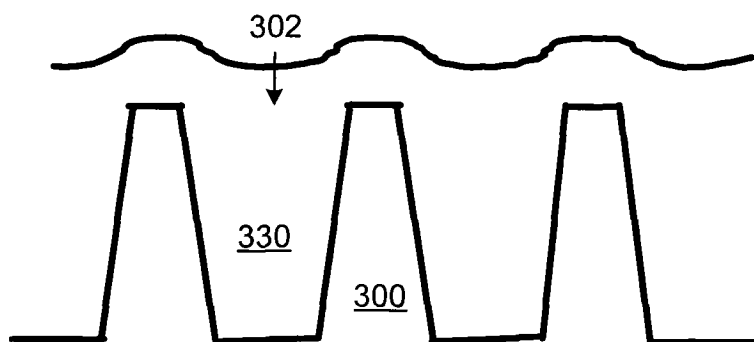


图 3F

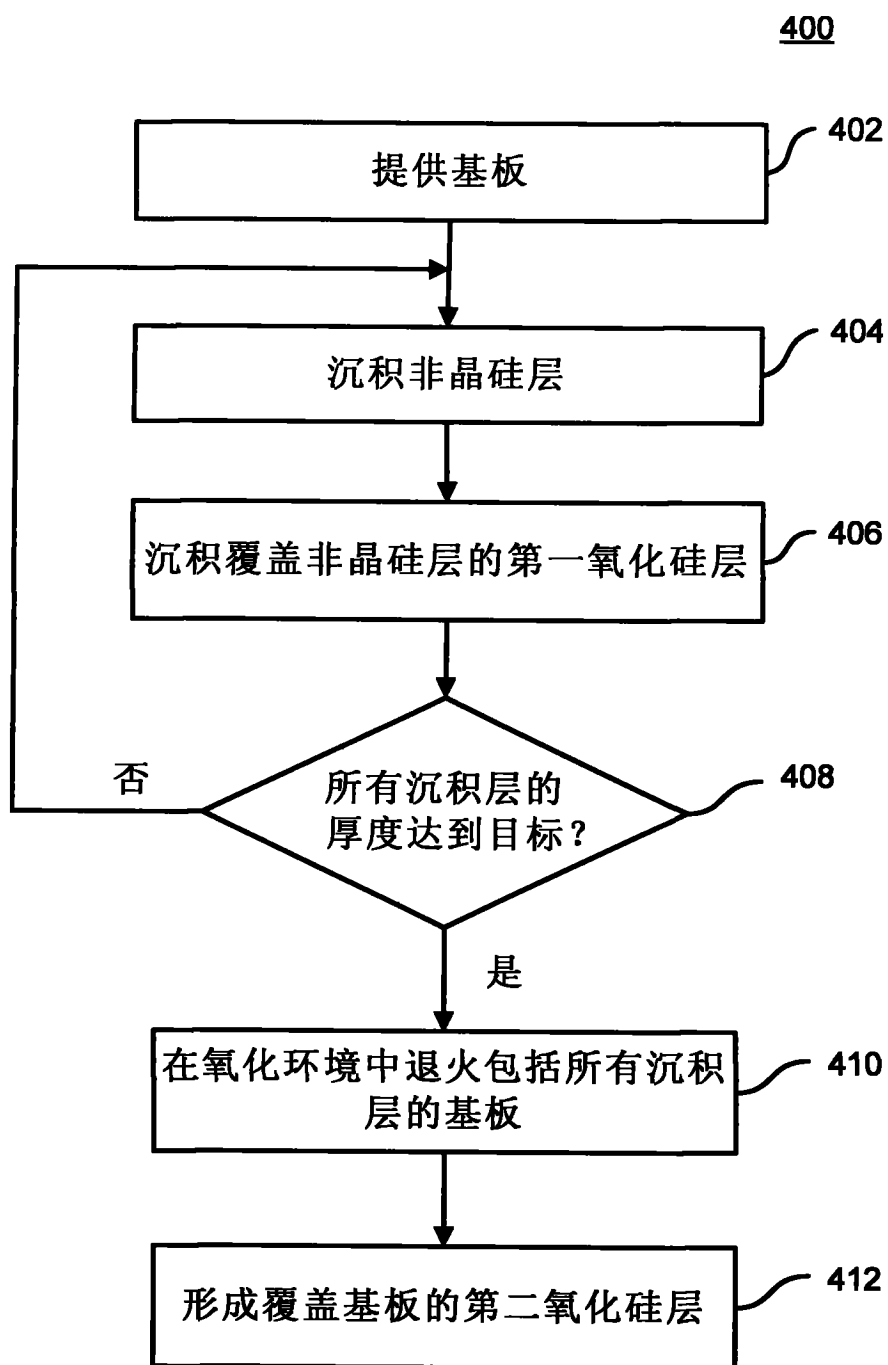


图 4

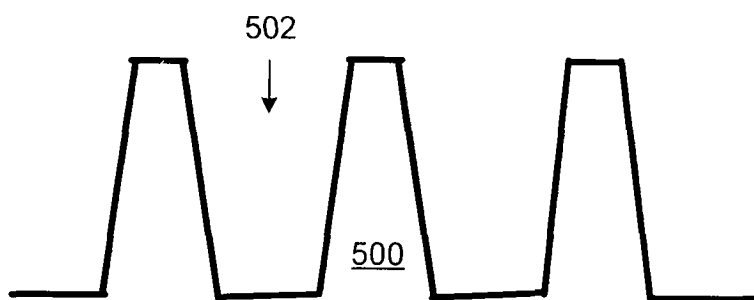


图 5A

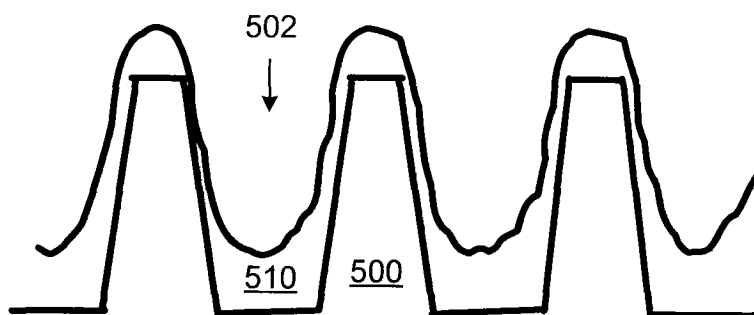


图 5B

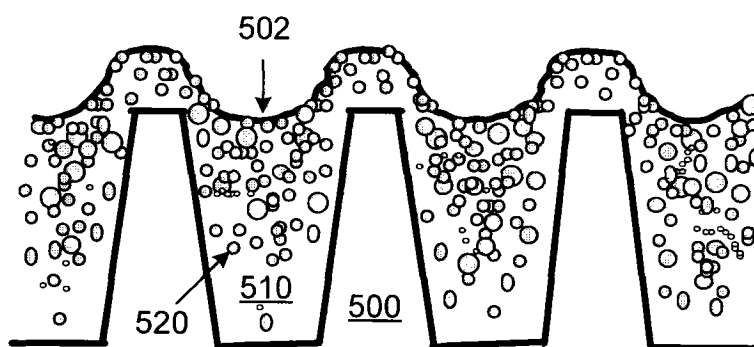


图 5C

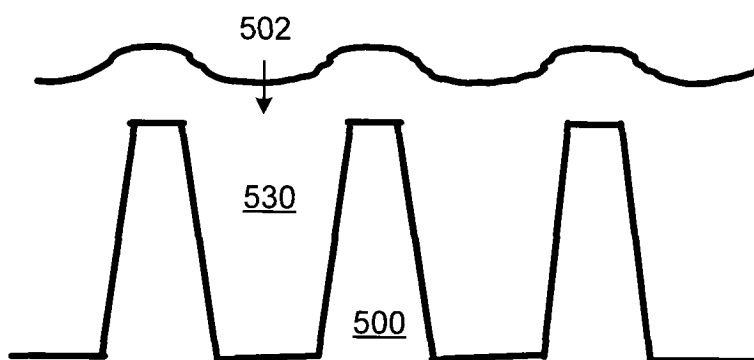


图 5D

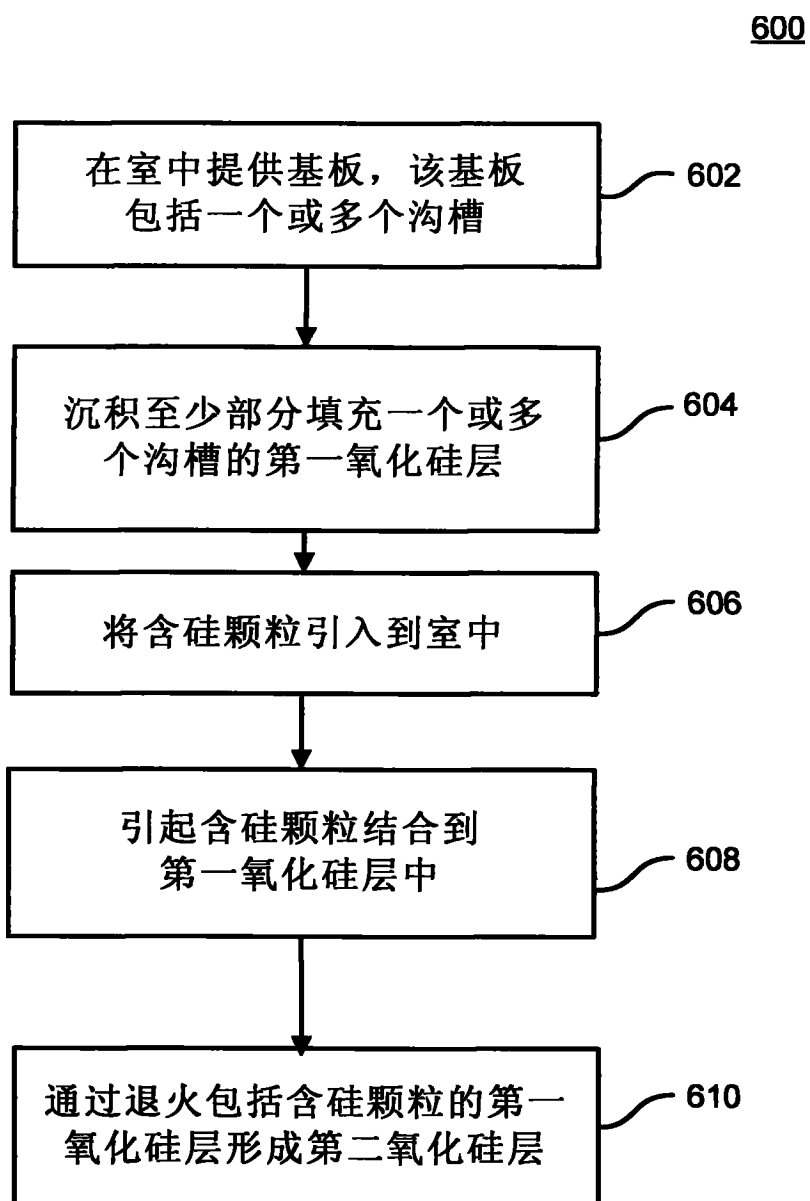


图 6

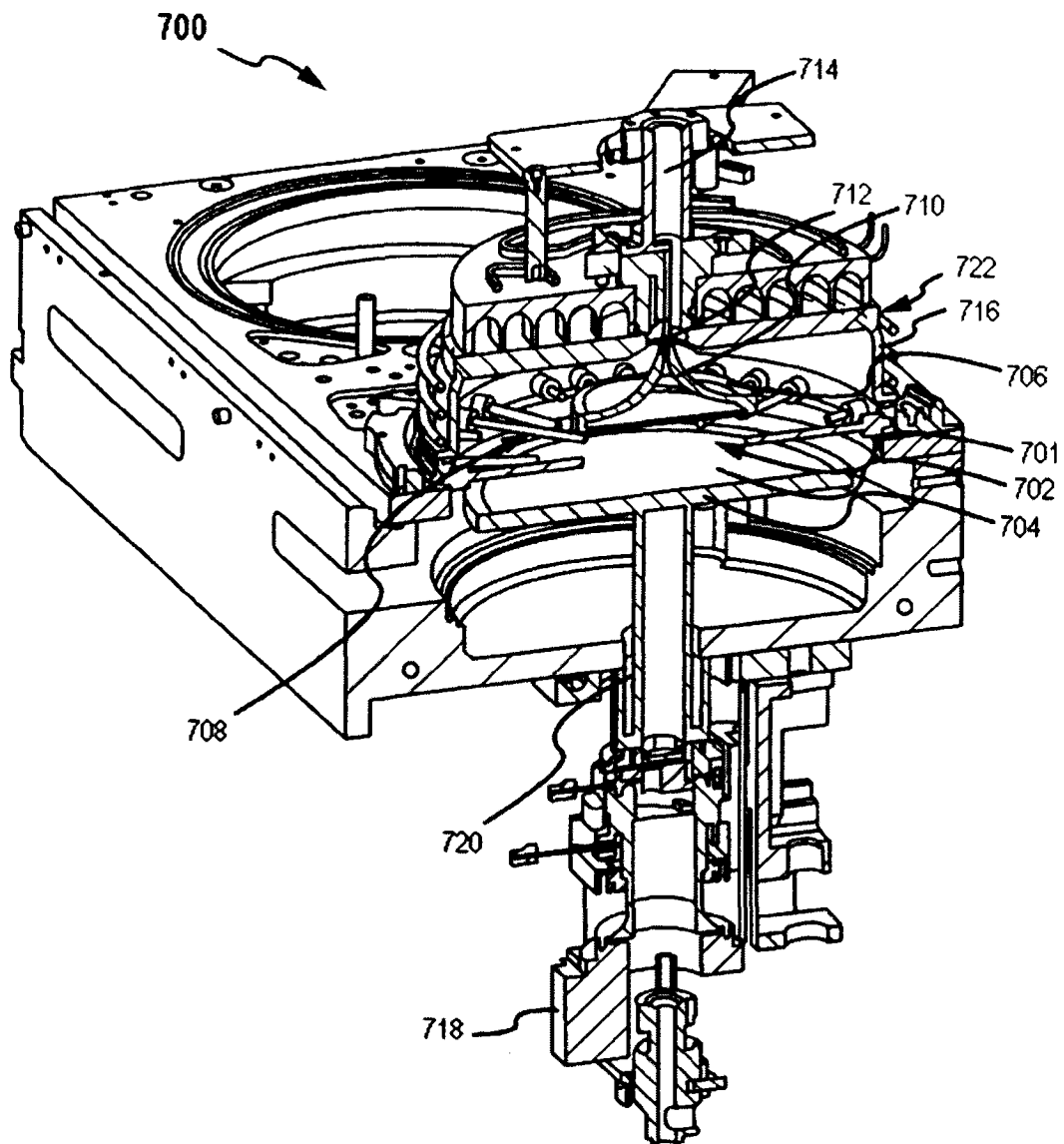


图 7