

【特許請求の範囲】

【請求項 1】

格子状に配設された複数のソース線及び複数のゲート線の各交差に対応して画素が構成され、前記ゲート線に供給されるゲート信号によって前記画素に設けられたスイッチング素子がオンされることによって前記ソース線に供給されたソース電圧が前記スイッチング素子を介して各画素の画素電極に与えられて液晶が駆動される液晶表示部に対して、前記ゲート信号を前記ゲート線に順次供給する Y ドライバと、前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間内において入力された画像信号の極性を反転させて、前記ソース線に前記ソース電圧として供給する X ドライバ手段とを具備したことを特徴とする液晶装置。

10

【請求項 2】

前記 Y ドライバは、前記 X ドライバ手段によって反転された前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングの前の期間及び後の期間の少なくとも一方の期間に、前記ソース電圧を前記画素電極に供給するためのゲート信号を発生することを特徴とする請求項 1 に記載の液晶装置。

【請求項 3】

前記 X ドライバ手段は、前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングを前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間の 1 / 2 のタイミングに設定することを特徴とする請求項 1 に記載の液晶装置。

【請求項 4】

前記 X ドライバ手段は、前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングを前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間の 1 / 2 以外のタイミングに設定することを特徴とする請求項 1 に記載の液晶装置。

20

【請求項 5】

前記 Y ドライバは、前記 X ドライバ手段によって反転された前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングの前の期間又は後の期間のいずれか一方の期間に、前記ソース電圧を前記画素電極に供給するためのゲート信号を発生し、

前記 X ドライバ手段は、前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間と前記ソース電圧を前記画素電極に供給するためのゲート信号が発生している期間との割合に応じて、前記ソース電圧のレベルを変化させることを特徴とする請求項 1 に記載の液晶装置。

30

【請求項 6】

前記 X ドライバ手段は、前記液晶表示部の全ラインの画素を駆動する期間毎に入力された前記画像信号の極性を反転させて前記ソース線に前記ソース電圧として供給することを特徴とする請求項 1 乃至 5 のいずれか 1 つに記載の液晶装置。

【請求項 7】

格子状に配設された複数のソース線及び複数のゲート線の各交差に対応して画素が構成され、前記ゲート線に供給されるゲート信号によって前記画素に設けられたスイッチング素子がオンされることによって前記ソース線に供給されたソース電圧が前記スイッチング素子を介して各画素の画素電極に与えられて液晶が駆動される液晶表示部に対して、前記ゲート信号を前記ゲート線に順次供給する処理と、前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間内において入力された画像信号の極性を反転させて、前記ソース線に前記ソース電圧として供給する処理とを具備したことを特徴とする液晶装置の駆動方法。

40

【請求項 8】

前記ソース線にソース電圧を供給する処理は、前記液晶表示部の全ラインの画素を駆動する期間毎に入力された前記画像信号の極性を反転させる処理を含むことを特徴とする請求項 7 に記載の液晶装置の駆動方法。

【請求項 9】

50

請求項1乃至6のいずれか1つに記載の液晶装置を具備したことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、縦クロストークを軽減するようにした電圧変調方式の液晶装置及びその駆動方法並びに電子機器に関する。

【0002】

【従来の技術】

電気光学装置、例えば、電気光学物質として液晶を用いた液晶表示装置は、陰極線管（CRT）に代わるディスプレイデバイスとして、各種情報処理機器の表示部や液晶テレビ等に広く用いられている。

10

【0003】

このような液晶表示装置は、例えば、マトリクス状に配列した画素電極と、この画素電極に接続されたTFT（Thin Film Transistor：薄膜トランジスタ）のようなスイッチング素子等が設けられた素子基板と、画素電極に対向する対向電極が形成された対向基板と、これら両基板との間に充填された電気光学物質たる液晶とによって構成される。

【0004】

このような構成における液晶表示装置の表示モードには、電圧が加わらない状態で白表示するモードであるノーマリーホワイトと、黒表示するモードであるノーマリーブラックと

20

がある。

【0005】

次に、液晶表示装置において画像を階調表示する動作について説明する。

【0006】

スイッチング素子は走査線（ゲート線）を介して供給される走査信号（ゲート信号）によって導通する。走査信号を印加してスイッチング素子を導通状態にした状態で、データ線（ソース線）を介して画素電極に、階調に応じた電圧の画像信号を印加する。そうすると、画素電極と対向電極に、画像信号の電圧に応じた電荷が蓄積される。電荷蓄積後、走査信号を取り去りスイッチング素子を非導通状態にしても、各電極における電荷の蓄積状態は、液晶層の容量性や蓄積容量等によって維持される。

30

【0007】

このように、各スイッチング素子を駆動させ、蓄積させる電荷量を階調に応じて制御すると、画素毎に液晶の配向状態が変化して光の透過率が変わり、画素毎に明るさを変化させることができる。こうして、階調表示することが可能となる。

【0008】

液晶層及び蓄積容量の容量性を考慮すると、各画素の液晶層に電荷を印加するのは一部の期間のみでよい。従って、マトリクス状に配設された複数の画素を駆動する場合には、同一走査ラインに接続された画素に各走査線によって同時に走査信号を印加し、画像信号をデータ線を介して各画素に供給し、また画像信号を供給する走査線を順次切換えればよい。即ち、液晶表示装置では、走査線及びデータ線を複数の画素について共通化した時分割マルチプレックス駆動が可能となる。

40

【0009】

なお、液晶装置では、印加信号の直流成分の印加などによって、例えば、液晶成分の分解、液晶セル中の不純物による汚染が発生し、表示画像の焼き付き等の現象が現れる。そこで、一般的には、各画素電極の駆動電圧の極性を、例えば画像信号におけるフレーム毎に反転させる反転駆動が行われる。フレーム反転駆動等の面反転駆動は、画像表示領域を構成する全画素電極の駆動電圧の極性を全て同じにして、一定周期で駆動電圧を反転させる方式である。

【0010】

上述したように、液晶装置では、容量性を考慮して、画素には一部の期間にのみ駆動電圧

50

が印加される。しかし、駆動電圧が印加されない期間においても、結合容量の影響及び電荷のリークによって、画素に印加される電圧が変化する。このような電位変動によって、特に、中間調領域では画質の劣化が目立ってしまう。

【0011】

図15はこのような問題点を説明するための説明図であり、図16及び図17は図15に対応した液晶駆動電位を説明するための波形図である。図16及び図17の V_s はソース線に印加される電位を示し、図16及び図17の V_A （実線）、 V_B （一点鎖線）は夫々図中のA点及びB点における画素電極の印加電位を示している。図16は容量結合による縦クロストーク現象を示しており、図17は電流リークによる縦クロストーク現象を示している。

10

【0012】

いま、画面の中央に矩形の黒を表示すると共に、その他の画面の領域に中間調のグレー表示を表示するための画像信号を液晶パネルに与えるものとする。図15はこの場合における液晶パネルの画面全域の表示を示している。図15に示すように、この場合には、黒表示部分の上方において、本来のグレー表示よりも暗い画像部分が表示され、黒表示部分の下方において、本来のグレー表示よりも明るい画像部分が表示されてしまう。

【0013】

図16及び図17の V_s は、このような画像の左右方向の中央、例えば図15の点A、Bを通過する縦線の位置に対応するソース線に印加されるソース電位波形を示している。図16及び図17のNフレームは液晶の正極性駆動時の波形であり、(N+1)フレームは液晶の負極性駆動時の波形である。図15の黒部分の表示に対応する期間 T_1 、 T_2 において、ソース電位は対向電極の電位（対向電位）との差が大きくなっており、C点等のグレー表示に対応する期間では、対向電位との差が小さくなっている。

20

【0014】

図16の V_A 、 V_B において、期間 T_1 、 T_2 を破線に変えた波形は、縦クロストークが生じていない理想的な画素電極の印加電位波形を示している。第NフレームのA点の画面垂直位置に対応するタイミング t_1 で、A点の画素のTF TがオンとなってA点の画素電極に中間調のグレー表示に対応したレベルの画像信号（駆動電位）が印加される。A点の次のラインの画素に画像信号が供給されるタイミングでは、A点の画素のTF Tはオフであり、A点の画素電極の駆動電位は、液晶容量及び付加容量によって保持される。第N+1フレームにおいてA点の画面垂直位置に対応するタイミングになると、A点の画素には負極性の駆動電位が印加される。この駆動電位も次のN+2フレームまで保持される。B点についても同様であり、B点の画素の画素電極に印加される駆動電位は、液晶容量及び付加容量によって、次のフレームまで保持される。

30

【0015】

しかしながら、結合容量及び電荷のリークによって、画素電極はTF Tがオフの間においても、ソース線電位の影響を受ける。即ち、図16及び図17の V_A 、 V_B に示すように、期間 T_1 においては、A点及びB点の画素の駆動電位は、斜線部に示すように、画像信号に基づくレベルよりも高くなり、期間 T_2 においては、A点及びB点の画素の駆動電位は、画像信号に基づくレベルよりも低くなる。結局、A点の画素の駆動電位は V_A に示すものとなり、B点の画素の駆動電位は V_B に示すものとなる。 T_1 期間及び T_2 期間にはA点では駆動電位と対向電位との差が大きくなってグレー表示よりも暗くなり、B点では駆動電位と対向電位との差が小さくなってグレー表示よりも明るくなってしまふ。

40

【0016】

このような問題点を回避するために、液晶装置においては、1フレーム毎の反転駆動処理と共に、例えばライン毎に駆動電位の極性を異ならせるライン反転駆動等とを組み合わせた反転駆動が採用される。

【0017】

このようなライン反転駆動を行う装置としては特許文献1に開示のもの等がある。

【0018】

50

【特許文献1】

特開平05-61440号公報

【0019】

【発明が解決しようとする課題】

しかしながら、ライン反転駆動等では、極性が相異なる電圧が印加される列方向又は行方向において、同一基板上の相隣接する画素電極間で電界（以下、横電界という）が生じてしまう。この横電界によって、液晶分子はチルト方向の回動が影響を受けてしまう。即ち、ライン反転をすると隣接画素との間で電位差が生じ隣接画素間に電界が生じる。この電界の影響によって、画素電極と対向電極との間で発生する電界により液晶の配向状態を制御する液晶装置においては、画質の劣化が生じてしまうという問題があった。

10

【0020】

本発明はかかる問題点に鑑みてなされたものであって、面反転駆動及び1/2ライン反転駆動を組み合わせることによって、結合容量、電荷のリーク及び横電界等の影響を回避することを可能にして、画質を向上させることができる液晶装置及びその駆動方法並びに電子機器を提供することを目的とする。

【0021】

【課題を解決するための手段】

本発明に係る液晶装置は、格子状に配設された複数のソース線及び複数のゲート線の各交差に対応して画素が構成され、前記ゲート線に供給されるゲート信号によって前記画素に設けられたスイッチング素子がオンされることによって前記ソース線に供給されたソース電圧が前記スイッチング素子を介して各画素の画素電極に与えられて液晶が駆動される液晶表示部に対して、前記ゲート信号を前記ゲート線に順次供給するYドライバと、前記液晶表示部の前記ゲート線方向の1ラインの画素を駆動する期間内において入力された画像信号の極性を反転させて、前記ソース線に前記ソース電圧として供給するXドライバ手段とを具備したことを特徴とする。

20

【0022】

このような構成によれば、液晶表示部は、格子状に配設された複数のソース線及び複数のゲート線の各交差に対応して画素が構成され、Yドライバからゲート線に供給されるゲート信号によって画素に設けられたスイッチング素子がオンされ、これにより、ソース線に供給されたソース電圧がスイッチング素子を介して各画素の画素電極に与えられて液晶が駆動される。ソース線に供給されるソース電圧は、Xドライバ手段によって、入力された画像信号が、液晶表示部のゲート線方向の1ラインの画素を駆動する期間内において極性反転されたものである。最終的には、液晶には液晶表示部のゲート線方向の1ラインの画素を駆動する期間の後半において印加された極性のソース電圧が書込まれる。従って、液晶表示部の全画素の液晶は同一フレーム期間では同一極性で書込みが行われることになり、横電界は生じない。また、ソース電圧は、液晶表示部のゲート線方向の1ラインの画素を駆動する期間内において極性反転されているので、画素電極がソース電圧の影響を受ける場合でも、ソース電圧の影響は液晶表示部のゲート線方向の1ラインの画素を駆動する期間で平均化され、スイッチング素子のオフ期間における実効電圧の変化は相殺される。これにより、ソース電圧の影響による縦クロストークが軽減される。

30

40

【0023】

また、前記Yドライバは、前記Xドライバ手段によって反転された前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングの前の期間及び後の期間の少なくとも一方の期間に、前記ソース電圧を前記画素電極に供給するためのゲート信号を発生することを特徴とする。

【0024】

このような構成によれば、液晶には、液晶表示部のゲート線方向の1ラインの画素を駆動する期間の後半において印加された極性のソース電圧、又は前半において印加された極性のソース電圧が書込まれる。従って、液晶表示部の全画素の液晶は同一フレーム期間では同一極性で書込みが行われることになり、横電界は生じない。

50

【 0 0 2 5 】

また、前記 X ドライバ手段は、前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングを前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間の 1 / 2 のタイミングに設定することを特徴とする。

【 0 0 2 6 】

このような構成によれば、正極性駆動期間と負極性駆動期間とが等しく、ソース電圧の影響を効果的に抑制することができる。

【 0 0 2 7 】

また、前記 X ドライバ手段は、前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングを前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間の 1 / 2 以外のタイミングに設定することを特徴とする。

10

【 0 0 2 8 】

このような構成によれば、正極性駆動期間と負極性駆動期間とを適宜設定することができ、X ドライバ手段の駆動能力に応じた設定が可能である。

【 0 0 2 9 】

また、前記 Y ドライバは、前記 X ドライバ手段によって反転された前記画像信号の一方極性から他方極性又は他方極性から一方極性への切り換えタイミングの前の期間又は後の期間のいずれか一方の期間に、前記ソース電圧を前記画素電極に供給するためのゲート信号を発生し、前記 X ドライバ手段は、前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間と前記ソース電圧を前記画素電極に供給するためのゲート信号が発生している期間との割合に応じて、前記ソース電圧のレベルを変化させることを特徴とする。

20

【 0 0 3 0 】

このような構成によれば、正極性駆動期間と負極性駆動期間とが異なる場合でも、これらの期間同士の割合に応じたレベルのソース電圧が画素電極に供給されるので、ソース電圧の影響を効果的に抑制することができる。

【 0 0 3 1 】

また、前記 X ドライバ手段は、前記液晶表示部の全ラインの画素を駆動する期間毎に入力された前記画像信号の極性を反転させて前記ソース線に前記ソース電圧として供給することを特徴とする。

【 0 0 3 2 】

このような構成によれば、ソース線に供給されるソース電圧は、X ドライバ手段によって、入力された画像信号が、液晶表示部のゲート線方向の 1 ラインの画素を駆動する期間内において極性反転されると共に、液晶表示部の全ラインの画素を駆動する期間毎に極性反転されたものである。最終的には、液晶には液晶表示部のゲート線方向の 1 ラインの画素を駆動する期間の後半において印加された極性のソース電圧が書込まれる。従って、液晶表示部の全画素の液晶は、前後のフレーム同士では極性が反転しているが、同一フレーム期間では同一極性で書込みが行われることになり、横電界は生じない。

30

【 0 0 3 3 】

また、本発明に係る液晶装置の駆動方法は、格子状に配設された複数のソース線及び複数のゲート線の各交差に対応して画素が構成され、前記ゲート線に供給されるゲート信号によって前記画素に設けられたスイッチング素子がオンされることによって前記ソース線に供給されたソース電圧が前記スイッチング素子を介して各画素の画素電極に与えられて液晶が駆動される液晶表示部に対して、前記ゲート信号を前記ゲート線に順次供給する処理と、前記液晶表示部の前記ゲート線方向の 1 ラインの画素を駆動する期間内において入力された画像信号の極性を反転させて、前記ソース線に前記ソース電圧として供給する処理とを具備したことを特徴とする。

40

【 0 0 3 4 】

このような構成によれば、ゲート線に供給されるゲート信号によって画素に設けられたスイッチング素子がオンとなる。これにより、ソース線に供給されたソース電圧がスイッチング素子を介して各画素の画素電極に与えられて液晶が駆動される。入力された画像信号

50

は、液晶表示部のゲート線方向の1ラインの画素を駆動する期間内において極性反転されると共に、液晶表示部の全ラインの画素を駆動する期間毎に極性反転させてソース線に供給される。これにより、液晶表示部の全画素の液晶は同一フレーム期間では同一極性で書込みが行われ、横電界は生じない。また、ソース電圧は、液晶表示部のゲート線方向の1ラインの画素を駆動する期間内において極性反転されているので、画素電極がソース電圧の影響を受ける場合でも、ソース電圧の影響は液晶表示部のゲート線方向の1ラインの画素を駆動する期間で平均化され、スイッチング素子のオフ期間における実効電圧の変化は相殺される。これにより、ソース電圧の影響による縦クロストークが軽減される。

【0035】

また、前記ソース線にソース電圧を供給する処理は、前記液晶表示部の全ラインの画素を駆動する期間毎に入力された前記画像信号の極性を反転させる処理を含むことを特徴とする。

【0036】

このような構成によれば、入力された画像信号は、液晶表示部のゲート線方向の1ラインの画素を駆動する期間内において極性反転されると共に、液晶表示部の全ラインの画素を駆動する期間毎に極性反転させてソース線に供給される。これにより、液晶表示部の全画素の液晶は前後のフレーム同士では極性が反転するが、同一フレーム期間では同一極性で書込みが行われ、横電界は生じない。

【0037】

また、本発明に係る電子機器は、上記液晶装置を具備したことを特徴とする。

【0038】

このような構成によれば、横電界及び縦クロストークの悪影響を回避した高画質の画像が得られる。

【0039】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態について詳細に説明する。図1は本発明の一実施の形態に係る液晶装置を示すブロック図である。

【0040】

本実施の形態は結合容量、電荷のリークによる悪影響及び横電界による悪影響を回避するために、液晶を(1/2)H(水平期間)毎で且つフレーム期間毎に極性を反転させて駆動するようにしたものである。

【0041】

本実施の形態に係る液晶装置は、電気光学材料である液晶を用いた表示領域101aと、この表示領域101aの各画素を駆動するYドライバ401及びXドライバ500と、これらのYドライバ401及びXドライバ500に各種信号を供給する駆動回路301とによって構成されている。

【0042】

液晶装置は、素子基板としてガラス基板等の透明基板が用いられ、素子基板上に、画素を駆動するトランジスタと共に、周辺駆動回路等も形成されている。素子基板上の表示領域101aには、複数本のゲート線(走査線)112が、図1のX(行)方向に延在して形成され、また、複数本のソース線(データ線)114が、Y(列)方向に沿って延在して形成されている。画素110は、ゲート線112とソース線114との各交差に対応して設けられて、マトリクス状に配列されている。

【0043】

図2は図1中の画素の具体的な構成を示す説明図である。

【0044】

各画素110は、スイッチング手段として、TFT116が設けられている。TFT116はゲートがゲート線112に、ソースがソース線114に、ドレインが画素電極118に、それぞれ接続される。画素電極118と対向電極108との間には電気光学材料たる液晶105が挟持されて液晶層が形成されている。対向電極108は、後述するように、

実際には画素電極 118 と対向するように対向基板の全面に形成される透明電極である。

【0045】

対向電極 108 には対向電極電圧 V_{LCOM} が印加されるようになっている。また、画素電極 118 と対向電極 108 との間においては蓄積容量 119 が形成されて、液晶層を挟む電極と共に電荷を蓄積する。なお、図 2 の例では、蓄積容量 119 を画素電極 118 と対向電極 108 との間に形成したが、画素電極 118 と接地電位 GND 間や画素電極 118 とゲート線間等に形成してもよい。また素子基板側に対向電極電圧 V_{LCOM} と同じ電位を持つ配線を配し、その間に形成することもできる。

【0046】

各ゲート線 112 には後述する Y ドライバ 401 から夫々ゲート信号 G_1, G_2, \dots, G_m が供給される。各ゲート信号によって、各ラインの画素を構成する全ての TFT 116 が同時にオンとなり、これにより、後述する X ドライバ 500 から各ソース線 114 に供給された画像信号が画素電極 118 に書込まれる。画像信号が書込まれた画素電極 118 と対向電極 108 との電位差に応じて液晶 105 の分子集合の配向状態が変化して、光の変調が行われ、階調表示が可能となる。

【0047】

駆動回路 301 は、X ドライバ 500 及び Y ドライバ 401 を駆動する各種信号を生成する。これらの各種信号を生成するために、駆動回路 301 はタイミングジェネレータ（図示せず）を備えている。タイミングジェネレータには、外部から供給された垂直同期信号 V_s 、水平同期信号 H_s 及びドットクロック $DCLK$ が入力される。タイミングジェネレータは、入力された水平同期信号 H_s 、垂直同期信号 V_s 、ドットクロック $DCLK$ を基にタイミング信号を生成する。

【0048】

即ち、タイミングジェネレータは、ディスプレイ駆動用の信号である、転送クロック CLX 、データネーブル信号 $ENBX$ を生成して X ドライバ 500 に出力する。また、タイミングジェネレータは、走査スタートパルス DY 、転送クロック CLY を生成して Y ドライバ 401 に出力する。更に、本実施の形態においては、タイミングジェネレータは、液晶を反転駆動するための極性反転信号 FR, FHL を生成して X ドライバ 500 内の極性反転回路 302 に出力するようになっている。

【0049】

タイミングジェネレータが生成する極性反転信号 FR は、1 フレーム毎に反転する信号である。また、極性反転信号 FHL は、 $(1/2)H$ 毎に反転する信号である。走査スタートパルス DY は、各フレームの開始点で出力されるパルス信号であり、走査スタートパルス DY が Y ドライバ 401 に入力されることにより、Y ドライバ 401 はゲートパルス ($G_1 \sim G_m$) を出力する。スタートパルス DY は、フレームの切り替わりを示す信号である。

【0050】

転送クロック CLY は、走査側 (Y 側) の走査速度を規定する信号で、ゲートパルス ($G_1 \sim G_m$) はこの転送クロックに同期してゲート線毎に送られる。データネーブル信号 $ENBX$ は、X ドライバ 500 中のサンプリングホールド回路（図示せず）に保持された画像信号を水平画素数分並列に出力させるタイミングを決定するものである。転送クロック CLX は、各ソース線に対応したサンプリングホールド回路のサンプリングタイミングを決定するクロック信号である。

【0051】

図 1 において、Y ドライバ 401 は、いわゆる Y シフトレジスタと呼ばれるものであり、フレームの開始点で供給される走査スタートパルス DY を転送クロック CLY に従って転送し、各々のゲート線 112 にゲート信号 $G_1, G_2, G_3, \dots, G_m$ として順次排他的に供給する。

【0052】

X ドライバ 500 は、表示領域 101 a の水平方向画素数に対応した数のサンプリングホ

ールド回路（図示せず）を有している。Xドライバ500は、極性反転回路302から極性が反転制御された画像信号が与えられ、入力された画像信号を転送クロックCLX信号のタイミングで各サンプリングホールド回路によってサンプリングホールドし、データインーブル信号ENBXのタイミングで対応するソース線114に画像信号d1, d2, d3, ..., dnとして一斉に供給するようになっている。

【0053】

本実施の形態においては、極性反転回路302はフレーム期間及び(1/2)H期間毎に画像信号の極性を反転させるようになっている。

図3は極性反転回路302からの画像信号に基づいてソース線114に供給される画像信号の波形（ソース波形）を示す波形図である。図3(a)は黒表示に対応した波形を示し、図3(b)は白表示に対応した波形を示している。図3(a), (b)は、夫々所定の黒レベル又は白レベルの画像信号に基づくものである。所定の黒レベル又は白レベルの画像信号は極性反転回路302によって、対向電位を中心電位として正又は負の極性に周期的に極性反転されている。

10

【0054】

図3(a), (b)に示すように、1フレーム目においては、画像信号は各水平期間の前半において正の極性となっており、各水平期間の後半には負の極性になっている。また、2フレーム目においては、画像信号は各水平期間の前半において負の極性となっており、各水平期間の後半には正の極性になっている。即ち、画像信号は(1/2)H期間毎に反転されると共に、1フレーム期間毎に反転される。

20

【0055】

次に、このように構成された実施の形態の動作について図4乃至図7を参照して説明する。図4は第N, N+1フレームにおいてYドライバ401が出力するゲート信号（ゲートパルス）を示すタイミングチャートであり、図4(a)はソース電圧を示し、図4(b)乃至(d)はゲート信号の例を示している。なお、図4では、図面の簡略化のために、1フレーム期間のパルス数は実際よりも少なく記載してある。

【0056】

いま、第Nフレーム及び第N+1フレームにおいてレベルが一定の画像信号、例えば、画面全面で同色の表示（ベタ表示）を行う場合の画像信号を極性反転回路302に与えるものとする。画像信号は極性反転回路302によって、(1/2)H期間で且つフレーム期間毎に極性が反転される。極性反転回路302からの画像信号は、Xドライバ500に供給され、サンプリングホールドされて、データインーブル信号ENBXのタイミングで、各ソース線114に供給される。図4(a)はこの場合にソース線のうちの所定のソース線に印加されるソース電圧を示している。ソース電圧は、対向電位を中心電位として、(1/2)H期間で極性が反転している。

30

【0057】

一方、Yドライバ401は、駆動回路302からの各信号に基づいて1H周期のゲートパルスを発生する。図4(b)はゲートパルスの例を示している。図4(b)に示すゲートパルスは、各水平期間の前半及び後半のいずれの期間にもハイレベル（以下“H”という）の期間を有する。1H周期の各ゲートパルスは、1H毎に順次表示領域101aの各ゲート線112に供給される。こうして、表示領域101aの各ラインは1H毎に順次“H”となる。

40

【0058】

各ラインのTF T116が、ゲートパルスの“H”でオンになるものとする、各ゲート線に接続された各ラインのTF T116は、ゲートパルスの“H”期間にオンとなって、ソース線114に供給されている画像信号をドレインに接続された画素電極に供給する。こうして、各ラインのTF T116は、1フレーム期間中の1H期間だけ、ソース電圧を画素電極に供給する。

【0059】

本実施の形態においては、ソース電圧は(1/2)H期間毎に反転している。しかし、第

50

Nフレームにおいては、各水平期間の後半にはソース電圧は正極性になっており、最終的には液晶は正極性で駆動される。逆に、第N+1フレームにおいては、各水平期間の後半にはソース電圧は負極性になっており、最終的には液晶は負極性で駆動される。即ち、図4の(a), (b)の例では、液晶は第Nフレームにおいて正極性駆動され、第N+1フレームにおいて負極性で駆動される。従って、液晶には、フレーム反転駆動時と同様の駆動電圧で駆動されることになる。

【0060】

即ち、同一フレームでは全ての画素は同一極性となり、隣接する上下の画素間での横電界が生じることはない。

図4(b)の例は、一般的なYドライバによるTFT116の駆動法をそのまま採用したものである。即ち、図4(b)の例では、水平期間の前半と後半とでは、画素に印加される駆動電圧の極性が変化した。これに対し、ソース電圧の極性反転に応じて、ゲートパルスを変化させる方法も考えられる。

【0061】

図4(c)はこの場合の1例を示している。図4(c)の例は、各水平期間の前半はローレベル(以下、“L”という)で後半が“H”のゲートパルスを示している。即ち、この場合には、各ラインのTFT116は、水平期間の後半にのみオンとなり、各ラインの画素電極には、水平期間後半のソース電圧のみが供給される。即ち、第Nフレームにおいては、各水平期間の後半の正極性のソース電圧が駆動電圧として画素電極に印加され、第N+1フレームにおいては、各水平期間の後半の負極性のソース電圧が駆動電圧として画素電極に印加される。従って、図4の(a), (c)の例では、液晶は第Nフレームにおいて正極性駆動され、第N+1フレームにおいて負極性で駆動される。この場合においても、液晶には、フレーム反転駆動時と同様の駆動電圧が印加されることになり、同一フレームでは全ての画素は同一極性となり、隣接する上下の画素間での横電界が生じることはない。

【0062】

また、図4(d)のゲートパルスを採用することもできる。図4(d)の例は、各水平期間の前半は“H”で後半が“L”のゲートパルスを示している。即ち、この場合には、各ラインのTFT116は、水平期間の前半にのみオンとなり、各ラインの画素電極には、水平期間前半のソース電圧のみが供給される。即ち、第Nフレームにおいては、各水平期間の前半の負極性のソース電圧が駆動電圧として画素電極に印加され、第N+1フレームにおいては、各水平期間の前半の正極性のソース電圧が駆動電圧として画素電極に印加される。従って、図4の(a), (d)の例では、液晶は第Nフレームにおいて負極性駆動され、第N+1フレームにおいて正極性で駆動される。この場合においても、液晶には、フレーム反転駆動時と同様の駆動電圧が印加されることになり、同一フレームでは全ての画素は同一極性となり、隣接する上下の画素間での横電界が生じることはない。

【0063】

次に、図5乃至図7を参照して本実施の形態による縦クロストークの軽減効果について説明する。図5は画面の中央が矩形の黒表示でその他の画面の領域が中間調のグレー表示である画像を示している。図6は図5の画像を表示するため理想的な液晶駆動電圧を説明するための波形図であり、図7は本実施の形態における液晶駆動電圧を説明するための波形図である。なお、図6及び図7においてソース波形の波数はゲート線数と同数であるが、図面の簡略化のために、1フレーム期間のパルス数は実際より少なく記載してある。

【0064】

図6(b)及び図7(b)はソース線に印加される電圧を示し、図6(a)及び図7(a)のVA(実線), VB(1点鎖線)は夫々図中のA点及びB点における画素電極の印加電圧を示している。なお、図7は容量結合が生じた場合の駆動電圧波形を示している。

【0065】

図6(b)及び図7(b)に示すように、画像の左右方向の中央、例えば図5の点A, Bを通過する縦線の位置に対応するソース線に印加されるソース電圧波形は、極性反転回路

302によって(1/2)H期間毎に反転している。図6(b)及び図7(b)のNフレームは、例えば図4(c)の例に対応させた場合には、液晶の負極性駆動時の波形であり、(N+1)フレームは液晶の正極性駆動時の波形である。図5の黒部分の表示に対応する位置において、ソース電位は対向電極の電位(対向電位)との差が大きくなっており、C点等のグレー表示に対応する部分では、対向電位との差が小さくなっている。

【0066】

図6はA点の画素における縦クロストークが生じていない理想的な画素電極の印加電圧波形を示している。第NフレームのA点の画面垂直位置に対応するタイミングt1では、A点の画素のTF TがオンとなってA点の画素電極に中間調のグレー表示に対応したレベルの画像信号(駆動電圧)が印加される。A点の次のラインの画素に画像信号が供給されるタイミングでは、A点の画素のTF Tはオフであり、A点の画素電極の駆動電圧は、液晶容量及び付加容量によって保持される。第N+1フレームにおいてA点の画面垂直位置に対応するタイミングになると、A点の画素には負極性の駆動電圧が印加され、この駆動電圧も次のN+2フレームまで保持される。B点についても同様であり、B点の画素の画素電極に印加される駆動電圧は、次のフレームまで保持される。こうして、A点及びB点においても、図5のC点と同様に、中間調のグレー表示が行われる。

10

【0067】

しかしながら、上述した図16及び図17に示したように、実際には、結合容量及び電荷のリークによって、画素電極の印加電圧はソース線電圧の影響を受け、黒表示期間において、A点の画素では駆動電位と対向電位との差が大きくなり、B点の画素では駆動電位と対向電位との差が小さくなってしまふ。

20

【0068】

一方、本実施の形態においては、上述したように、各画素の画素電極には、(1/2)H期間毎に反転するソース電圧が供給される。図7はこの場合において、各画素が容量結合の影響を受けた場合の駆動電圧波形を示している。

【0069】

図7(a)に示すように、各画素に印加される駆動電圧は、(1/2)H期間で且つ1フレーム期間で反転している。例えば図4(b)のゲートパルスを印加することによって、各画素の画素電極には、第Nフレームでは、正極性から負極性に変化し最終的に負極性となる駆動電圧が印加され、第N+1フレームでは、負極性から正極性に変化し最終的に正極性となる駆動電圧が印加される。また、図4(c)のゲートパルスを印加することによって、各画素の画素電極には、第Nフレームでは、負極性の駆動電圧が印加され、第N+1フレームでは、正極性の駆動電圧が印加される。また、図4(d)のゲートパルスを印加することによって、各画素の画素電極には、第Nフレームでは、正極性の駆動電圧が印加され、第N+1フレームでは、負極性の駆動電圧が印加される。

30

【0070】

容量結合が生じている場合には、各画素電極はソース線電圧の影響を受ける。図7(a)はこの状態を示しており、各画素電極はソース電圧の変化の影響によって、ソース電圧のレベルに応じたレベルで変動する。しかし、この変動は、ソース電圧が(1/2)H期間毎に反転していることから、ソース電圧の反転周期でソース電圧に応じて変化したものとなっている。即ち、中間調表示期間においても黒表示期間においても画素電極の印加電圧は、比較的短い周期である(1/2)H期間毎に反転駆動される。

40

【0071】

中間調表示期間においては、ソース線に印加する電圧は黒表示に必要な電圧よりも小さく、正極側と負極側の電位の振れ幅が小さい。即ち、中間調表示期間における駆動電圧の実効値は、理想的な電圧が画素に印加された場合の中間調の実効値と略々等しい。

【0072】

アナログ駆動(電圧変調駆動)においては、液晶は、液晶の透過率を飽和させる駆動電圧以下で駆動され、液晶の透過率は、画素電極に印加する駆動電圧の実効値(積分値)に略比例し、駆動電圧の実効値に比例した明るさの画面が得られる。従って、中間調表示期間

50

においては、実効値的に見れば、理想的な電圧が画素に印加された場合の中間調の輝度とほぼ等しくなる。

【0073】

一方、ソース線に黒表示に必要な高い電圧が印加された黒表示期間において、従来例のように1Hの期間内でソース線に印加される電圧が常時同極性の場合には、黒表示に必要な高い電圧がソース線に印加されることになり、ソース線と画素電極との間の容量結合等によって画素印加電位は1フレーム内で常時片側の電位に大きく変動してしまう。この画素電位の変動により、上述したように、画素Aの液晶の実効電圧は高くなり、画素Bの液晶の実効電圧は小さくなって、この輝度変化によるクロストークが生じる。

【0074】

しかしながら、本実施の形態においては、 $(1/2)$ H期間毎の反転駆動法を採用しており、黒表示に必要な高い電圧をソース線に印加する場合でも1Hの期間内で両極性の電圧が画素電極に印加されることになる。この場合において、画素印加電圧は正極側と負極側の両方に変動することから、液晶印加電圧の実効値は、ソース線の影響を受けない場合の印加電圧の実効値に略々等しい。つまり、液晶には画素Cに対する駆動電圧と実効値が略同様の駆動電圧が印加されることになり、本来のグレー表示部分はいずれの画面領域においても略均一な明るさで表示される。

【0075】

なお、図7では容量結合に対する影響について説明したが、電流リークによる影響についても、 $(1/2)$ H期間反転駆動によって、同様に縦クロストークによる悪影響を改善することができることは明らかである。

【0076】

このように、本実施の形態においては、液晶をフレーム反転駆動すると共に、 $(1/2)$ H反転駆動しており、横電界の影響を回避すると共に、縦クロストークを改善することができる。

【0077】

ところで、上記実施の形態においては、 $(1/2)$ H期間毎及び1フレーム期間毎に液晶を反転駆動する例について説明した。本発明においては、液晶を1H期間で正極性及び負極性で反転駆動すればよく、必ずしも $(1/2)$ H期間毎に液晶を反転駆動する必要はない。例えば、Xドライバの駆動能力によっては、画素電極に最終的に印加する極性の時間を $(1/2)$ H期間よりも短く設定することも可能である。また、逆に、 $(1/2)$ H期間よりも長く設定することも可能である。

【0078】

図8はこの場合の例を示す波形図である。図8はゲートパルスとソース電位との関係を示す波形図であり、図4に対応させて上側にソース電位を示し、下側にゲートパルスを示している。図8(a)は上記実施の形態と同様の $(1/2)$ H反転駆動を示し、図8(b)は $(3/4)$ H反転駆動を示し、図8(c)は $(1/4)$ H反転駆動を示している。なお、図8では、図面の簡略化のために、1フレーム期間のパルス数は実際よりも少なく記載してある。

【0079】

図8(a)は図4(a)、(b)と同様のゲートパルス及びソース電圧を示している。図8(b)は図4(b)と同様のゲートパルスに対して、極性反転回路302において1H期間の最初の $1/4$ 期間のタイミングで極性を反転させる例を示している。これにより、ソース電圧は、Nフレームにおいて、1H期間の最初の $1/4$ の期間が負極性で、後の $3/4$ の期間が正極性となる。次のN+1フレームでは、ソース電圧は1H期間の最初の $1/4$ の期間が正極性で、後の $3/4$ の期間が負極性となる。各画素に印加される電圧は、最終的には、1H期間の後の $3/4$ の期間の極性の電圧によって決定される。従って、この場合には、Xドライバの駆動能力が低い場合でも、液晶に十分な書き込みを行うことが可能である。

【0080】

10

20

30

40

50

一方、図 8 (c) は図 4 (b) と同様のゲートパルスに対して、極性反転回路 3 0 2 において 1 H 期間の最初の 3 / 4 期間のタイミングで極性を反転させる例を示している。これにより、ソース電圧は、N フレームにおいて、1 H 期間の最初の 3 / 4 の期間が負極性で、後の 1 / 4 の期間が正極性となる。次の N + 1 フレームでは、ソース電圧は、1 H 期間の最初の 3 / 4 の期間が正極性で、後の 1 / 4 の期間が負極性となる。各画素に印加される電圧は、最終的には、1 H 期間の後の 1 / 4 の期間の極性の電圧によって決定される。

【 0 0 8 1 】

このように、1 H 期間で極性を反転させればよく、(1 / 2) H 期間毎に限らず、1 H 期間の任意の分割比で極性を反転させてもよい。

【 0 0 8 2 】

ところで、図 8 (b) , (c) の例のように、ソース線に供給する電圧が非対称である場合には、図 7 における電圧変動も非対称となり、液晶に印加する実効電圧が理想的な値から変化してしまう。そこで、液晶に印加する実効電圧を理想的な値に近づけるために、ソース線に印加する電圧を変化させることが考えられる。図 9 はこの場合の例を示すものである。

【 0 0 8 3 】

図 9 はゲートパルスとソース電位との関係を示す波形図であり、図 4 に対応させて上側にソース電位を示し、下側にゲートパルスを示している。図 9 (a) は上記実施の形態と同様の (1 / 2) H 反転駆動を示し、図 9 (b) は図 4 (c) 及び図 8 (c) に対応した (1 / 4) H 反転駆動を示している。なお、図 9 では、図面の簡略化のために、1 フレーム期間のパルス数は実際よりも少なく記載してある。

【 0 0 8 4 】

図 9 (a) は図 4 (a) , (c) と同様のゲートパルス及びソース電圧を示している。図 9 (b) は図 4 (c) 及び図 8 (c) に対応させたゲートパルスを示している。即ち、図 9 の例では、(1 / 4) H 反転駆動を採用すると同時に、1 H 期間の後の 1 / 4 の期間に T F T 1 1 6 をオンにして、この期間に T F T 1 1 6 からソース電圧を画素電極に供給するためのゲートパルスが発生する。更に、図 9 (b) の例では、1 H 期間の後の 1 / 4 の期間においては、ソース電圧を (1 / 2) H 反転駆動時のソース電圧 (- V 1 ~ + V 1) よりも大きいソース電圧 (- V 2 ~ + V 2) に設定する。

【 0 0 8 5 】

液晶の応答によっては、画素電極の書込み時間が短い場合には、液晶が画像信号に対応した所望の書込み電圧まで上昇しないことがある。この場合でも、図 9 (b) の例のように、画像信号のレベル及び画素電極への書込み時間に応じてソース電圧を高くすることで、液晶を画像信号に対応した所望の書込み電圧で駆動することが可能となる。

【 0 0 8 6 】

次に、上述した実施形態や応用形態に係る液晶装置の構造について、図 1 0 及び図 1 1 を参照して説明する。ここで、図 1 0 は液晶装置 1 0 0 の構成を示す平面図であり、図 1 1 は、図 1 0 における A - A ' 線の断面図である。

【 0 0 8 7 】

これらの図に示されるように、液晶装置 1 0 0 は、画素電極 1 1 8 等が形成された素子基板 1 0 1 と、対向電極 1 0 8 等が形成された対向基板 1 0 2 とが、互いにシール材 1 0 4 によって一定の間隙を保って貼り合わせられると共に、この間隙に電気光学材料としての液晶 1 0 5 が挟持された構造となっている。なお、実際には、シール材 1 0 4 には切欠部分があって、ここを介して液晶 1 0 5 が封入された後、封止材により封止されるが、これらの図においては省略されている。

【 0 0 8 8 】

対向基板 1 0 2 は、ガラス等から構成される透明な基板である。また、上述した説明では、素子基板 1 0 1 は透明基板からなると記載したが、反射型の液晶装置の場合は、半導体基板とすることもできる。この場合、半導体基板は不透明なので、画素電極 1 1 8 はアルミニウム等の反射性金属で形成される。

10

20

30

40

50

【0089】

素子基板101において、シール材104の内側かつ表示領域101aの外側領域には、遮光膜106が設けられている。この遮光膜106が形成される領域内のうち、領域130aにはYドライバ401が形成され、また、領域140aにはXドライバ500が形成されている。

【0090】

即ち、遮光膜106は、この領域に形成される駆動回路に光が入射するのを防止している。この遮光膜106には、対向電極108と共に、対向電極電圧VLC COMが印加される構成となっている。

【0091】

また、素子基板101において、Xドライバ500が形成される領域140a外側で、あって、シール材104を隔てた領域107には、複数の接続端子が形成されて、外部からの制御信号や電源等を入力する構成となっている。

【0092】

一方、対向基板102の対向電極108は、基板貼合部分における4隅のうち、少なくとも1箇所において設けられた導通材(図示省略)によって、素子基板101における遮光膜106及び接続端子と電気的な導通が図られている。即ち、対向電極電圧VLC COMは、素子基板101に設けられた接続端子を介して、遮光膜106に、さらに、導通材を介して対向電極108に、それぞれ印加される構成となっている。

【0093】

また、対向基板102には、液晶装置100の用途に応じて、例えば、直視型であれば、第1に、ストライプ状や、モザイク状、トライアングル状等に配列したカラーフィルタが設けられ、第2に、例えば、金属材料や樹脂等からなる遮光膜(ブラックマトリクス)が設けられる。なお、色光変調の用途の場合には、例えば、後述するプロジェクタのライトバルブとして用いる場合には、カラーフィルタは形成されない。また、直視型の場合、液晶装置100に光を対向基板102側もしくは素子基板側から照射するライトが必要に応じて設けられる。くわえて、素子基板101及び対向基板102の電極形成間には、それぞれ所定の方向にラビング処理された配向膜(図示省略)等が設けられて、電圧無印加状態における液晶分子の配向方向を規定する一方、対向基板102の側には、配向方向に応じた偏光子(図示省略)が設けられる。ただし、液晶105として、高分子中に微小粒として分散させた高分子分散型液晶を用いれば、前述の配向膜や偏光子等が不要となる結果、光利用効率が高まるので、高輝度化や低消費電力化等の点において有利である。

【0094】

次に、上述した液晶装置を具体的な電子機器に用いた例のいくつかについて説明する。

【0095】

まず、実施形態に係る液晶装置をライトバルブとして用いたプロジェクタについて説明する。図12はこのプロジェクタの構成を示す平面図である。この図に示されるように、プロジェクタ1100内部には、偏光照明装置1110がシステム光軸PLに沿って配置されている。この偏光照明装置1110において、ランプ1112からの出射光は、リフレクタ1114による反射で略平行な光束となって、第1のインテグレートレンズ1120に入射する。これにより、ランプ1112からの出射光は、複数の中間光束に分割される。この分割された中間光束は、第2のインテグレートレンズを光入射側に有する偏光変換素子1130によって、偏光方向が略々揃った一種類の偏光光束(s偏光光束)に変換されて、偏光照明装置1110から出射されることとなる。

【0096】

偏光照明装置1110から出射されたs偏光光束は、偏光ビームスプリッタ1140のs偏光光束反射面1141によって反射される。この反射光束のうち、青色光(B)の光束がダイクロイックミラー1151の青色光反射層にて反射され、反射型の液晶装置100Bによって変調される。また、ダイクロイックミラー1151の青色光反射層を透過した光束のうち、赤色光(R)の光束は、ダイクロイックミラー1152の赤色光反射層にて

10

20

30

40

50

反射され、反射型の液晶装置 100R によって変調される。

【0097】

一方、ダイクロイックミラー 1151 の青色光反射層を透過した光束のうち、緑色光 (G) の光束は、ダイクロイックミラー 1152 の赤色光反射層を透過して、反射型の液晶装置 100G によって変調される。

【0098】

このようにして、液晶装置 100R、100G、100B によってそれぞれ色光変調された赤色、緑色、青色の光は、ダイクロイックミラー 1152、1151、偏光ビームスプリッタ 1140 によって順次合成された後、投射光学系 1160 によって、スクリーン 1170 に投射されることとなる。なお、液晶装置 100R、100B および 100G には、ダイクロイックミラー 1151、1152 によって、R、G、B の各原色に対応する光束が入射するので、カラーフィルタは必要ない。

10

【0099】

なお、本実施形態においては、反射型の液晶装置を用いたが、透過型表示の液晶装置を用いたプロジェクタとしても構わない。

【0100】

次に、上記液晶装置を、モバイル型のパーソナルコンピュータに適用した例について説明する。図 13 はこのパーソナルコンピュータの構成を示す斜視図である。同図において、コンピュータ 1200 は、キーボード 1202 を備えた本体部 1204 と、表示ユニット 1206 とから構成されている。この表示ユニット 1206 は、先に述べた液晶装置 1000 の前面にフロントライトを付加することにより構成されている。

20

【0101】

なお、この構成では、液晶装置 100 を反射直視型として用いることになるので、画素電極 118 において、反射光が様々な方向に散乱するように、凹凸が形成される構成が望ましい。

【0102】

さらに、上記液晶装置を、携帯電話に適用した例について説明する。図 14 はこの携帯電話の構成を示す斜視図である。同図において、携帯電話 1300 は、複数の操作ボタン 1302 のほか、受話口 1304、送話口 1306 と共に、液晶装置 100 を備えるものである。

30

【0103】

この液晶装置 100 にも、必要に応じてその前面にフロントライトが設けられる。また、この構成でも、液晶装置 100 が反射直視型として用いられることになるので、画素電極 118 に凹凸が形成される構成が望ましい。

【0104】

なお、電子機器としては、図 13、図 14 を参照して説明した他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた機器等等が挙げられる。そして、これらの各種電子機器に対して、上記各実施形態や応用形態に係る液晶装置が適用可能なのは言うまでもない。

40

【0105】

また、上記実施の形態においては、1H 期間内の反転駆動とフレーム反転駆動とを組み合わせた例について説明したが、1H 期間内の反転駆動と 1H 反転、ソース反転又はドット反転駆動との組み合わせにも適用可能である。

【図面の簡単な説明】

【図 1】本発明の一実施の形態に係る液晶装置を示すブロック図。

【図 2】図 1 中の画素の具体的な構成を示す説明図。

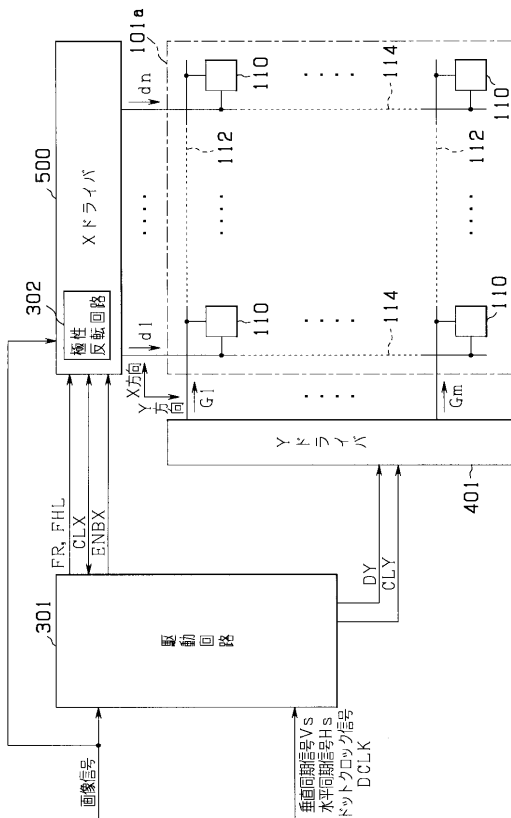
【図 3】図 1 中の極性反転回路 302 からの画像信号に基づいてソース線 114 に供給される画像信号の波形 (ソース波形) を示す波形図。

【図 4】実施の形態の動作を説明するためのタイミングチャート。

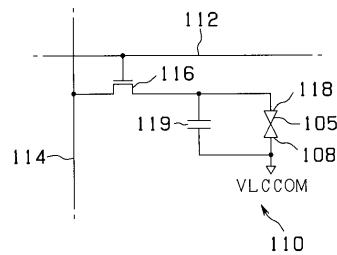
50

- 【図5】本実施の形態による縦クロストークの軽減効果を説明するための説明図。
- 【図6】本実施の形態による縦クロストークの軽減効果を説明するための波形図。
- 【図7】本実施の形態による縦クロストークの軽減効果を説明するための波形図。
- 【図8】本実施の形態の変形例を示す波形図。
- 【図9】本実施の形態の変形例を示す波形図。
- 【図10】本実施の形態に係る液晶装置の構造を説明するための平面図。
- 【図11】本実施の形態に係る液晶装置の構造を説明するための断面図。
- 【図12】本実施の形態に係る液晶装置をライトバルブとして用いたプロジェクタを示す平面図。
- 【図13】本発明に係る電子機器としてのパーソナルコンピュータの構成を示す斜視図。 10
- 【図14】本発明に係る電子機器としての携帯電話の構成を示す斜視図。
- 【図15】従来例の問題点を説明するための説明図。
- 【図16】図15に対応した液晶駆動電圧を説明するための波形図。
- 【図17】図15に対応した液晶駆動電圧を説明するための波形図。
- 【符号の説明】
- 101 a ... 表示領域、301 ... 駆動回路、302 ... 極性反転回路、401 ... Yドライバ、500 ... Xドライバ。

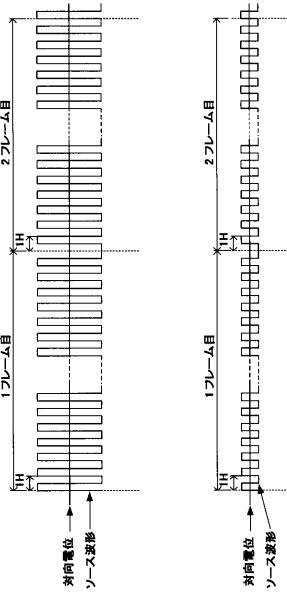
【図1】



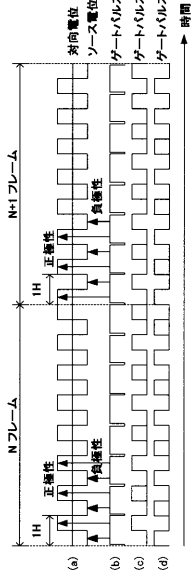
【図2】



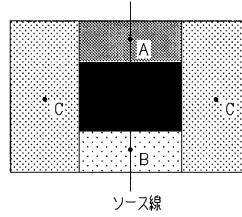
【 図 3 】



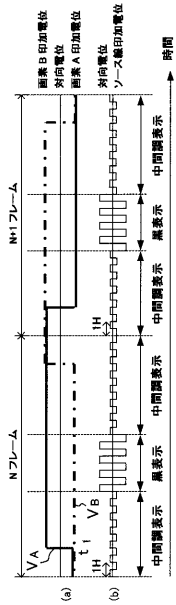
【 図 4 】



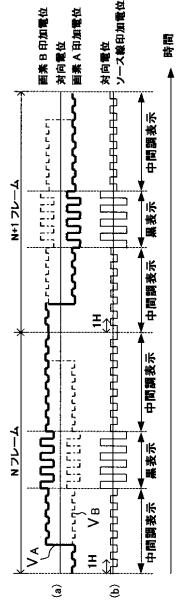
【 図 5 】



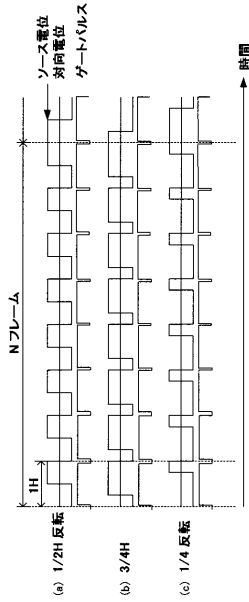
【 図 6 】



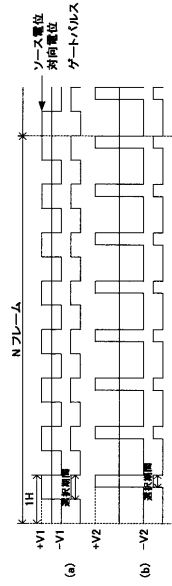
【 図 7 】



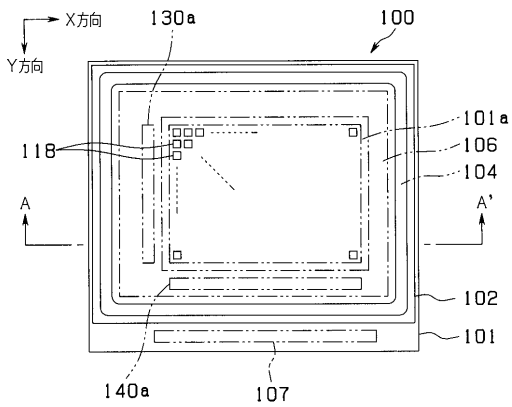
【図 8】



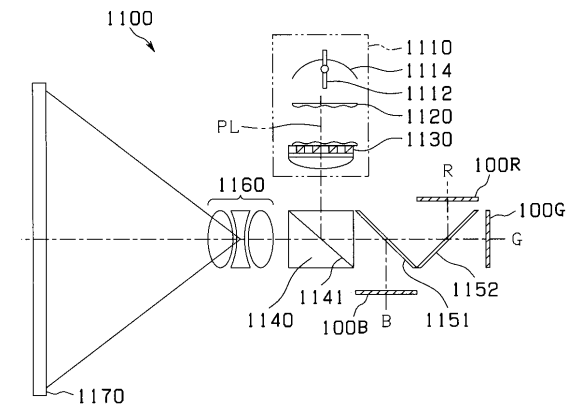
【図 9】



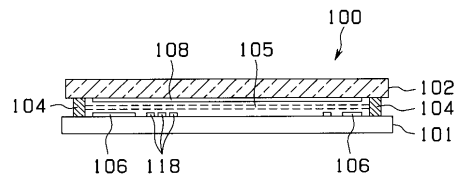
【図 10】



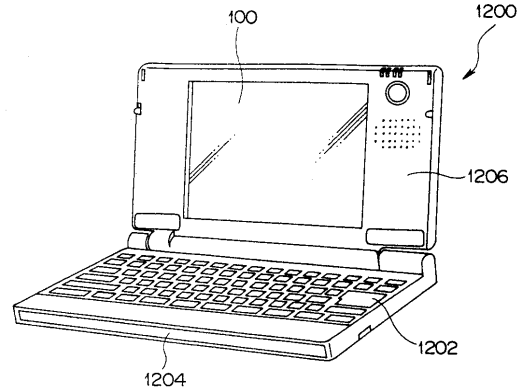
【図 12】



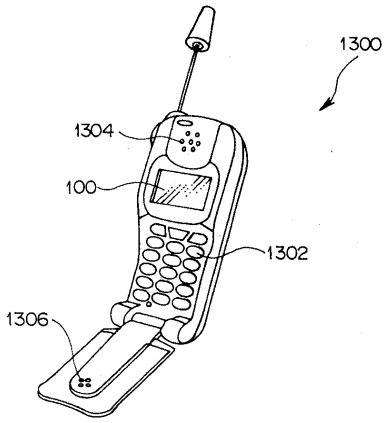
【図 11】



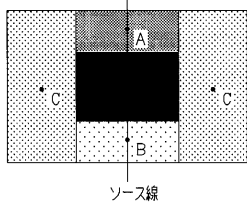
【図 13】



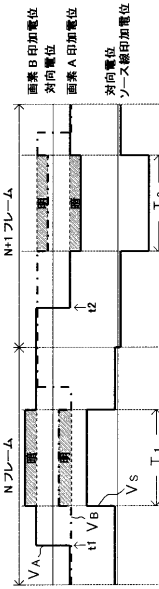
【図 14】



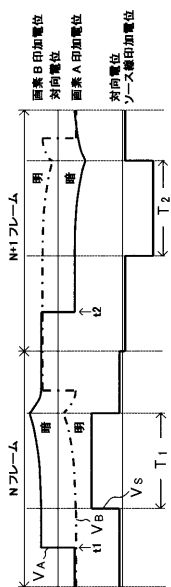
【図 15】



【図 16】



【図 17】



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード(参考)
	G 0 9 G 3/20	6 2 2 D
	G 0 9 G 3/20	6 2 3 D
	G 0 9 G 3/20	6 2 3 R
	G 0 9 G 3/20	6 2 4 B
	G 0 9 G 3/20	6 4 2 A

(72)発明者 伊藤 昭彦

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 2H093 NA16 NA32 NA33 NA36 NA43 NA53 NB23 NC23 NC34 NC35
ND15 NF04 NF11 NG02 NH11
5C006 AA16 AC11 AC24 AF42 AF43 AF51 AF52 AF71 BB16 BC03
BC11 FA22 FA36
5C080 AA10 BB05 DD10 EE29 FF11 JJ01 JJ02 JJ03 JJ04 JJ06