

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3854905号
(P3854905)

(45) 発行日 平成18年12月6日(2006.12.6)

(24) 登録日 平成18年9月15日(2006.9.15)

(51) Int.C1.

F 1

GO2F	1/1347	(2006.01)	GO2F	1/1347
GO2F	1/133	(2006.01)	GO2F	1/133 505
GO2F	1/1345	(2006.01)	GO2F	1/133 550
GO2F	1/1368	(2006.01)	GO2F	1/1345
GO9G	3/20	(2006.01)	GO2F	1/1368

請求項の数 5 (全 30 頁) 最終頁に続く

(21) 出願番号 特願2002-220606 (P2002-220606)
 (22) 出願日 平成14年7月30日 (2002.7.30)
 (65) 公開番号 特開2004-61892 (P2004-61892A)
 (43) 公開日 平成16年2月26日 (2004.2.26)
 審査請求日 平成16年2月19日 (2004.2.19)

前置審査

(73) 特許権者 502356528
 株式会社 日立ディスプレイズ
 千葉県茂原市早野3300番地
 (74) 代理人 100100310
 弁理士 井上 学
 (72) 発明者 後藤 充
 千葉県茂原市早野3300番地 株式会
 社日立製作所ディスプレイグループ内
 (72) 発明者 沼田 祐一
 千葉県茂原市早野3300番地 株式会
 社日立製作所ディスプレイグループ内
 (72) 発明者 澤畠 正人
 千葉県茂原市早野3300番地 株式会
 社日立製作所ディスプレイグループ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第1の走査信号線と、第1の映像信号線と、第2の映像信号線と、複数の薄膜トランジスタとを有する第1の液晶表示パネルと、

第2の走査信号線と、第3の映像信号線と、複数の薄膜トランジスタとを有する第2の液晶表示パネルと、

前記第1の液晶表示パネルの前記第1の映像信号線と、前記第2の液晶表示パネルの第3の映像信号線とを接続する配線を有するフレキシブル基板と、

前記第1の液晶表示パネルの前記第1の走査信号線と前記第1の映像信号線と前記第2の映像信号線と接続され、前記フレキシブル基板が有する配線を介して前記第2の液晶パネルの前記第2の走査信号線に接続される駆動回路とを有する液晶表示装置であって、

前記駆動回路は前記第2の映像信号線の一方の端部接続されており、前記第2の映像信号線の他方の端部には容量調整素子が設けられており、

前記フレキシブル基板には、スリットが設けられていることを特徴とする液晶表示装置。

【請求項 2】

第1の走査信号線と、第1の映像信号線と、第2の映像信号線と、複数の薄膜トランジスタとを有する第1の液晶表示パネルと、

第2の走査信号線と、第3の映像信号線と、複数の薄膜トランジスタとを有する第2の液晶表示パネルと、

前記第1の液晶表示パネルの前記第1の映像信号線と、前記第2の液晶表示パネルの第3の映像信号線とを接続する配線を有するフレキシブル基板と、

前記第1の液晶表示パネルの前記第1の走査信号線と前記第1の映像信号線と前記第2の映像信号線と接続され、前記フレキシブル基板が有する配線を介して前記第2の液晶パネルの前記第2の走査信号線に接続される駆動回路とを有する液晶表示装置であって、

前記駆動回路は前記第2の映像信号線の一方の端部接続されており、前記第2の映像信号線の他方の端部には容量調整素子が設けられていることを特徴とする液晶表示装置。

【請求項3】

第1の走査信号線と、第1の映像信号線と、第2の映像信号線と、複数の薄膜トランジスタとを有する第1の液晶表示パネルと、10

第2の走査信号線と、第3の映像信号線と、複数の薄膜トランジスタとを有する第2の液晶表示パネルと、

前記第1の液晶表示パネルの前記第1の映像信号線と、前記第2の液晶表示パネルの第3の映像信号線とを接続する配線を有するフレキシブル基板と、

前記第1の液晶表示パネルの前記第1の走査信号線と前記第1の映像信号線と前記第2の映像信号線と接続され、前記フレキシブル基板が有する配線を介して前記第2の液晶パネルの前記第2の走査信号線に接続される駆動回路とを有する液晶表示装置であって、

前記駆動回路は前記第2の映像信号線の一方の端部接続されており、前記第2の映像信号線の他方の端部には容量調整素子が設けられており、

前記第1の走査信号線は前記第1の液晶表示パネルの第1の辺に沿って設けられており20
、

前記第2の走査信号線は、前記第1の液晶表示パネルの前記第1の辺と対向する第2の辺に沿って設けられた配線を介して前記駆動回路に接続されていることを特徴とする液晶表示装置。

【請求項4】

前記駆動回路は前記第1の液晶表示パネル用の第1の共通電圧と、前記第2の液晶表示パネル用の第2の共通電圧とを出力することを特徴とする請求項1乃至3の何れかに記載の液晶表示装置。

【請求項5】

前記駆動回路は昇圧回路を備え、前記昇圧回路は前記第1の液晶表示パネル用の第1の共通電圧と、前記第2の液晶表示パネル用の第2の共通電圧とを出力し、30

前記昇圧回路は外部信号により昇圧する倍率を変更可能なことを特徴とする請求項1乃至3の何れかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に係わり、特に、携帯型表示装置に用いられる液晶表示装置の駆動回路に適用して有効な技術に関する。

【0002】

【従来の技術】

S T N (Super Twisted Nematic) 方式の液晶表示装置、あるいはT F T (Thin Film Transistor) 方式の液晶表示装置は、ノート型パソコン等の表示装置として広く使用されている。これらの液晶表示装置は、液晶表示パネルと、液晶表示パネルを駆動する駆動回路を備えている。

【0003】

そして、このような液晶表示装置は、携帯電話機等の携帯用端末装置の表示装置としての使用が急速に増加している。液晶表示装置を携帯用端末装置の表示装置として用いる場合には、従来の液晶表示装置に比べて、さらに低コスト化、小型化、高画質化、低消費電力化が望まれる。さらに、液晶表示装置を携帯電話機等の表示装置として利用する場合に、1台の携帯電話機に2枚の液晶表示パネルを搭載したものが実用化されている。50

【0004】**【発明が解決しようとする課題】**

携帯電話機等の携帯用端末装置の表示装置は、画像付きメール等の普及に伴い、画像表示機能のさらなる向上が望まれている。また、1台の携帯電話機に2枚の液晶表示パネルを搭載した場合にも、2枚の液晶表示パネル両方共に、高画質、高精細化等、高い画像表示機能が求められている。また、携帯端末であることから低消費電力化が求められており、さらには、コスト競争力の強化も重要な課題である。

【0005】

携帯端末装置の小型化に伴う問題点として、液晶表示装置の駆動回路を実装するスペースが減少することがあげられる。さらに、実装方法に関して、携帯端末装置では、装置の中心線と表示画面の中心とが重なる配置方法である所謂画面センター化の要望があり、駆動回路を実装する位置が制限され、配置に考慮が必要である。さらには、従来の液晶表示装置では、表示画面の隣合う2辺に駆動回路が設けられていたが、1辺にのみ駆動回路を実装する所謂3辺フリー化の強い要望もある。また、実装面積の縮小及び、低コスト化のために、実装部品の削減の必要もある。

【0006】

特に、1台の携帯電話機に2枚の液晶表示パネルを搭載した場合に、それぞれの液晶表示パネルに、駆動回路や各種部品を設ける必要があり、実装面積が増加するといった問題が生じていた。

【0007】

さらに、携帯電話機のように不特定多数の利用者による使用が想定される機器では、通常とは異なる使用方法がとられた場合にも安定した動作が望まれている。そのため、携帯電話機の電源である電池が抜け落ちた場合等の不測の事態にも、画面に残像が表示されず、通常に電源をオフとした場合に近い動作が要求されている。

【0008】

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、小型の液晶表示装置を用いる機器において、2枚の液晶表示パネルを搭載した場合に、最適な駆動回路を実現する技術を提供することにある。

【0009】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によつて明らかにする。

【0010】**【課題を解決するための手段】**

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

【0011】

2枚の液晶表示パネルと、駆動回路とを備える液晶表示装置であって、駆動回路を一方の液晶表示パネルに搭載し、該駆動回路が搭載された液晶表示パネルの1辺に出力端子を設け、前記出力端子と他方の液晶表示パネルとを配線で接続することで、前記駆動回路により2枚の液晶表示パネルを駆動するとともに、前記駆動回路から2枚の液晶表示パネルそれぞれに適した共通電圧が出力され、前記他方の液晶表示パネルには前記配線を介して共通電圧が供給される。

【0012】

さらに、駆動回路は、2つの液晶表示パネルに最適な共通電圧を供給するために、2つの共通電圧を出力可能な電源回路を有する。

【0013】**【発明の実施の形態】**

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0014】

図1は、本発明の実施の形態の液晶表示装置の基本構成を示すブロック図である。同図に示すように、本実施の形態の液晶表示装置は、第1の液晶表示パネル1と、第2の液晶表示パネル200と、駆動回路50とから構成される。これらの液晶表示パネルを携帯電話機に用いる場合には、第1の液晶表示パネル1はメインパネルとして用いられ、第2の液晶表示パネル200は機器の背面に設けられるサブパネルとして用いられる。

【0015】

第1の液晶表示パネル1及び第2の液晶表示パネル200には複数の走査信号線（またはゲート信号線）GLと映像信号線（またはドレイン信号線）DLとが、各々並列して設けられている。走査信号線GLと映像信号線DLとの交差する部分に対応して画素部11が設けられる。複数の画素部11はマトリックス状に配置され（図示せず）表示領域8及び、表示領域9を形成している。各画素部11には、画素電極12と薄膜トランジスタ10が設けられている。この画素電極12、薄膜トランジスタ10等が設けられたTFT基板2と、カラーフィルタ等が形成されるフィルタ基板（図示せず）とを、所定の間隙を隔てて重ね合わせて液晶表示パネルが形成される。両基板間の周縁部には枠状にシール材が設けられており、両基板を貼り合わせると共に、シール材の一部に設けた液晶封入口から両基板間のシール材の内側に液晶が封入、封止される。

【0016】

従来、サブパネルの主な使用目的は文字を表示することであった。そのため、サブパネルには画質の劣る液晶表示パネルが用いられていた。しかしながら、サブパネルがカメラ付携帯電話機においてファインダーとして使用されるなど、サブパネルにもメインパネル同様の画質が要求されている。そのため、本発明では第2の液晶表示パネル200もTFT方式の液晶表示パネルを用いることとした。

【0017】

従って、第1の液晶表示パネル1および、第2の液晶表示パネル200共に画素部に薄膜トランジスタ10が設けられている。各画素の薄膜トランジスタ10は、ソースが画素電極12に接続され、ドレインが映像信号線DLに接続され、ゲートが走査信号線GLに接続される。この薄膜トランジスタ10は、画素電極12に表示電圧（階調電圧）を供給するためのスイッチとして機能する。画素電極12と対向電極15との間に電圧を印加することにより、液晶分子の配向方向等が変化し、それに伴い液晶層の光に対する性質が変化することを利用して表示が行われる。TFT方式の液晶表示パネルは、薄膜トランジスタ10がスイッチとして働き、画素電極12に電圧を保持する方式であることから、コントラストが高い等、高画質の液晶表示パネルが実現できる。

【0018】

なお、ソース、ドレインの呼び方は、バイアスの関係で逆になることもあるが、ここでは、映像信号線DLに接続される方をドレインと称する。また、本実施の形態は、対向電極15がTFT基板2に設けられる所謂横電界方式の液晶表示パネルにも、対向電極15がフィルタ基板に設けられる所謂縦電界方式の液晶表示パネルにも同様に適用される。

【0019】

液晶表示パネル1および、液晶表示パネル200を駆動、表示するように、走査信号線GL、映像信号線DLと、対向電極15には、駆動回路50から信号が供給される。駆動回路50は、液晶表示パネル1のTFT基板2を構成する透明性の絶縁基板（ガラス基板、樹脂基板等）に搭載（または形成）される。また、駆動回路50は、TFT基板2に設けられた映像信号線DL、走査信号線GL、第1の液晶表示パネル用の対向電極配線16、第2の液晶表示パネル用の対向電極配線17とに電気的に接続されている。なお、駆動回路50は、半導体集積回路（LSI）であるが、TFT基板2とは別の基板に形成される場合は、TFT基板2に直接搭載されるか、TCP（Tape Carrier Package）により搭載される。また、TFT基板2と同じ基板に直接形成された半導体回路により構成されることも可能である。

【0020】

10

20

30

40

50

駆動回路 50 は、映像信号線 D L に階調電圧を供給し、走査信号により薄膜トランジスタ 10 のオン・オフを制御して、画素電極 12 に階調電圧を書き込むように働き、さらに対向電極 15 に共通電圧を供給する。また、駆動回路 50 はコントローラの機能を有しており、外部の C P U 等（図示せず）から信号が供給されている。そのため、入力端子 34 が設けられ、外部からの信号が入力端子 34 を介して入力し駆動回路 50 に供給される。外部から入力したクロック信号、ディスプレイタイミング信号、水平同期信号、垂直同期信号等の各表示制御信号および表示用デ-タ（R・G・B）を基に、駆動回路 50 は液晶表示パネルを制御・駆動する信号を作成する。

【 0 0 2 1 】

以下簡単に駆動回路 50 の動作を説明すると、駆動回路 50 は、外部信号からフレーム開始指示信号（F L M、以下スタート信号とも呼ぶ）およびシフトクロック（C L 1）を形成し、1 水平走査時間（以下 1 H とも呼ぶ）毎に、順次液晶表示パネル 1 及び液晶表示パネル 2 0 0 の各走査信号線 G L に H i g h レベルの選択走査電圧（走査信号）を供給する。これにより、液晶表示パネル 1 及び液晶表示パネル 2 0 0 の各走査信号線 G L に接続された複数の薄膜トランジスタ 10 が、1 水平走査時間 1 H の間導通する。

【 0 0 2 2 】

また、駆動回路 50 は画素が表示すべき階調に対応する階調電圧を映像信号線 D L に出力する。薄膜トランジスタ 10 がオン状態になると、映像信号線 D L から階調電圧（映像信号）が画素電極 12 に供給される。その後、薄膜トランジスタ 10 がオフ状態となることで画素が表示すべき映像に基づく階調電圧が画素電極 12 に保持される。

【 0 0 2 3 】

駆動回路 50 は液晶表示パネル 1 だけではなく、液晶表示パネル 2 0 0 も駆動している。そのため、駆動回路 50 が設けられた液晶表示パネル 1 から液晶表示パネル 2 0 0 へも信号が供給される。符号 2 1 は走査信号の出力端子で配線 2 5 により液晶表示パネル 2 0 0 側の入力端子 2 7 に接続されている。そのため、液晶表示パネル 1 には、液晶表示パネル 2 0 0 の走査信号を供給するために配線 3 5 が形成されている。また、符号 2 2 は映像信号用の出力端子であり、液晶表示パネル 2 0 0 に供給される階調電圧が、この出力端子 2 2 から出力する。そのため、駆動回路 50 に接続された映像信号線 D L は表示領域 8 内の薄膜トランジスタ 10 に接続されるだけではなく、さらに、表示領域 8 外にまで延在して出力端子 2 2 にも接続されている。

【 0 0 2 4 】

なお、液晶表示パネル 2 0 0 に設けられた映像信号線 D L の数に比べて、液晶表示パネル 1 の映像信号線 D L の数が多い場合には、液晶表示パネル 2 0 0 に接続されない映像信号線 D L が存在する。図 1 では、映像信号線 D L n + 1 以降が液晶表示パネル 2 0 0 に接続されないが、それらの映像信号線は、配線容量が液晶表示パネル 2 0 0 に接続される映像信号線 D L n 等と異なる。そのため、液晶表示パネル 2 0 0 に接続されない映像信号線には、配線容量調整素子 2 4 が設けられている。

【 0 0 2 5 】

液晶表示パネル 1 と液晶表示パネル 2 0 0 とを駆動する方法は、例えば、液晶表示パネル 1 の走査信号線 G L 1 - 1 から始まり、順に走査信号線 G L 1 - m まで走査して、さらに続けて液晶表示パネル 2 0 0 の走査信号線 G L 2 - 1 から走査信号線 G L 2 - k まで走査するといった、あたかも 1 枚の液晶表示パネルを駆動するかのような方法が可能である。このとき、映像信号線 D L には階調電圧が出力されるが、走査信号線 G L 2 - 1 から G L 2 - k までが走査されている間には、液晶表示パネル 1 に設けられた映像信号線 D L にも、液晶表示パネル 2 0 0 に供給される階調電圧が出力される。

【 0 0 2 6 】

また、駆動回路 50 には、対向電極 15 に第 1 の液晶表示パネル用の対向電極配線 1 6 と、第 2 の液晶表示パネル用の対向電極配線 1 7 とが電気的に接続されている。液晶表示パネル 1 には対向電極配線 1 6 に接続された出力端子 2 3 が設けられ、出力端子 2 3 と液晶表示パネル 2 0 0 に設けられた入力端子 2 9 とが配線 2 5 で接続される。

10

20

30

30

40

50

【0027】

本願発明が適用される液晶表示装置においては、液晶層に印加する電圧の極性を周期的に反転させる交流化駆動が行われている。交流化駆動を行う目的は直流電圧が液晶に印加されることによる劣化を防止するためである。ただし、交流化駆動を行っても微小な直流成分が液晶層に印加される場合が生じる。そのような場合に、対向電極に印加される共通電圧を調整して直流成分を解消する。そのため、各液晶表示パネル毎に最適な共通電圧値が設定されることとなる。

【0028】

前述したように、液晶表示パネル1と液晶表示パネル200とは、同じ駆動回路50によって駆動されているが、直流成分が生じる原因は画素電極12と対向電極15とに印加される電圧の差だけではないため、同じ駆動回路50により駆動されても液晶表示パネル1と液晶表示パネル200とに生じる直流成分は微妙に異なる。そのため、液晶表示パネル1と液晶表示パネル200には個別に最適な共通電圧が供給される。10

【0029】

最適な共通電圧が設定されていないと、表示にはフリッカという現象が発生し、著しく表示品質を低下させる。駆動回路50からは液晶表示パネル1用と液晶表示パネル200用の2つの共通電圧が出力可能となっており、また2つの共通電圧の微調整が可能である。そのため、各液晶表示パネルのフリッカが減少するようにそれぞれの共通電圧を個別に微調整することで、液晶表示パネル1用と液晶表示パネル200用の2つの最適な共通電圧が供給可能となり、フリッカ等の表示品質の低下を防ぐことができる。20

【0030】

図1に示す液晶表示装置では、液晶表示パネル1と液晶表示パネル200とを、共通の駆動回路50によって駆動可能とすることで、駆動回路を実装する面積の削減による小型化や、部品の共通化による低コスト化が可能となっている。また、液晶表示パネル1と液晶表示パネル200とに、共通の信号を出力するだけではなく、2つの液晶表示パネルに特有な共通電圧を出力することで、2つの液晶表示パネルを同じ駆動回路で駆動しても良好な表示が可能である。

【0031】

次に、図2に液晶表示パネル1と液晶表示パネル200とをフレキシブル基板26を用いて接続した概略平面図を示す。フレキシブル基板26には接続端子が設けられており、液晶表示パネル1に設けられた出力端子21、22、23および、液晶表示パネル200に設けられた入力端子27、28、29とに異方性導電膜等を用いて電気的に接続されている。このフレキシブル基板26により各出力端子、入力端子との間が電気的に接続され、液晶表示パネル1と液晶表示パネル200との間で信号が伝達可能になっている。30

【0032】

なお、各端子は狭ピッチで多数並設されており、図示することが困難なため、図中、各端子は両端の端子を示し、各端子の記載は省略している。また、携帯電話機ではフレキシブル基板を折り曲げて、液晶表示パネル1と液晶表示パネル200とを導光板の表裏に設ける利用形態がとられるが、図をわかり易くするために、液晶表示パネル1と液晶表示パネル200とを同一平面に記載した。40

【0033】

図2において、液晶表示パネル1に搭載された駆動回路50は、走査信号線駆動回路58と映像信号線駆動回路57とに分割された場合を示している。液晶表示パネル1にはサブパネル走査信号用配線35が設けられており、走査信号線駆動回路58から出力したサブパネル走査信号用配線35は、走査信号用出力端子21に接続している。さらに走査信号用出力端子21からは液晶表示パネル200に供給される走査信号が出力し、フレキシブル基板26を介して液晶表示パネル200の入力端子27に走査信号が伝達される。液晶表示パネル200には走査信号用配線36が設けられており、入力端子27から各走査信号線GLに接続している。なお、液晶表示パネル1用にも同様に走査信号用配線36が設けられており、液晶表示パネル1の下辺に設けられた走査信号線駆動回路58から各走査50

信号線 G Lとの間を接続している。

【0034】

また、走査信号線駆動回路 5 8 からは、液晶表示パネル 1 用の対向電極配線 1 6 と、液晶表示パネル 2 0 0 用の対向電極配線 1 7 とが出力し、映像信号線駆動回路 5 7 と TFT 基板 2 との間を通るように配線されている。対向電極配線 1 6 は液晶表示パネル 1 の対向電極に接続され、対向電極配線 1 7 は TFT 基板 2 の走査信号用配線 3 6 が設けられた辺と対向する辺(図中右側の辺)に沿って配線され、出力端子 2 3 に接続されている。さらに、液晶表示パネル 2 0 0 用の対向電極配線 1 7 は、フレキシブル基板 2 6 を介して液晶表示パネル 2 0 0 の対向電極に接続されている。

【0035】

図 2 では、液晶表示パネル 2 0 0 の表示領域 9 と駆動回路 5 0 との間には、液晶表示パネル 1 の表示領域 8 が存在するため、液晶表示パネル 2 0 0 を駆動する配線は、サブパネル走査信号用配線 3 5 のように、表示領域 8 の周囲に設けられることとなる。ただし、映像信号線 D L は液晶表示パネル 1 と液晶表示パネル 2 0 0 とで共通に利用されることで、表示領域 8 内に配線され、さらに表示領域 8 外まで延在させて液晶表示パネル 2 0 0 まで配線可能となっている。なお、表示装置としては、表示領域以外の部分の面積は小さい方が良いため、表示領域周囲のサブパネル走査信号用配線 3 5 等が設けられる領域もできる限り小さくなるように考慮されている。

【0036】

符号 3 0 はフレキシブル基板で、駆動回路 5 0 に入力する信号、電源電圧等が供給されている。また、符号 5 1 はコンデンサーで駆動回路 5 0 の昇圧回路等で用いられる。また、符号 5 6 は可変抵抗器で共通電圧の微調整に用いられる。

【0037】

なお、映像信号線駆動回路 5 7 からは、液晶表示パネル 2 0 0 に階調電圧が出力されており、映像信号線 D L (2) により液晶表示パネル 1 に階調電圧を供給すると共に、液晶表示パネル 2 0 0 にも階調電圧を供給している。液晶表示パネル 2 0 0 の中心線 4 3 と、液晶表示パネル 1 との中心線 4 4 とがなるべく重なるように、液晶表示パネル 2 0 0 にも階調電圧を供給する映像信号線 D L (2) は液晶表示パネル 1 の中央部の映像信号線が用いられている。そのため、映像信号線 D L (2) が設けられる領域の両端に、液晶表示パネル 2 0 0 に接続されない映像信号線 D L (1) が設けられている。

【0038】

フレキシブル基板 2 5 は柔軟な素材からなり、折り曲げることが可能である。そのため、フレキシブル基板 2 5 を折り曲げ、液晶表示パネル 1 と液晶表示パネル 2 0 0 とは、1 枚の導光板を挟んで、該導光板の 2 つの面にそれぞれ設けられることができある。また、フレキシブル基板 2 5 には折り曲げ易いように、スリット 3 9 が設けられている。

【0039】

図 3 に、液晶表示パネル 1 用の走査信号線駆動回路 5 8 と液晶表示パネル 2 0 0 用走査信号線駆動回路 5 9 とが映像信号線駆動回路 5 7 を挟んで設けられる実施例を示す。図中左側の液晶表示パネル 1 の辺には、走査信号用配線 3 6 が設けられ走査信号線駆動回路 5 8 と各走査信号線 G L との間を接続している。また、液晶表示パネル 1 の右側の辺にはサブパネル走査信号用配線 3 5 が設けられており、走査信号線駆動回路 5 9 から出力したサブパネル走査信号用配線 3 5 は、走査信号用出力端子 2 1 に接続している。さらに走査信号用出力端子 2 1 からは液晶表示パネル 2 0 0 に供給される走査信号が出力し、フレキシブル基板 2 6 を介して液晶表示パネル 2 0 0 の入力端子 2 7 に走査信号が伝達される。

【0040】

図 3 に示すように、走査信号線駆動回路 5 8 と走査信号線駆動回路 5 9 とを映像信号線駆動回路 5 7 を挟んで設けると、表示領域 8 の左右両端部に走査信号用配線 3 6 とサブパネル走査信号用配線 3 5 とを別々に設けることができる。また、走査信号線駆動回路 5 8 と走査信号線駆動回路 5 9 と映像信号線駆動回路 5 7 とは、1 つの駆動回路 5 0 として一体に形成することも可能である。

10

20

30

40

50

【0041】

なお、図示していないが、走査信号線駆動回路58からは液晶表示パネル1用の共通電圧と、走査信号線駆動回路59からは液晶表示パネル200用の共通電圧が出力しており、それぞれの液晶表示パネルに最適な共通電圧が供給されている。

【0042】

図4に、フレキシブル基板26に駆動回路50を搭載し、液晶表示パネル1と液晶表示パネル200との間に設ける実施例を示す。駆動回路50からは、図中下側へ液晶表示パネル1用の信号と、図中上側へ液晶表示パネル200用の信号が出力する。

【0043】

駆動回路50が、液晶表示パネル1の表示領域8と液晶表示パネル200の表示領域9との間に設けられているため、液晶表示パネル1に設けられる液晶表示パネル200用の信号配線が省略可能で、液晶表示パネル1にはサブパネル走査信号用配線35が設けられていない。そのため、配線領域が減少し小型化が可能である。また、フレキシブル基板26にはコンデンサ51、可変抵抗器56等の部品も搭載されている。符号38は外部接続用配線部で、外部機器に接続されるように外部に伸びている。このため、入力用のフレキシブル基板が兼用となり、部品点数も減少している。

【0044】

図4に示す駆動回路50においては、1つの出力から、図中下側へ配線され液晶表示パネル1に接続されると共に、同じ出力から図中上側へ配線され液晶表示パネル200に接続することで、1つの出力を共通に利用することが可能である。ただし、液晶表示パネル1用と液晶表示パネル200用とに別々の出力を形成しても良い。さらに、フレキシブル基板26上に液晶表示パネル1用の駆動回路と、液晶表示パネル200用の駆動回路として、複数の駆動回路を搭載することも可能である。

【0045】

なお、図示していないが、駆動回路50からは液晶表示パネル1用の共通電圧と、液晶表示パネル200用の共通電圧が出力しており、それぞれの液晶表示パネルに最適な共通電圧が供給されている。

【0046】

図5に、液晶表示パネル1の液晶表示パネル200側の辺に駆動回路50を搭載する実施例を示す。図4と同様に駆動回路50は液晶表示パネル1の表示領域8と液晶表示パネル200との間に設けられており、駆動回路50からは、図中下側へ液晶表示パネル1用の信号と、図中上側へ液晶表示パネル200用の信号とが output する。また、図4と同様に液晶表示パネル1に設けられる液晶表示パネル200用の信号配線が省略可能で、液晶表示パネル1にはサブパネル走査信号用配線35が設けられていない。

【0047】

図5に示す駆動回路50においても、1つの出力から、図中下側へ配線され液晶表示パネル1に接続されると共に、同じ出力から図中上側へ配線され液晶表示パネル200に接続することで、1つの出力を共通に利用することが可能である。また、液晶表示パネル1用と液晶表示パネル200用とに別々の出力を形成することも可能である。

【0048】

なお、図示していないが、駆動回路50からは液晶表示パネル1用の共通電圧と、液晶表示パネル200用の共通電圧が出力しており、それぞれの液晶表示パネルに最適な共通電圧が供給されている。

【0049】

次に図6、図7を用いて、走査信号線駆動回路58の出力の順番と、走査信号線GLとの関係を示す。まず、図6(a)に示すように、液晶表示パネル1の走査信号線の数が176本で、液晶表示パネル200の走査線数が64本の場合、走査信号線駆動回路58は、出力数が240で出力g01から出力開始して、順番に走査信号線GL1-1からGL1-176を走査し、さらに、GL1-176の次にGL2-1を走査して、最後に出力g0240により走査信号線GL2-64を走査する駆動方法を用いることができる。

10

20

30

40

50

【0050】

なお、液晶表示パネル1と液晶表示パネル200のどちらか一方のみを表示する場合や、両パネルの一部のみ表示する場合などでは、走査信号線駆動回路58及び、映像信号線駆動回路57が共通のため、非表示部も電圧を印加することになる。そのため、非表示部も交流化駆動する必要があり表示部同様に、極性の異なる信号が供給される。

【0051】

例えば、液晶表示パネル1が非表示の場合でも、走査信号線GLの数が240本のため、1画面(1フレーム)を50Hzで表示している場合では、1走査信号線(1ライン)あたり $50 \times 240 = 12\text{kHz}$ のライン周波数となる。しかし、実際に表示しているのは64ラインだけであり $50 \times 64 = 3.2\text{kHz}$ で充分である。非表示にもかかわらず高い駆動周波数でデータの書き換えを行うことになり、低消費電力の妨げになってしまう。10

【0052】

そこで、非表示部の走査信号線の走査を一括して行うこととした。例えば、液晶表示パネル1が非表示の場合、走査信号線GL1-1からGL1-176を1水平走査期間1H(または、数Hでも可)同時に走査し、その後、走査信号線GL2-1から走査信号線GL2-64を通常に走査することとした。同様に液晶表示パネル200が非表示の場合や、両パネルの一部のみ表示する場合にも一括走査することで、低消費電力化が図れる。

【0053】

次に、図6(b)のように、液晶表示パネルの配置によっては、液晶表示パネル200を先に走査する必要も生じる。このような場合には、出力g0240から出力開始し、最初に走査信号線GL2-64を走査し、最後に出力g01から走査信号線GL1-1を走査することとなる。20

【0054】

走査信号線駆動回路58は図6(a)に示す走査順と、図6(b)に示す走査順とを区別するために、インストラクション信号等を設け、順方向と逆方向とに走査方向を設定する。このとき、出力数が240以上の場合は、インストラクション信号等により出力開始位置の設定や有効出力数の設定を行う。

【0055】

次に、図7に示すように液晶表示パネル1と液晶表示パネル200との走査方向が異なる場合を示す。この場合には、走査信号線駆動回路58を走査信号線駆動部58-aと58-bとに分けて、それぞれ、順方向と逆方向に走査方向を設定する。また、先に走査開始する側を設定し、一方の走査終了を待って他方が走査開始するようとする。30

【0056】

また、符号g a 177に示すように、走査信号線に接続されないで余る出力がある場合には、走査信号線駆動部58-aの有効走査数を176に設定し、走査信号線駆動部58-bはカウンタ等で176回走査されるのをカウントして、走査信号線駆動部58-aの走査終了を知ることとする。なお、出力数に対して走査信号線の数が不一致である理由は、駆動回路50が複数の形式の液晶表示パネルに対応可能であるようにするためである。すなわち、走査信号線の数が異なる複数の液晶表示パネルにも汎用的に対応可能とするためである。40

【0057】

図7(b)では、走査信号線駆動部58-aは出力開始が2で、有効走査数を176で、走査方向が逆方向に設定されている。走査信号線駆動部58-aは走査信号線駆動部58-bによる走査数をカウントしており、走査信号線駆動部58-bの有効走査数64がカウントされるのを待って、出力g a 176(逆方向で2番目の出力)から出力を開始する。

【0058】

このように、2枚の液晶表示パネルを駆動する場合には、その配置により走査方向や順番が複数選択可能であり、それぞれの場合に対応するために、インストラクション信号等により走査方向や順番等が設定可能になっている。50

【0059】

次に、昇圧回路について説明する。携帯電話機等の小型携帯機器では、電源として電池の利用が一般的である。また、流通量の多さから電池は出力電圧が1.5V程度から4V程度のものが利用される。

【0060】

そのため、昇圧回路を用いて液晶表示装置用に電源電圧を作成している。図8に薄膜トランジスタ方式の液晶表示装置に必要な電源電圧を示す。なお、図8では液晶表示パネル1及び、200の対向電極15に供給する共通電圧VCOMを一定周期で反転させる、所謂共通電圧反転駆動方式を用いている場合の各駆動電圧を示している。

【0061】

図8においてVGONは画素部の薄膜トランジスタ10(TFT)をオンするための走査信号VGのハイ電圧で、約7.5V程度が必要となる。また、VGOFFは薄膜トランジスタをオフするための電圧であり、走査信号VGのロウ電圧で、約-5.5V程度必要となる。VGHは走査信号VGを出力する走査信号線駆動回路58(ゲートドライバ)用ハイ電源で、VGLは走査信号線駆動回路58用ロウ電源である。走査信号のハイ電圧VGONが約7.5Vなので、VGHは8V、走査信号のロウ電圧VGOFFが約-5.5Vなので、VGLは-6V程度必要となる。

【0062】

次に、VDHは階調基準電圧である。階調基準電圧VDHを基準に映像信号線駆動回路(ソースドライバ)57で階調電圧を生成する。液晶材の特性から5.0V程度が必要である。DDVDHは駆動回路50用の電源電圧である。映像信号線駆動回路57が出力する階調電圧の基準電圧VDHが5.0Vで、映像信号線駆動回路57の最大定格が6.0Vであるため、5.5V程度が必要となる。

【0063】

VCOMHは対向電極用ハイ電圧で、VCOMLは対向電極用ロウ電圧である。VCOMHは5.0V以下が必要となり、VCOMLは-2.5V程度の電圧が必要となる。VCLは対向電極用電圧生成電源で、対向電極用ロウ電圧VCOMLを生成するための電源電圧である。VCOML生成回路の動作マージンを考慮し-3V程度が必要となる。

【0064】

以上液晶表示装置に必要な電源の中で、駆動回路50用の電源電圧DDVDHと、走査信号線駆動回路58用ハイ電源VGHと、走査信号線駆動回路58用ロウ電源VGLと、対向電極用電圧生成電源VCLとをチャージポンプ方式の昇圧回路を用いて作成することとし、他の電圧は昇圧回路で形成した電圧を分圧等して形成することとした。

【0065】

チャージポンプ方式の昇圧回路の動作原理について図9を用いて、2倍昇圧を例に取り簡単に説明する。昇圧回路は入力電源Vin、昇圧容量C11、保持容量Cout1、切り替えスイッチSW-1、SW-2で構成され、切り替えスイッチにより図9(a)の充電状態と、図9(b)の放電状態を実現している。

【0066】

まず図9(a)の充電状態では切り替えスイッチSW-1により、昇圧容量C11の一方の電極をGND電位に接続し、スイッチSW-2により昇圧容量C11の他方の電極を入力電源Vinに接続して、昇圧容量C11を入力電源Vinに対し並列に接続する。これにより入力電源Vin分の電荷が昇圧容量C11に充電される。

【0067】

次に図9(b)では、切り替えスイッチSW-3により、図9(a)において昇圧容量C11のGND電位に接続された電極に、入力電源Vinを印加するよう直列に接続する。この時、昇圧容量C11の他方の電極は、入力電源Vinの2倍の電圧である $2 \times V_{in}$ となる。スイッチSW-4により昇圧容量C11、入力電源Vinに対し並列にCout1を接続する。これにより保持容量Cout1には $2 \times V_{in}$ の電圧が保持される。

【0068】

10

20

30

40

50

次に、図9に示す昇圧回路で、前述の映像信号線駆動回路57用の電源電圧DDVDH(約5.5V)と、走査信号線駆動回路58用ハイ電源VGH(約7.5V)と、走査信号線駆動回路58用ロウ電源VGL(約-6V)と、対向電極用電圧生成電源VCL(約-3V)とを作成する場合を検討する。なお、携帯電話機では入力電源Vinは電源電池の出力電圧である場合が多いが、本明細書では電源電池の出力電圧も含めて昇圧回路に供給される電圧を意味するものとする。

【0069】

入力電源Vinを3Vとすると、映像信号線駆動回路57用の電源電圧DDVDH(約5.5V)は約2倍なので、入力電源Vinを2倍とする昇圧回路が必要である。走査信号線駆動回路58用ハイ電源VGH(約7.5V)は2倍では不足なので、入力電源Vinを3倍とする昇圧回路が必要である。走査信号線駆動回路58用ロウ電源VGLは約-6Vなので、入力電源Vinを-2倍とする昇圧回路が必要で、対向電極用電圧生成電源VCLは約-3Vなので、入力電源Vinを-1倍とする昇圧回路が必要となる。

【0070】

図10に入力電源Vinを2倍、3倍、-2倍、-1倍とする昇圧回路55の構成を示す。なお、-2倍、-1倍とする場合では、厳密には昇圧ではないが、ここでは、昇圧回路を入力電圧から異なる電圧を形成する回路の意味で用いる。コンデンサ51の数は、入力電源Vinを2倍にする回路で1個、3倍にする回路で2個、-2倍にする回路で2個、-1倍にする回路で1個の合計6個必要である。このように、図10に示す回路では、回路の外付部品としてコンデンサ51を多数使用しており、実装部品点数が多くなり、実装面積が広くなってしまうといった問題がある。なお、図中の符号Cout1からCout4は出力電圧を保持する保持容量である。

【0071】

次に、図11に昇圧回路55の出力を入力電源として利用し、一部の外付けコンデンサ51を共用することで、外付けコンデンサ51の数を減らす回路の概念ブロック図を示す。図11に示す回路では、外付けコンデンサとして、昇圧回路52に接続している外付けコンデンサC11と、昇圧回路53に接続している外付けコンデンサC12、C21の3個が必要であり、図10に示す回路に対して外付けコンデンサの数を6個から3個に減少することができる。なお、外付けコンデンサC11は2倍用で、外付けコンデンサC12は3倍用と-1倍用との共用で、外付けコンデンサC21は-2倍用である。

【0072】

図12を用いて図11に示す昇圧回路53において、入力電源Vinを3倍に昇圧する動作を説明する。図12(a)では、入力電源電圧Vinを用い、昇圧容量(外付けコンデンサ)C12を充電している。また、図12(b)は昇圧回路52を示しており、図9で説明したように入力電源電圧Vinの2倍である電圧DDVDHが作成されている。図12に示す回路では、入力電源電圧Vinを2倍に昇圧した電圧DDVDHを利用して、外付けコンデンサの数を省略している。図12(c)に示すように、保持容量Cout1の出力である電圧DDVDHを用い、保持容量Cout1と昇圧容量C12とを直列につなぐことで、入力電源Vinの3倍の電圧が作成される。

【0073】

次に、図13を用いて入力電源Vinを-1倍にする動作を説明する。図13(a)では、入力電源Vinを用いて、昇圧容量C12を電圧Vinに充電する。その後、図13(b)では、昇圧容量C12の正極性側の電極をGND電位に接続することで、入力電源Vinと極性が反転した電圧VCLを作成している。そして昇圧容量C12と保持容量Cout4を並列につなぐことで、保持容量Cout3に入力電源Vinを-1倍した電圧VCLが保持される。図13に示す回路では、図12の3倍に昇圧する回路で用いた外付けコンデンサC12を共用することで数を減らしている。

【0074】

次に、図14を用いて入力電源Vinを-2倍にする動作を説明する。図14(a)では、昇圧回路52の保持容量Cout1の出力である電圧DDVDHを用いて、昇圧容量C

10

20

30

40

50

21を電圧DDVDHに充電する。その後、図14(b)では、昇圧容量C21の正極性側の電極をGND電位に接続することで、電圧DDVDHと極性が反転した電圧VGLを作成している。そして昇圧容量C21と保持容量Cout4を並列につなぐことで、保持容量Cout4に入力電源Vinを-2倍した電圧VGLが保持される。

【0075】

このように、図11に示す昇圧回路では、保持容量Cout1に保持されている昇圧した電圧を利用することで、コンデンサを省略し部品数を減少させている。さらに、図13、図14に示す回路では、負極性側の電圧をコンデンサの接続を逆転することと、保持容量の昇圧された電圧に加えて入力電源Vinを利用することで、コンデンサを兼用可能として部品数を減少させている。このコンデンサの数を省略可能としたり、兼用可能としているのは、液晶表示装置特有の電源が映像信号線駆動回路57用の電源電圧DDVDHと走査信号線駆動回路58用ハイ電源VGHと、走査信号線駆動回路58用ロウ電源VGLと、対向電極用電圧生成電源VCLのように複数あり、また、負極性側の電圧があるためである。そのため昇圧容量C12、C21、C22を時分割で、複数の昇圧回路の間で兼用することや、昇圧した電圧を利用することが可能となっている。10

【0076】

図15に図11に示す昇圧回路53のより具体的な構成を示し、以下図16に示すタイミングチャートを用いて動作を説明する。まず、電圧VGHを作成するために、図12に示した動作を実現する方法について説明する。図12(a)に示す回路とするには、図15のスイッチSW1とスイッチSW3をオンにする。スイッチSW1とスイッチSW3をオンにすると、昇圧容量C12には入力電源Vinの電圧が充電される。この時、図12(b)に示す回路のように、昇圧回路52からは電圧DDVDHが出力している。次に、図12(c)に示す回路となるように、図15のスイッチSW1、スイッチSW3をオフとし、スイッチSW4をオンにして、昇圧容量C12に電圧DDVDHを印加すると同時に、スイッチSW8をオンにして、保持容量Cout2を充電する。このようにして、保持容量Cout2には入力電源Vinの3倍の電圧が保持される。20

【0077】

次に、図13に示した回路の動作について説明する。図13(a)に示す回路となるように、図15のスイッチSW1、スイッチSW3をオンにして、昇圧容量C12を入力電源Vinで充電する。次に、スイッチSW1、スイッチSW3をオフにし、スイッチSW2をオンにして極性を反転させ、さらにスイッチSW9をオンにして保持容量Cout4を充電する。このようにして、保持容量Cout3には入力電源Vinの-1倍の電圧が保持される。30

【0078】

次に、図14に示した回路の動作について説明する。図14(a)に示す回路となるように、図15のスイッチSW5、スイッチSW7をオンにして、昇圧容量C21を電圧DDVDHで充電する。次に、スイッチSW5、スイッチSW7をオフにし、スイッチ6をオンにして極性を反転させ、さらにスイッチSW10をオンにして保持容量Cout4を充電する。

【0079】

以上述べたように、図15に示す回路は、昇圧容量C12、C21を時分割で兼用している。また、図16に示すように、昇圧容量C12、C21は、スイッチSW1、SW3、SW5、SW7により繰り返し充電され、スイッチSW4、SW8により昇圧動作に使用されると共に、スイッチSW2、SW9、SW6、SW10により反転(昇圧)動作にも使用される。このように昇圧容量C12、C21を時分割で兼用することで、外付けコンデンサの数が減少し、液晶表示装置の部品点数が削減される。40

【0080】

図15に示す昇圧回路で、設定した電圧を出力するには充分であるが、出力する電圧を変更することが困難である。携帯電話機が広く普及することに伴い、用いられる液晶表示パネルは多種多様となり、求められる電圧も多様な値となっている。また、コストダウンの50

要求も強く昇圧回路も汎用品であることが望まれている。

【0081】

そこで、図17に示す回路のようにスイッチの切換により、昇圧回路の倍率を変更可能とした。倍率の変更はインストラクション信号等により設定可能である。

【0082】

以下、図18から図21により図17に示す回路の動作を説明する。図18は走査信号線駆動回路58用ハイ電源VGHを入力電源Vinの4倍の電圧とする場合の動作を説明する概略回路図である。なお、電圧DDVDHは入力電源Vinの2倍の電圧が昇圧回路52により準備されているものとする。

【0083】

図17に示す回路のスイッチSW5をオンとして、コンデンサC21の一方の電極に電圧DDVDHを印加し、スイッチSW7をオンとしてコンデンサC21の他方の電極を接地電位に接続すると、図18(a)に示す回路となる。その後、スイッチSW5とSW7をオフとし、スイッチSW11とSW17とをオンとすることで、図18(b)の回路となり、コンデンサCout2には入力電源Vinの4倍の電圧が保持される。

10

【0084】

次に図19に、走査信号線駆動回路58用ハイ電源VGHを入力電源Vinの5倍の電圧とする場合の動作を説明する概略回路図を示す。図19(a)でコンデンサC12に入力電源Vinの電圧を保持し、図19(b)ではコンデンサC21に電圧DDVDHを保持し、図19(c)ではコンデンサC12とコンデンサC21と電圧DDVDHとを直列に接続して、入力電源Vinの5倍の電圧を得ている。なお、スイッチSW16によりコンデンサC12とコンデンサC21とが直列に接続されている。

20

【0085】

次に図20に、走査信号線駆動回路58用ハイ電源VGHを入力電源Vinの6倍の電圧とする場合の動作を説明する概略回路図を示す。ただし、図20に示す回路では、図20(b)に示すように、コンデンサC22が追加されることで、昇圧可能な電圧値が増加している。図20(c)ではコンデンサC21とコンデンサC22とをスイッチSW19で直列に接続し、さらにコンデンサ22と電圧DDVDHとをスイッチSW15により直列に接続して、入力電源Vinの6倍の電圧を得ている。

【0086】

30

次に図21に、走査信号線駆動回路58用口ウ電源VGLを入力電源Vinの-5倍の電圧とする場合の動作を説明する概略回路図を示す。ただし、図21(a)ではコンデンサC12に電源Vinの電圧が保持され、図21(b)ではコンデンサC21に電圧DDVDHが保持され、図21(c)ではコンデンサC22に電圧DDVDHが保持される様子を示す。図21(d)では各電圧を保持したコンデンサを逆極性に直列に接続することで、入力電源Vinの-5倍の電圧を得ている。このように、外付けコンデンサを直列に接続することで、何倍もの電圧を得ることが可能である。

【0087】

ただし、図21に示す回路では、全ての外付けコンデンサを同時に直列につないでいるため、一度に一つの電圧しか得ることができないという問題が生じる。そのため、複数の電圧を得るために時分割で使用することになるが、時分割で使用する場合には、供給可能な電流値が減少するという問題も生じる。

40

【0088】

また、本願発明者は対向電極用電圧生成電源VCLの駆動能力が不足する不具合が生じることを見出した。そこで、図17で示す昇圧回路から対向電極用電圧生成電源VCLが出力可能なままで、さらに対向電極用電圧生成電源VCL専用の昇圧回路を追加することとした。すなわち、対向電極用電圧生成電源VCLに大きな駆動能力が必要な場合には、専用昇圧回路を用い。対して対向電極用電圧生成電源VCLに大きな駆動能力が不要な場合は、外付けコンデンサの少ない昇圧回路が選択可能な構成とした。

【0089】

50

図22に對向電極用電圧生成電源VCL専用の昇圧回路を示す。図22に示す回路では外付けコンデンサは、C3-1とC3-2の2つが接続可能とした。スイッチSW3-1とSW3-3をオンとしてコンデンサC3-1に入力電源Vinの電圧を保持し、その後、極性を逆転するようにスイッチSW3-2をオンとし、さらにスイッチSW3-7を介してコンデンサCout5に接続することで、入力電源Vinの-1倍の電圧を得ることができる。

【0090】

さらに、外付けコンデンサC3-2を備えることで、スイッチC3-4とC3-5によりコンデンサC3-2にも入力電源Vinの電圧を保持し、その後、コンデンサC3-1とC3-2とをスイッチSW3-6を介して直列に接続し、スイッチSW3-8によりコンデンサCout5に接続することで、入力電源Vinの-2倍の電圧を得ることができる。以上、図15、17、22で説明した回路では、液晶表示パネルに必要な電圧に応じて、昇圧回路の倍率を選択することが可能であり、適宜必要なコンデンサ、スイッチを設けることで、必要な電圧を得ることが可能である。

【0091】

次に、図23を用いて駆動回路50の電源回路部4について説明する。図23は電源回路部4の概略ブロック図である。符号81はメインパネル用対向電極電圧出力回路で、82はレベル調整回路で、83はサブパネル用対向電極電圧出力回路で、84はレギュレータで、86は内部基準電圧生成回路で、87は基準電圧出力回路で、Mは交流化信号入力端子である。電源VCCは駆動回路50の電源電圧で入力電源Vin同様に電池からの出力電圧が入力している。

【0092】

前述したように交流化駆動が行われ、交流化駆動を行う一つの方法として、いわゆるコモン反転駆動方法を行う。図23に示す回路では、コモン反転駆動が可能なように、メインパネル用対向電極電圧出力回路81とサブパネル用対向電極電圧出力回路83とは、一定周期で反転する電圧が出力可能に構成されている。メインパネル用対向電極電圧出力回路81とサブパネル用対向電極電圧出力回路83とには交流化信号線42により交流化信号が伝えられており、交流化信号により対向電極高レベル電圧VCOMHと対向電極低レベル電圧VCOMLが出力する。図24にメインパネル用対向電極高レベル電圧VCOMH-1と、サブパネル用対向電極高レベル電圧VCOMH-2とサブパネル用対向電極低レベル電圧VCOML-2と有する対向電極電圧の出力波形を示す。

【0093】

なお、振幅調整回路82で基準電圧幅を定め、半固定抵抗88によりメインパネル用対向電極電圧出力回路81とサブパネル用対向電極電圧出力回路83とのそれぞれの電圧を微調整することが可能である。

【0094】

図23に示す回路では、レギュレータ84から、対向電極高レベル電圧VCOMHとしてレベル調整回路82に基準電圧が供給されている。レベル調整回路82では半固定抵抗88により微調整された基準電圧を、対向電極電圧としてメインパネル用対向電極電圧出力回路81の高レベル出力部81aと、サブパネル用対向電極電圧出力回路83の高レベル出力部83aとに出力している。また、レベル調整回路82では、最適な振幅となるように、振幅基準電圧を作成し、対向電極高レベル電圧VCOMHから振幅基準電圧を減算することで、対向電極低レベル電圧VCOMLを作成し、メインパネル用対向電極電圧出力回路81の低レベル出力部81bと、サブパネル用対向電極電圧出力回路83の低レベル出力部83bとに出力している。メインパネル用対向電極電圧出力回路81は交流化信号に従い、高レベル出力部81aと低レベル出力部81bとの接続を切換て、対向電極高レベル電圧VCOMH-1と対向電極低レベル電圧VCOML-1とを出力している。また、サブパネル用対向電極電圧出力回路83は交流化信号に従い、高レベル出力部83aと低レベル出力部83bとの接続を切換て、対向電極高レベル電圧VCOMH-2と対向電

10

20

30

40

50

極低レベル電圧V C O M L - 2とを出力する。

【0095】

なお、メインパネル用対向電極電圧出力回路81とサブパネル用対向電極電圧出力回路83とレベル調整回路82では、コントローラからの制御により、対向電極の基準電圧と振幅基準電圧の電圧値を変更可能になっている。図23に示す回路では、昇圧回路54は対向電極用電圧生成電源V C L専用の昇圧回路である。また、昇圧回路52は外付けコンデンサをC1-1とC1-2の2つ備えており、電圧D D V D Hとして、入力電源V i nの電圧の2倍と3倍の電圧が出力可能となっている。また、走査信号線G Lを保持容量の一方の電極として使用する場合には、対向電極電圧出力回路81、82と同様に走査信号オフ用回路89を設けて、走査信号のロウ側の電圧V G O F Fについても高レベル側V G O F F Hと低レベル側V G O F F Lとが出力可能とする。10

【0096】

図23に示す回路では、対向電極用電圧生成電源V C L専用の昇圧回路54を設けるとともに、昇圧回路53は対向電極用電圧生成電源V C Lの出力を停止可能としている。昇圧回路53による電源V C Lの駆動能力が不足した場合には、対向電極用電圧生成電源V C L専用の昇圧回路54を動作させることが可能である。さらに、画質が低くても充分な場合には、昇圧回路53及び54から電源V C Lの出力を停止して、対向電極電圧出力回路81、82からは対向電極高レベル電圧V C O M Hを出力し、対向電極低レベル電圧V C O M Lは出力しないことで、省電力化が可能である。

【0097】

なお、図23に示す昇圧回路54では、外付けコンデンサC3-2(図中点線で示した)を設けずに、外付けコンデンサC3-1を用いた-1倍の昇圧用のみの出力となっている。このように、液晶表示パネルによっては不要な昇圧電圧もあるため、設ける必要の無いコンデンサは部品点数を削減するために省略される。また、図22に示したスイッチS W 3-4、S W 3-5等についても駆動回路50として不要な場合は、設けられない場合もある。すなわち、小型化、省電力のために実装部品数や回路規模は、駆動する液晶表示パネルに対して最適なものが選択される。駆動回路50はインストラクション信号等により各液晶表示パネルに対応した設定が行われ、各々の液晶表示パネルに最適な駆動を行うことが可能である。20

【0098】

次に、昇圧回路を用いて電源電圧を作成する際の問題点について説明する。昇圧回路を用いて電源電圧を作成する場合には、携帯電話機の電源投入時には電源電圧が所定の電圧となってない。そのため、駆動回路50の内部では図25に示すような電源電圧の状態となる。81は寄生P N Pバイポーラであり、82は寄生N P Nバイポーラである。これら寄生バイポーラによりN P N PサイリスタとP N P Nサイリスタが構成されており、V i n - D D V D H間電圧と、G N D - V G L間電圧が、サイリスタの閾値V Fを超え、V i n < D D V D H、V G L > G N Dのような電位の逆転現象が発生するとサイリスタをオフすることができなくなる。しかしながら、電源投入時では電源V G LはG N D電位以上の電位となり、駆動回路5の電源電圧V D Hも入力電源V i n以下の電位となってしまう。そのため、V i n - G N D間で大電流が流れサイリスタをオフできない、ラッチアップの現象が発生する。30

【0099】

そこで、図25に示すようにラッチアップすることを阻止するため、ショートスイッチ76と77を設ける。図26(a)に各電源間にショートスイッチを設けた構成と図26(b)にショートスイッチをオンした場合の等価回路を示す。図26(b)に示すようにショートスイッチは抵抗成分を持つため、電位逆転現象を引き起こす可能性を有している。そのため、外付けダイオード78を用いて、G N D - V G L間電圧をサイリスタの閾値V Fを超えないように固定した。ただし、液晶表示パネルに設けられた配線では、配線抵抗値が大きく寄生バイポーラを流れる電流を外付けダイオードでは吸収できない不具合も生じる。このため、さらに電位逆転現象を起こさないよう電源オンシーケンスを考慮するこ4050

とした。

【0100】

図27(a)に電源オンシーケンスを示す。なお、図26(b)に示すように電源DDVDHと電源VGHとの間は、低抵抗スイッチ81と高抵抗スイッチ85の2つからなっている。まず、期間Aにおいて電源DDVDHと電源Vinとのショートスイッチ82をオフとし、電源DDVDHと電源VGH間のショートスイッチ81をオンとして、図23に示した昇圧回路52を動作させ、電源DDVDHを起動する。この時、電源DDVDHと電源VGH間のショートスイッチ81がオンしているため、電源VGHのレベルは電源DDVDHのレベルとなる。なお、上記期間Aにおける動作は、後述するインストラクション信号のAPビットにより設定される。

10

【0101】

次に、期間Bにおいて昇圧回路53を動作させ電源VGHと電源VGLとを起動する。なお、電源VCLは電源VGLとの電位逆転を防ぐために、遅延させる。または、この時点でVGH > DDVDHとなっているので、電源VGLとVCLとを同時に動作させることも可能である。以上の電源オンシーケンスにより、それぞれの電位が逆転せずに電源を起動でき電源回路の起動マージンを増やすことが可能となる。期間Bにおける動作はインストラクション信号のPONビットにより設定される。

【0102】

次に電源オフシーケンスについて説明する。携帯電話機等では電池抜け等による突然の元電源の遮断により、画面上に残像が発生する不具合があった。そのため、前記残像を回避するために、電源オフシーケンスが必要となった。図27(b)に電源オフシーケンスを示す。まず時点Dにおいて、何らかの理由で入力電源Vinから電圧の供給が止まったとする。期間Cにおいて、電源DDVDH、VCL、VGLは電源起動時前の状態に放電する。また、対向電極電圧VCOM出力および、映像信号線出力もGNDレベルとする。ここで、画素に充電された電荷が放電されるためには、薄膜トランジスタ10をオン状態にしておく必要がある。したがって、薄膜トランジスタ10をオン状態にしておくため、電源VGHは他の電源にたいして放電を遅らせることとする。なお、図28で説明するリセット信号により駆動回路50にリセットがかかると、駆動回路50は後述するインストラクション信号のGONビットの値を設定して走査信号線への全出力をハイレベルとする。

20

【0103】

電源オンシーケンスでは電源DDVDHと電源VGH間は低抵抗であることが望ましく、対して電源オフシーケンスでは電源VGHは放電を遅らせるために、高抵抗であることが望ましい。そこで、電源オン時と電源オフ時とを駆動回路50に認識させるために、パワーオンリセット信号を利用する。パワーオンリセット信号の波形を図28(a)に示す。パワーオンリセット信号は、オン時には電源投入後、数ms後に立ち上がる仕様とし、数msのロウ期間で駆動回路50をリセットし、その後信号が立ち上がり駆動回路50のリセットを解除する。このとき、駆動回路50としてはリセットは解除されるが、駆動回路内部の状態は確定され、一義的に状態が決まる。

30

【0104】

対して電源オフ時には各電源端子に接続している容量によって、各電源の放電の状態を異ならせてリセットを行う。図28(b)に示す回路のコンデンサCA1の容量をコンデンサCA2の容量よりも小さくして、RESET信号が電源電圧VCCよりも先に立ち下がる仕様とする。上記構成とすると、電源遮断時に電源VCCに電荷が残った状態で、RESET信号がたち下がることで、駆動回路50にリセットをかけることが可能となる。なお、電源電圧VCCは駆動回路50に外部から供給されている電源電圧である。

40

【0105】

このように、RESET信号を利用して電源のオンとオフを認識することが可能であるが、RESET状態では駆動回路50はリセット動作に入り、内部の状態は一義的に固定されてしまう。そのため、RESET信号を利用してオンとオフとを認識するために、電源電圧DDVDHとVGHとの間にレベルセンス回路を設けた。

50

【0106】

図29にレベルセンス回路79を含めた回路で、低抵抗スイッチ81と高抵抗スイッチ85のオン・オフを制御する回路を示す。なお、低抵抗スイッチ81と高抵抗スイッチ85とは、図26で示した電源電圧DDVDHとVGHとの間をショートするスイッチである。また、符号RESETはリセット信号で、符号APは図27(a)の期間Aであることを示す信号で、符号SLPはスリープモード信号で、電源回路の動作を停止して表示を非表示とする信号であり、符号PONは電源VGH、VGL、VCLの出力・停止を示す信号で、図27(a)の期間Bであることを示す信号である。

【0107】

図29に示すレベルセンス回路79はVGH>DDVDHである場合に電圧VGHを出力し、VGH<DDVDHの場合には電圧VGLを出力する。図27に示すように、電源オン時にはVGH<DDVDHで電源オフ時にはVGH>DDVDHであることから、低抵抗スイッチ81は電源オン時にオンで、オフ時にオフとなり、高抵抗スイッチ85は電源オフ時にオンとなる。なお、図29の回路では、高抵抗スイッチ85は電源オン時にもオンとなるが、電源オン時は低抵抗スイッチ81がオンとなっているため、電源VGHと電源DDVDH間の抵抗は、低抵抗スイッチ81が支配的である。そのため、必ずしも高抵抗スイッチ85がオフである必要はなく、図29に示すレベルセンス回路79を用いることができる。

【0108】

図30にパワーオンリセット信号の立ち上がりの波形について示す。パワーオンリセット信号が発振器の始動期間に立ち上がる場合に、波形は図30(a)に示すように安定しないことがある。このため、駆動回路50が誤動作することがあった。そこで、誤動作を防止するため、ローパスフィルタを駆動回路内に設けることとした。図30(b)に示すように駆動回路50内部にローパスフィルタを設けリセット信号にのるノイズを低減する。図30ではローパスフィルタは走査信号線駆動回路58に設けられており、出力端子RESEToutから映像信号線駆動回路57に伝えられる。

【0109】

次に図31を用いて、ミラー用液晶について説明する。図31において符号1は液晶表示パネルで、表示に用いられる。液晶表示パネル1を観察する側には、ミラー用液晶パネル400が設けられている。ミラー用液晶パネル400は、透過偏光軸可変部410と、反射型偏光部420と、吸収型偏光部415とを有している。

【0110】

透過偏光軸可変部410は、入射した直線偏光の光が透過する際にその偏光軸を変化させる状態と、変化させない状態に制御が可能である。図31(a)のように、1対の基板411と基板412に形成した電極間に、電源416から電圧を印加していない場合には、入射した直線偏光の光はその偏光軸が変化し、反射型偏光部420を透過して液晶表示パネル1に到達する。逆に液晶表示パネル1から出射する光が、反射型偏光部420を透過する直線偏光であれば、液晶表示パネル1から出射する光は、ミラー用液晶パネル400を透過して観察者まで到達する。

【0111】

対して、図31(b)の基板411と基板412に形成した電極間に、電圧を印加した場合には、透過偏光軸可変部410に入射した直線偏光の光はその偏光軸が変化しないため、反射型偏光部420で反射する。また、液晶表示パネル1から出射した光は、反射型偏光部420を透過する直線偏光であれば、吸収型偏光部415で吸収され、観察者まで到達しない。

【0112】

なお、ミラー用液晶パネル400に印加する電圧は、液晶表示パネル1と同様に交流化駆動する。そのために、駆動回路50にはミラー用液晶パネル駆動回路94が設けられる。図32(a)にミラー液晶用回路の全体構成図を示す。ミラー液晶用回路からはミラー用液晶パネル駆動信号MCLKが出力している。ミラー用液晶パネルは液晶に問題が発生し

10

20

30

40

50

ない程度に遅い周波数で駆動することが可能で、ミラー用液晶パネル駆動回路93は省電力のために、低周波駆動される。ただし、コントローラ等から送られてくる信号OSCは高周波のためミラー用液晶パネル駆動回路93は分周回路を備えている。

【0113】

図32(a)において、ミラー液晶用回路は発振器92とそのクロックを分周する分周回路93と昇圧回路52とミラー液晶用駆動回路94を有する。分周回路93ではコントローラからの信号S1によって、昇圧回路52の動作用クロックのS2とミラー液晶用駆動回路用のクロックS3とを生成する。昇圧回路52はミラー液晶用駆動回路94に電源DDVDHを供給する。また、コントローラからの信号S4によって、ミラー液晶駆動用のクロックMCLK+と、クロックMCLK-の出力を制御する。

10

【0114】

次に図32(b)にミラー液晶用駆動回路94を示す。クロックMCLK+とクロックMCLK-はクロックS3の周期で出力し、クロックMCLK+に対してクロックMCLK-は出力レベルが反転している。

【0115】

ミラー液晶パネルは対向電極間にある電圧が印加されることで、光を反射する状態となる。クロックMCLK+をミラー液晶パネルの一方の電極に印加し、クロックMCLK-をミラー液晶パネルの一方の電極に印加する。DC電圧を印加すると液晶の焼き付き現象が生じるため、交流化する必要がある。振幅はHigh側が電源DDVDH、Low側がGNDとなるようにする。なぜならば、この構成が昇圧回路の使用を最小とすることが出来るので、もっとも消費電力が小さいことが検討の結果わかったからである。なお、ミラー液晶パネルを駆動する電圧のレベルは使用する液晶のしきい値によって異なるため、しきい値の低い液晶にも対応するために、電源DDVDHのレベル(約5V)に加えて、入力電源電圧Vinのレベル(約3V)も使用可能な構成とした。

20

【0116】

次に、ミラー液晶の表示状態と、クロックMCLK+とクロックMCLK-との出力のレベルと各電源のレベルを説明する。まず、ミラー液晶不使用時(光を透過する時)はクロックMCLK+とクロックMCLK-とのどちらもGNDレベルとする。これは液晶にDC電圧がかからないようにするためである。制御は図32(a)の信号S4を行い、信号S4がHighレベルの時にクロックMCLK+とクロックMCLK-の出力はGNDとなる。これは図32(b)の回路で実現できる。ミラー液晶使用時(光を反射する時)は、クロックMCLK+とクロックMCLK-とのHigh側レベルがDDVDHレベルとVinレベルとの両方の電圧が出力可能とした。

30

【0117】

High側レベルは図32(b)の回路の電源電圧と同じことから、コントローラから信号S5で昇圧回路52を制御し、図32(b)の回路に入力する電源DDVDHの電圧値を制御する。Vinレベルの時は、図26(a)に示すショートスイッチ81、82、83、84をショートし、さらに昇圧回路はすべて昇圧動作を停止する。これにより図26(a)に示す回路で、ショートスイッチ82がオンしているため、電源DDVDHの電圧は電源Vinと同じ電圧値となり、図32に示す回路の電源DDVDHは電源Vinと同じ電圧値となる。そのため電源電圧はミラー液晶駆動に必要なVinレベルのみ存在し、低消費電力化がはかれ、かつショートスイッチにより各レベルの逆転等はなく安定した動作が出来る。

40

【0118】

次にDDVDHレベルの時は、図26(a)の81、83、84をショートし、昇圧回路52を動作させる。これによりミラー液晶駆動に必要なDDVDHレベルを生成し、他の昇圧回路を停止させることで、低消費電力化が図れ、かつショートスイッチにより各電源レベルの逆転等はなく安定した動作が出来る。

【0119】

次に、図33に駆動回路50の端子配置を示す。符号451は入力端子領域で、452は

50

液晶表示パネル（メインパネル）1用の走査信号線端子領域で、453は液晶表示パネル（サブパネル）200用の走査信号線端子領域である。走査信号線端子領域452と453とは、駆動回路50のサブパネル走査信号用配線35と走査信号用配線36とが設けられる側の2辺に集中させて設けられている。対して、入力端子領域451はフレキシブル基板30が接続される側に集中して設けられている。また、フレキシブル基板30には外付けコンデンサが搭載されるため、同じ入力端子領域451には外付けコンデンサと接続される端子も設けられている。

【0120】

本願発明の液晶表示装置では、2枚の液晶表示パネルの配置によりその走査方法を変更したり、昇圧回路の倍率を変更するために、インストラクション信号を用いる。図34にインストラクション信号の例を示す。図34に示すインストラクション信号は16ビットからなるシリアルデータを示している。図中横方向に並んだ16ビットの信号がインストラクション信号として外部から駆動回路50に伝えられる。図中縦方向に6つインストラクション信号を並べて示しているが、図34のインストラクション信号では、D15からD13までの3ビットがインデックスコードとなっており、インストラクション信号の内容を区別している。

10

【0121】

インデックスコード（000）のインストラクション信号では、D0がスリープモード設定用のSLPビットとなっており、D11が表示オン／オフ設定用のGONビットとなっている。D1からD3までは、APビットで内蔵オペアンプの定電流源の定電流量を調整する。AP0からAP2までが全て0の場合に、図27（a）の期間Aとなり、オペアンプの動作を停止した状態で、昇圧回路出力DDVDHが動作する。D4からD6までは、DCビットで昇圧回路の昇圧周期を設定する。昇圧周期を速くすると昇圧回路の駆動能力は高くなるが、消費電流も増加する。D7からD9はBTビットで、図23に示す電源回路4の昇圧回路53の昇圧倍率を変更する。

20

【0122】

インデックスコード（001）のインストラクション信号では、D11が機能割付けビットとなっており、D11が1と0で各ビットの機能が異なる。まずD11ビットが0の場合を示す。D7はPONビットで、電源VGH、VGL、VCLの動作と停止とを設定する。PONビット=1で電源VGH、VGL、VCLの動作が開始して図27（a）の期間Bの動作が設定となる。D9とD10とはメイン液晶表示パネル用共通電圧VCOM1とサブ液晶表示パネル用共通電圧VCOM2の出力と停止とを設定する。D11ビットが1の場合では、D3とD4はMIビットで、ミラー液晶駆動用クロックMCLK+とクロックMCLK-との出力と停止とを設定しする。D1からD3はMFLビットで、入力クロックを分周してミラー液晶駆動用クロックMCLK+とクロックMCLK-との交流周期を調整する。

30

【0123】

インデックスコード（010）のインストラクション信号では、D0からD4までがVCMビットで、サブ液晶表示パネル用共通電圧VCOM2の設定を行う。なお、D0からD4に（11111）を設定した場合は内蔵ボリュームによる調整を停止し、外付け抵抗による調整を可能とする。D5からD9はVDVビットでメイン液晶表示パネル用共通電圧VCOM1とサブ液晶表示パネル用共通電圧VCOM2との交流振幅の設定を行う。

40

【0124】

インデックスコード（110）のインストラクション信号では、D0からD4までの5ビットが走査信号線の出力開始位置を設定するSC0からSC4ビットとなっており、D5からD9までの5ビットが走査信号線の有効ライン数を設定するNL0ビットからNL4ビットとなっており、D10が出力方向について順方向か逆方向かを設定するGSビットとなっている。インデックスコード（111）のインストラクション信号では、D0とD1の2ビットがインターレースモードのフィールド数を設定するFLビットとなっている。

【0125】

50

なお、インストラクション信号で指定する出力開始位置と有効ライン数では、走査信号線数を指定することも、110ライン出力モード、100ライン出力モード等のようにモードにより出力ライン数を指定することも可能である。

【0126】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

(1) 本発明の液晶表示装置によれば、メインパネルとサブパネルが搭載される携帯機器において、駆動回路の実装面積を小さくし、駆動回路の配置を自由に選ぶことが可能となる。 10

(2) 本発明の液晶表示装置によれば、外付け部品点数を少なくし、携帯に便利な電池を用いて駆動される液晶表示装置が実現可能となる。

【図面の簡単な説明】

【図1】本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【図2】本発明の実施の形態の液晶表示装置を示す概略平面図である。

【図3】本発明の実施の形態の液晶表示装置を示す概略平面図である。

【図4】本発明の実施の形態の液晶表示装置を示す概略平面図である。

【図5】本発明の実施の形態の液晶表示装置を示す概略平面図である。

【図6】本発明の実施の形態の液晶表示装置に用いられる走査信号の駆動方法を示す概略ブロック図である。 20

【図7】本発明の実施の形態の液晶表示装置に用いられる走査信号の駆動方法を示す概略ブロック図である。

【図8】本発明の実施の形態の液晶表示装置に用いられる信号の電圧レベルを示す概略タイミング図である。

【図9】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図10】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図11】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。 30

【図12】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図13】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図14】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図15】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図16】本発明の実施の形態の液晶表示装置に用いられる昇圧回路の動作を説明するタイミング図である。 40

【図17】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図18】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図19】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図20】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図21】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。 50

【図22】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図23】本発明の実施の形態の液晶表示装置に用いられる電源回路を説明する概略ブロック図である。

【図24】本発明の実施の形態の液晶表示装置に用いられる共通電圧の電圧レベルを示す概略タイミング図である。

【図25】本発明の実施の形態の液晶表示装置に用いられる駆動回路の電源オン時の電源電圧のレベルを説明する回路図である。

【図26】本発明の実施の形態の液晶表示装置に用いられる駆動回路の電源オン時のショートスイッチを説明する概略回路図である。10

【図27】本発明の実施の形態の液晶表示装置に用いられる駆動回路の電源オン時と電源オフ時の電源電圧のレベルを説明する回路図である。

【図28】本発明の実施の形態の液晶表示装置に用いられる駆動回路のリセット信号を説明する出力波形図と、概略回路図である。

【図29】本発明の実施の形態の液晶表示装置に用いられる駆動回路のレベルセンス回路を説明する概略回路図である。

【図30】本発明の実施の形態の液晶表示装置に用いられる駆動回路のリセット信号を説明する出力波形図と、ローパスフィルタの概略回路図である。

【図31】本発明の実施の形態の液晶表示装置に用いられるミラー用液晶パネルを説明する概略ブロック図である。20

【図32】本発明の実施の形態の液晶表示装置に用いられるミラー用液晶パネル駆動回路を説明する概略回路図である。

【図33】本発明の実施の形態の液晶表示装置に用いられる駆動回路の端子配置を説明する概略ブロック図である。

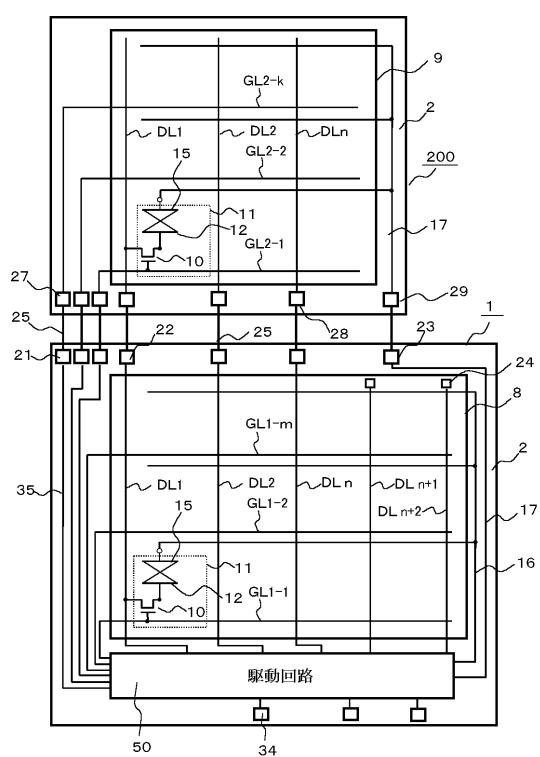
【図34】本発明の実施の形態の液晶表示装置に用いられるインストラクション信号の機能とビット配置を説明する概略図である。

【符号の説明】

1...メイン液晶表示パネル、2...TFT基板、3...コントローラ、4...電源回路、8、9...表示領域、10...スイッチング素子(薄膜トランジスタ)、11...画素部、12...画素電極、15...対向電極、16、17...対向電極配線、20...出力端子、21...ゲート用出力端子、22...ドレイン用出力端子、23...対向電極用出力端子、25...接続配線、26...液晶表示パネル間接続用フレキシブル基板、27...ゲート用入力端子、28...ドレイン用入力端子、29...対向電極用入力端子、30...フレキシブル基板、31...入力配線、32、33...配線、34...入力端子、35...サブパネル走査信号用配線、36...走査信号用配線、38...外部接続部、39...スリット、43...メインパネル中心線、44...サブパネル中心線、50...駆動回路、51...外付けコンデンサ、52、53、54、55...昇圧回路、56...可変抵抗器、57...映像信号線駆動回路、58、59...走査信号線駆動回路、81...対向電極電圧出力回路、82...レベル調整回路、83...サブパネル用対向電極電圧出力回路、84...レギュレータ、86...内部基準電圧生成回路、87...基準電圧出力回路、200...サブ液晶表示パネル、400...ミラー用液晶パネル、410...透過偏光軸可変部、411、412...基板、415...吸収型偏光部、416...電源、420...反射型偏光部。3040

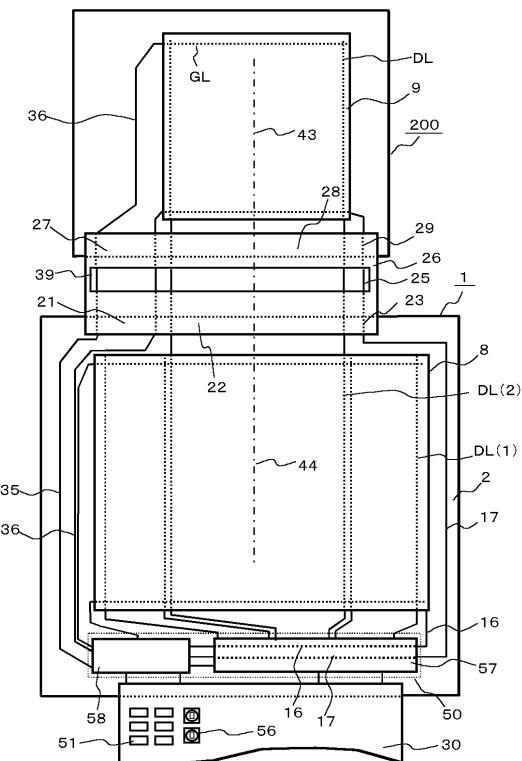
【 図 1 】

図1



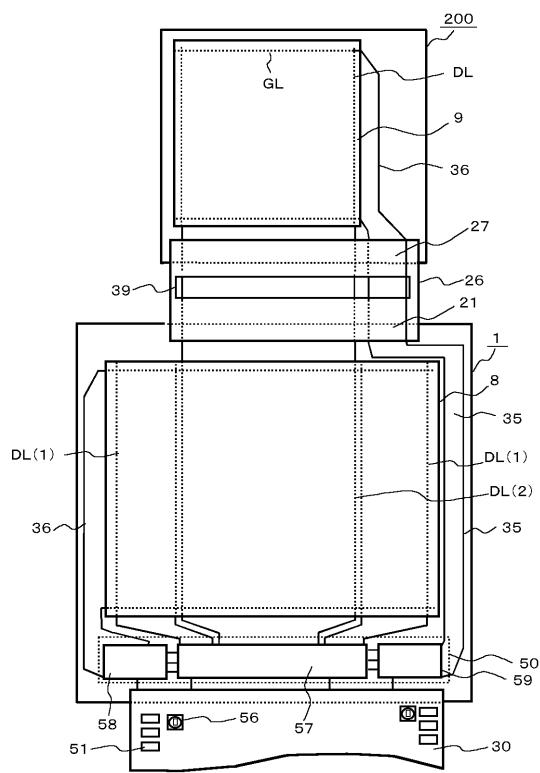
【 図 2 】

図2



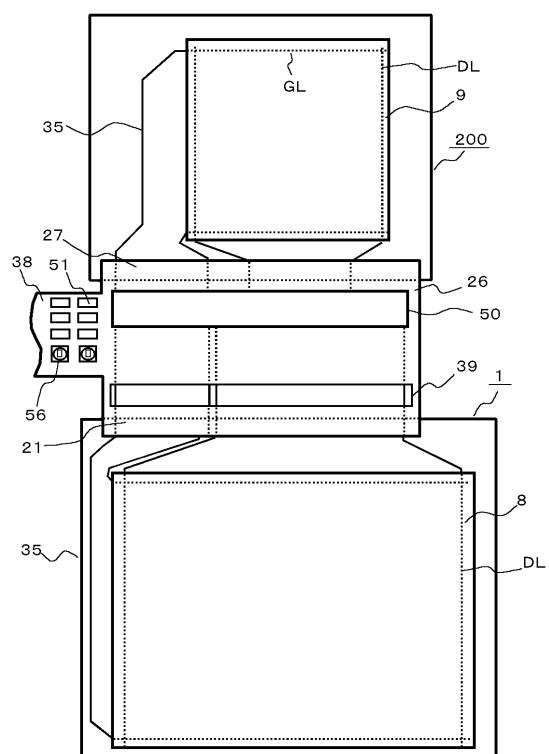
【 図 3 】

図3

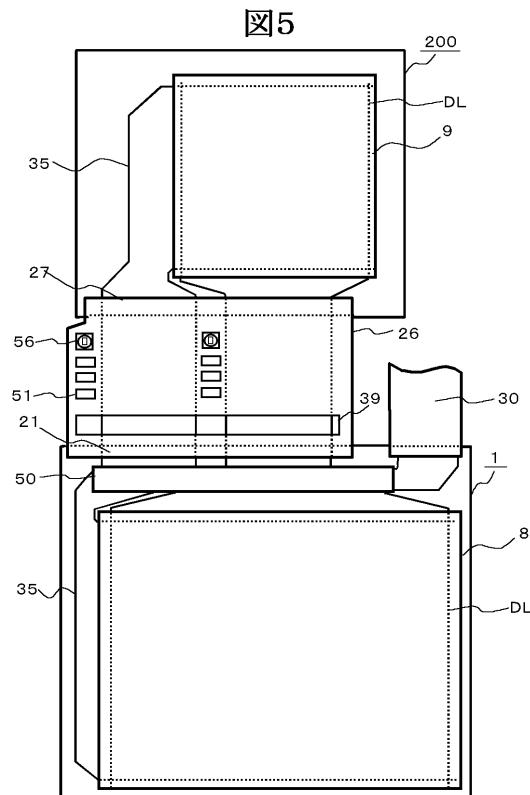


【 図 4 】

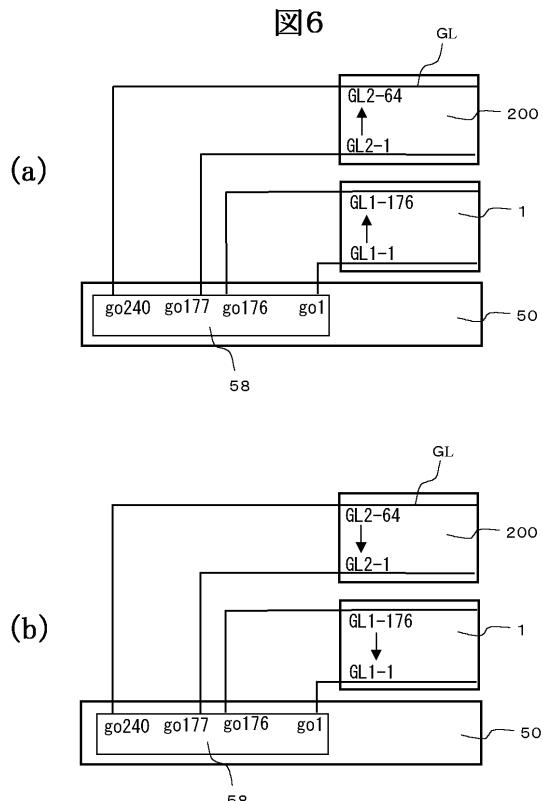
图4



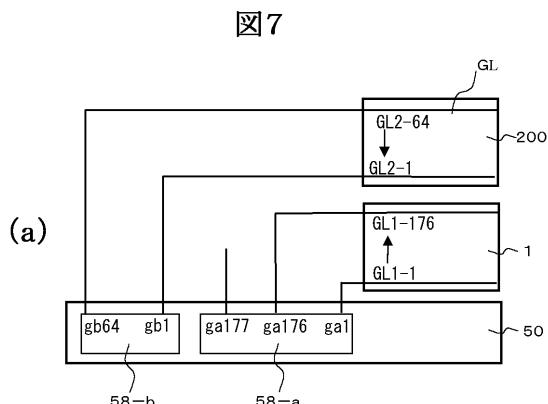
【図5】



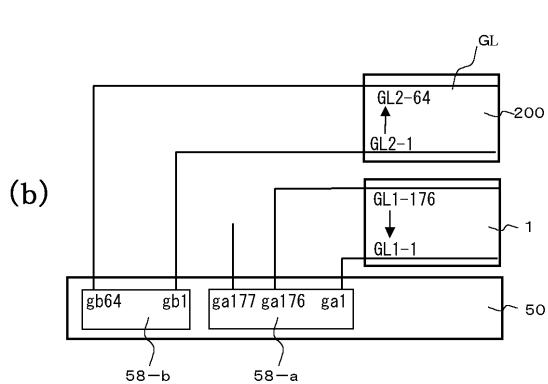
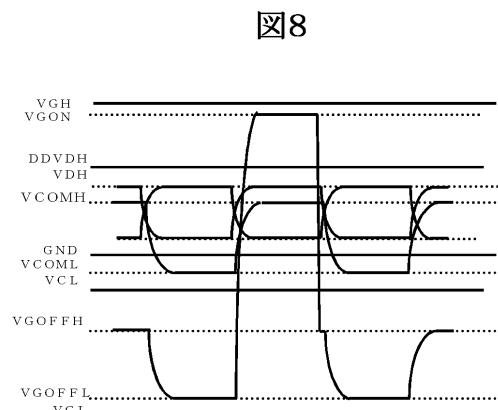
【図6】



【図7】



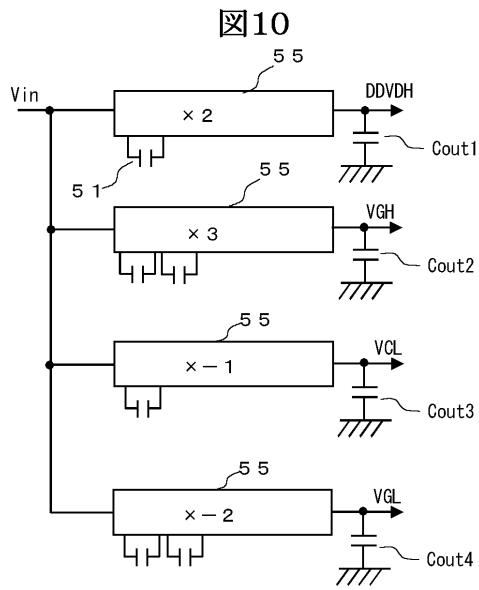
【図8】



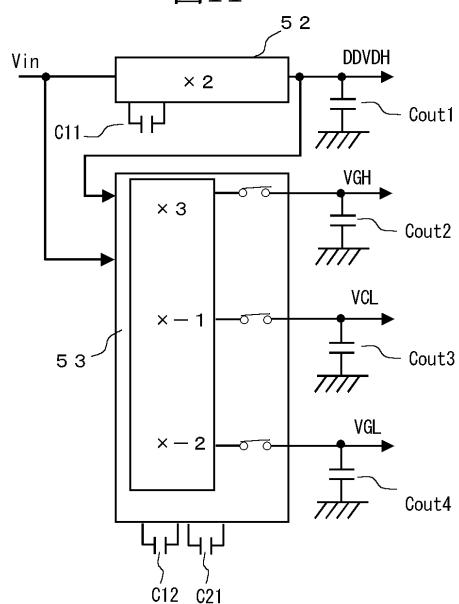
【図9】

図9

【図10】

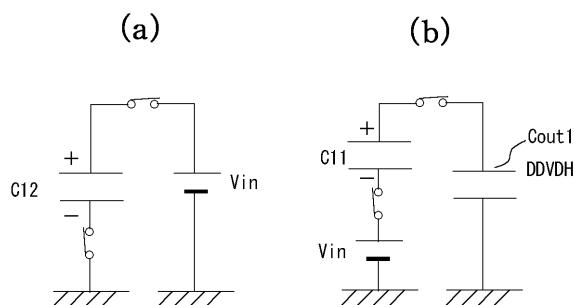


【図11】



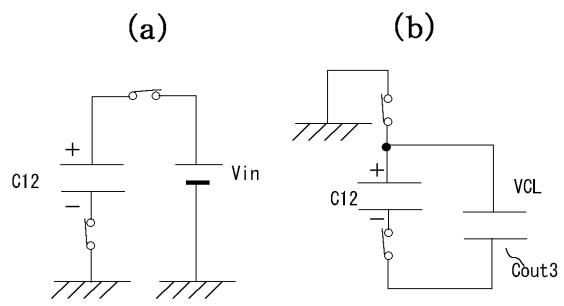
【図12】

図12



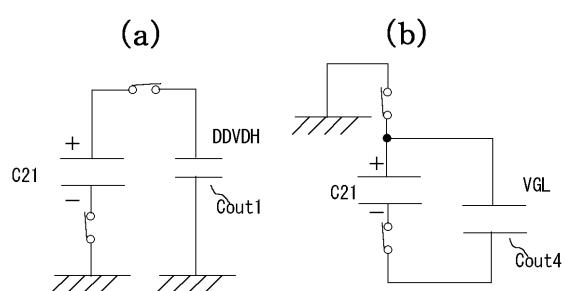
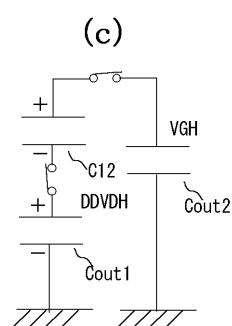
【図13】

図13



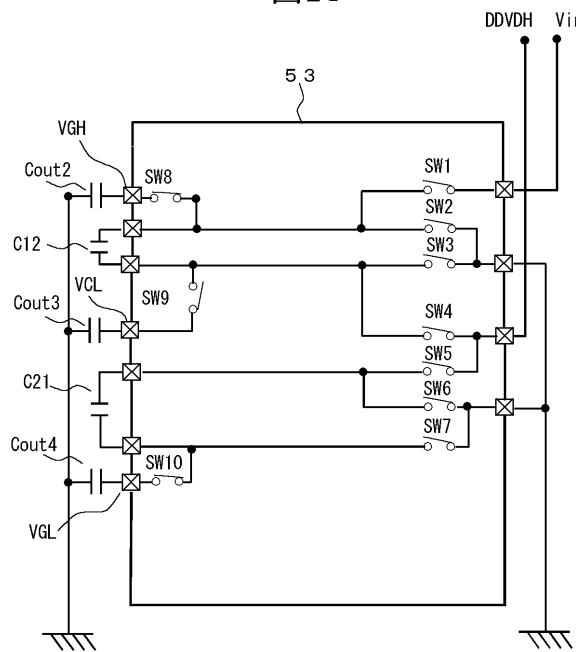
【図14】

図14



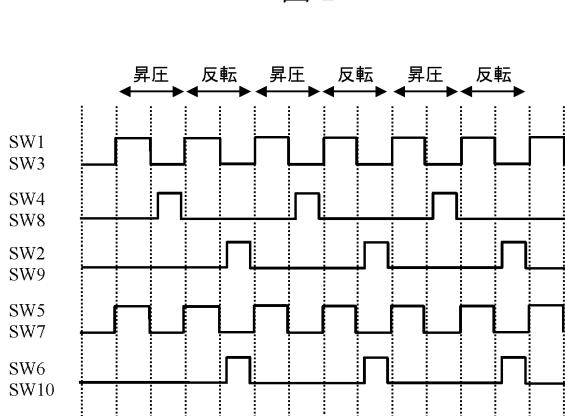
【図15】

図15



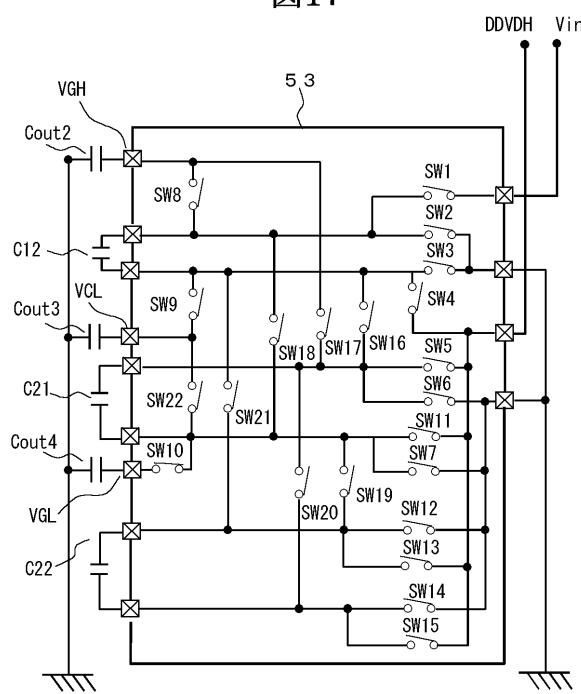
【図16】

図16



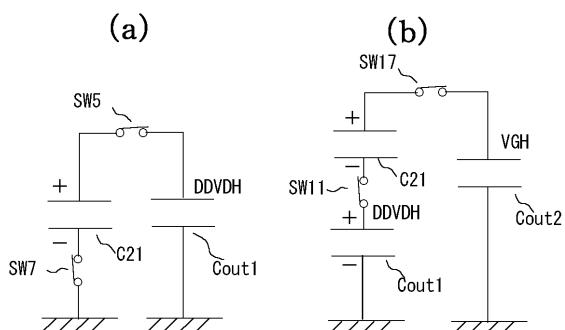
【図17】

図17



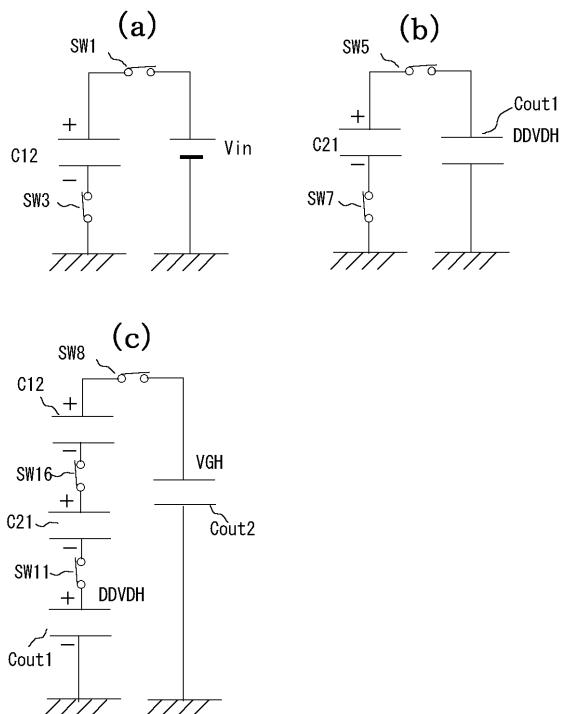
【図18】

図18



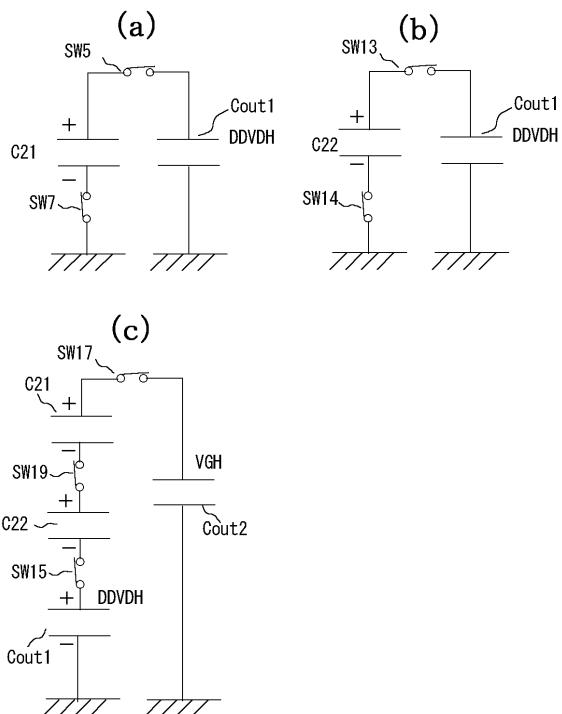
【図19】

図19



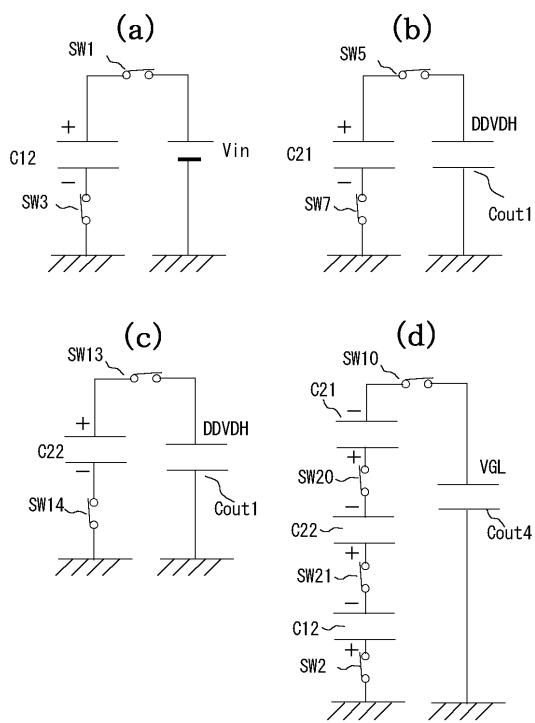
【図20】

図20



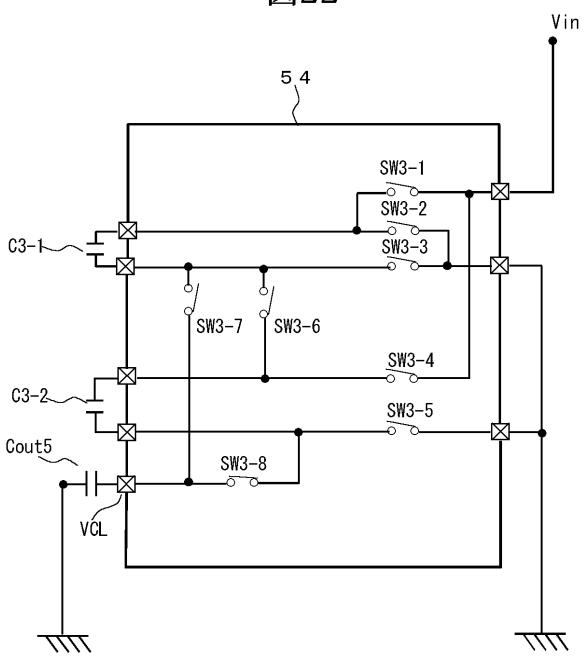
【図21】

図21



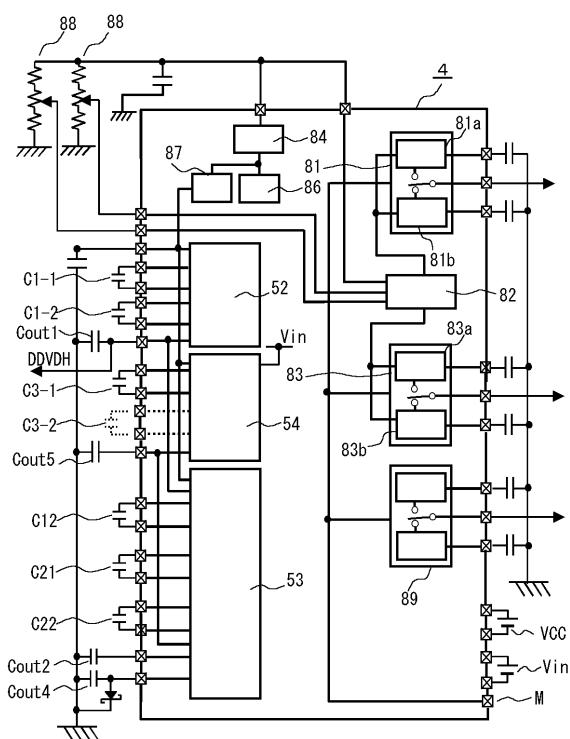
【図22】

図22



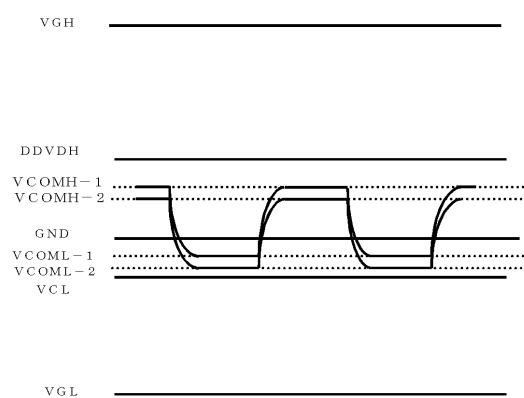
【図23】

図23



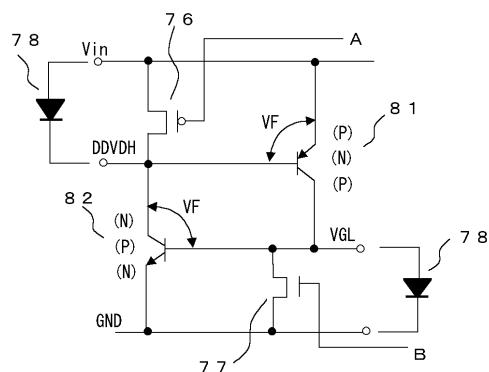
【図24】

図24



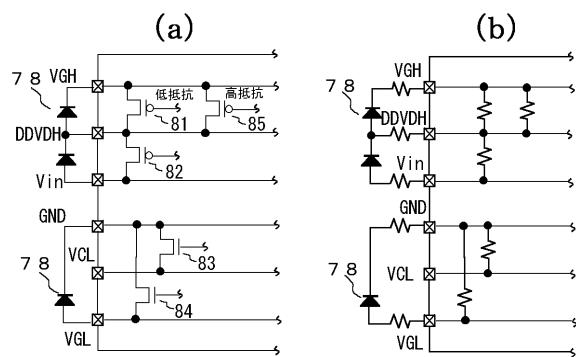
【図25】

図25



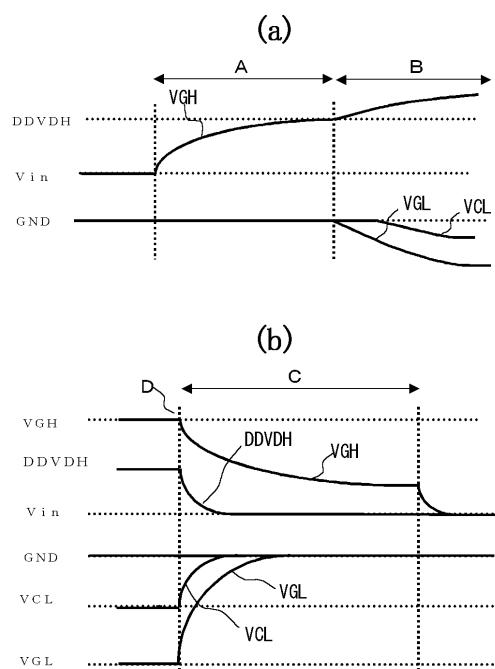
【図26】

図26

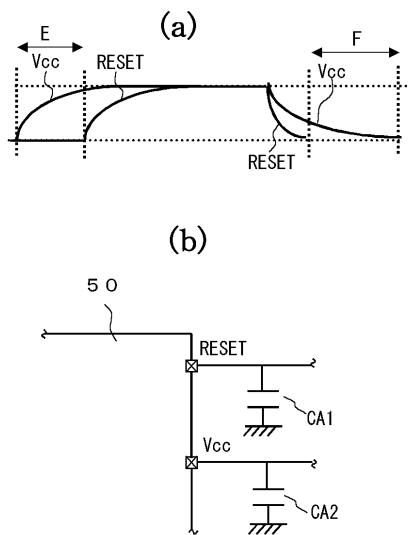


【図27】

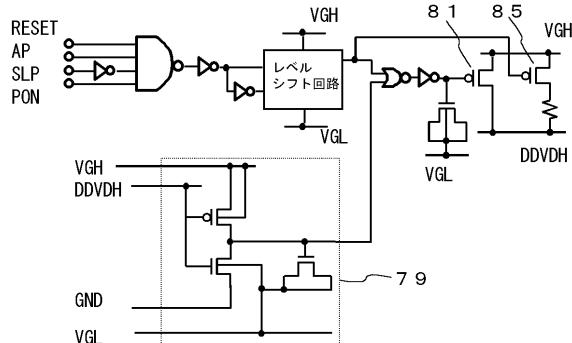
図27



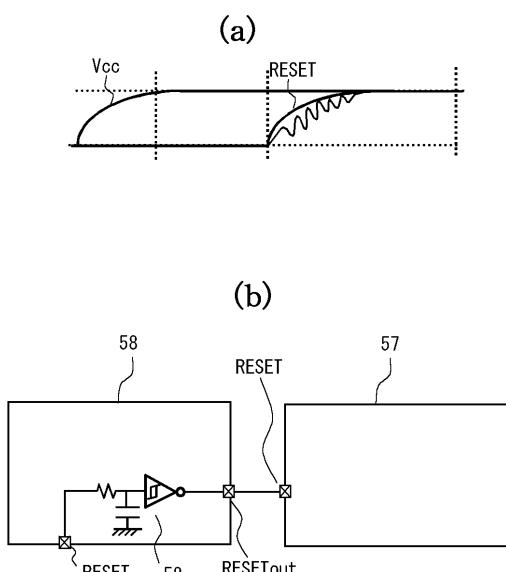
【図28】
図28



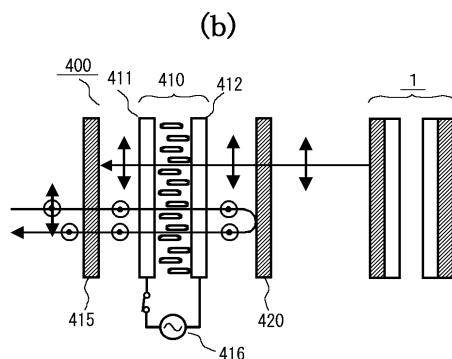
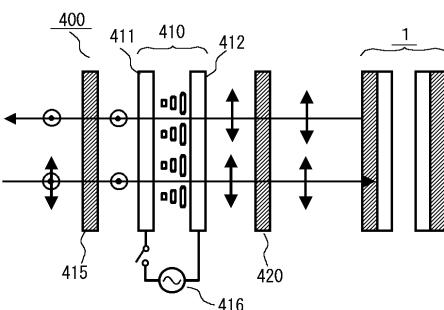
【図29】
図29



【図30】
図30

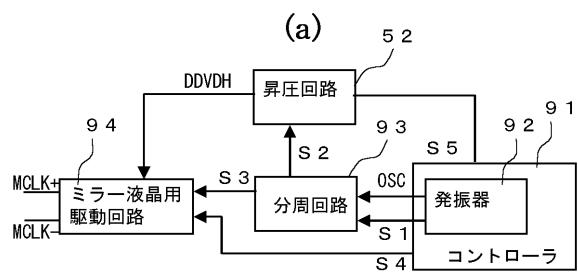


【図31】
図31
(a)

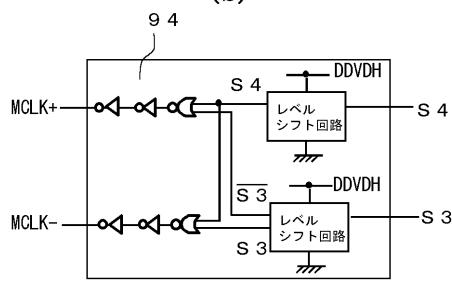


【図32】

図32

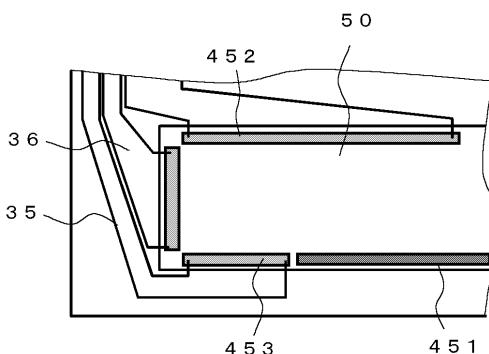


(b)



【図33】

図33



【図34】

図34

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	*	GON	VCMG	BT2	BT1	BT0	DC2	DC1	DCO	AP2	AP1	AP0	SLP
0	0	1	0	0	COM1	COM2	*	PON	*	*	*	*	*	*	*
0	0	1	0	1	*	*	*	0	*	*	M11	M10	MFL2	MFL1	MFL0
0	1	0	0	0	0	VDV4	VDV3	VDV2	VDV1	VDV0	VCM4	VCM3	VCM2	VCM1	VCM0
1	1	0	0	0	GS	NL4	NL3	NL2	NL1	NL0	SC4	SC3	SC2	SC1	SCO
1	1	1	0	0	0	0	0	0	0	0	0	0	0	FL1	FL0

I D

フロントページの続き

(51)Int.Cl.	F I
G 0 9 G 3/36 (2006.01)	G 0 9 G 3/20 6 1 1 F
	G 0 9 G 3/20 6 1 2 D
	G 0 9 G 3/20 6 2 1 M
	G 0 9 G 3/20 6 2 4 C
	G 0 9 G 3/20 6 3 3 Q
	G 0 9 G 3/20 6 7 0 C
	G 0 9 G 3/20 6 8 0 D
	G 0 9 G 3/20 6 8 0 G
	G 0 9 G 3/36

(72)発明者 青木 義典
千葉県茂原市早野3300番地 株式会社日立製作所ディスプレイグループ内
(72)発明者 大木 陽一
千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

審査官 山口 裕之

(56)参考文献 特開2001-067049(JP,A)
特開2001-282145(JP,A)
特開2001-117072(JP,A)
特開平10-319368(JP,A)
特開平06-301047(JP,A)
特開平07-036053(JP,A)
特開2001-265295(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1347
G02F 1/133
G02F 1/1345
G02F 1/1368