(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 600 34 265 T2** 2008.01.10

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 049 172 B1**
(21) Deutsches Aktenzeichen: **600 34 265.4**
(96) Europäisches Aktenzeichen: **00 104 155.7**
(96) Europäischer Anmeldetag: **29.02.2000**
(97) Erstveröffentlichung durch das EPA: **02.11.2000**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **11.04.2007**
(47) Veröffentlichungstag im Patentblatt: **10.01.2008**

(51) Int Cl.[8]: ***H01L 21/762*** (2006.01)
H01L 21/32 (2006.01)
H01L 21/316 (2006.01)
H01L 21/265 (2006.01)
H01L 29/786 (2006.01)
H01L 21/336 (2006.01)
H01L 29/06 (2006.01)
H01L 29/10 (2006.01)

(30) Unionspriorität:
11744799 26.04.1999 JP

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Oki Electric Industry Co., Ltd., Tokio/Tokyo, JP

(74) Vertreter:
Kirschner, K., Dipl.-Phys., Pat.-Anw., 81479 München

(72) Erfinder:
Hayashi, Hirokazu, Tokyo, JP; Fukuda, Kouichi, Tokyo, JP; Miura, Noriyuki, Tokyo, JP

(54) Bezeichnung: **Halbleiterbauelement mit SOI-Struktur und dessen Herstellungsverfahren**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Diese Erfindung bezieht sich auf eine Halbleitervorrichtung unter Verwendung eines SOI (Silicon On Insulator = Silizium auf Isolator)-Substrates und ein Herstellungsverfahren davon, und im Besonderen auf eine Vorrichtungsstruktur, bei der dieses Merkmal in dem Siliziumschicht-Abschnitt der Halbleitervorrichtung eingesetzt wird.

[0002] In einem SOI-Substrat, ist eine Siliziumschicht auf einer Schicht mit Isolatoreigenschaften ausgebildet, eine so genannte BOX-Oxidschicht. Diese Siliziumschicht wird durch ein Trench-Struktur – oder ein LOGOS (Local Oxidation Of Silicon = lokale Oxidation des Siliziums)-Verfahren isoliert, um die Vorrichtung zu isolieren. Das Trench-Verfahren, bei dem eine Nut durch das Ätzen der Siliziumschicht und das Entfernen der Oxidschicht in der Nut ausgebildet wird, ist in „IEEE ELECTRON DEVICE LETTERS; Vol. 6, Juni 1995" und anderen offenbart. Die Kosten der Isolation unter Verwendung der Trench-Struktur sind hoch, da die Anzahl der Vorgänge, die für die Ausbildung der Trench-Struktur benötigt werden, größer ist als bei dem LOCOS-Verfahren.

[0003] Die Isolation der Vorrichtung für SOI durch das LOCOS-Verfahren ist in „Proceedings IEEE Intr. SOI conf., 116 (1995)" offenbart. Eine SOI-MOS-Vorrichtung mit LOCOS-Isolation ist auch aus der US-A-5,656,537 bekannt. Entsprechend dem LOCOS-Verfahren, wird eine dünne Siliziumschicht, deren Querschnitt ein Dreieck ist, zwischen einer LOCOS-Oxidschicht und einer BOX-Oxidschicht ausgebildet, und diese Schicht bildet den parasitären MOSFET. Dieser parasitäre MOSFET beeinträchtigt erheblich die gegenwärtige Eigenschaft des ursprünglichen (unter der Annahme, dass kein MOSFET besteht) MOSFET. Diese Beeinträchtigung wird Stromüberhöhung genannt, da sie wie eine Überhöhung aussieht, die auf der Stromcharakteristik ausgebildet wird. Die Schwellenwertspannung, bei der der parasitäre MOSFET besteht, ist niedriger als die des ursprünglichen MOSFETs.

[0004] Das Ziel der vorliegenden Erfindung ist es, ein Herstellungsverfahren für eine Halbleitervorrichtung der SOI-Struktur bereitzustellen, die das Ausbilden eines parasitären MOSFETs verhindert.

[0005] Um das oben beschriebene Ziel zu erreichen, ist ein Verfahren zur Herstellung einer Halbleitervorrichtung mit SOI-Struktur nach Anspruch 1 gekennzeichnet, wobei die Unteransprüche bevorzugte Ausführungsbeispiele dieses Verfahrens definieren.

[0006] Ausführungsbeispiele der Erfindung werden nun unter Bezugnahme auf die beigefügten Zeichnungen beschrieben, in denen:

[0007] Fig. 1 ein Teil einer Querschnittsansicht einer SOI-Vorrichtungsstruktur ist, die durch das Verfahren des ersten bevorzugten Ausführungsbeispiels der vorliegenden Erfindung hergestellt ist;

[0008] Fig. 2 eine Ansicht ist, die Simulationsergebnisse der Strom-Spannungscharakteristiken einer SOI-Vorrichtungsstruktur des ersten bevorzugten Ausführungsbeispiels zeigt;

[0009] Fig. 3 eine Querschnittsansicht ist, die ein Herstellungsverfahren einer SOI-Vorrichtungsstruktur gemäß dem ersten bevorzugten Ausführungsbeispiel der vorliegenden Erfindung zeigt;

[0010] Fig. 4 eine Querschnittsansicht ist, die Herstellungsverfahren zeigt, die sich von dem ersten bevorzugten Ausführungsbeispiel absetzen;

[0011] Fig. 5 eine Querschnittsansicht ist, die ein anderes Herstellungsverfahren einer SOI-Vorrichtungsstruktur gemäß einem ersten Beispiel außerhalb des Schutzumfanges der Erfindung zeigt;

[0012] Fig. 6 ein Teil einer Querschnittsansicht einer SOI-Vorrichtungsstruktur gemäß einem zweiten Beispiel außerhalb des Schutzumfanges der Erfindung ist;

[0013] Fig. 7 eine Ansicht ist, die Simulationsergebnisse der Strom-Spannungscharakteristiken der SOI-Vorrichtungsstruktur zeigt;

[0014] Fig. 8 eine Querschnittsansicht ist, die ein Herstellungsverfahren einer SOI-Vorrichtungsstruktur des zweiten Beispiels zeigt;

[0015] Fig. 9 eine Teilquerschnittsansicht einer SOI-Vorrichtungsstruktur gemäß einem dritten Beispiel außerhalb des Schutzumfanges der Erfindung ist;

[0016] Fig. 10 eine Ansicht ist, die Simulationsergebnisse der Strom-Spannungscharakteristiken einer SOI-Vorrichtungsstruktur des dritten Beispiels zeigt;

[0017] Fig. 11 eine Querschnittsansicht ist, die ein Herstellungsverfahren eines SOI-Substrates des dritten Beispiels zeigt;

[0018] Fig. 12 eine Querschnittsansicht ist, die ein Herstellungsverfahren einer SOI-Vorrichtung gemäß einem vierten Beispiel außerhalb des Schutzumfanges der Erfindung zeigt;

[0019] Fig. 13 eine Querschnittsansicht ist, die ein zweites bevorzugtes Ausführungsbeispiel eines Herstellungsverfahrens einer SOI-Vorrichtung der vorliegenden Erfindung zeigt;

[0020] Fig. 14 eine Querschnittsansicht ist, die ein verändertes Beispiel eines zweiten bevorzugten Ausführungsbeispiels eines Herstellungsverfahrens einer SOI-Vorrichtung der vorliegenden Erfindung zeigt;

[0021] Fig. 15 eine Querschnittsansicht ist, die ein Herstellungsverfahren einer SOI-Vorrichtung gemäß einem fünften Beispiel außerhalb des Schutzumfanges der Erfindung zeigt; und

[0022] Fig. 16 eine Querschnittsansicht ist, die ein verändertes fünftes Beispiel eines Herstellungsverfahrens einer SOI-Vorrichtung zeigt.

[0023] Fig. 1 ist ein Teil einer Querschnittsansicht einer SOI-Vorrichtungsstruktur, die durch das Verfahren des ersten bevorzugten Ausführungsbeispieles der vorliegenden Erfindung ausgebildet ist. Eine SOI-Schicht **3** ist eine Siliziumschicht, deren Dicke 400 bis 500 Angstrom ist (1 Angstrom = 10 Nanometer), die auf einer BOX-Oxidschicht **2** ausgebildet ist, deren Dicke ungefähr 400 bis 500 Angstrom ist, welche auf einem Siliziumsubstrat **1** ausgebildet ist. Ein Teil der SOI-Schicht **3** wird durch ein LOCOS-Verfahren oxidiert und wird zu einer LOCOS-Oxidschicht **4**, deren Schichtdicke ungefähr 400 Angstrom ist. Eine Gate-Oxidschicht **5**, deren Schichtdicke relativ dünn ist (in der Nähe von ungefähr 70 Angstrom), ist auf der SOI-Schicht ausgebildet. Polysilizium **6**, deren Schichtdicke 2500 bis 3000 Angstrom ist, welches als das Gate dient, wird auf der Gate-Oxidschicht **5** bereitgestellt.

[0024] Der in Fig. 1 offenbarte Grenzbereich **10** zwischen der SOI-Schicht **3** und der LOCOS-Oxidschicht **4** weist eine dreieckige Form auf, wobei sie eher senkrecht verläuft als die herkömmliche Grenzbereichs-Linie **11**. Um ein tatsächliches Beispiel zu geben, wird in der SOI-Vorrichtungsstruktur des ersten Ausführungsbeispiels das Verhältnis der Breite zur Höhe (die senkrechte Linie **13**) des dreieckigen Abschnittes, der durch den Grenzbereich **10** zwischen der LOCOS-Oxidschicht **4** und der SOI-Schicht **3** ausgebildet ist, als 1:4 festgelegt, wobei die Höhe durch die senkrechte Linie **13** der SOI-**3** in der Richtung der Dicke beschrieben wird, und wobei die Breite als der Abstand zwischen einem Kreuzungspunkt der senkrechten Linie (**13**) mit der BOX-Oxidschicht (**2**) und dem Kreuzungspunkt (**12**) zwischen der SOI-Schicht (**3**), der LOCOS-Oxidschicht (**4**) und der BOX-Oxidschicht (**2**) definiert wird.

[0025] Gemäß dieser Art der Struktur kann die Unterdrückung der durch einen parasitären Transistor verursachten Beeinträchtigung erwartet werden. Fig. 2 ist eine Ansicht, welche Simulationsergebnisse einer Strom-Spannungscharakteristik einer SOI-Vorrichtungsstruktur des ersten bevorzugten Ausführungsbeispieles zeigt. Der Drainstrom Id ist auf der vertikalen Achse aufgetragen, und der Gatevorspannungsstrom Vg ist auf der horizontalen Achse aufgetragen. 1e-05 in Fig. 2 bedeutet 1×10^5. Verglichen mit den idealen Stromeigenschaften „A", wo der Parasittransistor nicht ausgebildet ist, wird der Sperr-Reststrom der Stromeigenschaft „B" des ersten Ausführungsbeispieles um eine Stelle eingeschränkt. Verglichen mit den Stromeigenschaften „C", wo das Verhältnis der Basis zu der Höhe des dreieckigen Abschnittes der SOI-Struktur 1:1 ist, ist eine erhebliche Verbesserung ersichtlich und es ist möglich, gemäß Fig. 2 zu beweisen, dass dies die gleiche ist, wie die ideale Stromeigenschaft „A".

[0026] **Fig.** 3(A) bis 3(C) sind Querschnittsansichten, die ein Herstellungsverfahren einer SOI-Vorrichtungsstruktur des ersten bevorzugten Ausführungsbeispiels zeigen. Bezug nehmend auf diese Figuren wird nachfolgend ein Herstellungsverfahren einer SOI-Vorrichtungsstruktur des ersten bevorzugten Ausführungsbeispiels erläutert.

[0027] Zu allererst wird ein SIMOX (Separation by Implementation of Oxygen = Trennung durch die Implementierung von Sauerstoff)-Substrat erstellt, in dem die BOX-Oxidschicht **2**, deren Dicke ungefähr 1000 bis 1500 Angstrom ist, und die SOI-Schicht **3**, deren Dicke ungefähr 500 Angstrom ist, aufgetragen und ausgebildet werden. Die Gate-Oxidschicht **5**, deren Dicke 70 Angstrom ist, und eine Nitridschicht **7**, deren Dicke 500 Angstrom ist, werden aufeinander folgend auf der SOI-Schicht **3** des SIMOX-Substrates (**Fig.** 3(A)) ausgebildet. Die Schichtdicke der SOI-Schicht **3** reduziert sich auf ungefähr 400 Angstrom in Folge der Gate-Oxidschicht **5**, welche ausgebildet, nachfolgend verarbeitet wird usw..

[0028] Als nächstes wird ein Teil der SOI-Schicht **3**, der Gate-Oxidschicht **5**, und der Nitridschicht **7** des Abschnittes entfernt, in dem die LOCOS-Oxidschicht ausgebildet wird (**Fig.** 3(B)). Das Volumen der entfernten SOI-Schicht **3** ist ungefähr 300 Angstrom, was 3/4 der ursprünglichen Schichtdicke von ungefähr 400 Angstrom ist. Folglich wird die Schichtdicke einer SOI-Schicht **3A** nach der Entfernung zu 100 Angstrom, was 1/4 der Schichtdicke der ursprünglichen SOI-Schicht **3** ist.

[0029] Danach wird die SOI-Schicht **3A** durch die Implementierung des LOCOS-Oxidverfahrens (**Fig.** 3(C)) zu der LOCOS-Oxidschicht **4** umgewandelt. Der dreieckige Abschnitt der SOI-Schicht **2**, der in dem Grenzbereich zwischen der BOX-Oxidschicht **2** und der umgewandelten SOI-Schicht **3** ausgebildet ist, verringert sich und das Verhältnis der Basis zu der Höhe und wird 1:4 oder kleiner.

[0030] Die **Fig.** 4(A) und 4(B) sind Querschnittsansichten, die Herstellungsverfahren zeigen, die im Ge-

gensatz zu dem ersten bevorzugten Ausführungsbeispiel stehen. Das Verfahren von **Fig.** 4(A) entspricht dem von **Fig.** 3(B), und das Volumen der entfernten SOI-Schicht **3** ist bei ungefähr 80 Angstrom definiert, was 1/5 der ursprünglichen Schichtdicke von ungefähr 400 Angstrom ist. Folglich wird die Schichtdicke einer SOI-Schicht **3B** nach der Abtragung ungefähr 320 Angstrom, was 4/5 der Schichtdicke der ursprünglichen SOI-Schicht **3** ist.

[0031] Danach wird die SOI-Schicht **3B** durch die Implementierung des LOCOS-Oxidverfahrens (**Fig.** 4(B)) zu einer LOCOS-Oxidschicht **4B** umgewandelt. Der dreieckige Abschnitt der SOI-Schicht **3**, der in dem Grenzbereich zwischen der SOI-Schicht **3** und der umgewandelten LOCOS-Oxidschicht **4B** ausgebildet ist, wächst weit in die LOCOS-Oxidschicht **4B** hinein, und folglich wird das Verhältnis der Basis zu der Höhe ungefähr 1:1.

[0032] Es ist allgemein anerkannt, dass das Volumenverhältnis des in die Oxidschicht hinein erodierten und sich nach oben erstreckenden Siliziums 0,44:0,56 ist. Infolgedessen, wenn die Schichtdicke der SOI-Schicht **3A**, die in die LOCOS-Oxidschicht **4** umgewandelt ist, dünn ist, kann die Länge (das Volumen des Abschnittes der SOI-Schicht, die sich in die LOCOS-Oxidschicht **4** hinein erstreckt) der Basis des dreieckigen Abschnittes des Grenzbereiches kurz gehalten werden.

[0033] Die **Fig.** 5(A) bis 5(C) sind Querschnittsansichten, die das erste Beispiel eines anderen Herstellungsverfahrens einer SOI-Vorrichtungsstruktur zeigen. Bezug nehmend auf diese Figuren wird das Herstellungsverfahren einer SOI-Vorrichtungsstruktur des ersten Beispiels erläutert.

[0034] Zu allererst wird das SIMOX-Substrat vorbereitet, indem die SOI-Schicht **3**, deren Schichtdicke ungefähr 500 Angstrom ist, und die BOX-Oxidschicht **2**, deren Schichtdicke ungefähr 1000 bis 1500 Angstrom ist, aufgetragen und auf dem Siliziumsubstrat ausgebildet werden. Die Gate-Oxidschicht **5**, deren Schichtdicke ungefähr 70 Angstrom ist, und die Nitridschicht **7**, deren Schichtdicke ungefähr 500 Angstrom ist, werden aufeinander folgend auf der SOI-Schicht **3** des SIMOX-Substrates (**Fig.** 5(A)) ausgebildet. Die Schichtdicke der SOI-Schicht **3** vermindert sich auf ungefähr 400 Angstrom aufgrund der Ausbildung der Gate-Oxidschicht **5** und der nachfolgend implementierten Verarbeitung.

[0035] Als nächstes wird der Teil der Nitridschicht **7**, die die LOCOS-Oxidschicht bildet, die Gate-Oxidschicht **5** und die SOI-Schicht **3** entfernt. Die Nitridschicht **7**, die Gate-Oxidschicht **5** und die SOI-Schicht **3** werden durch schräges Ätzen (**Fig.** 5(B)) entfernt. Das schräge Ätzen kann durch ein reaktives Ionen-Ätzverfahren etc. ausgeführt werden. Hinsichtlich des Volumens der SOI-Schicht **3**, die durch dieses schräge Ätzen entfernt wird, ist es notwendig, dass das Ätzen soweit wie ungefähr ¾ der ursprünglichen Schichtdicke ausgeführt wird, wie es bereits in dem Herstellungsverfahren der Erfindung, das in Fig. 3 gezeigt ist, erläutert ist. Obwohl das zu entfernende Volumen der SOI-Schicht **3** von der Ätzbedingung abhängt, ist es zweckmäßig, dass eine Schicht entfernt wird, deren Dicke ungefähr 200 Angstrom ist, welches ungefähr ½ der Schichtdicke ist.

[0036] Danach wird ein Teil der SOI-Schicht **3C** in die LOCOS-Oxidschicht **4C** durch das Ausführen des LOCOS-Oxidverfahrens umgewandelt. Solange der dreieckige Abschnitt der SOI-Schicht **3**, die in dem Grenzbereich zwischen der SOI-Schicht **3** und der LOCOS-Oxidschicht **4C** ausgebildet ist, durch schräges Ätzen überäzt wird, vermindert er sich, und das Verhältnis der Basis zu der Höhe wird 1:4 oder das Verhältnis der Basis wird kleiner als dieses Verhältnis.

[0037] Die **Fig.** 6(A) und 6(B) sind teilweise Querschnittsansichten, die eine SOI-Vorrichtungsstruktur des zweiten Beispieles zeigen. Wie es in **Fig.** 6(A) für ein SOI-Substrat **60**, das in dem zweiten Beispiel verwendet wird, gezeigt ist, wird eine Nitridschicht **63**, deren Schichtdicke ungefähr 1150 Angstrom ist, auf einer BOX-Oxidschicht **62** ausgebildet, deren Schichtdicke ungefähr 1000 bis 1500 Angstrom ist, welche auf einem Siliziumsubstrat **61** ausgebildet ist.

[0038] Eine SOI-Schicht **64**, deren Schichtdicke ungefähr 500 Angstrom ist, ist auf der Nitridschicht **63** ausgebildet. Ein Teil des SOI-Substrates **60** wird durch das LOCOS-Verfahren oxidiert und dann wird ein Teil der SOI-Schicht **64** zu einer LOCOS-Oxidschicht **65**, deren Schichtdicke ungefähr 400 Angstrom ist. Eine Gate-Oxidschicht **66**, deren Schichtdicke vergleichsweise dünn ist, wird auf der SOI-Schicht **64** ausgebildet, und Polysilizium **67**, das als ein Gate dient, wird auf einer Gate-Oxidschicht **66** (**Fig.** 6(B)) ausgebildet.

[0039] Wenn die SOI-Schicht **3** entsprechend den herkömmlichen Verfahren in Fig. 1 oxidiert und zu der LOCOS-Oxidschicht **4** umgewandelt wird, wird die LOCOS-Oxidschicht gebildet und berührt die BOX-Oxidschicht **2**. Die SOI-Schicht **3** als Vorrichtungsbereich (Kanalbereich) wird dann in der Richtung nach oben von der BOX-Oxidschicht **2** oxidiert.

[0040] Als ein Ergebnis dieses Phänomens erhält die SOI-Schicht **3** einen so genannten flotierenden Zustand, wie es die Simultanergebnisse anzeigen. Wie es in **Fig.** 7(A) und **Fig.** 7(B), welche eine Querschnittsansicht des Hauptteiles von **Fig.** 7(A) ist, gezeigt ist, wird eine dünne SOI-Schicht in dem Grenzbereich zwischen der SOI-Schicht **3** und der LO-

COS-Oxidschicht **4** ausgebildet.

[0041] Für das SOI-Substrat, das in dem zweiten Beispiel eingesetzt wird, wird jedoch die Nitridschicht **63** auf der BOX-Oxidschicht **62** ausgebildet. Da die Nitridschicht die Oxidation der Siliziumschicht zu der Oxidschicht nicht beschleunigt, kann es nicht nachgewiesen werden, dass das Phänomen, in dem die SOI-Schicht **64** des Vorrichtungsabschnittes (Kanalabschnittes) in der Aufwärts-Richtung von der Nitridschicht **63** oxidiert wird, nicht auftritt. Folglich, wie es die Simulationsergebnisse anzeigen, wie es in **Fig.** 7(C) und 7(D) dargestellt ist, welche eine Querschnittsansicht der Hauptteile von **Fig.** 7(C) ist, solange die Oxidierung des untersten Abschnittes selbst in dem Grenzbereich zwischen der SOI-Schicht **65** und der SOI-Schicht **64** nicht ausgeführt wird, wird die SOI-Schicht **64** vergleichsweise dick ausgebildet.

[0042] Wie es oben erläutert ist, solange die Nitridschicht **63** zwischen der BOX-Oxidschicht **62** und der SOI-Schicht **64** ausgebildet ist, kann die Oxidation in der Richtung von dem untersten Abschnitt der SOI-Schicht **64** eingeschränkt werden. Die Schichtdicke der SOI-Schicht **64** des Grenzabschnittes zwischen der SOI-Schicht **64** und der LOCOS-Oxidschicht **65** kann daher aufrecht erhalten werden. Ferner, da die BOX-Oxidschicht **62** unterhalb der Nitridschicht **63** ist, wird es erwartet, dass Leckprobleme basierend auf den starren Eigenschaften der Nitridschicht durch eine Spannungsentlastung infolge der Oxidschicht vermindert werden können.

[0043] Die **Fig.** 8(A) bis 8(D) sind Schnittansichten, die ein Herstellungsverfahren einer SOI-Vorrichtungsstruktur des zweiten Beispiels zeigen. Bezug nehmend auf diese Figuren wird ein Herstellungsverfahren einer SOI-Vorrichtungsstruktur des zweiten Beispiels erläutert.

[0044] Zu allererst werden Sauerstoff-Ionen in das Siliziumsubstrat **61** (**Fig.** 8(A)) injiziert, welches bereits vorbereitet worden ist. Eine Sauerstoff enthaltende Schicht **62A** wird in einem vorgegebenen Tiefenabschnitt des Siliziumsubstrates **61** durch diese Ioneninjektion ausgebildet, und eine Siliziumschicht **64A** verbleibt auf der Oberfläche (**Fig.** 8(B)). Die Sauerstoffioneninjizierung wird gesteuert, um die Sauerstoff enthaltende Schicht **62A** in einem Abschnitt auszubilden, dessen Tiefe ungefähr 1650 bis 3150 Angstrom ist. Als nächstes werden Nitrid-Ionen in das Siliziumsubstrat **61** injiziert, in dem die Sauerstoff enthaltende Schicht **62A** ausgebildet worden ist. Eine Nitrid enthaltende Schicht **63A** wird auf der Sauerstoff enthaltenden Schicht **62A** durch diese Ioneninjizierung (**Fig.** 8(C)) ausgebildet. Da es für die Nitridschicht **63** typisch ist, durch Hitzebehandlung verzerrt zu werden, wird die Nitridioneninjizierung gesteuert, um die Schichtdicke der Nitrid enthaltenden Schicht **63A** auf ungefähr 1150 Angstrom zu regeln, welche 500 bis 1650 Angstrom von der Oberfläche ist.

[0045] Dann wird die Sauerstoff enthaltende Schicht **62A** in die BOX-Oxidschicht **62** umgewandelt, die Nitrid enthaltende Schicht **63A** wird in die Nitridschicht **63** umgewandelt, und das SOI-Substrat, welches eine Voraussetzung für **Fig.** 6(A) ist, wird durch das Anwenden der Hitzebehandlung (**Fig.** 8(D)) ausgebildet.

[0046] Die **Fig.** 9(A) und 9(B) sind Teilschnittansichten einer SOI-Vorrichtungsstruktur des dritten Beispiels. Wie es in **Fig.** 9(A) gezeigt ist, wird eine Nitridschicht **93**, deren Dicke ungefähr 1150 Angstrom ist, als ein SOI-Substrat **90** ausgebildet, das in dem dritten Beispiel verwendet wird. Eine SOI-Schicht **94**, deren Schichtdicke ungefähr 500 Angstrom ist, wird auf der Nitridschicht **93** ausgebildet. Ein Teil des SOI-Substrates **90**, das in dem dritten Beispiel eingesetzt wird, wird durch das LOCOS-Verfahren oxidiert und ein Teil der SOI-Schicht **94** wird zu einer LOCOS-Oxidschicht **95**, deren Schichtdicke 400 Angstrom ist. Eine vergleichsweise dünne Gate-Oxidschicht **96**, deren Schichtdicke ungefähr 70 Angstrom ist, wird auf der SOI-Schicht **94** ausgebildet. Eine Polysiliziumschicht **97**, die als das Gate dient, deren Schichtdicke 2500 bis 3000 Angstrom ist, ist auf der Gate-Oxidschicht **96** (**Fig.** 9(B)) vorgesehen.

[0047] Wie bereits in den **Fig.** 7(A) und 7(B) erläutert, wird die dünne SOI-Schicht **3** in dem Grenzbereich zwischen der SOI-Schicht **3** und der LOCOS-Oxidschicht **4** ausgebildet. Die Nitridschicht **93** wird auf dem SOI-Substrat ausgebildet, das in dem dritten Ausführungsbeispiel anstelle der BOX-Oxidschicht **2** angesetzt wird. Da die Nitridschicht nicht die Oxidation der Siliziumschicht zu der Oxidschicht beschleunigt, tritt ein Phänomen, in dem die SOI-Schicht **94** als der Vorrichtungsabschnitt (Kanalabschnitt) in der Richtung nach oben von der Nitridschicht **93** oxidiert wird, nicht auf. Folglich, wie es in den Simulationsergebnissen dargestellt ist, wie in **Fig.** 10(A) und **Fig.** 10(B) gezeigt sind, welches der vergrößerte Bereich von **Fig.** 10(A) ist, während der Grenzbereich zwischen der SOI-Schicht **94** und der LOCOS-Oxidschicht **95** nicht in der Richtung von dem untersten Abschnitt oxidiert wird, wird die SOI-Schicht **94** vergleichsweise dick ausgebildet.

[0048] Wie es in der obigen Erläuterung gezeigt ist, während die Nitridschicht **93** in dem dritten bevorzugten Ausführungsbeispiel anstelle der BOX-Oxidschicht ausgebildet wird, kann die Oxidation in der Richtung von dem untersten Abschnitt der SOI-Schicht **94** eingeschränkt werden. Das Ergebnis davon ist, dass die Schichtdicke der SOI-Schicht **94** in dem Grenzbereich zwischen der SOI-Schicht **94** und der LOCOS-Oxidschicht **95** aufrechterhalten

werden kann. Darüber hinaus, während die herkömmliche BOX-Oxidschicht einfach in die Nitridschicht umgewandelt wird, steigern sich nicht die Herstellungsverfahren und die Implementierung kann einfach durchgeführt werden.

[0049] Die **Fig.** 11(A) bis 11(C) sind Schnittansichten, die ein Herstellungsverfahren eines SOI-Substrates des dritten Beispiels zeigen. Bezug nehmend auf diese Figuren wird das Herstellungsverfahren des SOI-Substrates erläutert, das in dem dritten Beispiel angesetzt wird.

[0050] Zu allererst werden Nitrid-Ionen in ein vorbereitetes Siliziumsubstrat **9** (**Fig.** 11(A)) injiziert. Infolge dieser Ioneninjizierung wird eine Nitrid enthaltende Schicht **93A** in einem vorgegebenen Tiefenbereich des Siliziumsubstrates **61** ausgebildet, und eine Siliziumschicht **94A** verbleibt auf der Oberfläche **Fig.** 11(B)). Die Nitridioneninjizierung wird derart gesteuert, dass die Nitrid enthaltende Schicht **93A** in einem Abschnitt ausgebildet wird, dessen Tiefe ungefähr 500 Angstrom bis 1650 Angstrom von der Oberfläche ist. Während es für die Nitridschicht **93** typisch ist, durch Wärmebehandlung verzerrt zu werden, wird die Nitridinjizierung derart gesteuert, dass die Schichtdicke der Nitrid enthaltenden Schicht **93A** ungefähr 1150 Angstrom ist. Die Nitrid enthaltende Schicht **93A** wird in die Nitridschicht **93** durch Wärmebehandlung umgewandelt, und das SOI-Substrat **90**, welches eine Voraussetzung für **Fig.** 9(A) ist, wird ausgebildet (**Fig.** 11(C)). Das Herstellungsverfahren des SOI-Substrates, das in dem dritten Beispiel eingesetzt wird, hat einen Vorteil, dass unerwartete chemische Reaktionen des Sauerstoffs, des Stickstoffs und anderer Bestandteile vermieden werden können verglichen mit dem Herstellungsverfahren des SOI-Substrates, das in dem zweiten Beispiel angesetzt wird. Darüber hinaus, während die Ioneninjizierung nur einmal ausgeführt wird, bestehen Vorteile darin, dass die Verfahren vereinfacht und die Herstellungskosten daher reduziert werden.

[0051] Die **Fig.** 12(A) bis 12(D) sind Schnittansichten, die ein Herstellungsverfahren einer SOI-Vorrichtung des vierten Beispieles zeigen. Bezug nehmend auf diese Figuren wird das Herstellungsverfahren der SOI-Vorrichtung des vierten Beispieles erläutert.

[0052] Eine Maskenschicht **123** wird auf einem unwesentlich größeren Bereich als ein Feldoxidschicht ausgebildet, die einen ebenen Bereich **122** des vorbereiteten Siliziumsubstrates **121** (**Fig.** 12(A)) bidet. Die Maskenschicht **123** unterliegt keiner Einschränkung vorausgesetzt, dass sie nicht den Durchtritt von Sauerstoffionen ermöglicht. Die Sauerstoffionen werden in das Siliziumsubstrat **121** injiziert, in welchem diese Maskenschicht **123** ausgebildet ist. Infolge dieser Ioneninjizierung wird die Sauerstoff enthaltende Schicht **124A** in einen vorgegebenen Tiefenbereich des Siliziumsubstrates **121** mit Ausnahme des Bereiches, in dem Maskenschicht **123** ausgebildet ist, ausgebildet und eine Siliziumschicht **125A** verbleibt auf der Oberfläche (**Fig.** 12(B)). Die Sauerstoffioneninjizierung wird derart gesteuert, dass die Sauerstoff enthaltende Schicht **124A** in einen Bereich ausgebildet wird, dessen Tiefe ungefähr 1650 bis 3150 Angstrom von der Oberfläche des Siliziumsubstrates **121** ist.

[0053] Die Sauerstoff enthaltende Schicht **124A** wird dann durch Anwenden der Wärmebehandlung in eine BOX-Oxidschicht **124** (**Fig.** 12(C)) umgewandelt. Infolge dieser Wärmebehandlung, wenn die Sauerstoff enthaltende Schicht **124A** in die BOX-Oxidschicht **124** umgewandelt wird, wächst die BOX-Oxidschicht **124** in seitlicher Richtung. Folglich wird die BOX-Oxidschicht **124** nicht in dem untersten Bereich der Feldoxidschicht ausgebildet, die den ebenen Bereich **122** bildet. Anschließend wächst durch Implementierung des LOCOS-Oxidverfahrens eine Feldoxidschicht **126** in der Richtung nach unten in Bezug auf das Siliziumsubstrat **121**. Die Feldoxidschicht **126** wird eine Struktur aufweisen, in der die BOX-Oxidschichten **124**, die in dem Siliziumsubstrat vorgesehen sind, verbunden sind (**Fig.** 12(D)). Dadurch wird die letztendliche Form der SOI-Vorrichtung des vierten Beispiels nahezu die gleiche Form aufweisen, wie in dem Fall, in dem die SOI-Vorrichtung mit dem SIMOX-Substrat mit der herkömmlichen BOX-Oxidschicht ausgebildet ist. Betrachtet man einen Bereich im Detail, wie es in **Fig.** 12(D) gezeigt ist, bilden die Endbereiche der Feldoxidschicht **126**, nämlich die Grenzbereiche der BOX-Oxidschicht **124**, die in dem Siliziumsubstrat **121** ausgebildet sind, einen Spalt ähnlichen Bereich **129**. Dies zeigt die Feldoxidschicht **126**, die in der Richtung nach unten wächst. Während die Feldoxidschicht in der Richtung nach unten wächst, verringert sich das Wachstum in der seitlichen Richtung verglichen mit dem, wenn das herkömmliche SIMOX-Substrat angesetzt wird. Dadurch wird die Oxidation in der Richtung von dem untersten Abschnitt abgeschwächt, und eine Ausbildung in einer relativ dünnen Schicht wird in dem Grenzzustand zwischen der Feldoxidschicht **126** und einer SOI-Schicht **127** erhalten.

[0054] Die **Fig.** 13(A) und 13(B) sind Schnittansichten, die ein Herstellungsverfahren einer SOI-Vorrichtung des fünften bevorzugten Ausführungsbeispieles zeigen. Bezug nehmend auf diese Figuren wird das Herstellungsverfahren der SOI-Vorrichtung des zweiten bevorzugten Ausführungsbeispiels der Erfindung erläutert.

[0055] Ein SIMOX-Substrat wird vorbereitetet, indem eine SOI-Schicht **133**, deren Schichtdicke ungefähr 500 Angstrom ist, und eine BOX-Oxidschicht **132**, deren Schichtdicke ungefähr 1000 bis 1500 Angstrom ist, aufgetragen und auf einem Silizium-

substrat **131** ausgebildet werden. Eine Gate-Oxidschicht **135**, deren Schichtdicke ungefähr 70 Angstrom ist, und eine Nitridschicht **136**, deren Schichtdicke ungefähr 500 Angstrom ist, werden aufeinander folgend auf der SOI-Schicht **133** dieses SIMOX-Substrates ausgebildet. Die Schichtdicke der SOI-Schicht **133** verringert sich auf ungefähr 400 Angstrom aufgrund des Ausbildens und nachfolgenden Verarbeitens der Gate-Oxidschicht **135** etc. Als nächstes wird ein Teil des Bereiches der SOI-Schicht **133**, der Gate-Oxidschicht **135** und der Nitridschicht **135**, die eine LOCOS-Oxidschicht **137** ausbildet, entfernt. Das Volumen der entfernten SOI-Schicht **133** ist ungefähr 300 Angstrom, was ¾ der ursprünglichen Schichtdicke von ungefähr 400 Angstrom ist, in gleicher Weise wie das Herstellungsverfahren des ersten bevorzugten Ausführungsbeispiels. Folglich wird die Schichtdicke der SOI-Schicht nach dem Entfernen ungefähr 100 Angstrom, was ¼ der Schichtdicke der ursprünglichen SOI-Schicht **133** ist.

[0056] Anschließend werden Verunreinigungen in das gesamte Substrat unter Verwendung der Nitridschicht **136** als Maske (**Fig.** 13(A)) implantiert. Infolge dieses Implantats werden Fremdkörper in die SOI-Schicht **134** als den Feldoxidschicht eingeführt, der den ebenen Bereich bildet, welcher dann ein Bereich hoher Dichte wird. Die SOI-Schicht **134** wird zu der LOCOS-Oxidschicht **137** durch die Implementierung des LOCOS-Oxidverfahrens umgewandelt. Ferner wird ein Gate-Polysilizium **138** ausgebildet, nachdem die Nitridschicht **136** entfernt ist, und die endgültige SOI-Vorrichtungsstruktur wird erhalten (**Fig.** 13(B)). Ein Bereich mit hoher Dichte **139** wird in dem untersten Bereich des dreieckigen Abschnittes der SOI-Schicht **133** ausgebildet, der in dem Grenzbereich zwischen der SOI-Schicht **133** und der umgewandelten LOCOS-Oxidschicht **137** ausgebildet ist. Dies ist ein Abschnitt des Bereiches mit hoher Dichte der verbleibenden SOI-Schicht **134**. Ein Teil des Bereiches mit hoher Dichte dient nicht als eine MOS-Struktur, da ein Kanalabschnitt ein Gereicht mit hoher Dichte wird, selbst wenn die Parasit-MOS-Struktur ausgebildet wird.

[0057] Während ein Bereich mit hoher Dichte in einem Abschnitt mit einer dünnen SOI-Schicht **133** Dicke besteht, wird die elektrische Auswirkung durch den parasitären MOS ausgestaltet, und die Stromüberhöhung kann eliminiert werden. Obwohl die SOI-Schicht als die Feldoxidschicht, die den ebenen Bereich bildet, auf ¼ der ursprünglichen SOI-Schicht in der gleichen Art und Weise wie das Herstellungsverfahren des ersten bevorzugten Ausführungsbeispieles verringert wird, kann in dem zweiten bevorzugten Ausführungsbeispiel dieses Abtragungsvolumen weniger als ¾ sein, da der Bereich mit hoher Dichte ausgebildet wird.

[0058] Die **Fig.** 14(A) und 14(B) sind Schnittansichten, die ein verändertes Beispiel eines Herstellungsverfahrens einer SOI-Vorrichtung des zweiten bevorzugten Ausführungsbeispiels dieser Erfindung zeigen. Bezug nehmend auf diese Figuren wird das veränderte Beispiel des Herstellungsverfahrens der SOI-Vorrichtung des zweiten bevorzugten Ausführungsbeispiels erläutert.

[0059] Nachdem eine Gate-Oxidschicht **145** und eine Nitridschicht **147** aufeinander folgend auf dem SIMOX-Substrat ausgebildet werden, wird ein Teils der Nitridschicht **147** als LOCOS-Oxidschicht, die den ebenen Bereich bildet, eine Gate-Oxidschicht **145**, und eine SOI-Schicht **143** in der gleichen Art und Weise wie in **Fig.** 13(A) entfernt. Verunreinigungen werden indirekt in das gesamte Substrat unter Verwendung der Nitridschicht **147** als die Maske (**Fig.** 14(A)) implantiert. Durch diese indirekte Implantierung werden Fremdkörper in die Endabschnitte der SOI-Schicht **134** als der Feldoxidschicht-Formebenenbereich und die SOI-Schicht **133** als der Kanalabschnitt eingeführt, um ein Bereich mit hoher Dichte **146** zu bilden.

[0060] Anschließend wird der Bereich mit hoher Dichte **146** durch die Implementierung des LOCOS-Oxidvorganges zu einer LOCOS-Oxidschicht **144** umgewandelt. Ferner wird ein Gate-Polysilizium **148** ausgebildet und eine endgültige SOI-Vorrichtungsstruktur wird erhalten, nachdem die Nitridschicht **147** entfernt ist (**Fig.** 14(B)). Ein Bereich mit hoher Dichte **149**, der größer als der Bereich mit hoher Dichte **139** ist, der in **Fig.** 13(B) gezeigt ist, wird in dem untersten Abschnitt des dreieckigen Abschnittes der SOI-Schicht **143** ausgebildet, die in dem Grenzabschnitt zwischen der SOI-Schicht **143** und der umgewandelten LOCOS-Oxidschicht **144** ausgebildet ist. Dies entsteht dadurch, dass der Bereich mit hoher Dichte in dem Endabschnitt der SOI-Schicht **143** des Kanalabschnittes durch die indirekte Implantierung ausgebildet wird. Der Bereich mit hoher Dichte dient nicht als MOS in der gleichen Art und Weise, wie es in **Fig.** 13(B) gezeigt ist, da der Kanalabschnitt zum Bereich mit hoher Dichte wird, selbst wenn die parasitäre MOS-Struktur ausgebildet ist.

[0061] Da der Bereich mit hoher Dichte, dessen Größe verglichen mit jener von **Fig.** 13(B) vergrößert ist, in einem Abschnitt mit einer dünnen Schicht SOI-Schicht **143** besteht, wird die elektrische Einflussnahme durch den parasitären MOS vermindert, und die Stromüberhöhungs-Charakteristik kann verbessert werden. Gemäß diesem veränderten Beispiel ist es kein Problem, dass die Volumenabtragung der SOI-Schicht **143** verglichen mit jener des zweiten bevorzugten Ausführungsbeispiels vermindert werden kann, wie es in den **Fig.** 13(A) und 13(B) gezeigt ist.

[0062] Fig. 15 ist eine Schnittansicht, die ein Her-

stellungsverfahren einer SOI-Vorrichtung des fünften Beispiels zeigt. Bezug nehmend auf diese Figur wird das Herstellungsverfahren der SOI-Vorrichtung des fünften Beispiels erläutert.

[0063] Eine SOI-Vorrichtung wird auf dem SOI-Substrat, das in dem zweiten Beispiel eingesetzt wird, in der gleichen Art und Weise wie das zweite bevorzugte Ausführungsbeispiel ausgebildet. Folglich ist die SOI-Vorrichtungsstruktur von Fig. 15 die gleiche wie die **Fig.** 6(B) mit Ausnahme der Ausbildung des Polysiliziums **67**. Das Herstellungsverfahren des fünften Beispiels wendet eine durch Schwellenwert gesteuerte Implantation bei der SOI-Vorrichtung an, deren Struktur wie in **Fig.** 6(B) ist. Die Energie der durch Schwellenwert gesteuerte Implantation wird derart gesteuert, dass der Spitzenwert der Fremdkörper geringer ist als die SOI-Schicht **64**, wie es in der Grafik auf der rechten Seite von Fig. 15 gezeigt ist. Um ein tatsächliches Beispiel zu geben, kann eine voreingestellte Schwellenwertspannung in dem Abschnitt erhalten werden, der als Kanal der SOI-Schicht **64** verwendet wird. Weitere Implantation ist möglich unter Verwendung einer Kombination von Implantationsenergie und der Dosierung des Fremdkörpervolumens derart, dass die Fremdkörperdichte in der SOI-Schicht **64** und insbesondere in dem untersten Abschnitt des Grenzbereiches einer Feldoxidschicht höher wird.

[0064] In dem fünften Beispiel besteht ein Vorteil, wenn die Schwellenspannungssteuerung und die Verbesserung der Stromüberhöhungs-Charakteristik zur gleichen Zeit implementiert werden infolge der Tatsache, dass das oben beschriebene Implantierungsverfahren ausgeführt wird. Es ist annehmbar, dass der gesamte unterste Abschnitt der SOI-Schicht **64** die Fremdkörperschicht mit hoher Dichte wird, da die Schichtdicke der SOI-Schicht **64** erhalten wird, die notwendig ist, um den Schwellenwert zu steuern. Obwohl das SOI-Substrat des fünften Beispiels das gleiche wie das SOI-Substrat des zweiten Beispiels ist, ist es möglich, dass das SOI-Substrat, das in dem dritten Beispiel verwendet wird, oder ein herkömmliches SIMOX-Substrat verwendet werden kann.

[0065] Fig. 16 ist eine Schnittansicht, die ein verändertes Beispiel eines Herstellungsverfahrens einer SOI-Vorrichtung des fünften Beispiels zeigt. Bezug nehmend auf Fig. 16, wird das veränderte Beispiel des Herstellungsverfahrens der SOI-Vorrichtung des fünften Beispiels erläutert.

[0066] In dem veränderten Beispiel wird die SOI-Vorrichtung in der gleichen Art und Weise wie das fünfte Beispiel ausgebildet, bei dem die durch Schwellenwert gesteuerte Implantation verwendet wird. Danach wird die durch Schwellenwert gesteuerte Implantation implementiert, wie es durch das Bezugszeichen **160** der Grafik von Fig. 16 dargestellt ist. Eine so genannte Ausgleichsdotierung, bei der Ionen, deren Polarität elektrisch entgegengesetzt zu den Ionen, die in der durch Schwellenwert gesteuerten Implantation verwendet werden, dotiert werden, wird mit einem Fremdkörper-Dichteprofil, wie es in dem Bezugszeichen **160** der Grafik von Fig. 16 gezeigt ist, angewendet. Durch das zweimalige Implementieren der Fremdkörperimplantation, zeigt die SOI-Schicht **64** letztendlich das Fremdkörperdichteprofil, wie es durch das Bezugszeichen **162** der Grafik von Fig. 16 gezeigt ist.

[0067] Wie es in der oben detaillierten Beschreibung gezeigt ist, kann entsprechend der vorliegenden Erfindung der Stromeinfluss, die so genannte „Stromüberhöhung", durch den parasitären MOS-Transistor, der in dem Grenzabschnitt zwischen dem LOCOS-Oxidabschnitt und der SOI-Schicht ausgebildet ist, eingeschränkt werden.

Patentansprüche

1. Verfahren zur Herstellung eines Halbleiterbauelements mit SOI-Struktur umfassend die Schritte:
Bereitstellen eines SOI-Substrats, das ein Siliziumsubstrat (**1**) aufweist, das durch eine isolierende Oxidschicht (**2**) und eine Siliziumschicht (**3**), die auf der Isolierschicht (**2**) ausgebildet ist, abgedeckt ist;
Ausbilden einer Gate-Oxidschicht (**5**) auf der Siliziumschicht (**3**) des SOI-Substrats;
Ausbilden einer Nitridschicht (**7**) auf der Gate-Oxidschicht (**5**);
selektives Entfernen der Nitridschicht (**7**),
gekennzeichnet durch die folgenden Schritte:
selektives Entfernen der Gate-Oxidschicht;
selektives Entfernen von einem Teil (**3A**) der Siliziumschicht (**3**) in einem ein LOCOS-Oxid bildenden Bereich, wobei die entfernte Dicke der Siliziumschicht (**3**) wenigstens 3/4 der Dicke der Siliziumschicht (**3**) beträgt;
Oxidieren der verbleibenden Dicke der teilweise entfernten Siliziumschicht (**3A**) in dem ein LOCOS-Oxid bildenden Bereich, so dass eine LOCOS-Oxidschicht (**4**) ausgebildet wird; und
Ausbilden einer Gate-Elektrode auf dem Gateoxidfilm (**5**).

2. Verfahren zur Herstellung eines Halbleiterbauelements mit SOI-Struktur gemäß Anspruch 1, worin die Dicke des Teils (**3A**) der Siliziumschicht, die nach dem selektiven Entfernungsschritt übrig bleibt, etwa 100 Angström beträgt.

3. Verfahren zur Herstellung eines Halbleiterbauelements mit SOI-Struktur nach Anspruch 1, ferner umfassend einen Schritt des Einbringens einer Verunreinigung in die teilweise entfernte Siliziumschicht (**3A**) in dem ein LOCOS-Oxid bildenden Bereich.

4. Verfahren zur Herstellung eines Halbleiterbau-

elements mit SOI-Struktur gemäß Anspruch 1, ferner umfassend einen Schritt der schrägen Einbringung einer Verunreinigung in die teilweise entfernte Siliziumschicht (**3A**) in dem ein LOCOS-Oxid bildenden Bereich und die Siliziumschicht (**3**) angrenzend an den ein LOCOS-Oxid bildenden Bereich.

5. Verfahren zur Herstellung eines Halbleiterbauelements mit SOI-Struktur gemäß Anspruch 1, worin die Dicke der Siliziumschicht (**3**) des SOI-Substrats etwa 400 bis 500 Angström beträgt.

6. Verfahren zur Herstellung eines Halbleiterbauelements mit SOI-Struktur gemäß Anspruch 1, worin die Dicke der isolierenden Oxidschicht (**2**) des SOI-Substrats etwa 1000 bis 1500 Angström beträgt.

Es folgen 15 Blatt Zeichnungen

Anhängende Zeichnungen

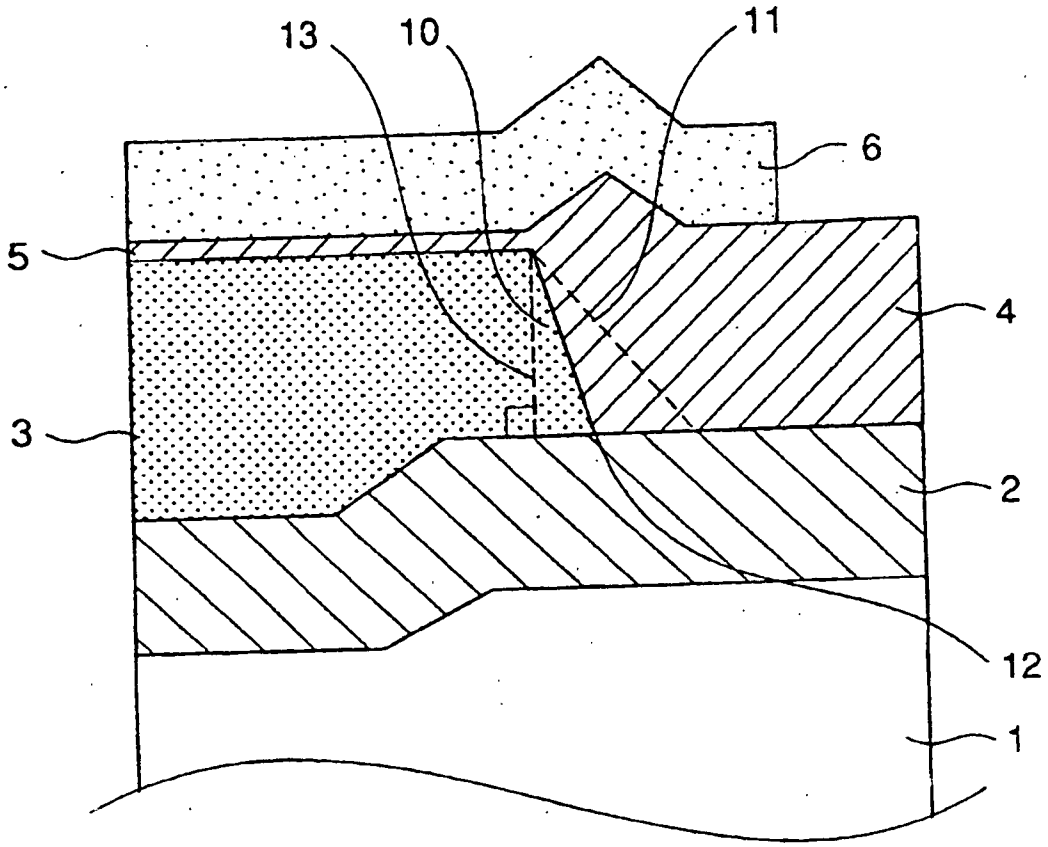

FIG. 1

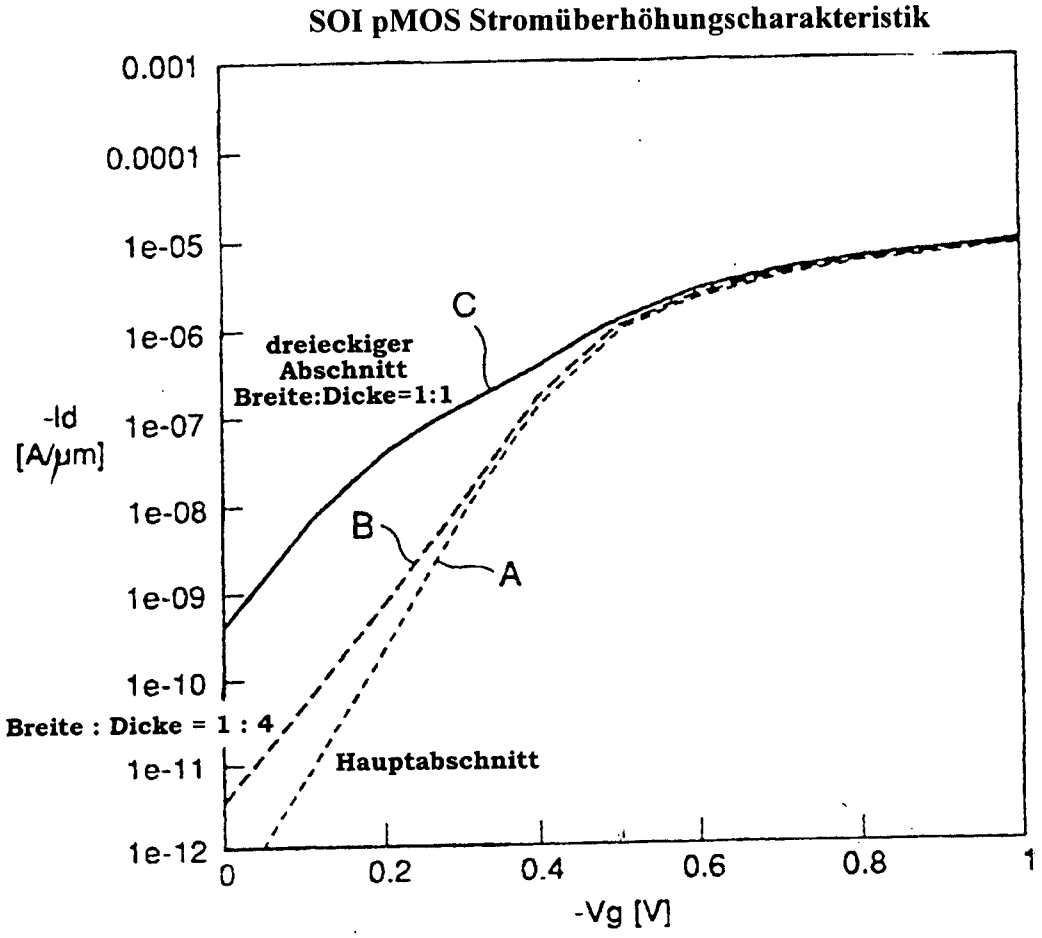
SOI pMOS Stromüberhöhungscharakteristik
0.001
0.0001
1e-05
1e-06
1e-07
1e-08
1e-09
1e-10
1e-11
1e-12
-Id
[A/µm]
C
dreieckiger
Abschnitt
Breite:Dicke=1:1
B
A
Breite : Dicke = 1 : 4
Hauptabschnitt
0
0.2
0.4
0.6
0.8
1
-Vg [V]

FIG. 2

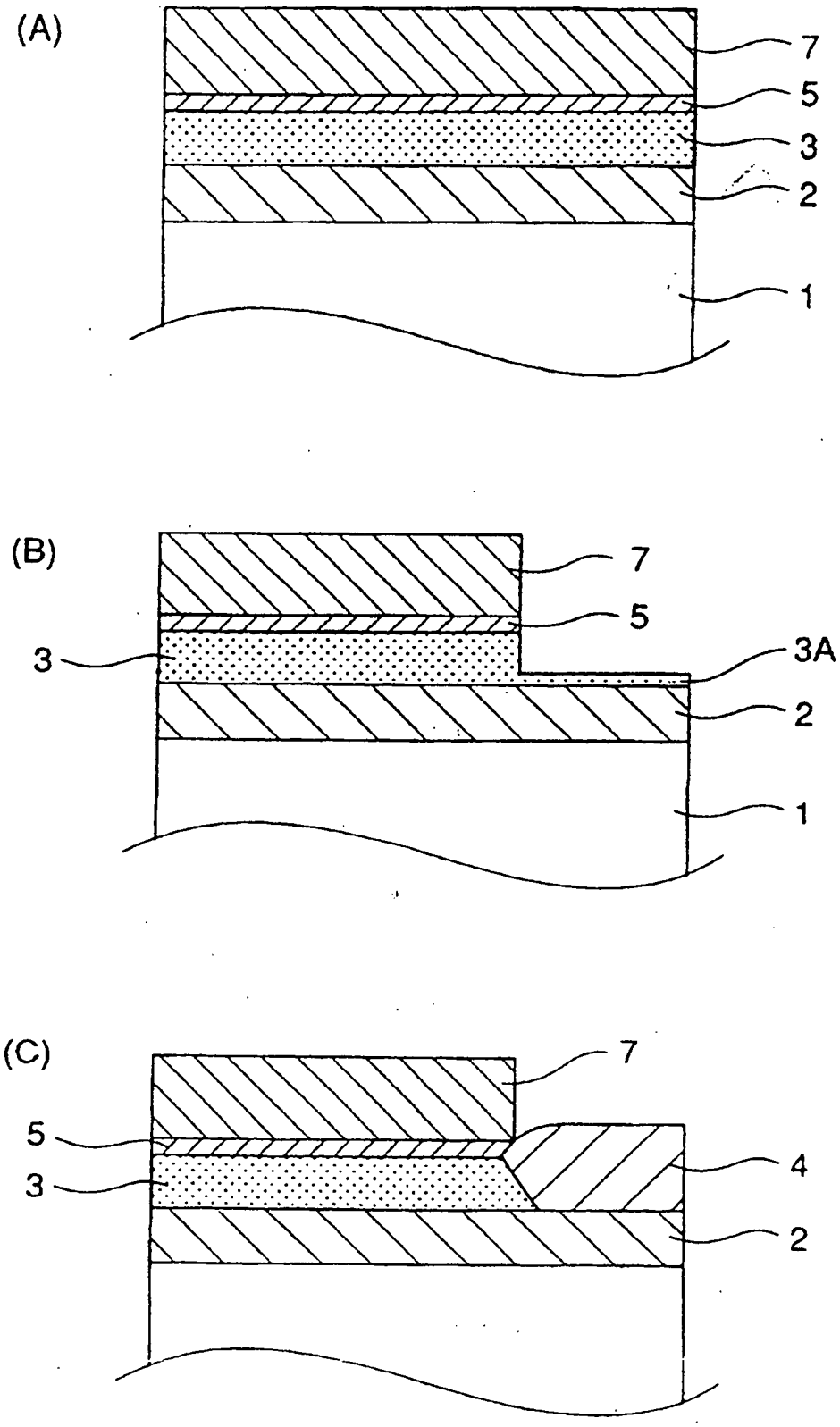

FIG. 3

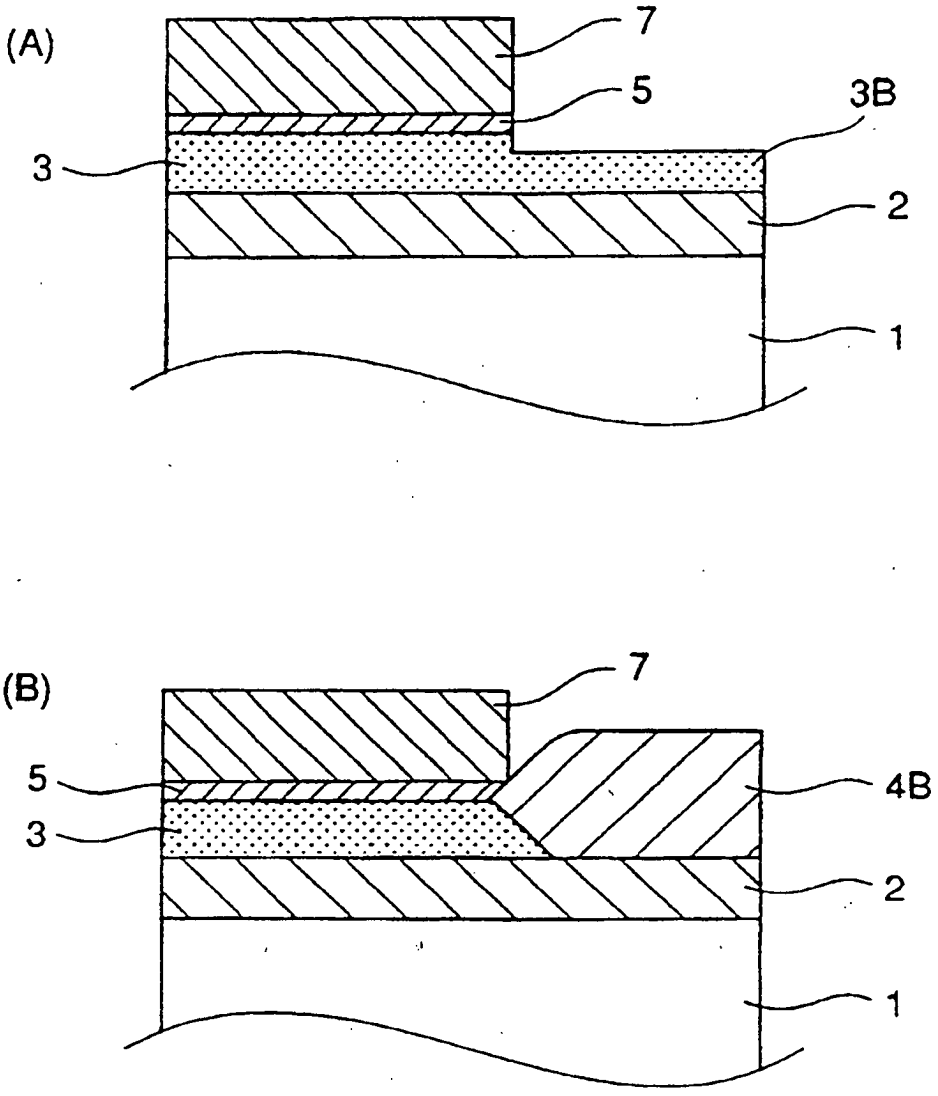

FIG. 4

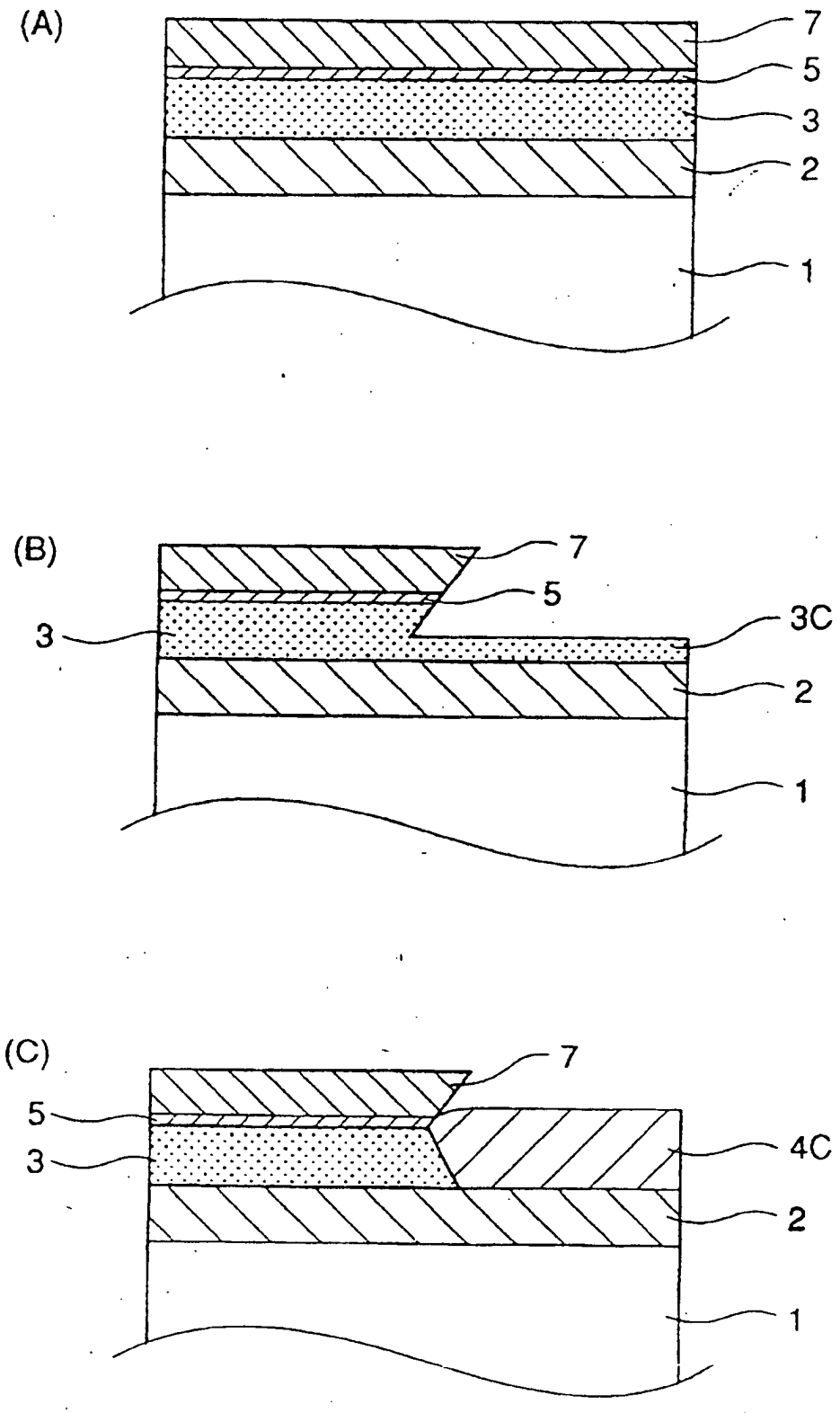

FIG. 5

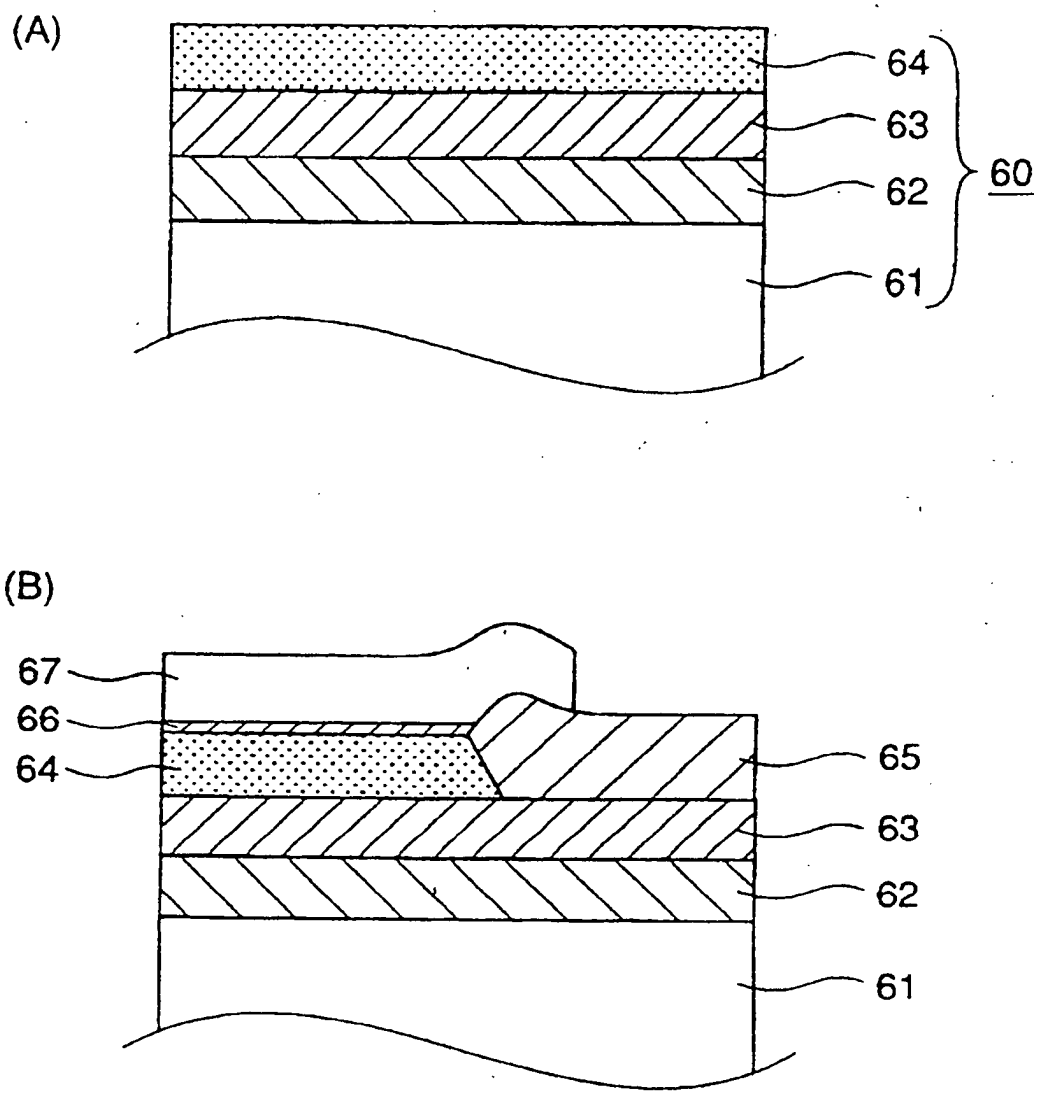

FIG. 6

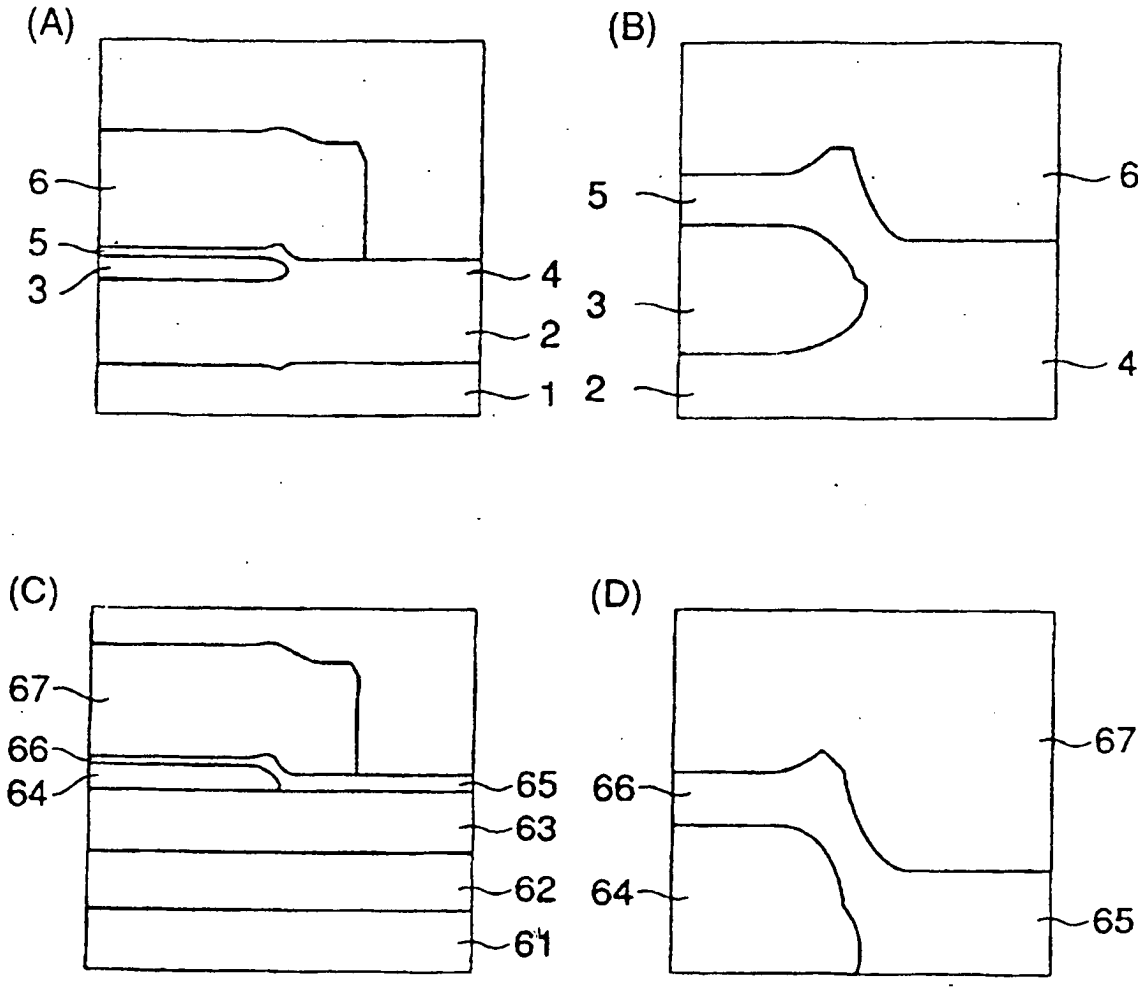

FIG. 7

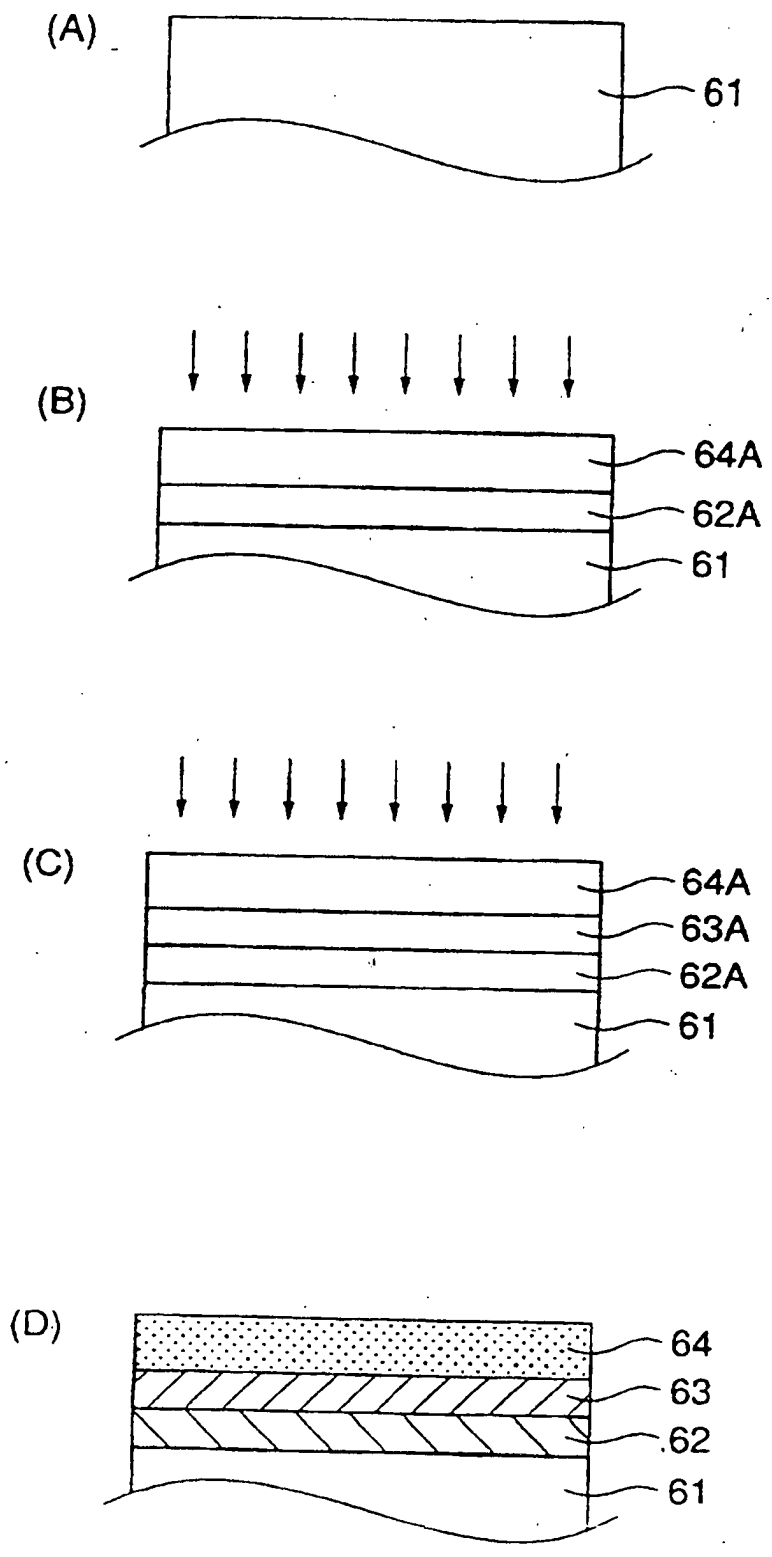

FIG. 8

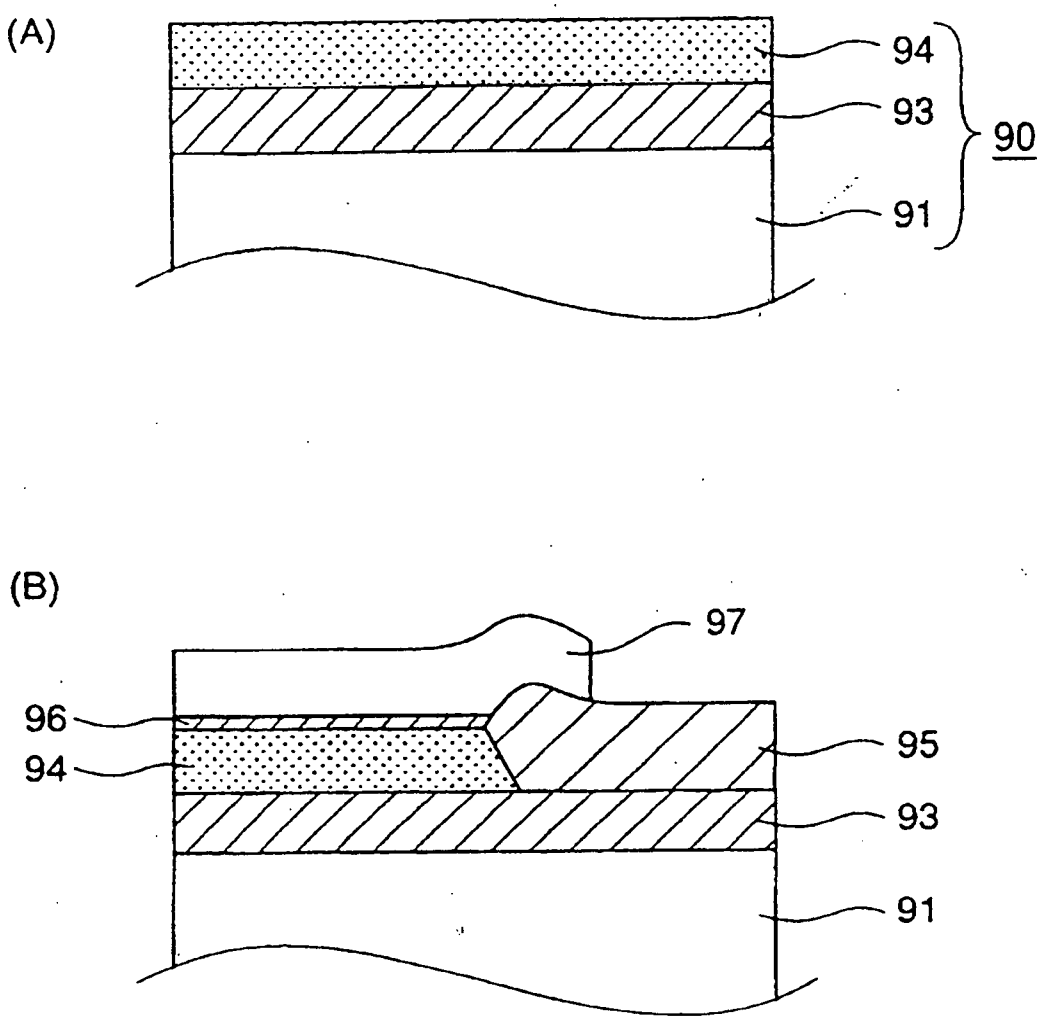

FIG. 9

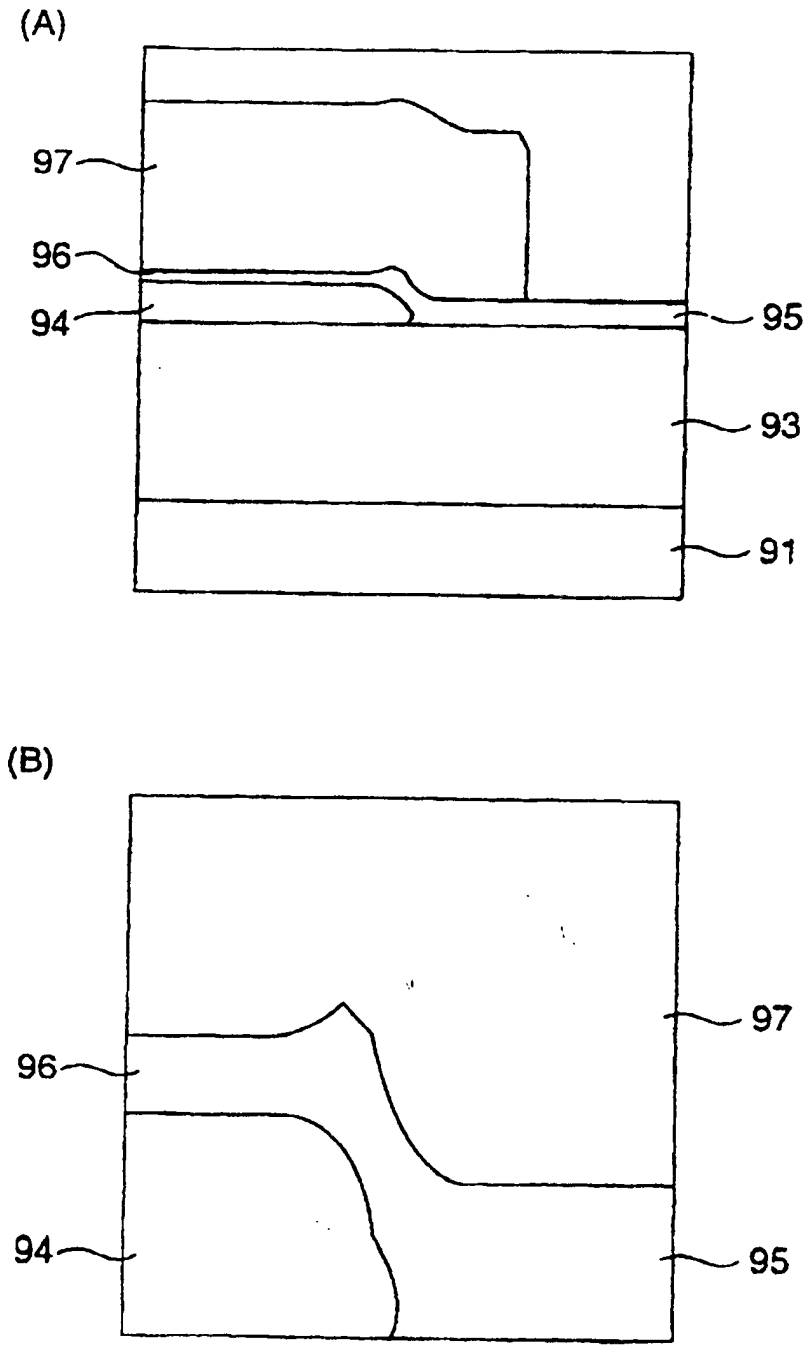

FIG. 10

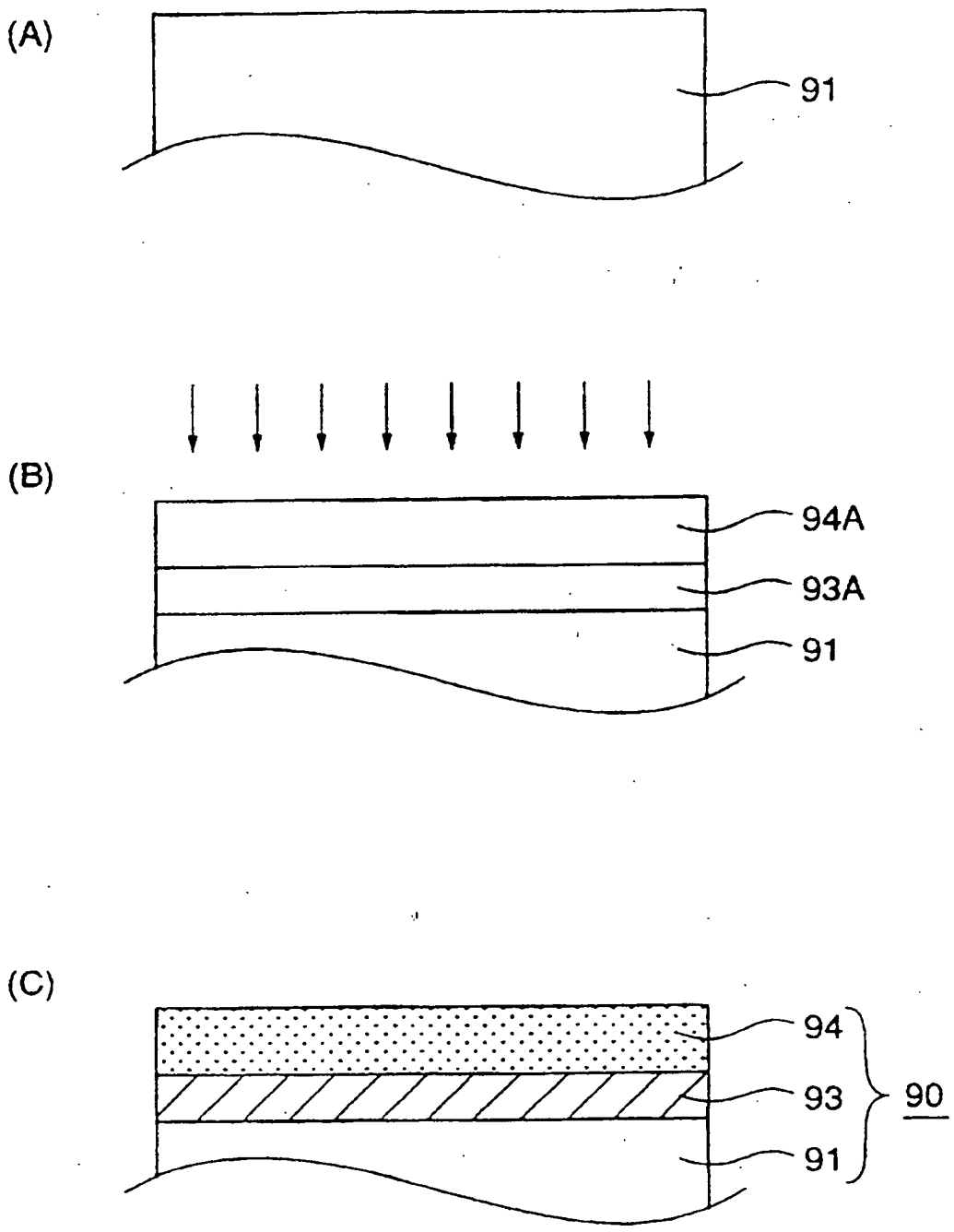

FIG. 11

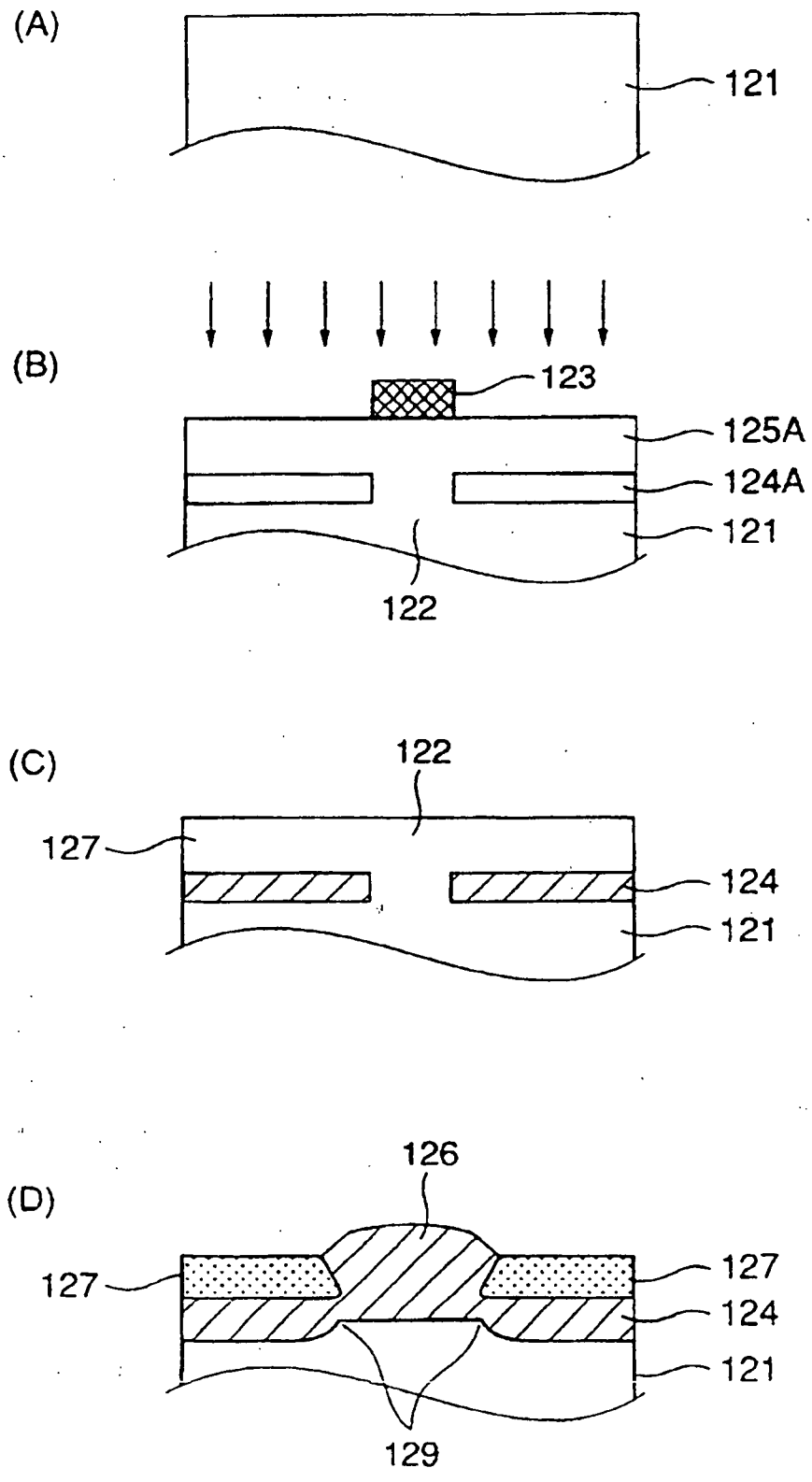
(A)
121
(B)
123
125A
124A
121
122
(C)
122
127
124
121
(D)
126
127
127
124
121
129

FIG. 12

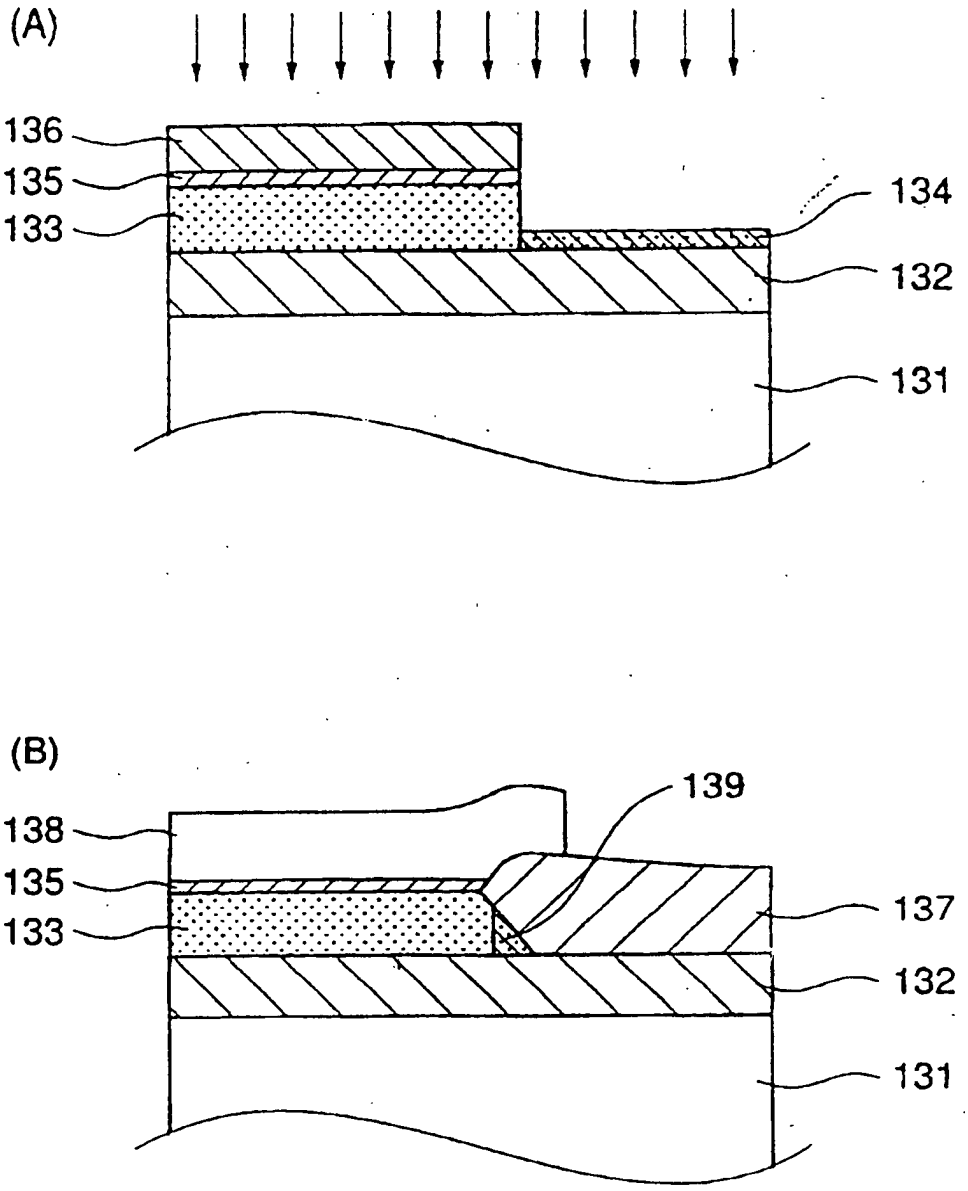

FIG. 13

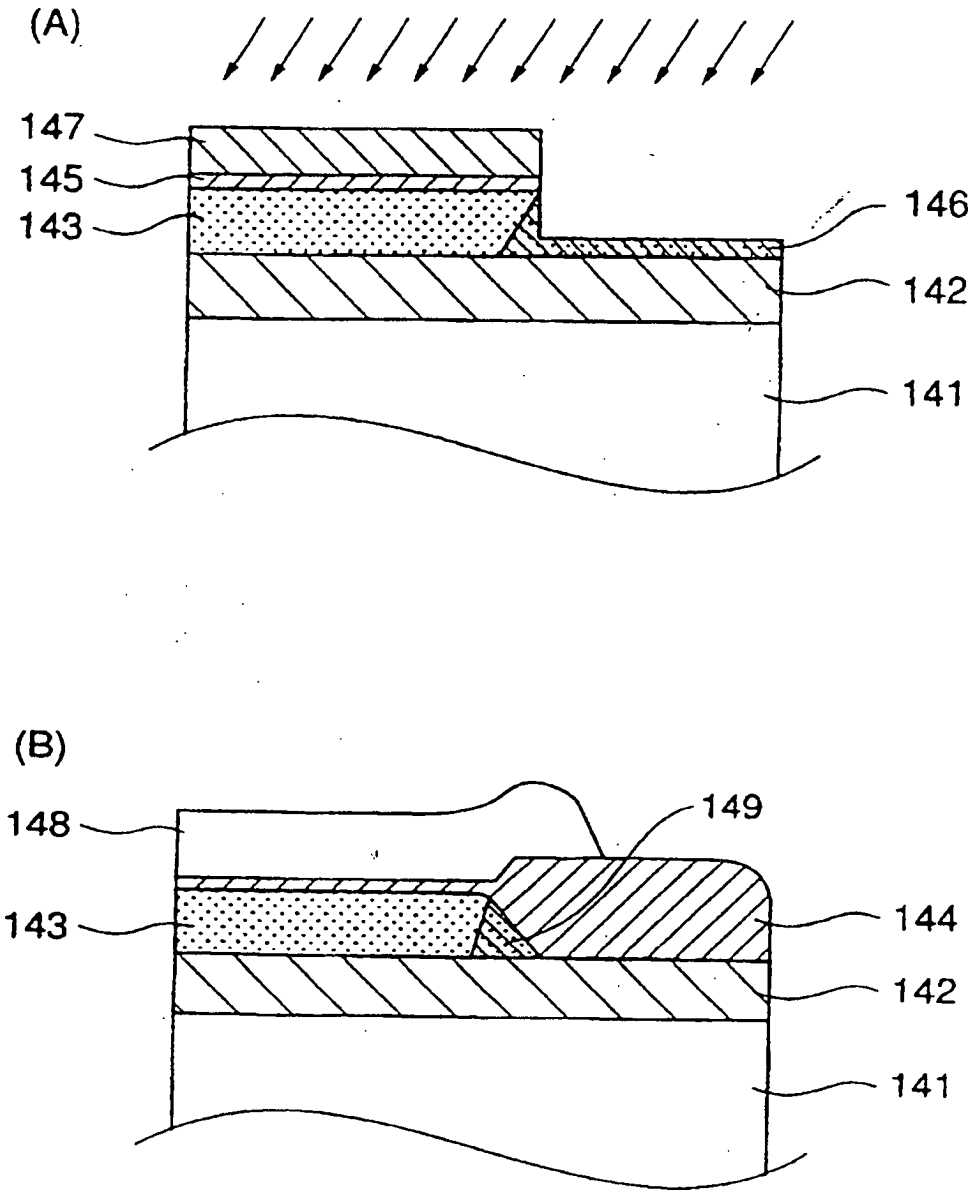

FIG. 14

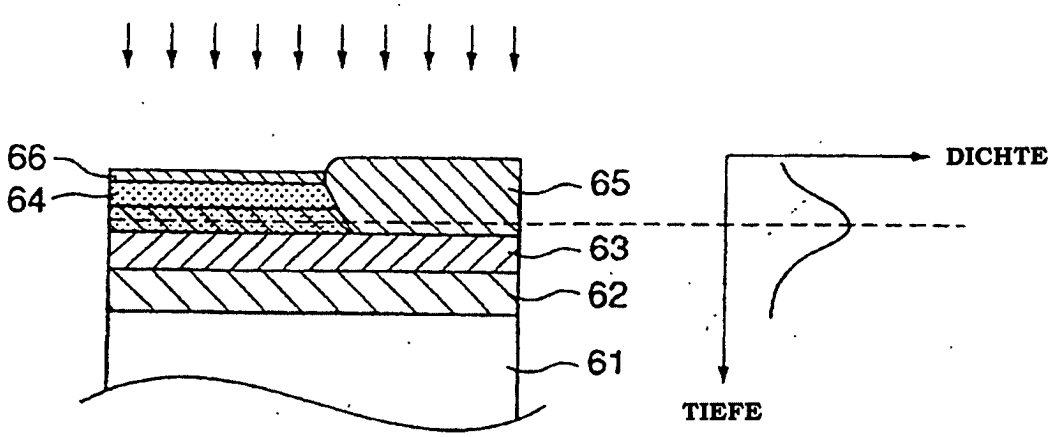

FIG. 15

~~(図16)~~

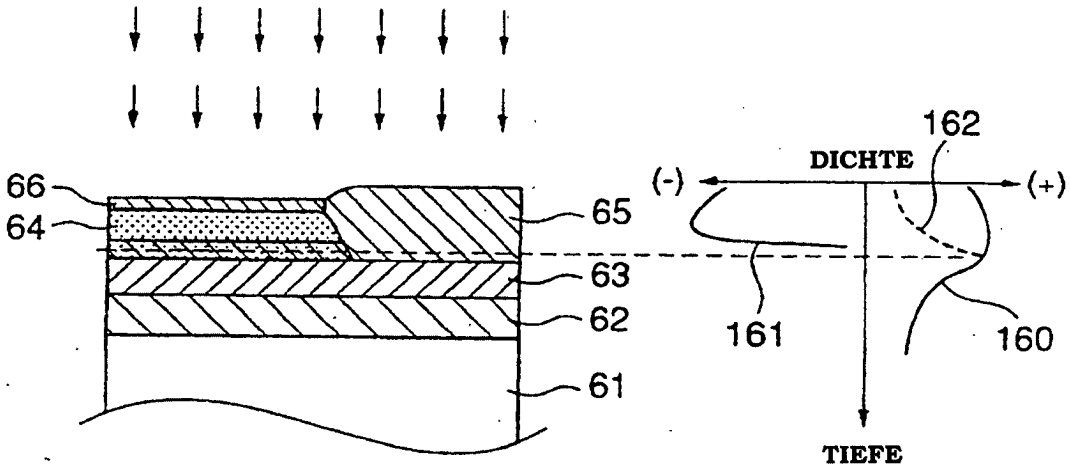

FIG. 16