

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年6月23日(23.06.2022)



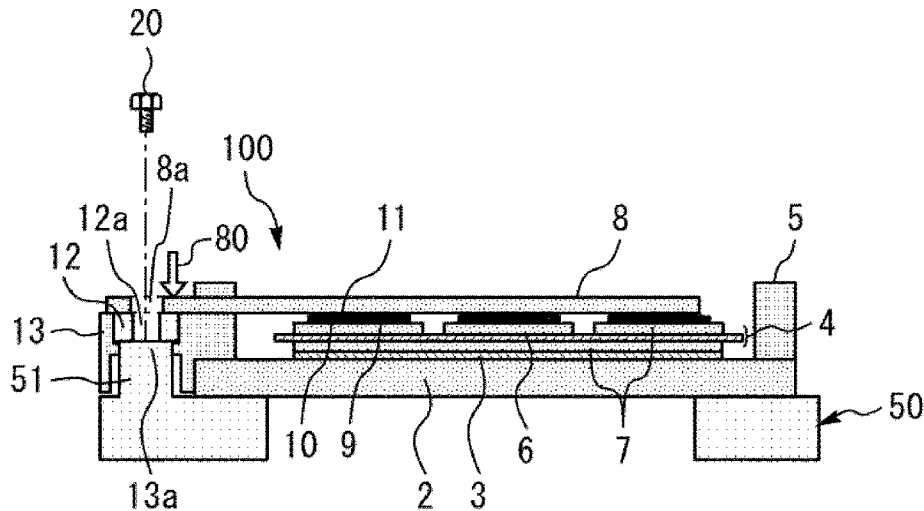
(10) 国際公開番号

WO 2022/130588 A1

- (51) 国際特許分類:
H01L 23/48 (2006.01) H01L 25/18 (2006.01)
H01L 25/07 (2006.01) H01L 21/60 (2006.01)
- (21) 国際出願番号: PCT/JP2020/047262
- (22) 国際出願日: 2020年12月17日(17.12.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 前田 篤志(MAEDA, Atsushi); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 川瀬 達也(KAWASE, Tatsuya); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 特許業務法人高田・高橋国際特許事務所(TAKADA, TAKAHASHI & PARTNERS); 〒1040045 東京都中央区築地1丁目12番2号 コンワビル7階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS,

(54) Title: SEMICONDUCTOR DEVICE AND PRODUCTION METHOD FOR SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置および半導体装置の製造方法



(57) Abstract: This semiconductor device comprises: a substrate; a semiconductor chip which is disposed on the substrate; a nut; a lead frame which is disposed over the semiconductor chip and the nut and which is fastened by a screw that is threaded into the nut; a nut box which houses the nut and which has an opening, formed in the bottom thereof, for exposing the nut downwardly; and solder which is provided at least between the semiconductor chip and the substrate or between the semiconductor chip and the lead frame.

(57) 要約: 本開示に係る半導体装置は、基板と、基板の上に設けられた半導体チップと、ナットと、半導体チップとナットの上に設けられ、ナットとネジ止めされるリードフレームと、ナットを収納し、下方に向かってナットを露出させる開口が底部に形成されたナットボックスと、少なくとも半導体チップと基板またはリードフレームとの間に設けられたはんだと、を備える。

[続葉有]

MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：半導体装置および半導体装置の製造方法

技術分野

[0001] 本開示は、半導体装置および半導体装置の製造方法に関する。

背景技術

[0002] 特許文献1には、パワー半導体装置の製造方法が開示されている。この製造方法では、金属基板の上に絶縁層および金属回路層を接着し、金属回路層の上面に半田シートを介して放熱板を配置し、放熱板の上面に半田シートを介してシリコン半導体チップを配置する。また、シリコン半導体チップの上面に半田シートを介してリードフレームの一側端子部を配置する。これら全体を加熱して全ての半田シートを溶融させる。これにより、金属回路層と放熱板、放熱板とシリコン半導体チップ、及びシリコン半導体チップとリードフレームの一側端子部を一括して接合する。

先行技術文献

特許文献

[0003] 特許文献1：日本特開2007-157863号公報

発明の概要

発明が解決しようとする課題

[0004] 特許文献1のようなはんだ接合工程において、はんだは基板側から熱せられ、溶融することが考えられる。この場合、はんだの溶融に時間がかかるおそれがある。

[0005] 本開示は、はんだを短時間で溶融させることができる半導体装置および半導体装置の製造方法を得ることを目的とする。

課題を解決するための手段

[0006] 第1の開示に係る半導体装置は、基板と、該基板の上に設けられた半導体チップと、ナットと、該半導体チップと該ナットの上に設けられ、該ナットとネジ止めされるリードフレームと、該ナットを収納し、下方に向かって該

ナットを露出させる開口が底部に形成されたナットボックスと、少なくとも該半導体チップと該基板または該リードフレームとの間に設けられたはんだと、を備える。

[0007] 第2の開示に係る半導体装置の製造方法は、基板と、該基板の上に設けられた半導体チップと、ナットと、該半導体チップと該ナットの上に設けられたリードフレームと、該ナットを収納し下方に向かって該ナットを露出させる開口が底部に形成されたナットボックスと、少なくとも該半導体チップと該基板または該リードフレームとの間に設けられたはんだと、を備えた半導体装置を、上面に凸部を有する下治具の上に搭載し、該開口を介して該凸部を該ナットと接触させ、該凸部を該ナットと接触させた状態で該下治具を加熱し、該半導体チップと該基板または該リードフレームを該はんだで接合する。

[0008] 第3の開示に係る半導体装置の製造方法は、基板と、該基板の上に設けられた半導体チップと、該半導体チップの上に設けられたリードフレームと、少なくとも該半導体チップと該基板または該リードフレームとの間に設けられたはんだと、該半導体チップを囲むケースと、を備えた半導体装置を、上面に金属から形成された凸部を有する下治具の上に搭載し、該凸部を該リードフレームと接触させ、該凸部を該リードフレームと接触させた状態で該下治具を加熱し、該半導体チップと該基板または該リードフレームを該はんだで接合する。

発明の効果

[0009] 本開示に係る半導体装置および半導体装置の製造方法では、リードフレームを介してはんだに熱を伝えることができる。従って、はんだを短時間で溶融させることができる。

図面の簡単な説明

[0010] [図1]実施の形態1に係る半導体装置の断面図である。

[図2]実施の形態1に係る半導体装置の製造方法を示すフローチャートである。
。

[図3]比較例に係る半導体装置の断面図である。

[図4]実施の形態2に係る半導体装置の断面図である。

[図5]実施の形態3に係る半導体装置の断面図である。

[図6]実施の形態4に係る半導体装置の断面図である。

[図7]実施の形態5に係る半導体装置の断面図である。

発明を実施するための形態

[0011] 各実施の形態に係る半導体装置および半導体装置の製造方法について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

[0012] 実施の形態1.

図1は、実施の形態1に係る半導体装置100の断面図である。半導体装置100は、リードフレーム8が半導体チップ10に直接はんだ接合されたDLB(Direct Lead Bonding)構造を有する。半導体装置100は、ベース板2と、ベース板2の上面のうち中央部にはんだ3で接合された絶縁回路基板4を備える。ベース板2の上面のうち外周部には、接着材等によりケース5が固定される。ベース板2は例えばCu、AlまたはAlSiCで形成されている。

[0013] 絶縁回路基板4は絶縁基板6と、絶縁基板6の上面および裏面に設けられた回路パターン7を有する。絶縁基板6の裏面に設けられた回路パターン7は、はんだ3を介してベース板2に固定される。絶縁基板6の上面に設けられた回路パターン7は、電気回路を構成する。このため、絶縁基板6の上面に設けられた回路パターン7は、裏面に設けられた回路パターン7よりも、絶縁基板6に対する被覆率が低い。絶縁基板6は例えばAl₂O₃、AlNまたはSi₃N₄で形成される。回路パターン7は例えばAlまたはCuで形成される。

[0014] 絶縁回路基板4の上には、複数の半導体チップ10が設けられる。複数の半導体チップ10の裏面は、絶縁基板6の上面に設けられた回路パターン7にはんだ9を介して固定される。はんだ9は例えばペーストはんだまたは板

はんだで形成される。半導体チップ10は例えばSiから形成される。半導体チップ10はワイドバンドギャップ半導体によって形成されていても良い。ワイドバンドギャップ半導体は、例えば炭化珪素、窒化ガリウム系材料またはダイヤモンドである。

[0015] 複数の半導体チップ10と後述するナット12の上には、リードフレーム8が設けられる。リードフレーム8は、複数の半導体チップ10の上面に、はんだ11を介して接合されている。はんだ11は例えばペーストはんだまたは板はんだで形成される。リードフレーム8は例えばCuまたはAlで形成される。リードフレーム8はケース5に固定される。ケース5は絶縁回路基板4と複数の半導体チップ10を囲む。ケース5は例えばPPS (Poly Phenylene Sulfide) で形成される。

[0016] ナット12にはネジ穴12aが形成される。ネジ穴12aは、リードフレーム8に形成された貫通孔8aと平面視で重なる。貫通孔8aおよびネジ穴12aを介して、ナット12とリードフレーム8はネジ20でネジ止めされる。ナット12は例えばアルミ、ステンレスまたはチタンで形成される。

[0017] ナットボックス13は、ナット12を収納する。ナットボックス13はリードフレーム8が設けられた側が開口している。ナットボックス13に収納された状態で、ナット12はリードフレーム8と接触している。また、ナットボックス13は、下方に向かってナット12を露出させる開口13aが底部に形成されている。

[0018] ナットボックス13はケース5のうち、半導体チップ10を収納する領域の外側に設けられる。ナットボックス13はケース5に固定されている。ナットボックス13はケース5の一部であっても良い。ナットボックス13は例えばPPSで形成される。

[0019] 下治具50は、半導体装置100の製造工程で用いられる。下治具50は、上面に凸部51を有する。下治具50はベース板2に接触するように設置される。凸部51は、開口13aを介してナット12に接触するように設置される。下治具50、凸部51は例えばステンレス鋼等の金属から形成され

る。

[0020] 図2は、実施の形態1に係る半導体装置100の製造方法を示すフローチャートである。まず、ステップS1にて、図1に示されるように、ベース板2、絶縁回路基板4、半導体チップ10、はんだ3、9、11、リードフレーム8、ケース5、ナット12、ナットボックス13を搭載位置へ配置する。つまり、ベース板2の上にはんだ3を介して絶縁回路基板4を配置し、絶縁回路基板4の上にはんだ9を介して半導体チップ10を配置する。また、ナットボックス13にナット12を収納する。また、半導体チップ10の上にはんだ11を介してリードフレーム8を配置する。また、ベース板2の上にケース5を配置する。リードフレーム8の端部はナット12の上に配置される。

[0021] 次に、ステップS2にて、下治具50の上に半導体装置100を配置する。このとき、ナットボックス13の開口13aを介して凸部51がナット12と接触する。次に、ステップS3にて、凸部51をナット12と接触させた状態で下治具50を加熱する。これにより、ベース板2を介してはんだ3、9、11が熱せられる。さらに、ナット12およびリードフレーム8を介して、はんだ3、9、11が熱せられる。この結果、はんだ3、9、11は溶融する。従って、ベース板2と絶縁回路基板4、半導体チップ10と絶縁回路基板4、半導体チップ10とリードフレーム8がはんだ3、9、11で接合される。

[0022] 図3は、比較例に係る半導体装置800の断面図である。比較例に係る半導体装置800は、ナットボックス813の底部に開口が形成されない点が半導体装置100と異なる。比較例に係る半導体装置800では、下治具850を加熱すると、はんだ3、9、11はベース板2を介して熱せられて溶融する。このとき、はんだ3、9、11の溶融に時間がかかるおそれがある。

[0023] これに対し本実施の形態では、下治具50の凸部51とナット12を接触させることで、リードフレーム8を介してはんだ3、9、11に熱を伝える

ことができる。従って、はんだ3、9、11を短時間で溶融させることができる。これにより、はんだ接合工程のタクトを改善できる。

[0024] また、ベース板2およびリードフレーム8からはんだ3、9、11に効率よく熱を伝えることで、はんだ3、9、11を確実に溶融させることができる。従って、半導体装置100の信頼性を向上できる。

[0025] 本実施の形態の変形例として、凸部51は、下治具50のうち凸部51以外の部分よりも熱伝導率が高くても良い。凸部51は、例えばCuから形成される。これにより、リードフレーム8に効率よく熱を伝えることができ、はんだ3、9、11に熱が伝わり易くなる。

[0026] また、ステップS3において、図1の矢印80に示されるように、リードフレーム8を凸部51に向かって押さえつけた状態で、下治具50を加熱しても良い。加圧は例えばプランジャーを用いて行う。これにより、下治具50とリードフレーム8との間の接触熱抵抗を小さくできる。このため、はんだ3、9、11に熱が伝わり易くなる。

[0027] 半導体装置100の構成は図1に示されるものに限らない。図1では3つの半導体チップ10が示されているが、半導体装置100に設けられる半導体チップ10は1つ以上であれば良い。また、絶縁回路基板4にケース5が固定されても良い。また、はんだは、少なくとも半導体チップ10と絶縁回路基板4またはリードフレーム8との間に設けられれば良い。

[0028] これらの変形は、以下の実施の形態に係る半導体装置および半導体装置の製造方法について適宜応用することができる。なお、以下の実施の形態に係る半導体装置および半導体装置の製造方法については実施の形態1との共通点が多いので、実施の形態1との相違点を中心に説明する。

[0029] 実施の形態2.

図4は、実施の形態2に係る半導体装置200の断面図である。半導体装置200はリードフレーム208の構成が半導体装置100と異なる。他の構成は、実施の形態1の構成と同様である。リードフレーム208は、本体部208aと外部接続端子部208bを有する。本体部208aは、半導体

チップ１０の直上に設けられる。外部接続端子部２０８ｂは、本体部２０８ａにはんだ２１６で接合され、ナット１２の直上に設けられる。本体部２０８ａ、外部接続端子部２０８ｂは例えばＣｕまたはＡｌで形成される。外部接続端子部２０８ｂはケース５により固定される。

[0030] 本実施の形態では、下治具５０からナット１２、外部接続端子部２０８ｂを介してはんだ２１６に熱を伝えることができる。従って、リードフレーム２０８がはんだ接合部を有する場合にも、はんだ２１６を短時間で溶融させることができる。

[0031] 実施の形態３．

図５は、実施の形態３に係る半導体装置３００の断面図である。半導体装置３００の製造工程において、ナット１２のネジ穴１２ａには、下治具３５０の凸部３５１が挿入される。凸部３５１はネジ切りされ、ナット１２とネジ止めされる。また、リードフレーム８とナット１２はネジ２０でネジ止めされる。凸部３５１とナット１２およびリードフレーム８とナット１２がそれぞれネジ止めされた状態で、下治具３５０は加熱される。

[0032] これにより、凸部３５１とナット１２間と、ナット１２とリードフレーム８間の接触熱抵抗を低減できる。従って、はんだ３、９、１１に熱が伝わり易くなる。なお、凸部３５１とナット１２間、または、ナット１２とリードフレーム８間の一方のみがネジ止めされた状態で、下治具３５０が加熱されても良い。

[0033] 実施の形態４．

図６は、実施の形態４に係る半導体装置４００の断面図である。半導体装置４００は、絶縁回路基板４の下にフィン４１７が設けられる点が、半導体装置１００と異なる。他の構成は、実施の形態１の構成と同様である。フィン４１７は、ベース板２の裏面に設けられる。フィン４１７は、例えばピンフィンである。これにより、半導体装置４００の冷却性能を向上させることができる。フィン４１７は、ベース板２の一部であっても良く、ベース板２とは別部品であっても良い。

[0034] 実施の形態 5.

図 7 は、実施の形態 5 に係る半導体装置 500 の断面図である。半導体装置 500 は、ナット 12 およびナットボックス 13 が設けられない点が、半導体装置 100 と異なる。他の構成は、実施の形態 1 の構成と同様である。

[0035] 次に、半導体装置 500 の製造方法を説明する。まず、ベース板 2 の上にはんだ 3 を介して絶縁回路基板 4 を配置し、絶縁回路基板 4 の上にはんだ 9 を介して半導体チップ 10 を配置する。また、半導体チップ 10 の上にはんだ 11 を介してリードフレーム 8 を配置する。また、ベース板 2 の上にケース 5 を配置する。

[0036] 次に、半導体装置 500 を下治具 50 の上に搭載し、凸部 51 をリードフレーム 8 と接触させる。次に、凸部 51 をリードフレーム 8 と接触させた状態で、下治具 50 を加熱する。下治具 50 の凸部 51 は金属から形成される。これにより、ベース板 2 を介して、はんだ 3、9、11 が熱せられる。さらにリードフレーム 8 を介して、はんだ 3、9、11 が熱せられる。この結果、はんだ 3、9、11 は溶融する。従って、ベース板 2 と絶縁回路基板 4、半導体チップ 10 と絶縁回路基板 4、半導体チップ 10 とリードフレーム 8 がはんだ 3、9、11 で接合される。

[0037] 本実施の形態では、下治具 50 の凸部 51 とリードフレーム 8 を接触させることで、リードフレーム 8 を介してはんだ 3、9、11 に熱を伝えることができる。従って、はんだ 3、9、11 を短時間で溶融させることができる。これにより、はんだ接合工程のタクトを改善できる。

[0038] 各実施の形態で説明した技術的特徴は適宜に組み合わせて用いても良い。

符号の説明

[0039] 2 ベース板、4 絶縁回路基板、5 ケース、6 絶縁基板、7 回路パターン、8 リードフレーム、8a 貫通孔、10 半導体チップ、12 ナット、12a ネジ穴、13 ナットボックス、13a 開口、20 ネジ、50 下治具、51 凸部、100、200 半導体装置、208 リードフレーム、208a 本体部、208b 外部接続端子部、300

半導体装置、350 下治具、351 凸部、400 半導体装置、417
フィン、500、800 半導体装置、813 ナットボックス、850
下治具

請求の範囲

- [請求項1] 基板と、
前記基板の上に設けられた半導体チップと、
ナットと、
前記半導体チップと前記ナットの上に設けられ、前記ナットとネジ止めされるリードフレームと、
前記ナットを収納し、下方に向かって前記ナットを露出させる開口が底部に形成されたナットボックスと、
少なくとも前記半導体チップと前記基板または前記リードフレームとの間に設けられたはんだと、
を備えることを特徴とする半導体装置。
- [請求項2] 前記リードフレームと前記ナットは接触することを特徴とする請求項1に記載の半導体装置。
- [請求項3] 前記半導体チップを囲むケースを備え、
前記ナットボックスは前記ケースに設けられることを特徴とする請求項1または2に記載の半導体装置。
- [請求項4] 前記リードフレームは、前記半導体チップの直上に設けられた本体部と、前記本体部にはんだで接合され前記ナットの直上に設けられた外部接続端子部と、を有することを特徴とする請求項1から3の何れか1項に記載の半導体装置。
- [請求項5] 前記基板の下に設けられたフィンを備えることを特徴とする請求項1から4の何れか1項に記載の半導体装置。
- [請求項6] 前記半導体チップはワイドバンドギャップ半導体によって形成されていることを特徴とする請求項1から5の何れか1項に記載の半導体装置。
- [請求項7] 前記ワイドバンドギャップ半導体は、炭化珪素、窒化ガリウム系材料またはダイヤモンドであることを特徴とする請求項6に記載の半導体装置。

[請求項8] 基板と、前記基板の上に設けられた半導体チップと、ナットと、前記半導体チップと前記ナットの上に設けられたリードフレームと、前記ナットを収納し下方に向かって前記ナットを露出させる開口が底部に形成されたナットボックスと、少なくとも前記半導体チップと前記基板または前記リードフレームとの間に設けられたはんだと、を備えた半導体装置を、上面に凸部を有する下治具の上に搭載し、前記開口を介して前記凸部を前記ナットと接触させ、

前記凸部を前記ナットと接触させた状態で前記下治具を加熱し、前記半導体チップと前記基板または前記リードフレームを前記はんだで接合することを特徴とする半導体装置の製造方法。

[請求項9] 基板と、前記基板の上に設けられた半導体チップと、前記半導体チップの上に設けられたリードフレームと、少なくとも前記半導体チップと前記基板または前記リードフレームとの間に設けられたはんだと、前記半導体チップを囲むケースと、を備えた半導体装置を、上面に金属から形成された凸部を有する下治具の上に搭載し、前記凸部を前記リードフレームと接触させ、

前記凸部を前記リードフレームと接触させた状態で前記下治具を加熱し、前記半導体チップと前記基板または前記リードフレームを前記はんだで接合することを特徴とする半導体装置の製造方法。

[請求項10] 前記凸部は、前記下治具のうち前記凸部以外の部分よりも熱伝導率が高いことを特徴とする請求項8または9に記載の半導体装置の製造方法。

[請求項11] 前記リードフレームを前記凸部に向かって押さえつけた状態で、前記下治具を加熱することを特徴とする請求項8から10の何れか1項に記載の半導体装置の製造方法。

[請求項12] 前記凸部はネジ切りされ、前記ナットとネジ止めされることを特徴とする請求項8に記載の半導体装置の製造方法。

```
graph TD; Start([開始]) --> S1[ベース板、絶縁回路基板、半導体チップ、はんだ、リードフレーム、ケースを配置]; S1 --> S2[下治具に半導体装置を配置する]; S2 --> S3[下治具を加熱]; S3 --> End([終了]);
```

開始

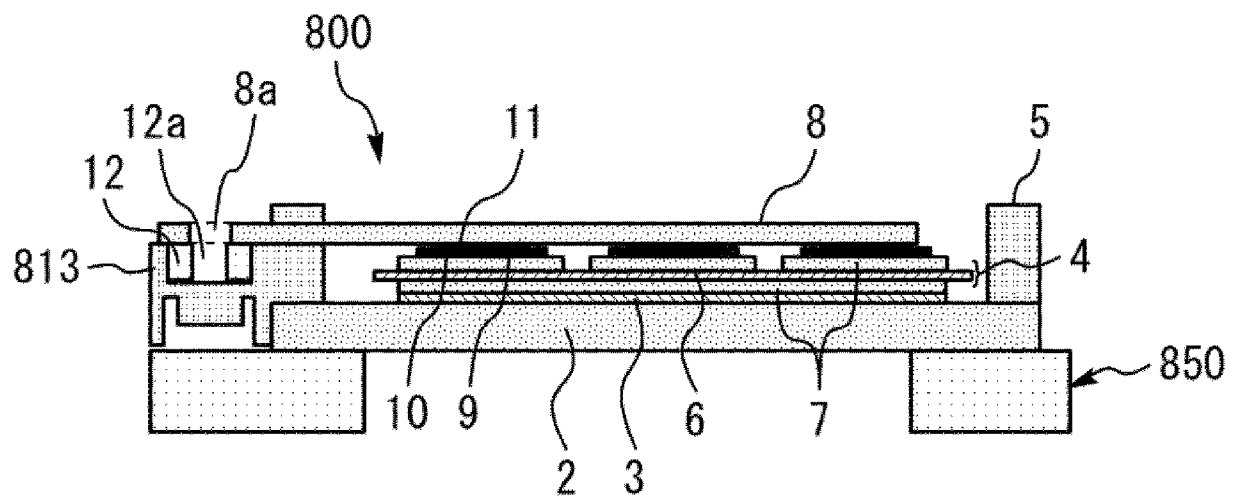
ベース板、絶縁回路基板、半導体チップ、はんだ、リードフレーム、ケースを配置 S1

下治具に半導体装置を配置する S2

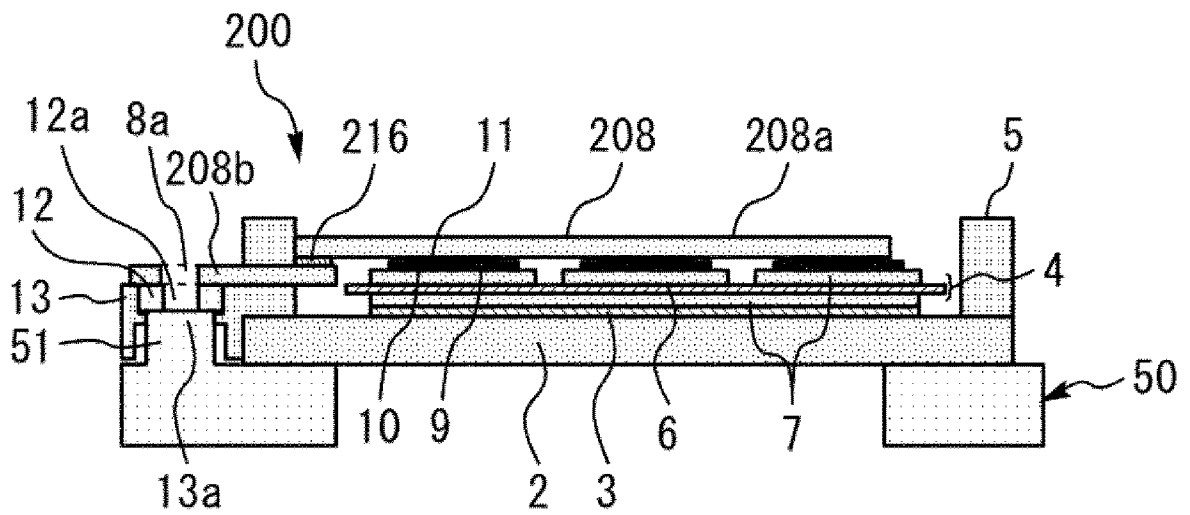
下治具を加熱 S3

終了

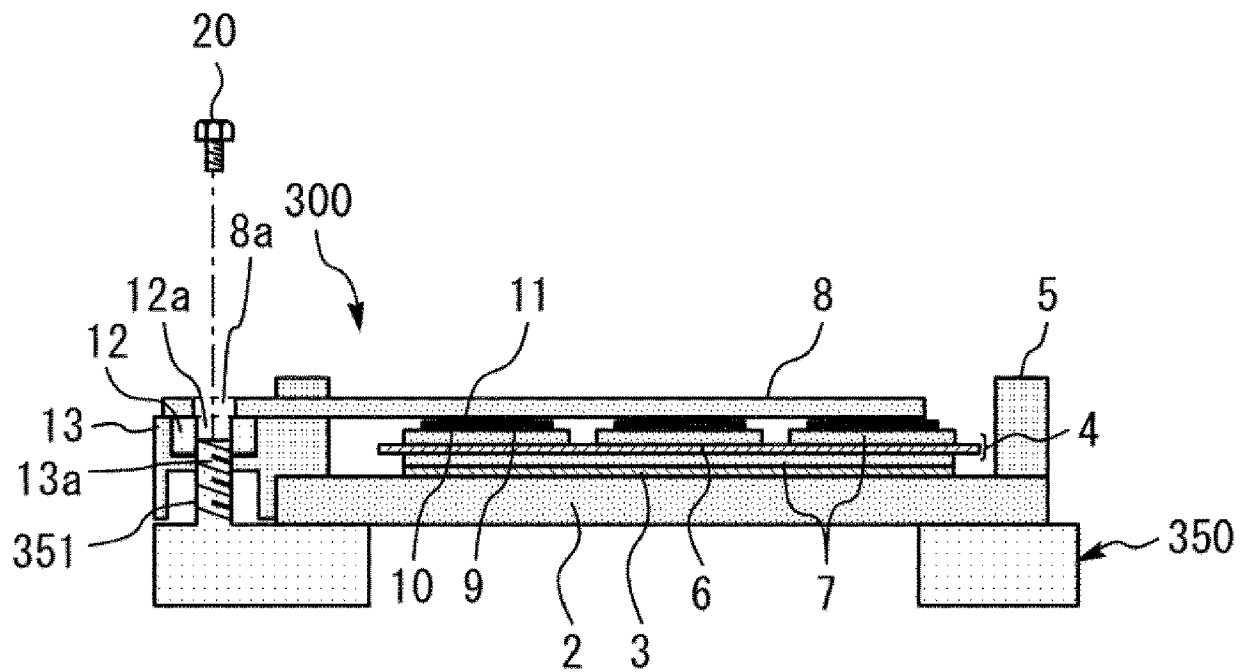
[図3]



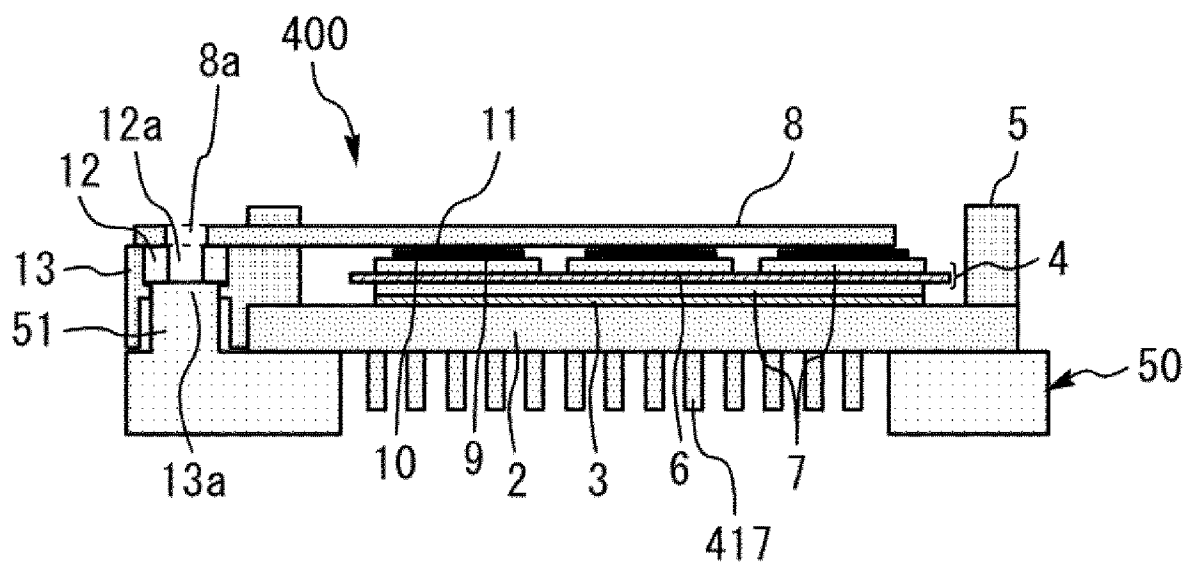
[図4]



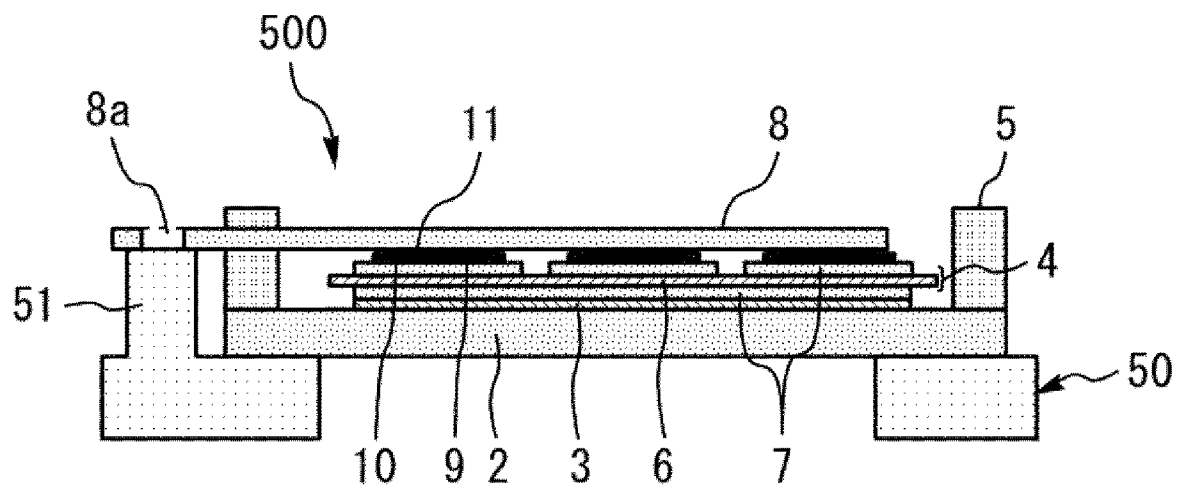
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/047262

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/48(2006.01)i; H01L 26/07(2006.01)i; H01L 26/18(2006.01)i; H01L 21/60(2006.01)i

FI: H01L23/48 S; H01L26/04 C; H01L21/60 321E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/48; H01L26/07; H01L26/18; H01L21/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2003-264265 A (MITSUBISHI ELECTRIC CORP.) 19 September 2003 (2003-09-19) paragraphs [0028]-[0034], [0059]-[0068], fig. 4	1-3 5-7 4, 8-12
Y A	JP 2019-220648 A (MITSUBISHI ELECTRIC CORP.) 26 December 2019 (2019-12-26) paragraphs [0009]-[0031], [0052]-[0056], fig. 1-3	5-7 4, 8-12
A	WO 2015/004990 A1 (HITACHI AUTOMOTIVE SYSTEMS, LTD.) 15 January 2015 (2015-01-15) paragraphs [0040]-[0056], fig. 4-5	4, 8-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

08 March 2021 (08.03.2021)

Date of mailing of the international search report

16 March 2021 (16.03.2021)

Name and mailing address of the ISA/

Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/047262

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2003-264265 A	19 Sep. 2003	US 2003/0213979 A1 paragraphs [0038]- [0044], [0069]- [0078], fig. 4 FR 2837022 A1 (Family: none)	
JP 2019-220648 A	26 Dec. 2019	US 2016/0172134 A1	
WO 2015/004990 A1	15 Jan. 2015	paragraphs [0053]- [0069], fig. 4-5 EP 3021358 A1 CN 105378921 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/48(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2006.01)i; H01L 21/60(2006.01)i FI: H01L23/48 S; H01L25/04 C; H01L21/60 321E										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/48; H01L25/07; H01L25/18; H01L21/60 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2021年									
日本国実用新案登録公報	1996 - 2021年									
日本国登録実用新案公報	1994 - 2021年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
X	JP 2003-264265 A（三菱電機株式会社）19.09.2003（2003 - 09 - 19） 段落[0028]-[0034], [0059]-[0068]、図4	1-3								
Y		5-7								
A		4, 8-12								
Y	JP 2019-220648 A（三菱電機株式会社）26.12.2019（2019 - 12 - 26） 段落[0009]-[0031], [0052]-[0056]、図1-3	5-7								
A		4, 8-12								
A	WO 2015/004990 A1（日立オートモティブシステムズ株式会社）15.01.2015（2015 - 01 - 15） 段落[0040]-[0056]、図4-5	4, 8-12								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 08.03.2021		国際調査報告の発送日 16.03.2021								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 豊島 洋介 5F 9850 電話番号 03-3581-1101 内線 3516								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/047262

引用文献			公表日	パテントファミリー文献	公表日
JP	2003-264265	A	19.09.2003	US 2003/0213979 A1 段落[0038]-[0044], [0069]- [0078]、図4 FR 2837022 A1	
JP	2019-220648	A	26.12.2019	(ファミリーなし)	
WO	2015/004990	A1	15.01.2015	US 2016/0172134 A1 段落[0053]-[0069]、図4-5 EP 3021358 A1 CN 105378921 A	