



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0116211
(43) 공개일자 2017년10월18일

- (51) 국제특허분류(Int. Cl.)
H01L 25/075 (2006.01) H01L 27/15 (2006.01)
H01L 33/52 (2010.01) H01L 33/58 (2010.01)
H01L 33/62 (2010.01)
- (52) CPC특허분류
H01L 25/0753 (2013.01)
H01L 27/15 (2013.01)
- (21) 출원번호 10-2017-7027521(분할)
- (22) 출원일자(국제) 2009년10월13일
심사청구일자 2017년09월27일
- (62) 원출원 특허 10-2016-7021072
원출원일자(국제) 2009년10월13일
심사청구일자 2016년08월01일
- (85) 번역문제출일자 2017년09월27일
- (86) 국제출원번호 PCT/CN2009/074422
- (87) 국제공개번호 WO 2010/088823
국제공개일자 2010년08월12일
- (30) 우선권주장
200910007059.2 2009년02월09일 대만(TW)

- (71) 출원인
에피스타 코퍼레이션
대만 300 신쥬 사이언스-베이스드 인더스트리얼
파크, 리-신 피프쓰 로드 5
- (72) 발명자
첸 차오-싱
대만 신쥬 씨티 사이언스-베이스드 인더스트리얼
파크 리-신 피프쓰 로드 5
혼 상-징
대만 신쥬 씨티 사이언스-베이스드 인더스트리얼
파크 리-신 피프쓰 로드 5
(뒷면에 계속)
- (74) 대리인
유미특허법인

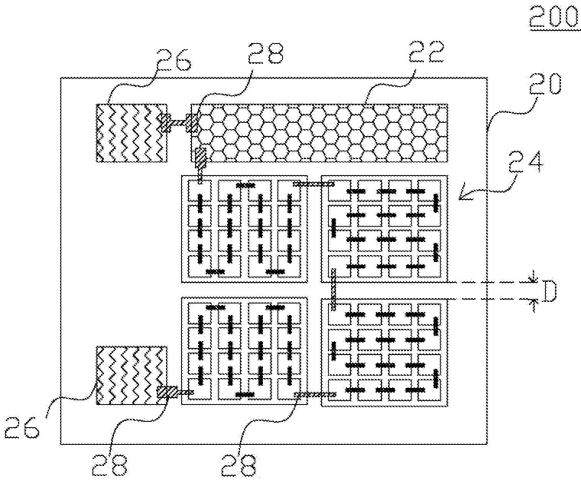
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 발광소자

(57) 요약

본 발명은 서브 마운트(20); 서브 마운트 위에 위치한 하나 이상의 전자소자(22); 서브 마운트 위에 위치한 하나 이상의 파랑 발광다이오드 어레이 칩; 서브 마운트 위에 위치한 하나 이상의 빨강 발광다이오드 어레이 칩; 서브 마운트 위에 위치한 하나 이상의 본딩 패드(26); 서브 마운트 위에 위치하며, 전자소자, 파랑 발광다이오드 어레이 칩, 빨강 발광다이오드 어레이 칩 및 본딩 패드를 전기적으로 연결하는 도전성 회선(28)을 포함하는 고압 교류 전원을 사용할 수 있는 발광소자(200)를 제공한다.

대표도 - 도2a



(52) CPC특허분류

H01L 33/52 (2013.01)

H01L 33/58 (2013.01)

H01L 33/62 (2013.01)

H01L 2224/48091 (2013.01)

H01L 2224/48137 (2013.01)

H01L 2224/8592 (2013.01)

H01L 2924/12032 (2013.01)

H01L 2924/30107 (2013.01)

(72) 발명자

왕 알렉산더 찬

대만 신쑤 씨티 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5

리양 리-티안

대만 신쑤 씨티 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5

관 친-영

대만 신쑤 씨티 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5

청 치엔-카이

대만 신쑤 씨티 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5

시에 민-순

대만 신쑤 씨티 사이언스-베이스드 인터스트리얼
파크 리-신 피프쓰 로드 5

명세서

청구범위

청구항 1

마운트;

복수 개의 발광다이오드 유닛을 포함하고, 상기 마운트 상에 위치하는 제1 발광다이오드 어레이 칩;

상기 마운트 상에 위치하고, 상기 제1 발광다이오드 어레이 칩 사이의 거리가 10um보다 큰 제2 발광다이오드 어레이 칩;

상기 마운트 상에 위치하고, 상기 제1 발광다이오드 어레이 칩 및 상기 제2 발광다이오드 어레이 칩과 전기적 연결을 형성하는 도전성 회선;

상기 마운트 상에 위치하고, 상기 도전성 회선과 전기적 연결을 형성하는 본딩 패드; 및

상기 제1 발광다이오드 어레이 칩 및 상기 제2 발광다이오드 어레이 칩을 연속적으로 피복하는 패키징 고무 재료를

를 포함하는 발광소자.

청구항 2

제1항에 있어서,

상기 복수 개의 발광다이오드 유닛은 동일한 에피텍셀 적층을 구비하는, 발광소자.

청구항 3

제1항에 있어서,

상기 마운트는 상기 제1 발광다이오드 어레이 칩과 상기 제2 발광다이오드 어레이 칩을 수용하는 함몰 구조를 구비하는, 발광소자.

청구항 4

제1항에 있어서,

상기 제1 발광다이오드 어레이 칩 상에 설치되는 제1 파장 변환층을 더 포함하는 발광소자.

청구항 5

제4항에 있어서,

상기 제2 발광다이오드 어레이 칩 상에 설치되고, 상기 제1 파장 변환층과 물리적으로 분리되는 제2 파장 변환층을 더 포함하는 발광소자.

청구항 6

제1항에 있어서,

상기 복수 개의 발광다이오드 유닛은 공통의 성장 기판을 구비하는, 발광소자.

청구항 7

제1항에 있어서,

상기 패키징 고무 재료는 상기 본딩 패드를 노출시키는, 발광소자.

청구항 8

제1항에 있어서,

상기 제2 발광다이오드 어레이 칩과 상기 제1 발광다이오드 어레이 칩은 서로 상이한 피크 값 파장을 가지는, 발광소자.

청구항 9

제5항에 있어서,

상기 마운트 상에 위치하는 전자소자를 더 포함하고, 상기 전자소자는 저항, 커패시턴스, 또는 인덕턴스를 포함하는, 발광소자.

청구항 10

제1항에 있어서,

상기 마운트와 상기 제1 발광다이오드 어레이 칩 사이에 형성되는 반사층을 더 포함하는 발광소자.

발명의 설명

기술 분야

[0001] 본 발명은 발광소자에 관한 것이며, 특히 서브 마운트 위에서 적어도 전자소자와 하나 이상의 발광다이오드 어레이 칩을 포함하며, 교류 전류에 직접 사용될 수 있는 발광소자에 관한 것이다.

배경 기술

[0002] 발광다이오드(light-emitting diode, LED)의 발광 원리는 전자가 n형 반도체와 p형 반도체 사이에서 이동하는 에너지 차이를 이용하여 빛의 형식으로 에너지를 방출하는 것이다. 이러한 발광 원리는 열량을 방출하는 백열등의 발광 원리와 구별되므로 발광다이오드는 냉광원이라 불리고 있다. 또한, 발광다이오드는 내구성이 높고, 수명이 길며, 가볍고 정교하며, 전력 소비량이 낮은 등의 장점을 갖는다. 따라서 현재 조명시장은 발광다이오드에 대해 큰 기대를 하고 있으며, 이를 신세대의 조명 도구로 여기고 있다. 발광다이오드는 전통 광원을 점차적으로 대체하고 있으며, 교통 표지, 백라이트 모듈, 가로등 조명, 의료 설비 등 각종 분야에 응용되고 있다.

[0003] 도 1은 종래의 교류 전원에 사용될 수 있는 발광다이오드 조명 소자의 구조를 나타내는 개략도이다. 도 1에 도시된 바와 같이, 종래의 교류 전원에 사용될 수 있는 발광다이오드 조명 소자(100)는 서브 마운트(submount, 10), 서브 마운트(10) 위에 위치한 발광다이오드 어레이 칩(12) 및 상기 발광다이오드 어레이 칩(12)과 전기적으로 연결된 하나 이상의 본딩 패드(14)를 포함하고, 상기 발광다이오드 어레이 칩(12)은 적어도 기판(120) 및 기판(120) 위에 위치한 다수 개의 발광다이오드 유닛(122)을 포함한다.

[0004] 만약 상기 종래의 교류 전원에 사용될 수 있는 발광다이오드 조명 소자(100)로 일반 조명 장치를 대체하고자 하면, 그 발광다이오드 조명 소자(100)는 반드시 100V~240V의 고전압 환경에서 작동해야 한다. 그러나 장시간 작동 상태에 있는 발광다이오드 조명 소자(100)는 온도가 지나치게 높아지는 문제가 쉽게 발생한다. 상기 고온 고전류(고전압) 환경에서, 전자소자는 흔히 전자 이동 효과(electron migration effect)를 쉽게 일으킨다. “전자 이동 효과”란 온도와 전자풍(electron wind)의 상가 효과(additive effect)에 의한 금속 이온의 이동을 가리킨다. 일반적으로, 온도가 높을수록 금속 이온의 전자 이동 현상이 쉽게 발생한다. 발광다이오드 소자에서 전자류는 고온에서 금속 원자로 하여금 전극에서 활성영역까지 확산되도록 한다. 예컨대 산화 인듐-주석(Indium Tin Oxide, ITO)과 은 등 전극 재료는 전자 이동이 쉽게 일어나고, 그 밖에 솔더(solder) 또는 미세 금속 연결도 전자 이동 효과로 인해 공동(void)이 발생하고, 나아가 소자의 단선을 초래한다.

[0005] 상기 설명으로부터 알 수 있듯이, 고온 고전류(고전압) 작동 환경은 교류 전원에 사용될 수 있는 발광다이오드 조명 소자의 신뢰성을 크게 저하시킨다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 주요 목적은 적어도 서브 마운트(submount), 서브 마운트 위에 위치한 하나 이상의 전자소자, 및 서브 마운트 위에 위치한 하나 이상의 발광다이오드 어레이 칩을 포함하고, 상기 하나 이상의 발광다이오드 어레이

이 칩은 전자소자와 전기적으로 연결된 발광소자를 제공하는 것이다.

[0007] 본 발명의 두 번째 목적은 상기 전자소자 및 발광다이오드 어레이 칩과 전기적으로 연결되는 서브 마운트 위에 위치한 하나 이상의 본딩 패드(bonding pad) 를 제공하는 것이며, 본딩 패드를 통해 고압 교류 전원 공급 장치와 연결되어 교류 전원을 발광소자를 공급한다.

[0008] 본 발명의 세 번째 목적은 상기 전자소자가 발광소자의 효율을 향상시키는 정류 유닛, 레지스터 유닛, 커패시터 유닛 또는 인덕턴스 유닛 등 수동 소자인 발광소자를 제공하는 것이다.

과제의 해결 수단

[0009] 본 발명의 발광소자는 하나 이상의 발광다이오드 어레이 칩을 구비하며, 상기 발광다이오드 어레이 칩은 직렬 또는 병렬 연결된 다수 개의 발광다이오드 유닛을 포함한다.

[0010] 본 발명은 다른 발광소자는 하나 이상의 발광다이오드 어레이 칩을 가지며, 상기 발광다이오드 어레이 칩은 다수 개의 발광다이오드 유닛을 포함하며, 직렬 연결된 폐쇄 회로로 배열된다.

[0011] 본 발명의 또 다른 발광소자는 하나 이상의 발광다이오드 어레이 칩을 가지며, 상기 발광다이오드 어레이 칩은 다수 개의 발광다이오드 유닛을 포함하고, 다수 개의 발광다이오드 유닛은 다수 개의 직렬 연결된 폐쇄 회로로 배열되고, 임의로 선택된 두 인접한 폐쇄 회로는 서로 다른 직렬 연결 방향을 가지며, 상기 인접한 폐쇄 회로는 공용 부분을 갖는다.

[0012] 본 발명은 또 다른 발광소자는 적어도 서브 마운트, 상기 서브 마운트 위에 위치한 하나 이상의 전자소자, 상기 서브 마운트 위에 위치한 하나 이상의 파랑 발광다이오드 어레이 칩, 상기 서브 마운트 위에 위치한 하나 이상의 빨강 발광다이오드 어레이 칩, 및 상기 서브 마운트 위에 위치하며 상기 전자소자, 상기 파랑 발광다이오드 어레이 칩 및 상기 빨강 발광다이오드 어레이 칩을 각각 전기적으로 연결시키는 도전성 회선을 포함한다.

도면의 간단한 설명

[0013] 도 1은 종래의 교류 전원에 사용되는 발광다이오드 조명 소자의 구조를 나타낸 개략도이다.

도 2a는 본 발명의 실시예의 평면 구조를 나타낸 개략도이다

도 2b는 본 발명의 실시예의 측면 구조를 나타낸 개략도이다.

도 2c는 본 발명의 다른 실시예의 측면 구조를 나타낸 개략도이다.

도 3은 본 발명의 또 다른 실시예의 평면 구조를 나타낸 개략도이다

도 4는 본 발명의 발광다이오드 어레이 칩의 측면 구조를 나타낸 개략도이다.

도 5a ~ 도 5d는 본 발명의 실시예의 발광다이오드 어레이 칩의 제조 공정을 나타낸 개략도이다.

도 6은 본 발명의 실시예의 발광다이오드 어레이 칩의 평면 구조를 나타낸 개략도이다.

도 7a와 도 7b는 본 발명의 실시예의 발광다이오드 어레이 칩의 전기 회로를 나타낸 개략도이다.

도 8은 본 발명의 실시예의 발광다이오드 어레이 칩의 다른 전기 회로를 나타낸 개략도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 발명의 발광소자에 대해 더욱 상세하고 완전하게 이해하려면 아래 설명과 도 2a ~ 도 8에 도시된 내용을 결합하여 참조하기 바란다.

[0015] 도 2a는 본 발명의 실시예의 평면 구조 개략도이고, 도 2b는 본 발명의 실시예의 측면 구조 개략도이다. 도 2a와 도 2b에 도시된 바와 같이, 발광소자(200)는 적어도 서브 마운트(submount, 20), 서브 마운트(20) 위에 위치한 하나 이상의 전자소자(22), 서브 마운트(20) 위에 위치한 다수 개의 발광다이오드 어레이 칩(light-emitting array chip, 24), 서브 마운트(20) 위에 위치한 본딩 패드(26), 및 서브 마운트(20) 위에 위치하며, 직렬 또는 병렬 방식으로 상기 전자소자(22), 발광다이오드 어레이 칩(24)과 본딩 패드(26)를 전기적으로 연결하는 도전성 회선(conductive trace, 28)을 포함한다. 임의로 인접된 두 발광다이오드 어레이 칩(24)은 간격(D)을 가지며 이 간격(D)은 10 μ m보다 크고, 바람직하게는 100 μ m보다 크다. 상기 본딩 패드(26)는 교류 전원 공급 장치(도시되지 않음)와 전기적으로 연결되고, 이 교류 전원 공급 장치는 일반 가정용 100V ~ 240V의 고압 교류 전류를 상기 발

광소자(200)에 공급한다.

- [0016] 상기 전자소자(22)는 정류소자(rectifier), 레지스터(resistor), 커패시터(capacitor), 인덕턴스 등 수동 소자(passive element)로 이루어진 군에서 선택되는 한 가지 이상의 유닛일 수 있다.
- [0017] 도 2c는 본 발명의 다른 실시예의 구조도이다. 도 2c에 도시된 바와 같이, 본 발명의 발광소자(200)도 서브 마운트(20) 위에 위치하고, 발광다이오드 어레이 칩(24)이 방출한 광선을 반사하는 반사층(21)을 포함하고, 서브 마운트(20)는 또한 상기 전자소자(22) 또는 발광다이오드 어레이 칩(24)을 수용하는 볼(bowl) 모양의 오목 구조(29)를 갖는다. 이 밖에, 상기 발광소자(200)는 발광다이오드 어레이 칩(24) 위에 위치한 파장 변환층(wavelength converting layer)(23) 및 서브 마운트(20)에 위치하면서 적어도 상기 발광다이오드 어레이 칩(24)을 피복하는 밀봉재(25)를 더 포함한다.
- [0018] 도 3은 본 발명의 다른 실시예의 평면 구조도이다. 도 3에 도시된 바와 같이, 발광소자(300)는 적어도 서브 마운트(30); 서브 마운트(30) 위에 위치한 정류소자(31); 서브 마운트(30) 위에 위치한 다수 개의 발광다이오드 어레이 칩(32); 서브 마운트(30) 위에 위치하며 발광다이오드 어레이 칩(32)과 직렬 연결된 하나 이상의 레지스터(34); 서브 마운트(30) 위에 위치하며 발광다이오드 어레이 칩(32) 및 레지스터(34)와 직렬 연결된 하나 이상의 커패시터(36); 서브 마운트(30) 위에 위치한 하나 이상의 본딩 패드(38); 및 서브 마운트(30) 위에 위치하며 상기 정류소자(31), 발광다이오드 어레이 칩(32), 커패시터(34), 레지스터(36)와 본딩 패드(38)를 전기적으로 연결하는 도전성 회선(39)을 포함한다. 정류소자(31)는 낮은 순방향 전압(low forward voltage) 및 높은 역방향 바이어스(high reversed biase)를 가지는 하나 이상의 다이오드 유닛이 배열되어 이루어진 브리지 정류 회로를 포함하고, 이 정류소자(31)를 통해 교류 전원 공급 장치가 제공하는 싸인과 교류 전류(AC)를 펄스 직류 전류(pulse DC)로 변환 후 발광소자(300)에 공급한다. 그 중, 낮은 순방향 전압과 높은 역방향 바이어스를 가지는 다이오드 유닛은 제너 다이오드(Zener Diode) 또는 쇼트키 다이오드(Schottky Diode)일 수 있고, 그 재료는 III-V족 화합물 또는 IV족 원소를 포함하는, 예를 들면 질화 갈륨(GaN)계열 재료, 인화 알루미늄 갈륨 인듐(AlGaInP)계열 재료, 또는 규소 등에서 선택된다. 임의로 두 인접된 발광다이오드 어레이 칩(32) 사이는 10 μ m보다 큰 간격을 가지고, 바람직하게는 100 μ m보다 큰 간격을 가진다. 이 밖에, 상기 본딩 패드(38)는 교류 전원 공급 장치(도시되지 않음)와 전기적으로 연결되고, 상기 교류 전원공급 장치(도시되지 않음)는 일반 가정용 100V ~ 240V의 고압 교류 전원을 상기 발광소자(300)에 공급한다.
- [0019] 도 4는 상기 실시예의 발광다이오드 어레이 칩의 측면 구조도이고, 도 4에 도시된 바와 같이, 발광다이오드 어레이 칩(400)은 기판(40), 기판(40) 위에 위치한 다수 개의 발광다이오드 유닛(light-emitting diode unit, 42), 기판(40) 위에 위치한 두 개 이상의 전극(44) 및 동 방향으로 직렬 또는 병렬하는 방식으로 다수 개의 발광다이오드 유닛(42)이 전극(44)과 전기적으로 연결되도록 하는 전기 접속 구조(46)를 포함한다. 상기 접속 구조(46)는 금속 와이어(wire) 또는 금속층(도시되지 않음)일 수 있고, 상기 전극(44)은 본 발명의 발광소자는 서브 마운트 위의 도전성 회선과 전기적으로 연결된다(도시되지 않음). 뿐만 아니라, 이 발광다이오드 어레이 칩(400)은 발광다이오드 유닛(42)의 수량과 연결 방식을 제어하는 것을 통해 발광다이오드 어레이 칩(400) 자체가 특정된 작동 전압을 가지도록 한다. 전압을 탄성적으로 설계할 수 있는 상기 발광다이오드 어레이 칩의 특징에 다수 개의 발광다이오드 어레이 칩(400)의 직렬 연결 설계를 결합하면, 본 발명의 발광소자는 일반 가정용 100V ~ 240V의 전압 조건에 부합되게 할 수 있다.
- [0020] 도 2 내지 도 4를 참조하면, 일반 조명 시스템(100)에 사용되는 110V의 교류 전력 시스템의 응용을 예로 들면, 전술한 다수 개의 발광다이오드 어레이 칩(32)은 2x2 배열의 매트릭스이고(도 3에 도시한 바와 같음), 그 중 하나 이상의 발광다이오드 어레이 칩(32)은 피크 파장(peak wavelength) 범위가 440 ~ 480나노미터인 파란 빛을 방출하는(파랑 발광다이오드 어레이 칩으로 정의한다) 질화 인듐 갈륨(InGaN) 발광층; 및 피크 파장(peak wavelength) 범위가 600 ~ 650나노미터인 빨간 빛을 방출하는(빨강 발광다이오드 어레이 칩으로 정의한다) 인화 알루미늄 갈륨 인듐(AlGaInP) 발광층을 포함한다. 파랑 발광다이오드 어레이 칩에는 혼합하여 백광을 방출하도록 파란 빛을 흡수하여 피크 파장 범위가 570 ~ 595나노미터인 황색 빛으로 변환하는 파장 변환층(황색 형광 분말로 정의함), 예를 들면, 상업용 YAG 또는 TAG 형광 분말 등을 도포(도 2c에 도시된 바와 같이)한다. 서로 다른 색온도(color temperature)의 요구를 만족시키기 위하여, 상기 파랑 및/또는 빨강 발광다이오드 어레이 칩의 개수, 상기 파랑 및/또는 빨강 발광다이오드 어레이 칩의 칩 면적, 또는 상기 파랑 및/또는 빨강 발광다이오드 어레이 칩의 다이오드 유닛의 수량을 조절하거나 또는 기타 색으로 변환하여 방출할 수 있는 형광 분말, 예를 들면 녹색 형광 분말을 피복함으로써 색온도 조절 요구를 만족시킬 수 있다. 각 실시예의 상세한 내용은 하기 표에 표시된 것과 같고, 하기 표의 제2 실시예를 상세하게 서술한다.

표 1

실시예 번호	교류 전력 시스템	파랑 발광다이오드 어레이 칩 수량	파랑 발광다이오드 유닛 수량	빨강 발광다이오드 어레이 칩 수량	빨강 발광다이오드 유닛 수량
1	AC110V	2	12	2	6
2	AC110V	3	8	1	12
3	AC220V	2	24	2	12
4	AC220V	3	16	1	24

[0021]

[0022]

상기 표의 제2 실시예는 본 발명에 따른 워م 백광(warm white light)을 방출하는 발광소자이고, 모든 파랑 발광다이오드 어레이 칩의 발광 출력과 모든 빨강 발광다이오드 어레이 칩의 발광 출력의 비는 약 3:1이다. 상기 발광소자는 파랑 및 빨강 발광다이오드 어레이 칩을 각각 3개 및 1개를 포함한다. 파랑 발광다이오드 어레이 칩에서 직렬 연결된 발광다이오드 유닛(파랑 발광다이오드 유닛으로 정의한다)의 수량이 8개이며, 빨강 발광다이오드 어레이 칩에서 직렬 연결된 발광다이오드 유닛(빨강 발광다이오드 유닛으로 정의한다)의 수량은 12개이다. 따라서 발광소자는 모든 파랑 발광다이오드 유닛과 모든 빨강 발광다이오드 유닛의 비율은 24:12 또는 2:1이다. 또한 각 파랑 및 빨강 발광다이오드 유닛의 순방향 바이어스의 값은 각각 3V 및 2V이다. 따라서, 상기 각 파랑 및 빨강 발광다이오드 어레이 칩은 24V인 고압 직류 어레이 칩이며, 이들이 직렬 연결되어 형성한 전체 2×2 매트릭스는 96V의 부하이다. 구동할 때, 상기 발광소자가 방출하는 파랑 빛 및 빨강 빛 출력비는 약 3:1이다. 상기 매트릭스를 소정의 레지스터 및 전술한 브리지 정류 회로를 구비하는 정류소자에 직렬 연결하면, 110V 교류 전력 시스템에 사용되는 발광소자를 형성할 수 있다. 본 발명의 실시예에서, 모든 파랑 발광다이오드 어레이 칩과 모든 빨강 발광다이오드 어레이 칩의 발광 출력의 비는 약 2 내지 4이고, 2.6 ~ 3.4인 것이 바람직하다. 또는 상기 발광소자는 모든 파랑과 빨강 발광다이오드 유닛의 수량의 비는 약 4/3 ~ 8/3이고, 색온도의 범위를 2000K ~ 5000K로 제어하여 난색 계열의 백광을 방출시키며 바람직하게는 색온도 범위가 2000K ~ 3500K인 워م 백광을 방출시킨다. 본 발명의 또 다른 실시예에서, 상기 빨강 발광다이오드 어레이 칩은 다수 개의 직렬 연결된 비어레이식(non-array-type) 빨강 발광다이오드 칩에 의해 대체될 수도 있고, 상기 다수 개의 비어레이식 빨강 발광다이오드 칩이 직렬 연결되는 칩의 수량은 대체된 빨강 발광다이오드 어레이 칩이 갖는 빨강 발광다이오드 유닛의 수량과 동일하다. 각각의 상기 비어레이식 빨강 발광다이오드 칩은 단지 하나의 상기 빨강 발광다이오드 유닛을 갖고, 그 순방향 바이어스의 값은 약 2V이다.

[0023]

도 5a 내지 도 5d는 또 다른 발광다이오드 어레이 칩의 제조 공정을 나타내는 개략도이다. 도 5a에 도시된 바와 같이, 기판(50)을 제공하며, 유기금속화학기상증착법(metal-organic chemical vapor deposition)(MOCVD)으로 기판(50) 위에 에피텍셀 적층(52)을 형성하고, 상기 에피텍셀 적층(52)은 적어도 아래부터 위로 제1 도전형 반도체층(520), 활성층(522), 및 제2 도전형 반도체층(524)을 포함하고, 상기 에피텍셀 적층(52)의 재료는 알루미늄(Al), 갈륨(Ga), 인듐(In), 질소(N), 인(P), 또는 비소(As)를 포함하는 반도체 물질, 예를 들면 질화갈륨(GaN)계 재료 또는 인화 알루미늄 갈륨 인듐(AlGaInP)계 재료 등에서 선택된다.

[0024]

이어서, 도 5b에 도시된 바와 같이, 포토 에칭 기술을 이용하여 상기 에피텍셀 적층(52)을 식각하여 다수 개의 홈(53)을 형성하고, 이로써 기판(50) 위에 다수 개의 다이오드 유닛(54)이 형성되며, 상기 다이오드 유닛(54)은 발광다이오드 유닛(540/540')과 정류다이오드 유닛(542)을 포함한다. 그 밖에, 다이오드 유닛(54)은 에피텍시 성장방식으로 직접 기판(50)에 성장될 수 있는 외에 또 양면 기판 전이(double substrate transfer) 방식으로 원 성장 기판(50)을 제거 후, 접착층 또는 직접 가압/가열하는 방식을 통해 다이오드 유닛(54)을 다른 기판에 접합함으로써 원 성장 기판(50)을 대체한다. 예를 들면, 열전도계수 또는 투광도가 원 성장기판(50)보다 좋은 고열전도성 기판 또는 투광 기판(50)으로 발광다이오드 어레이 칩의 열 방출 및 빛 추출 효율을 향상시킨다. 상술한 빨강 발광다이오드 어레이 칩 또는 비어레이식 빨강 발광다이오드 칩을 예로 들면, 그 중 빨강 발광다이오드 유닛은 접합 방식으로 금속, 산화물 또는 유기고분자 등 재료의 접착층을 통해 다른 고열전도성 기판 또는 투광 기판 위에 접합시키는 것이 바람직하다.

[0025]

이어서, 도 5c에 도시한 바와 같이, 재차 포토 에칭 기술을 이용하여 상기 다이오드 유닛(54)을 식각하여, 다이오드 유닛(54)으로 하여금 일부 제1 도전형 반도체층(520)이 노출되도록 한다.

[0026]

마지막으로, 도 5d에 도시된 바와 같이, 기판에 전극(56)을 형성하여, 앞서 서술한 서브 마운트 위의 도전성 회선(도시되지 않음)과 전기적으로 연결시키며, 또한 다수 개의 전기 접속 구조(58)를 형성하여 서로 다른 다이오드 유닛(54)과 전극(56)을 전기적으로 연결한다. 본 실시예에서, 전기 접속 구조(58)는 다이오드 유닛(54)의 측

벽을 피복하는 절연층(580) 및 절연층(580) 위에 위치한 금속층(582)을 포함한다.

- [0027] 그 밖에, 상기 발광다이오드 유닛(540) 중, 임의의 발광다이오드 유닛(540)은 제1 도전형 반도체층(520)에 의해 전기 접속 구조(58)를 통해 인접한 발광다이오드 유닛(540)의 제2 도전형 반도체층(524)과 전기적으로 연결되며, 직렬 연결된 폐쇄 회로로 배열된다. 상술한 단계를 통해 발광다이오드 어레이 칩(500)을 형성한다.
- [0028] 도 6은 도 5d의 발광다이오드 어레이 칩(500)의 평면 구조도이다. 도 6에 도시된 바와 같이, 발광다이오드 어레이 칩(500)은 기판(50), 기판(50) 위에 위치한 다수 개의 다이오드 유닛(54), 기판(50) 위에 위치한 전극(56a/56b), 및 직렬 또는 병렬 방식으로 서로 다른 다이오드 유닛(54)과 전극(56a/56b)을 연결시킨 전기 접속 구조(58)를 포함한다.
- [0029] 상기 다수 개의 다이오드 유닛(54)은 다수 개의 발광다이오드 유닛(540) 및 다수 개의 정류 발광다이오드 유닛(542a/542b/542c/542d)을 포함하고, 전극(56a)은 전기 접속 구조(58)를 통해 각각 정류 발광다이오드 유닛(542a)의 제1 도전형 반도체층(도시되지 않음) 및 정류 발광다이오드 유닛(542b)의 제2 도전형 반도체층(도시되지 않음)과 전기적으로 연결된다. 전극(56b)은 전기 접속 구조(58)를 통해 각각 정류 발광다이오드 유닛(542c)의 제1 도전형 반도체층(도시되지 않음) 및 정류 발광다이오드 유닛(542d)의 제2 도전형 반도체층(도시되지 않음)과 전기적으로 연결된다. 그 밖에, 발광다이오드 유닛(540)은 배열되어 직렬 연결된 폐쇄 회로를 형성하고, 정류 발광다이오드 유닛(542a/542b/542c/542d)은 각각 상기 폐쇄 회로 중의 서로 다른 끝점(w/x/y/z)에 연결되어 브리지 회로를 형성한다.
- [0030] 도 7a와 도 7b는 상기 발광다이오드 어레이 칩의 회로도이다. 화살표 방향은 발광다이오드 어레이 칩에 전류가 공급될 때 전류의 경로 방향이고, 도 7a에 도시된 바와 같이, 전류가 전극(56a)에서 발광다이오드 어레이 칩(500)으로 유입될 때, 전류는 정류다이오드 유닛(542a), 폐쇄 회로 중의 일부 발광다이오드 유닛(540, 화살표에 따른 경로), 정류다이오드 유닛(542c)을 흘러 지나고, 전극(56b)을 통해 발광다이오드 어레이 칩(500)으로부터 유출된다. 상대적으로, 도 7b에 도시된 바와 같이, 전류가 전극(56b)에서 발광다이오드 어레이 칩(500)으로 유입될 때, 전류는 정류다이오드(542d), 폐쇄 회로에서 일부 발광다이오드 유닛(540, 화살표에 따른 경로), 정류다이오드(542b)를 흘러 지나고, 전극(56a)을 통해 발광다이오드 어레이 칩(500)으로부터 유출된다.
- [0031] 도 8은 본 발명의 실시예의 발광다이오드 어레이 칩의 다른 회로도이다. 도 8에 도시된 바와 같이, 발광다이오드 어레이 칩(800) 중의 다수 개의 발광다이오드 유닛(82)은 다수 개의 직렬 연결된 폐쇄 회로(A/B) 및 하나의 공용 회로(C)로 배열되고, 그 중 인접된 폐쇄 회로의 전기적 직렬 연결 방향이 서로 다르다. 본 실시예에서, 폐쇄 회로(A)는 시계 방향으로 직렬 연결되고, 폐쇄 회로(B)는 역시계 방향으로 직렬 연결되며, 상기 인접된 폐쇄 회로(A)와 폐쇄 회로(B)는 적어도 공용 회로(C)를 갖는다. 뿐만 아니라, 발광다이오드 어레이 칩(800)은 다수 개의 정류다이오드 유닛(84)을 더 포함하고, 각각 폐쇄 회로(A/B) 중의 서로 다른 4개 끝점과 서로 연결되어 브리지 회로를 형성함으로써 정류 기능을 제공한다.
- [0032] 상술한 실시예는 단지 본 발명의 기술사상 및 특징을 설명하기 위한 것일 뿐, 그 목적은 당업자가 본 발명의 내용을 이해하고 이를 근거로 실시할 수 있게 하기 위한 것이지, 본 발명의 권리범위를 한정하는 것은 아니다. 즉 본 발명에 게시한 정신에 따른 균등한 변화 또는 수정은 여전히 본 발명의 권리범위에 속한다.

부호의 설명

- [0033] 100 : 조명 소자
- 12 : 발광다이오드 어레이 칩
- 120 : 기판
- 200 : 발광소자
- 21 : 반사층
- 23 : 파장 변환층
- 25 : 밀봉재
- 28 : 도전성 회선
- 30 : 서브 마운트

32 : 발광다이오드 어레이 칩
36 : 커패시터
39 : 도전성 회선
40 : 기관
44 : 전극
500 : 발광다이오드 어레이 칩
52 : 에피택셜 적층
522 : 활성층
54 : 다이오드 유닛
540 : 발광다이오드 유닛
56 : 전극
580 : 절연층
542a : 정류다이오드 유닛
542c : 정류다이오드 유닛
56a : 전극
10 : 서브 마운트
14 : 본딩 패드
122 : 발광다이오드 유닛
20 : 서브 마운트
22 : 전자소자
24 : 발광다이오드 어레이 칩
26 : 본딩 패드
300 : 발광소자
31 : 정류소자
34 : 레지스터
38 : 본딩 패드
400 : 발광다이오드 어레이 칩
42 : 발광다이오드 어레이 칩
46 : 전기 접속 구조
50 : 기관
520 : 제1 도전형 반도체층
524 : 제2 도전형 반도체층
540 : 발광다이오드 유닛
542 : 정류다이오드 유닛
58 : 전기 접속 구조
582 : 금속층

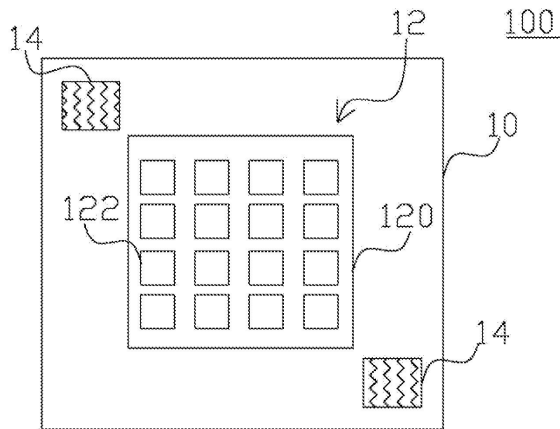
542b : 정류다이오드 유닛

542d : 정류다이오드 유닛

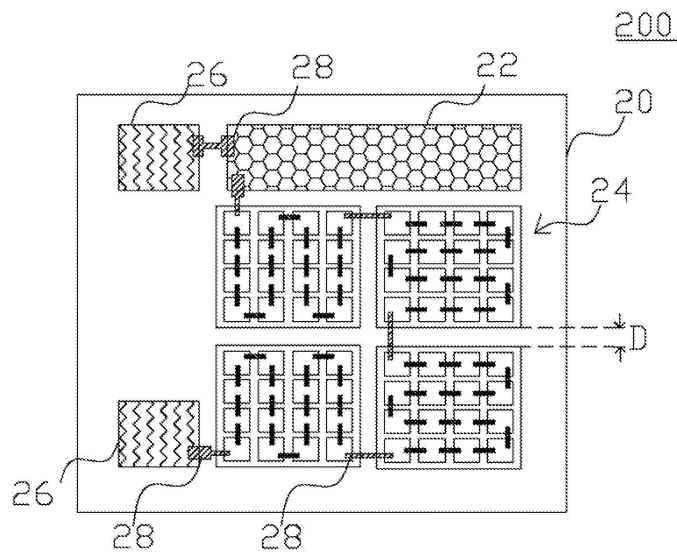
56b : 전극

도면

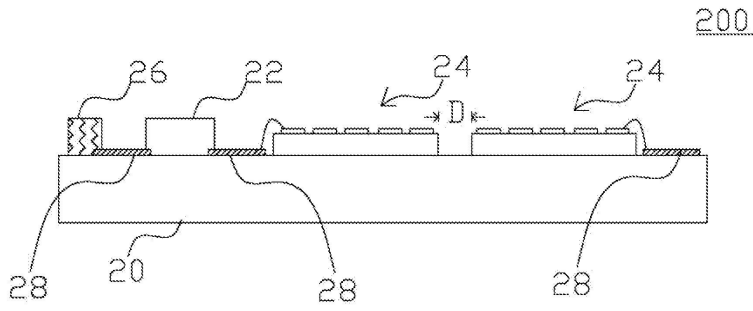
도면1



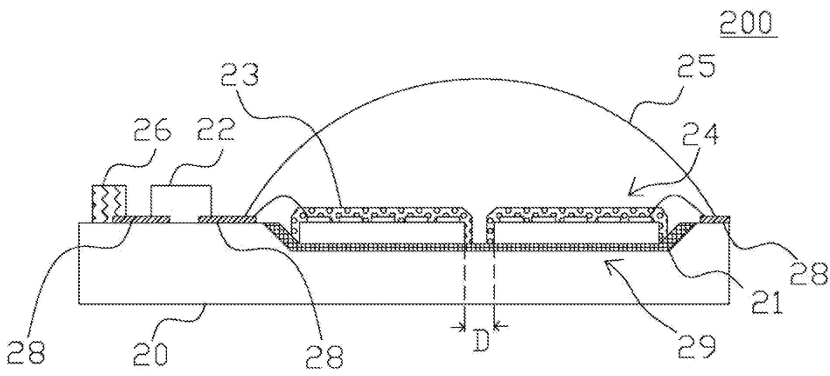
도면2a



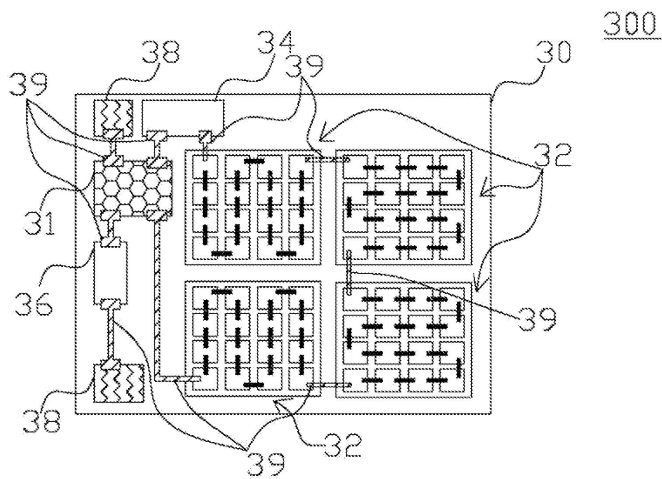
도면2b



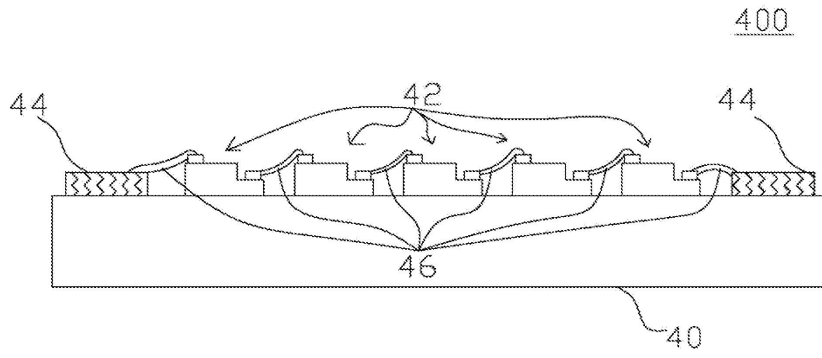
도면2c



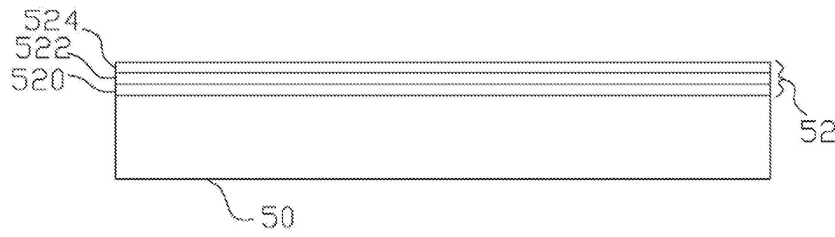
도면3



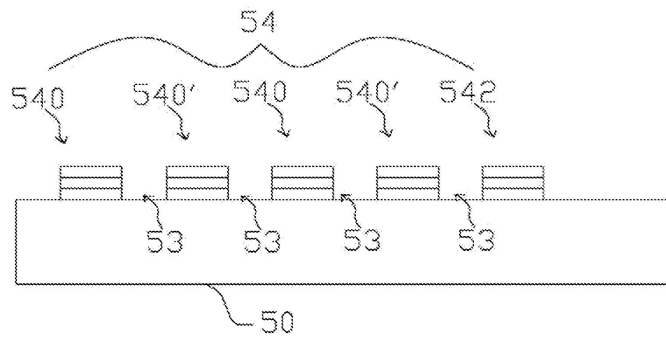
도면4



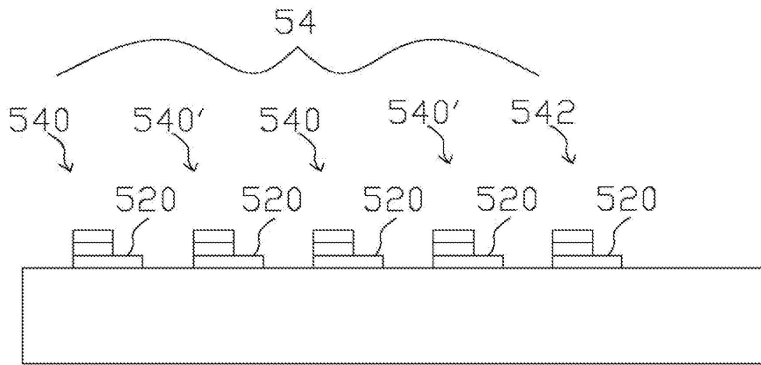
도면5a



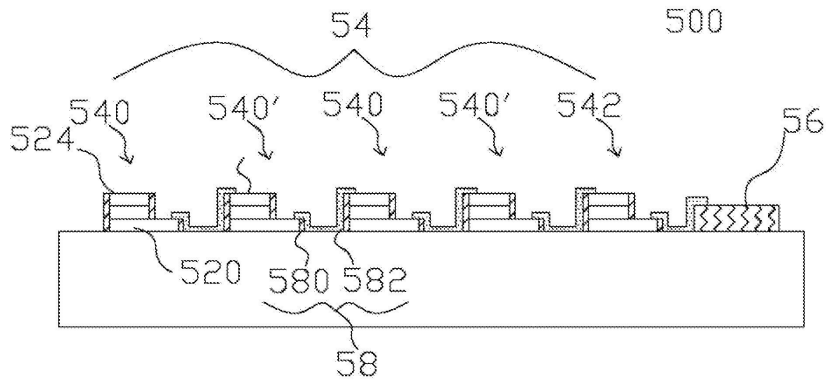
도면5b



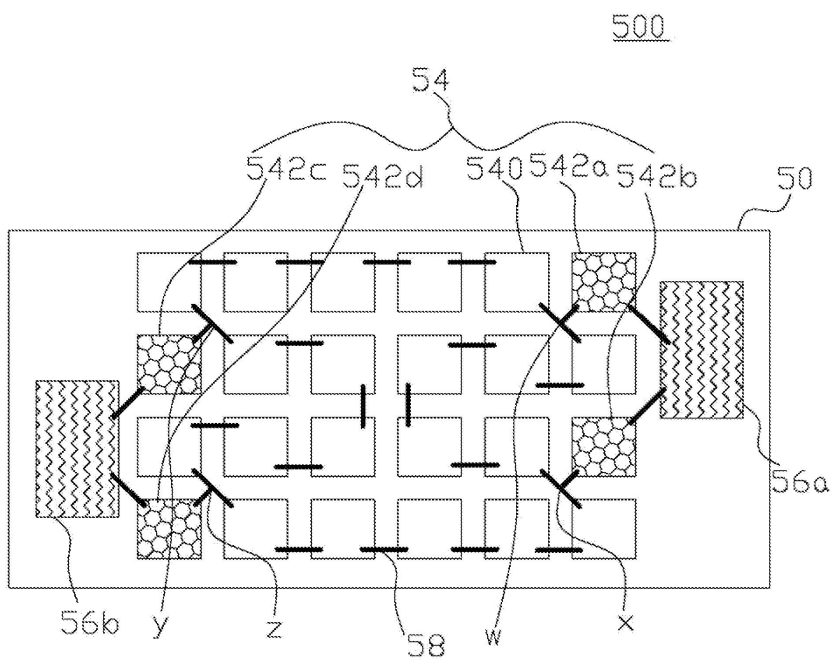
도면5c



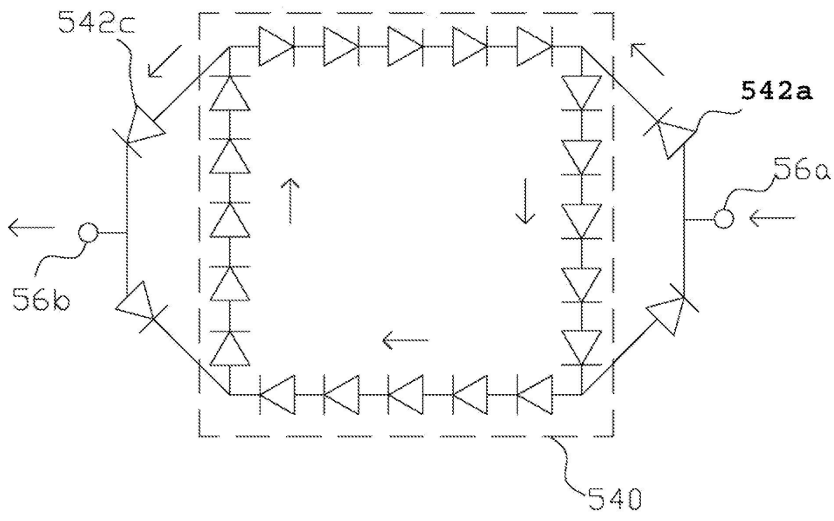
도면5d



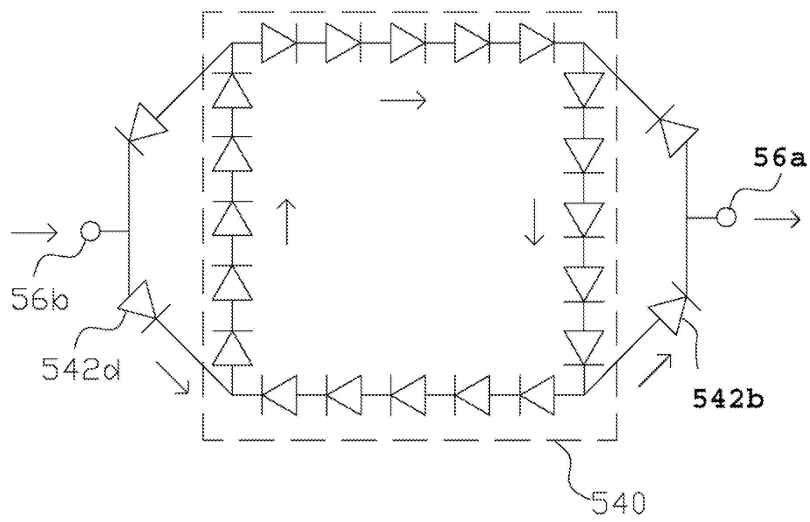
도면6



도면7a



도면7b



도면8

