



(12) 发明专利

(10) 授权公告号 CN 101257563 B

(45) 授权公告日 2010.09.08

(21) 申请号 200810082264.0

(22) 申请日 2008.02.29

(30) 优先权数据

2007-053340 2007.03.02 JP

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 小野俊明 野田智之 高桥秀和

(74) 专利代理机构 中国国际贸易促进委员会专
利商标事务所 11038

代理人 魏小薇

(51) Int. Cl.

H04N 3/15(2006.01)

审查员 崔皓

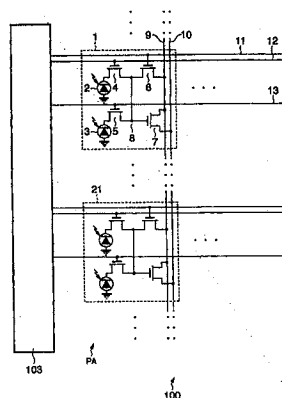
权利要求书 1 页 说明书 7 页 附图 7 页

(54) 发明名称

成像设备和成像系统

(57) 摘要

本发明提供一种成像设备和成像系统。成像设备包括像素单元阵列和驱动单元。各像素单元包括多个光电转换单元、所述多个光电转换单元所共用的电荷-电压转换器、把由所述多个光电转换单元生成的电荷传输给电荷-电压转换器的多个传输单元、把基于电荷的信号输出到信号线的输出单元、以及设置电荷-电压转换器的电位的设置单元。各像素单元根据电荷-电压转换器中设置的电位被选择或不被选择。驱动单元驱动像素单元阵列,以便输出单元连续地将基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线,而不执行使所述被选择的像素单元成为未选择状态的操作。



1. 一种成像设备,其包括具有二维排列的多个像素单元的像素单元阵列和驱动该像素单元阵列的驱动单元,其中

各像素单元包括多个光电转换单元、电荷-电压转换器、多个传输单元、输出单元、以及设置单元,其中,所述电荷-电压转换器由所述多个光电转换单元共用,所述多个传输单元用于把由所述多个光电转换单元生成的电荷传输给所述电荷-电压转换器,所述输出单元用于把基于传输给所述电荷-电压转换器的电荷的信号输出到信号线,所述设置单元用于设置所述电荷-电压转换器的电位,各像素单元根据由设置单元在电荷-电压转换器中设置的电位而被选择或不被选择,以及

所述驱动单元驱动像素单元阵列,以便输出单元连续地将基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线,而不执行使所述被选择的像素单元成为未选择状态的操作。

2. 根据权利要求1的设备,其中

驱动单元驱动像素单元阵列,以在输出单元连续地将所述基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线之后,至少使所述被选择的像素单元成为未选择状态。

3. 根据权利要求2的设备,其中

驱动单元驱动像素单元阵列,以在输出单元连续地将所述基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线之后,使所述多个像素单元成为未选择状态。

4. 根据权利要求1的设备,其中

驱动单元驱动像素单元阵列,以便输出单元经由使设置单元重置电荷-电压转换器的电位的操作,连续地将所述基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线。

5. 根据权利要求1的设备,其中

驱动单元驱动像素单元阵列,以在输出单元连续地将所述基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线之后,在被选择的像素单元成为未选择状态之前,重置未选择的像素单元中的多个光电转换单元。

6. 一种成像系统,包括:

根据权利要求1的成像设备;

把光导向成像设备的光学系统;和

处理从成像设备输出的信号以生成图像数据的信号处理单元。

成像设备和成像系统

技术领域

[0001] 本发明涉及一种成像设备和一种成像系统。

背景技术

[0002] 已提议了不包括选择晶体管、并且多个光电转换单元共享一个重置晶体管和一个放大晶体管的像素单元,用于减小诸如 CMOS 图像传感器之类的成像设备中的像素面积,如日本专利特开第 2004-172950 号中所公开的。

[0003] 在日本专利特开第 2004-172950 号中所公开的技术中,全局选择信号线被设置为低电位,在每次读出信号时所有像素单元的重置晶体管导通,从而使所有像素单元成为未选择状态。然后,全局选择信号线被设置为高电位,被选择的像素单元的重置晶体管导通,从而只选择被选择的像素单元。即,必须频繁地转换全局选择信号线的电位。全局选择信号线连接到所有像素单元。由于该原因,当像素单元数量增大时,线路的寄生电容增大,并且充电/放电时间变长。因此,从像素单元读出信号时需要很长的时间来切换电位。因此很难高速地从像素单元读出信号。

发明内容

[0004] 本发明提供一种成像设备和一种成像系统,它们可以高速地从像素单元读出信号。

[0005] 根据本发明的第一方面,提供一种成像设备,其包括具有二维排列的多个像素单元的像素单元阵列和驱动该像素单元阵列的驱动单元,其特征在于,各像素单元包括多个光电转换单元、所述多个光电转换单元所共用的电荷-电压转换器、把由所述多个光电转换单元生成的电荷传输给电荷-电压转换器的多个传输单元、把基于传输给电荷-电压转换器的电荷的信号输出到信号线的输出单元、以及设置电荷-电压转换器的电位的设置单元,各像素单元根据由设置单元在电荷-电压转换器中设置的电位而被选择或不被选择,所述驱动单元驱动像素单元阵列,以便输出单元连续地将基于由被选择的像素单元中的多个光电转换单元生成的电荷的信号输出到信号线,而不执行使所述被选择的像素单元成为未选择状态的操作。

[0006] 根据本发明的第二方面,提供一种成像系统,其特征在于包括根据本发明第一方面的成像设备、把光导向该成像设备的像素阵列的光学系统、以及处理从该成像设备输出的信号以生成图像数据的信号处理单元。

[0007] 根据本发明,能够高速地从像素单元读出信号。

[0008] 参考附图,根据下列示例性实施例的描述,本发明的其他特征将变得明显。

附图说明

[0009] 图 1 是示出根据本发明的一个实施例的成像设备的布置的电路图;

[0010] 图 2 是示出驱动单元的电子快门操作的视图;

- [0011] 图 3 是示出驱动单元的驱动序列的视图；
- [0012] 图 4 是示出根据本发明的该实施例的成像设备的驱动时序的时序图；
- [0013] 图 5 是示出根据一个比较例的成像设备的驱动时序的时序图；
- [0014] 图 6 是示出图 4 和图 5 中的驱动时序之间的对比的示意视图；
- [0015] 图 7 是示出根据本发明的该实施例的变型的成像设备的驱动时序的时序图；和
- [0016] 图 8 是示出使用根据该实施例的成像设备的成像系统的布置的框图。

具体实施方式

[0017] 将参考图 1 描述根据本发明的一个实施例的成像设备 100。图 1 是示出根据本发明的该实施例的成像设备 100 的布置的电路图。图 1 中所示的所有 MOS 晶体管都是 N 型。MOS 晶体管在栅极电位为高时导通，在栅极电位为低时关断。

[0018] 成像设备 100 包括像素单元阵列 PA 和驱动单元 103，如图 1 所示。

[0019] 驱动单元 103 布置在像素单元阵列 PA 的外围。驱动单元 103 驱动像素单元阵列 PA 中的多个像素单元。驱动单元 103 例如是沿着垂直方向扫描像素单元阵列 PA 的垂直移位寄存器。

[0020] 图 1 没有示出用于读出输出到各列的列信号线 10 的信号的读出电路，和用于沿着水平方向扫描该读出电路的水平移位寄存器。

[0021] 像素单元阵列 PA 包括沿着行和列方向排列（二维排列）的多个像素单元（1，21，……）。

[0022] 像素单元 1 包括多个光电转换单元（2 和 3）、电荷 - 电压转换器 8、多个传输单元（4 和 5）、输出单元 7、以及设置单元 6。即，在像素单元 1 中，输出单元 7 和设置单元 6 被公共地提供给多个像素（多个光电转换单元）。

[0023] 所述多个光电转换单元（2 和 3）包括第一光电转换单元 2 和第二光电转换单元 3。第一光电转换单元 2 生成和累积对应于入射光的电荷。第一光电转换单元 2 例如是用于累积负电荷（电子）的光电二极管（PD）。第二光电转换单元 3 生成和累积对应于入射光的电荷。第二光电转换单元 3 例如是用于累积负电荷（电子）的光电二极管（PD）。

[0024] 电荷 - 电压转换器 8 被公共地提供给多个光电转换单元（2 和 3）。电荷 - 电压转换器 8 充当输出单元 7（将在后面描述）的输入单元。电荷 - 电压转换器 8 把由多个光电转换单元（2 和 3）生成的电荷转换成电压并保持它。更具体地，电荷 - 电压转换器 8 保持基于由多个光电转换单元（2 和 3）所生成的电荷的信号（电压）。电荷 - 电压转换器 8 例如是浮动扩散（FD）。

[0025] 多个传输单元（4 和 5）把由多个光电转换单元（2 和 3）生成的电荷传输给电荷 - 电压转换器 8。更具体地，多个传输单元（4 和 5）接收在不同时刻变为有效的信号，并在不同时刻把由多个光电转换单元（2 和 3）生成的电荷传输给电荷 - 电压转换器 8。多个传输单元（4 和 5）包括第一传输单元 4 和第二传输单元 5。第一传输单元 4 在预定时刻把累积在第一光电转换单元 2 中的电荷传输给电荷 - 电压转换器 8。第一传输单元 4 例如是传输 MOS 晶体管。第二传输单元 5 在预定时刻把累积在第二光电转换单元 3 中的电荷传输给电荷 - 电压转换器 8。第二传输单元 5 例如是传输 MOS 晶体管。

[0026] 输出单元 7 把基于传输给电荷 - 电压转换器 8 的电荷的信号输出到列信号线 10。

在输出过程中,输出单元 7 放大基于电荷的信号。输出单元 7 例如是放大 MOS 晶体管。

[0027] 设置单元 6 设置电荷 - 电压转换器 8 的电位。设置单元 6 通过把电荷 - 电压转换器 8 的电位设为第一电位 (图 4 中的 V1) 来设置被选择状态,通过把电荷 - 电压转换器 8 的电位设为第二电位 (图 4 中的 V2) 设置未选择状态。设置单元 6 例如是重置 MOS 晶体管。第一电位使输出单元 (MOS 晶体管) 7 导通,并且需要高于使第一光电转换单元 2 重置所必需的电位。第二电位使输出单元 (MOS 晶体管) 7 关断,并且需要低于“‘例如列信号线 10 的电位’ + ‘使输出单元 7 (放大 NMOS 晶体管) 导通的阈值电压’”。

[0028] 如上文所述,像素单元 1 根据由设置单元 6 在电荷 - 电压转换器 8 中设置的电位而被选择或不被选择。

[0029] 注意,剩余的像素单元 21 等与像素单元 1 相同。

[0030] 接下来将参考图 2 和 3 描述成像设备 100 的驱动单元 103 的操作。图 2 是示出驱动单元 103 的电子快门操作的视图。图 3 是示出驱动单元 103 的驱动序列的视图。在图 2 中,纵坐标代表像素单元的位置,横坐标代表时刻。在图 3 中,横坐标代表时刻。

[0031] 在以下描述中,信号读出在第 n 块完成,累积电荷的清除 (光电转换单元的重置) 在第 m 块完成。包括在各像素单元中的多个光电转换单元共享输出单元 (放大 NMOS 晶体管),多行的读出在一个水平周期 HT 中执行。因此,在相同水平周期 HT 中执行读出的多行被表示为一个块。

[0032] 驱动单元 103 通过电子快门操作控制信号电荷的累积时间。更具体地,驱动单元 103 通过重置各光电转换单元来开始各光电转换单元的电荷累积操作,并且通过把各光电转换单元中累积的电荷传输给电荷 - 电压转换器来结束各光电转换单元的电荷累积操作。

[0033] 如图 2 所示,预定块 (第 n 块) 中累积的结束 (读出) 和另一块 (第 m 块) 中累积的开始在一个水平周期 HT 中执行。从累积电荷的清除 (光电转换单元的重置) 到信号读出的时间为累积时间。当 m 和 n 被设置为适当的值时,可以设定任意的累积时间。

[0034] 驱动单元 103 驱动像素单元阵列 PA 以便输出单元 7 连续地将信号输出到列信号线 10 (由“读出”指示),该信号基于由被选择的像素单元 (第 n 块) 中的多个光电转换单元 (2 和 3) 生成的电荷 (图 3)。在这种情况下,驱动单元 103 驱动像素单元阵列 PA 以便输出单元 7 连续地将基于电荷的信号输出到列信号线 10,而不执行使被选择的像素单元 (第 n 块) 成为未选择状态的操作 (由“FDLow”指示)。驱动单元 103 还驱动像素单元阵列 PA 以便输出单元 7 经由使设置单元 6 重置电荷 - 电压转换器 8 电位的操作 (由“FDHigh”指示) 而连续地将基于电荷的信号输出到列信号线 10。

[0035] 然后,在输出单元 7 连续地将基于电荷的信号输出到列信号线 10 之后,驱动单元 103 驱动像素单元阵列 PA 以便使该多个像素单元 (第 n 块和第 m 块) 成为未选择状态 (由“FDLow”指示)。

[0036] 在基于电荷的信号被连续地输出后,在该多个像素单元成为未选择状态之前,驱动单元 103 驱动像素单元阵列 PA 以便重置未选择状态的像素单元 (第 m 块) 中的多个光电转换单元 (2 和 3)。

[0037] 接下来参考图 4 到 6 描述成像设备 100 的驱动单元 103 的操作的细节。

[0038] 图 4 为示出根据本发明的本实施例的成像设备 100 的驱动时序的时序图。参考图 4, Vres 指示输入到全局选择信号线 9 的电位的电平。Presa 是输入到除了第 n 块和第 m 块

之外的所有块的重置驱动线 11(见图 1)的脉冲。Pres 为输入到第 n 块的重置驱动线 11 的脉冲。Presr 是输入到第 m 块的重置驱动线 11 的脉冲。Ptx1 是输入到第 n 块的第一电荷传输驱动线 12(见图 1)的脉冲。Ptx2 是输入到第 n 块的第二电荷传输驱动线 13(见图 1)的脉冲。Ptxr1 是输入到第 m 块的第一电荷传输驱动线 12 的脉冲。Ptxr2 是输入到第 m 块的第二电荷传输驱动线 13 的脉冲。

[0039] 图 5 是示出根据一个比较例的成像设备的驱动时序的时序图。

[0040] 图 6 是示出图 4 和 5 中的驱动时序之间的对比的示意视图。

[0041] 在不具有选择晶体管的像素单元中选择要读出的块的第一条件如下。驱动单元 103 驱动像素单元阵列 PA 以把被选择的块的电荷 - 电压转换器 8 设为高电位 (V1) 并且把未选择的块的电荷 - 电压转换器 8 设为低电位 (V2)。通过该操作,被选择的块的输出单元 (晶体管)7 导通,未选择的块的输出单元 (晶体管)7 关断。因此,被选择的块的信号可以输出到列信号线 10。

[0042] 清除累积电荷 (重置光电转换单元)的第二条件如下。驱动单元 103 驱动像素单元阵列 PA 以把电荷 - 电压转换器 8 设为高电位,然后使多个传输单元 (4 和 5) 导通。执行累积电荷清除的第 m 块不同于执行信号电荷读出的第 n 块。即,第 m 块是未选择的块。当要读出第 n 块的信号时,需要把第 m 块的电荷 - 电压转换器 8 设为低电位。更具体地,第 m 块的电荷 - 电压转换器 8 必须在清除累积电荷的操作中设为高电位 (V1),并且在读出第 n 块的信号电荷时设为低电位 (V2)。

[0043] 图 4 和 5 中所示的驱动时序满足这些条件。

[0044] 接下来将详细描述根据图 5 中的该比较例的成像设备的驱动时序。

[0045] 在 Vres 为高电位 (V1) 的时段 T1a 中,Presr 和 Ptxr1 变为高。累积在第 m 块的第一光电转换单元 2 中的电荷被清除 (重置)。

[0046] 在 Vres 为低电位 V2 的时段 T2a 中,Presr、Presa 和 Pres 变为高。所有块的电荷 - 电压转换器 8 设为低电位以使这些块成为未选择状态。

[0047] 然后,在 Vres 为高电位 V1 的时段 T3a 中,Pres 变为高。第 n 块的电荷 - 电压转换器 8 被设置 (重置) 为高电位 V1 以选择该块。

[0048] 在时段 T4a 中,Ptx1 变为高以将累积在第 n 块的第一光电转换单元 2 中的电荷读出到列信号线 10。这时,在 Ptx1 变为高之前和之后,执行列信号线 10 的电位的相关双采样,从而检测累积在第 n 块的第一光电转换单元 2 中的电荷量。

[0049] 在 Vres 为高电位 V1 的时段 T5a 中,Presr 和 Ptxr2 变为高。累积在第 m 块的第二光电转换单元 3 中的电荷被清除 (重置)。

[0050] 在 Vres 为低电位 V2 的时段 T6a 中,Presr、Presa 和 Pres 变为高。所有块的电荷 - 电压转换器 8 被设置为低电位 V2 以使这些块成为未选择状态。

[0051] 然后,在 Vres 为高电位 V1 的时段 T7a 中,Pres 变为高。第 n 块的电荷 - 电压转换器 8 被设置 (重置) 为高电位 V1 以选择该块。

[0052] 在时段 T8a 中,Ptx2 变为高以把累积在第 n 块的第二光电转换单元 3 中的电荷读出到列信号线 10。这时,在 Ptx2 变为高之前和之后,执行列信号线 10 的电位的相关双采样,从而检测累积在第 n 块的第二光电转换单元 3 中的电荷量。

[0053] 如上文所述,在图 5 所示的驱动时序中,在从第 n 块的第一光电转换单元 2 和第二

光电转换单元 3 读出电荷的水平周期 HTa 中,全局选择信号线 9 的电位 Vres 切换两次。全局选择信号线 9 连接到所有像素单元。由于该原因,当像素单元的数量增大时,线路的寄生电容增大,充电 / 放电时间变长。因此,从像素单元读出信号时需要很长的时间来切换电位。因此很难高速地从像素单元读出信号。

[0054] 第 m 块的电荷清除操作和电位 Vres 的切换紧接在用于第 n 块的电荷读出操作的信号 Ptx1 或 Ptx2 变为高的时段之前完成。如果电荷清除操作或电位 Vres 的切换导致过渡电流 (transient current) 流过,则像素的电源电压或地电位变动。这大大影响紧接其后的电荷读出操作。更具体地,可能发生阴影 (shading) 等。

[0055] 接下来,将描述图 4 所示的根据本发明的该实施例的成像设备的驱动时序,与根据图 5 所示的比较例的成像设备的驱动时序进行对比。

[0056] 在 Vres 为高电位 V1 的时段 T1 中,Pres 变为高。第 n 块的电荷 - 电压转换器 8 被设置 (重置) 为高电位 V1 以选择该块。

[0057] 在时段 T2 中,Ptx1 变为高,以把累积在第 n 块的第一光电转换单元 2 中的电荷读出到列信号线 10。这时,在 Ptx1 变为高之前和之后,执行列信号线 10 的电位的相关双采样,从而检测累积在第 n 块的第一光电转换单元 2 中的电荷量。

[0058] 在 Vres 为高电位 V1 的时段 T3 中,Pres 变为高。第 n 块的电荷 - 电压转换器 8 再次被设置 (重置) 为高电位以保持该块被选择。

[0059] 在时段 T4 中,Ptx2 变为高以把累积在第 n 块的第二光电转换单元 3 中的电荷读出到列信号线 10。这时,在 Ptx2 变为高之前和之后,执行列信号线 10 的电位的相关双采样,从而检测累积在第 n 块的第二光电转换单元 3 中的电荷量。

[0060] 在 Vres 为高电位 V1 的时段 T5 中,Presr、Ptxr1 和 Ptxr2 变为高。累积在第 m 块的第一光电转换单元 2 和第二光电转换单元 3 中的电荷被清除 (重置)。

[0061] 在 Vres 为低电位 V2 的时段 T6 中,Presr、Presa 和 Pres 变为高。所有块的电荷 - 电压转换器 8 被设为低电位以使这些块成为未选择状态。

[0062] 如上文所述,在图 4 所示的时序中,在从第 n 块的第一光电转换单元 2 和第二光电转换单元 3 读出电荷的水平周期 HT 中,全局选择信号线 9 的电位 Vres 只切换一次。这缩短从像素单元读出信号时用于电位切换的时间。本发明的该实施例的水平周期 HT 可以短于比较例的水平周期 HTa (见图 6)。因此能够高速地从像素单元读出信号。

[0063] 另外,第 m 块的第一光电转换单元 2 和第二光电转换单元 3 的电荷清除操作同时执行。这缩短从像素单元读出信号时的电荷清除操作时间。从该视点来看,本发明的实施例的水平周期 HT 也可以短于比较例的水平周期 HTa (见图 6)。因此能够高速地从像素单元读出信号。

[0064] 此外,由于全局选择信号线 9 的充电 / 放电次数也减少,因此消耗电流减小。

[0065] 第 m 块的电荷清除操作和电位 Vres 的切换在用于第 n 块的电荷读出操作的信号 Ptx1 或 Ptx2 变为高的时段之后进行。由于该原因,即使当电荷清除操作或电位 Vres 的切换导致过渡电流流过,并且像素的电源电压或地电位变动时,电荷读出操作也不会大受影响。因此能够减少阴影并且获得满意的图像信号。

[0066] 注意,在图 4 所示的时段 T6 中,驱动单元 103 可以驱动像素单元阵列 PA 以至少使被选择的像素单元成为未选择状态而非使所有像素单元成为未选择状态。

[0067] 还要注意, 尽管在成像设备的各像素单元中, 两个光电转换单元共享输出单元 (放大 MOS 晶体管), 但是本发明并不局限于此。例如, 即使当各像素单元中四个光电转换单元共享输出单元 (放大 MOS 晶体管) 时, 也可以获得与上文所述相同的效果。在这种情况下, 电荷清除操作和电位 V_{res} 的切换可以在每次读出两个块的信号时执行, 如图 4 所示。作为替换方案, 电荷清除操作和电位 V_{res} 的切换可以在每次读出四个块的信号时完成。

[0068] 如图 7 所示, 清除第 m 块的第一光电转换单元 2 中的累积电荷的操作的时段 T51 可以与清除第 m 块的第二光电转换单元 3 中的累积电荷的操作的时段 T52 分离。各光电转换单元的累积时间是从电荷清除操作到电荷读出操作的时间。即, 当时段 T51 与时段 T52 分离时, 第一光电转换单元 2 的累积时间与第二光电转换单元 3 的累积时间可以很容易相等。

[0069] 图 8 示出使用根据本发明的成像设备 100 的成像系统的一个示例。

[0070] 如图 8 所示, 成像系统 90 主要包括光学系统、该成像设备 100 和信号处理单元。光学系统主要包括快门 91、拍摄镜头 92 和光阑 93。信号处理单元主要包括成像信号处理电路 95、A/D 转换器 96、图像信号处理单元 97、存储单元 87、外部 I/F 单元 89、时序发生器 98、总体控制 / 算术单元 99、记录介质 88 和记录介质控制 I/F 单元 94。信号处理单元不总是需要具有记录介质 88。

[0071] 快门 91 在光路上被设置在拍摄镜头 92 的前面以控制曝光。

[0072] 照相镜头 92 折射入射光并使对象在成像设备 100 上成像。

[0073] 光阑 93 在光路上被设置在拍摄镜头 92 和成像设备 100 之间, 以调节从拍摄镜头 92 导向成像设备 100 的光量。

[0074] 成像设备 100 把形成于像素单元阵列 PA 上的对象图像转换成图像信号。成像设备 100 从像素单元阵列 PA 读出图像信号并把它输出。

[0075] 成像信号处理电路 95 连接到成像设备 100 以处理从成像设备 100 输出的图像信号。

[0076] A/D 转换器 96 连接到成像信号处理电路 95 以把从成像信号处理电路 95 输出的经过处理的图像信号 (模拟信号) 转换成数字信号。

[0077] 图像信号处理单元 97 连接到 A/D 转换器 96 以执行各种算术过程, 例如对从 A/D 转换器 96 输出的图像信号 (数字信号) 的校正, 从而生成图像数据。图像数据被提供给存储单元 87、外部 I/F 单元 89、总体控制 / 算术单元 99 和记录介质控制 I/F 单元 94。

[0078] 存储单元 87 连接到图像信号处理单元 97 以存储从图像信号处理单元 97 输出的图像数据。

[0079] 外部 I/F 单元 89 连接到图像信号处理单元 97。从图像信号处理单元 97 输出的图像数据经由外部 I/F 单元 89 传输到外部装置 (例如, 个人计算机)。

[0080] 时序发生器 98 连接到成像设备 100、成像信号处理电路 95、A/D 转换器 96 和图像信号处理单元 97 以向它们提供时序信号。成像设备 100、成像信号处理电路 95、A/D 转换器 96 和图像信号处理单元 97 与时序信号同步地工作。

[0081] 总体控制 / 算术单元 99 连接到时序发生器 98、图像信号处理单元 97 和记录介质控制 I/F 单元 94 以控制它们。

[0082] 记录介质 88 可拆卸地连接到记录介质控制 I/F 单元 94。从图像信号处理单元 97 输出的图像数据经由记录介质控制 I/F 单元 94 记录在记录介质 88 中。

[0083] 上述布置允许在成像设备 100 获得满意的图像信号的情况下获得满意的图像（图像数据）。

[0084] 虽然已经参考示例性实施例描述了本发明，但是应该理解，本发明并不局限于公开的示例性实施例。应对下列权利要求的范围给予最宽的解释以便包括所有这样的修改以及等同结构和功能。

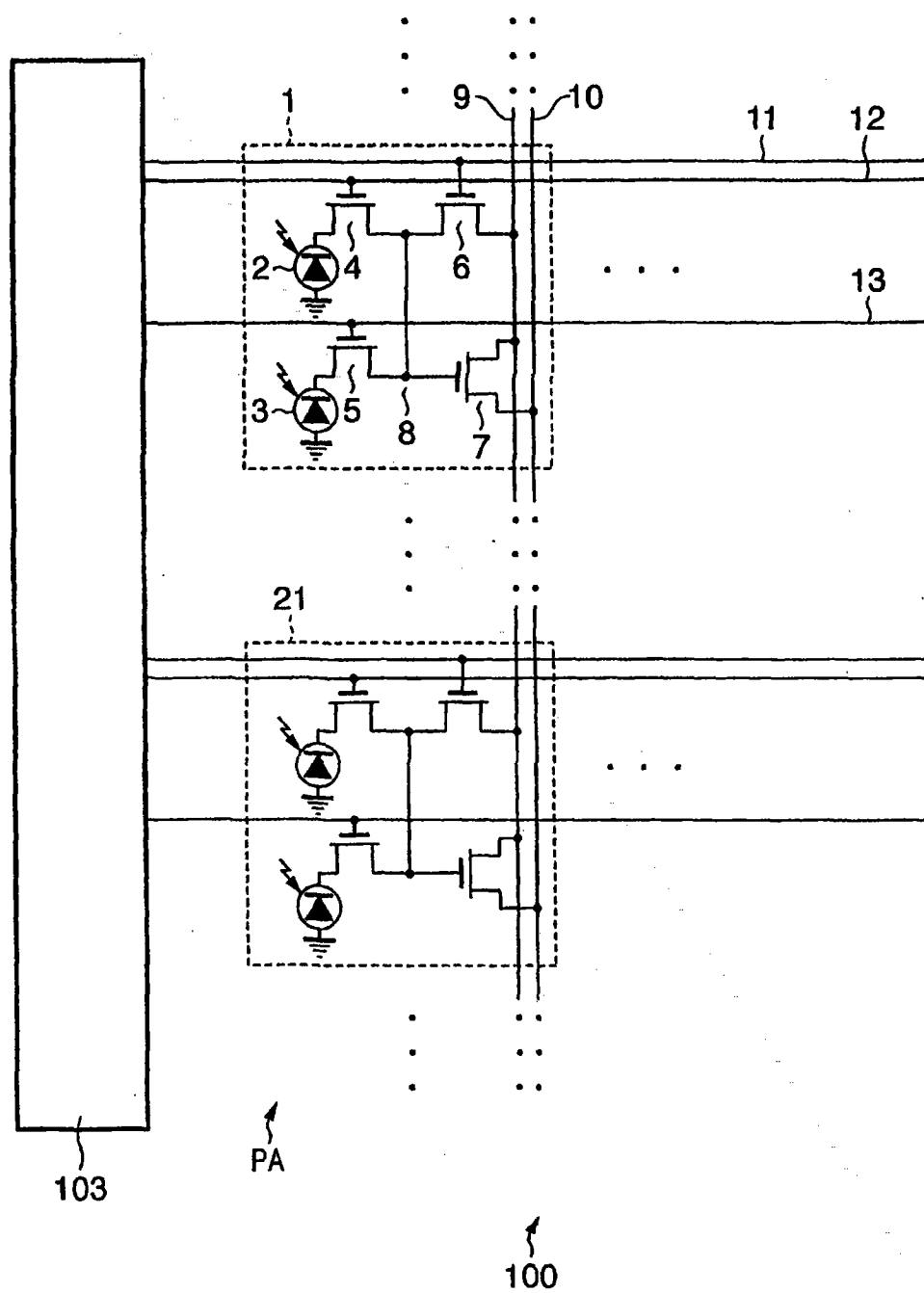


图1

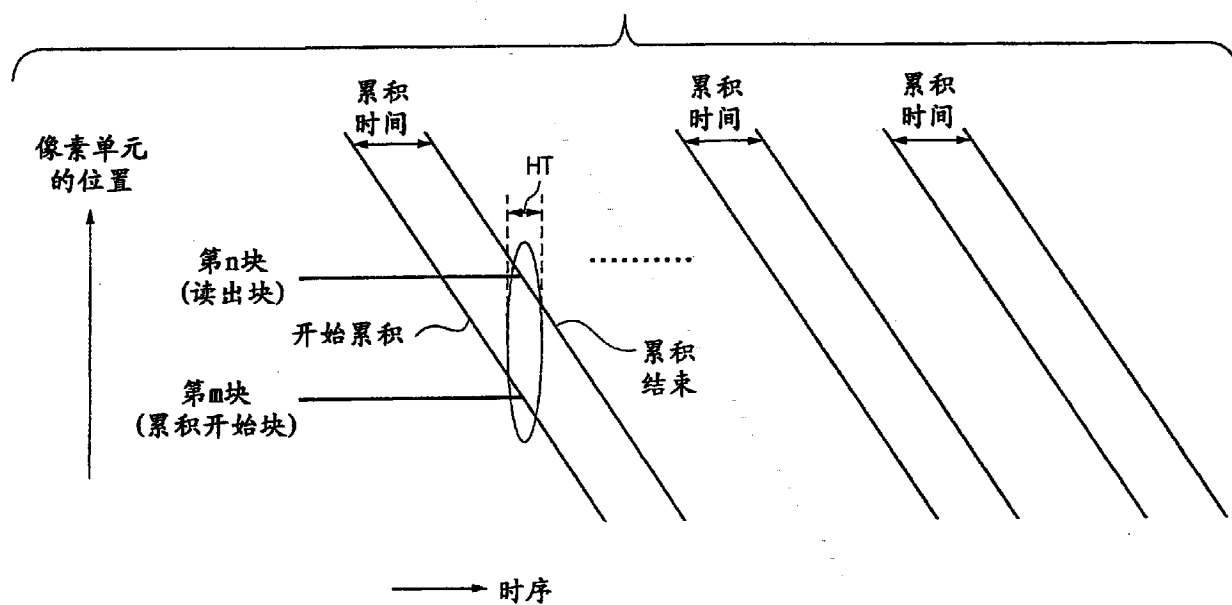


图2

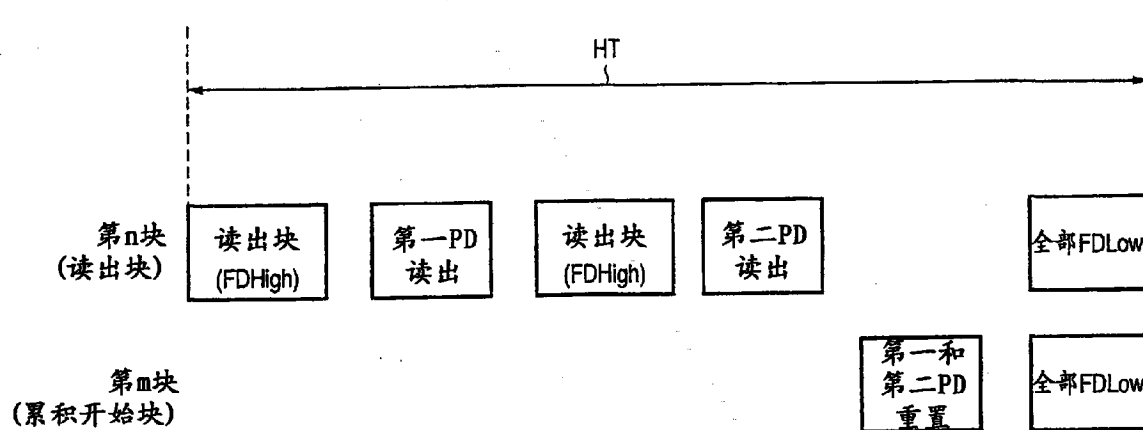


图3

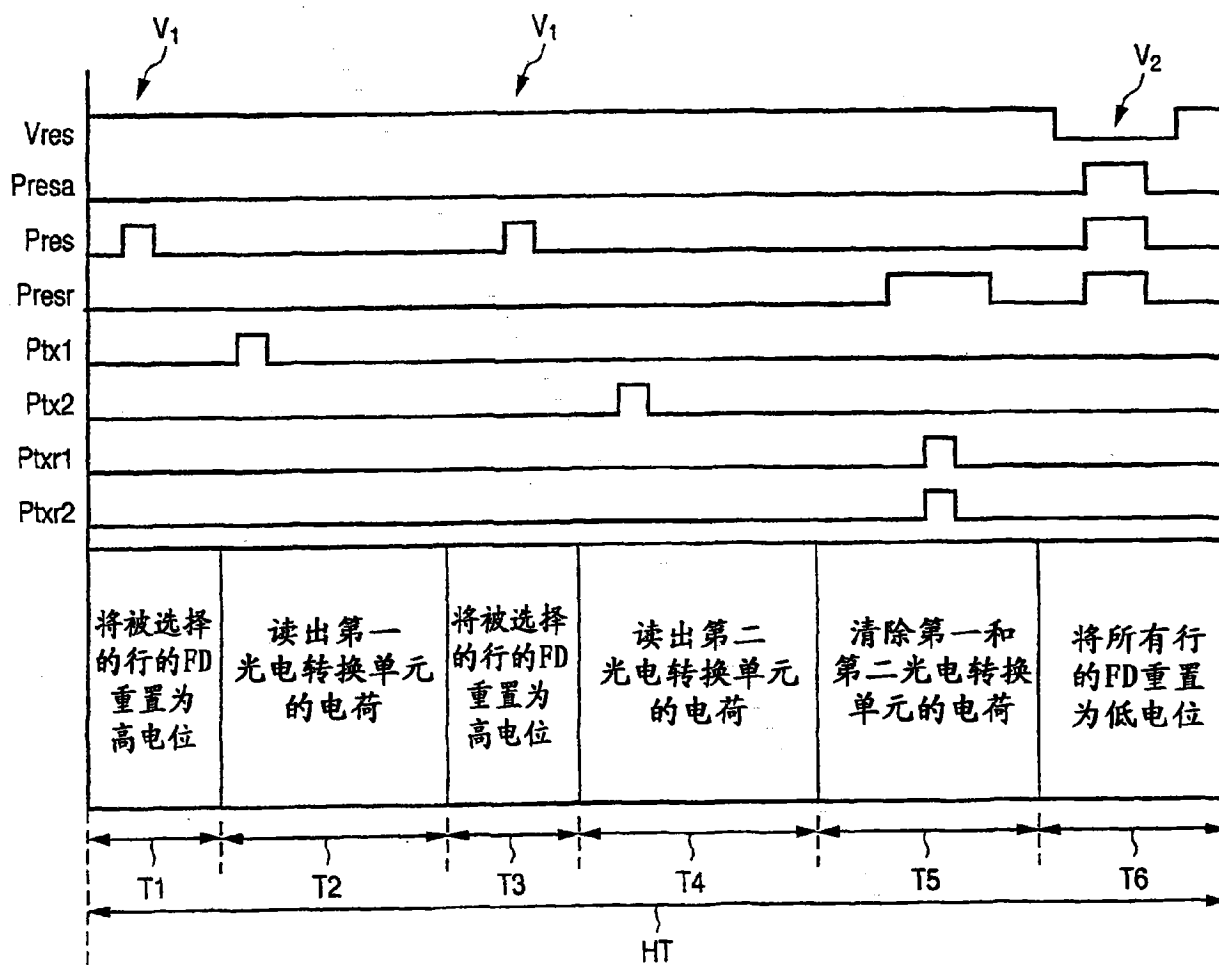


图 4

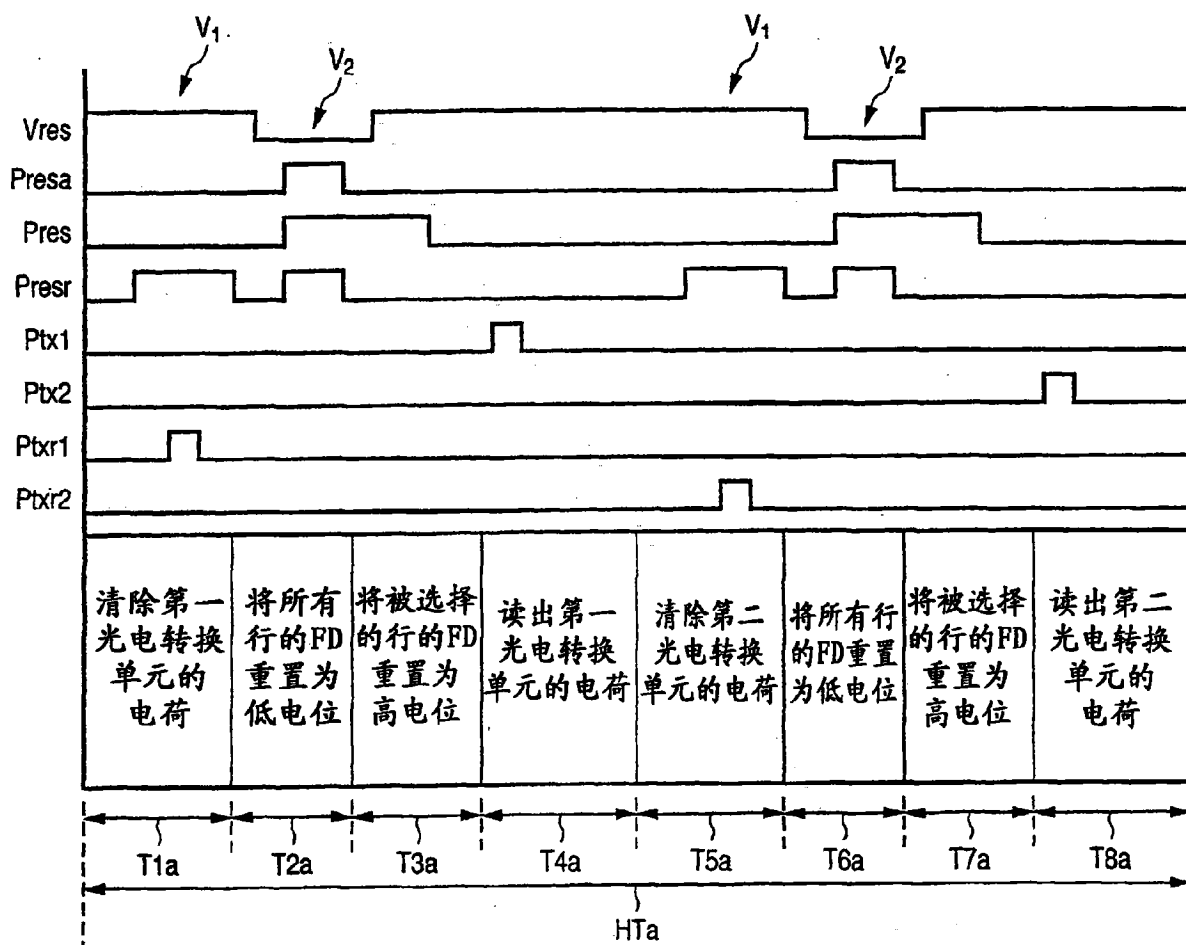


图5

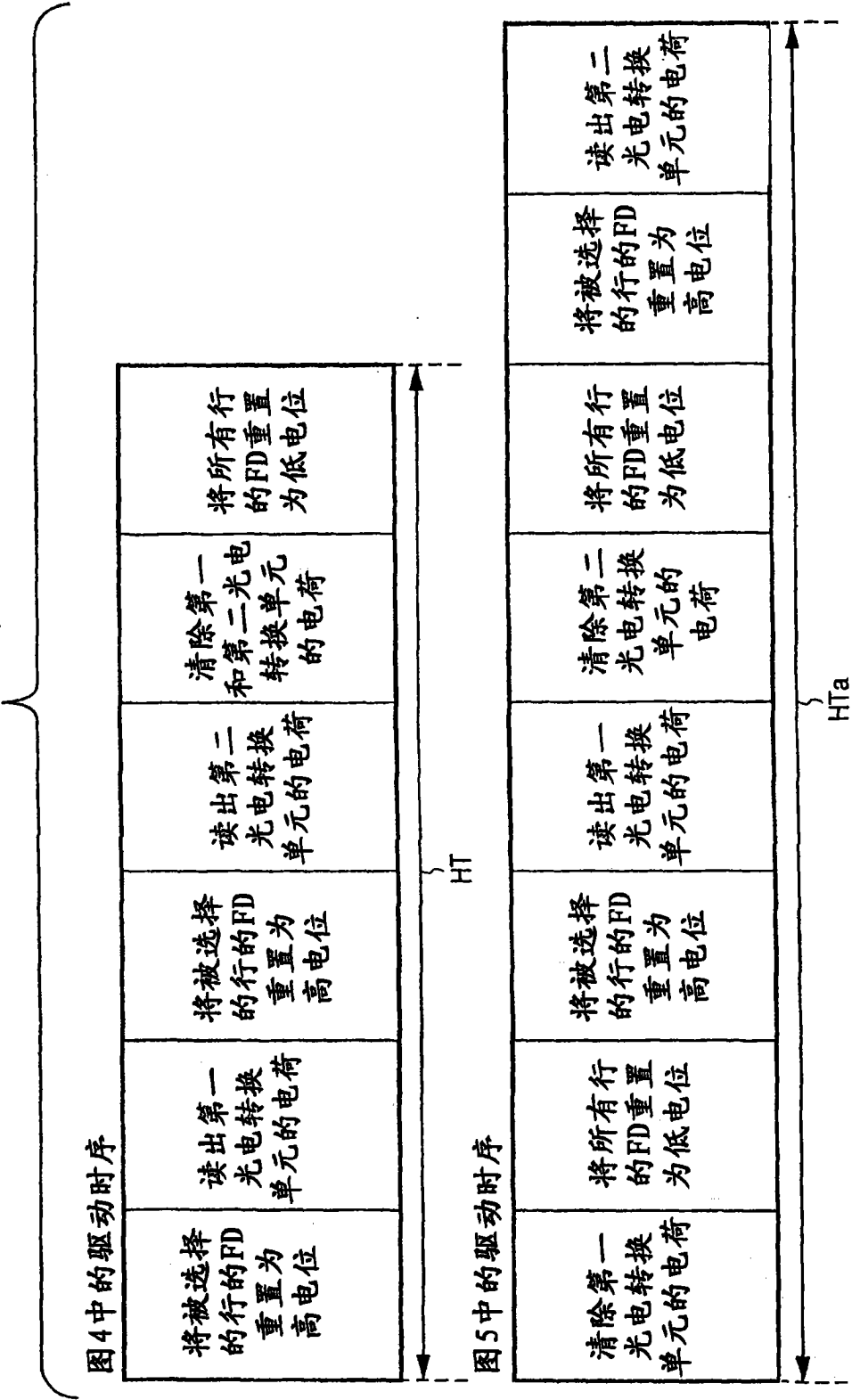


图6

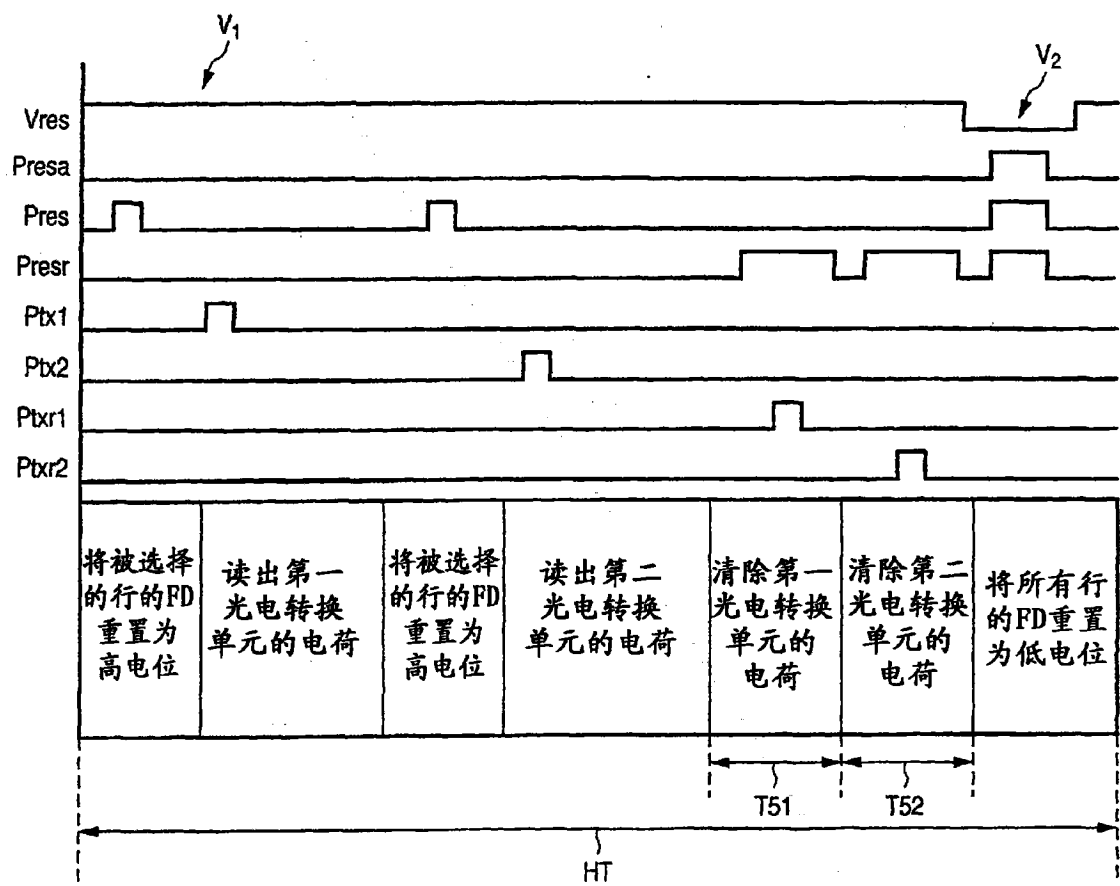


图 7

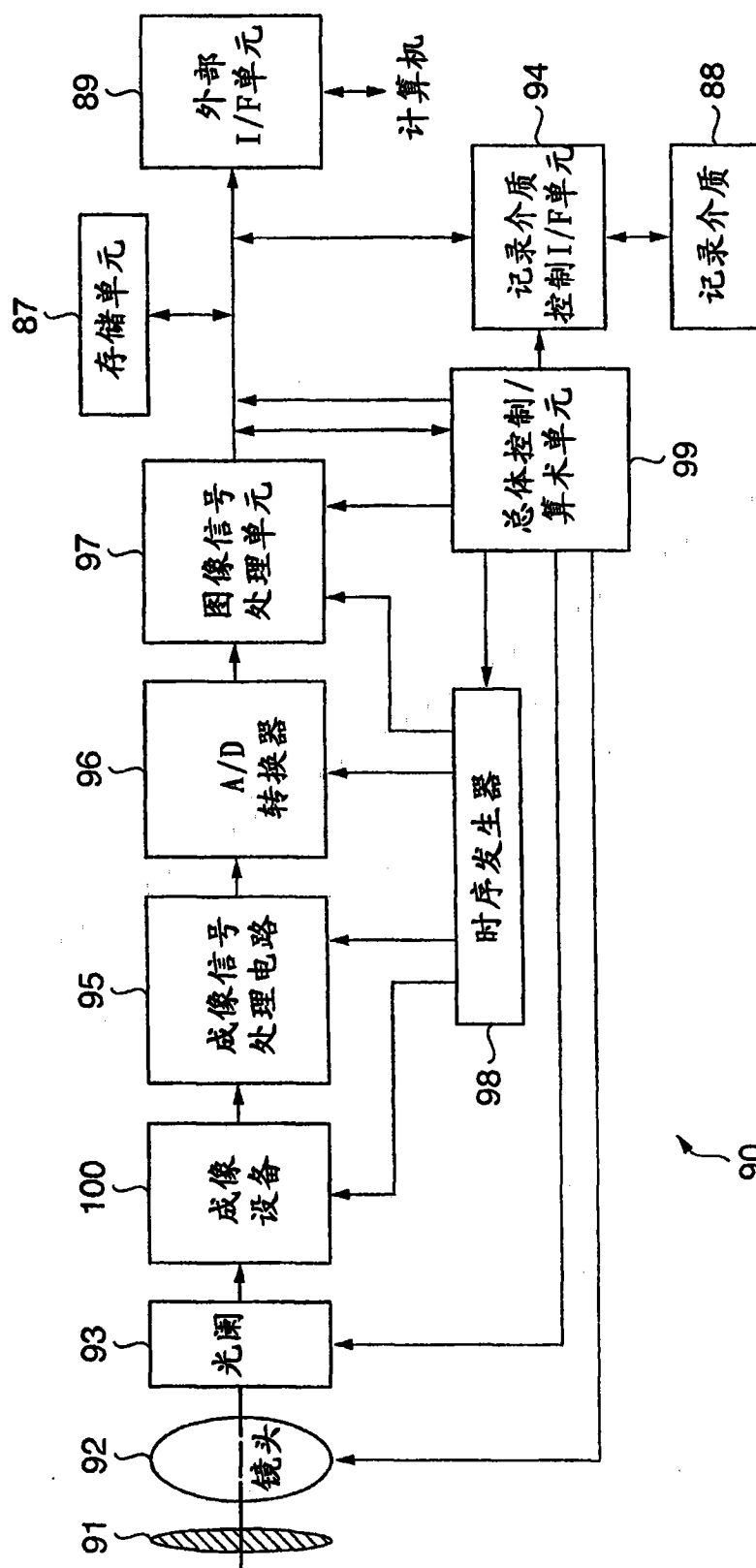


图8