(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H04N 7/24

(11) 공개번호 특1997-0032140
(43) 공개일자 1997년06월26일

(21) 출원번호 특1996-0056260
(22) 출원일자 1996년11월22일
(30) 우선권주장 95-312026 1995년11월30일 일본(JP)
PCT/JP96/676 1996년03월15일 일본(JP)
(71) 출원인 히다치세사쿠쇼 주식회사 가나이 츠토무
일본국 도쿄도 지요다구 간다스루가이46
(72) 발명자 나카세 쥰코
일본국 도쿄도 고쿠분지시 히가시코이가쿠보3-8-9-310
후지이 유키오
일본국 가나가와켄 요코하마시 도츠카구 요시다쵸1545 후지미료
군지 히호시
일본국 도쿄도 나카노구 가미타카다2-10-15 기노시타빌딩402
마츠노 가츠미
일본국 도쿄도 고쿠분지시 니시코이가쿠보3-8-1 히다치코이가쿠보료
(74) 대리인 백남기

심사청구 : 없음

(54) 데이터 분리장치

요약

데이터 분리장치에 관한 것으로서, 해석처리부의 처리를 경감하는 것이 가능한 데이터분리장치를 제공하기 위하여, 라이트 제어부, 메모리, 해석처리부 및 전송제어부로 구성되고, 라이트제어부는 도달한 패킷을 도착순으로 메모리에 라이트하고, 그 라이트정보를 해석처리부로 보내고, 해석처리부에서는 라이트정보에 따라사 패킷도달순으로 패킷의 해석을 실행해서 그 해석 결과만을 전송제어부로 보내고, 메모리로부터 패킷의 도달순으로 리드된 데이터를 전송제어부는 해석결과에 따라서 디코더로 보내는 것으로 하였다. 이러한 것에 의해 해석처리부의 처리를 경감할 수 있는 데이터 분리장치를 제공할 수 있다는 효과가 있다.

대표도

도1

명세서

[발명의 명칭]

데이터 분리장치

[도면의 간단한 설명]

제1도는 본 발명의 실시 예에 의한 TS분리장치의 구성을 도시한 도면.

제3도는 도1의 실시 예에 의한 TS분리장치에 있어서의 관리정보의 흐름을 설명하는 도면.

제4도는 본 발명의 다른 실시 예에 의한 TS분리장치의 구성을 도시한 도면.

제6도는 본 발명의 다른 실시 예에 의한 TS분리장치의 구성을 도시한 도면.

제7도는 본 발명의 다른 실시 예에 의한 TS분리장치의 다른 구성을 도시한 도면.

"본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음"

(57) 청구의 범위

청구항 1

여러개의 데이터를 다중화한 입력 스트림을 분리하고 원하는 데이터를 출력하는 데이터 분리장치로서, 상기 입력 스트림의 데이터를 여러개의 저장영역에 기억하는 메모리, 상기 입력 스트림의 데이터를 수신하고 이 데이터에서 얻어진 패킷단위의 데이터를 상기 메모리의 상기 여러개의 저장영역중의 하나의 저장영역에 라이트하는 라이트제어부, 상기 메모리에서 상기 패킷단위의 데이터를 리드하고, 이 리드된 데이터의 종류를 해석해서 해석정보를 생성하는 해석처리부 및 상기 메모리에서 리드된 데이터를 상기 해석처리부로부터의 상기 해석정보에 응답해서 그의 출력으로 전송하는 여러개의 전송제어부를 포함하고, 상기 라이트제어부에서 여러개의 패킷단위의 데이터가 상기 메모리에 순차 라이트될 때에 상기 여러개의 패킷단위의 데이터의 각각의 라이트 어드레스 정보를 선입선출메모리에 순차 저장시키고, 상기 해석처리부는 상기 선입선출메모리에서 순차 리드되는 상기 라이트 어드레스 정보에 따라서 상기 메모리에서 패킷단위의 데이터를 순차 리드해서 데이터의 종류를 해석하는 것에 의해 해석정보를 순차 생성하고, 상기 여러개의 전송제어부중의 하나의 전송제어부가 상기 해석처리부로부터의 상기 해석정보에 선택적으로 응답해서 상기 메모리의 하나의 저장영역에서 리드된 데이터를 그의 출력으로 전송하는 것을 특징으로 하는 데이터 분리장치.

청구항 2

제1항에 있어서, 상기 메모리와 상기 해석처리부와 상기 여러개의 전송제어부는 버스를 거쳐서 서로 접속되고, 상기 해석처리부는 CPU로 구성되고, 상기 선입선출메모리는 상기 해석처리부의 상기 CPU내부의 하드웨어인것을 특징으로 하는 데이터분리장치.

청구항 3

제1항에 있어서, 상기 메모리와 상기 해석처리부와 상기 여러개의 전송제어부는 버스를 거쳐서 서로 접속되고, 상기 해석처리부는 CPU로 구성되고, 상기 선입선출메모리는 상기 해석처리부의 상기 CPU의 동작을 제어하는 소프트웨어에 의해 실현되는 것을 특징으로 하는 데이터 분리장치.

청구항 4

제1항~제3항 중 어느 한 항에 있어서, 상기 여러개의 전송제어부중의 하나의 전송제어부가 상기 해석처리부로부터의 상기 해석정보를 전송요구 인터럽트 신호로서 선택적으로 응답하고, 상기 메모리의 1개의 저장영역에서 데이터를 리드하고, 이 리드된 데이터를 그의 출력으로 전송하는 것을 특징으로 하는 데이터 분리장치.

청구항 5

제1항에 있어서, 상기 입력 스트림은 비디오와 오디오의 적어도 2개의 데이터가 다중화된 데이터이고, 상기 여러개의 전송제어부는 비디오 전송제어부와 오디오 전송제어부의 적어도 2개를 포함하고, 상기 해석처리부는 상기 선입선출메모리에서 순차 리드되는 상기 라이트 어드레스정보에 따라서 상기 메모리에서 패킷단위의 데이터를 순차 리드해서 비디오와 오디오의 적어도 2개의 데이터의 종류를 해석하는 것에 의해 해석정보를 순차 생성하고, 상기 해석처리부로부터의 상기 해석정보가 비디오의 데이터 종류인 것에 상기 비디오전송제어부는 선택적으로 응답해서 상기 메모리의 1개의 저장영역에서 리드된 데이터를 그의 출력으로 전송하고, 상기 해석처리부로부터의 상기 해석정보가 오디오의 데이터 종류인 것에 상기 오디오 전송제어부는 선택적으로 응답해서 상기 메모리의 1개의 저장영역에서 리드된 데이터를 그의 출력으로 전송하는 것을 특징으로 하는 데이터 분리장치.

청구항 6

제1항에 있어서, 상기 메모리는 라이트데이터 단자가 상기 라이드 제어부에 접속되고, 리드데이터 단자가 상기 여러개의 전송제어부에 접속된 듀얼포트 메모리인 것을 특징으로 하는 데이터 분리장치.

청구항 7

여러개의 데이터를 다중화한 입력 스트림을 분리하고 원하는 출력데이터를 출력하기 위한 분리장치로서, 상기 입력 스트림의 데이터를 저장하는 메모리, 상기 입력 스트림의 데이터를 수신하고 이 수신데이터에서 얻어진 패킷데이터를 상기 메모리에 라이트하는 라이트제어부 및 상기 메모리에서 상기 패킷데이터를 리드하고 이 리드된 패킷데이터의 종류를 해석하는 해석처리부를 포함하고, 상기 라이트제어부는 상기 입력 스트림의 데이터에서 소정의 동기패턴의 패킷헤더를 검출하는 동기 검출기, 상기 해석처리부에 의해 지정된 패킷식별정보를 갖는 패킷데이터를 상기 입력 스트림의 데이터에서 선택하는 패킷선택부 및 상기 패킷 선택부에 의해 선택되는 선택 패킷데이터가 상기 원하는 출력데이터를 구성하는 패킷데이터의 타이밍제어처리를 위한 특정패턴을 갖는 것을 검출하고, 이 패킷데이터를 상기 메모리에 저장하고 이 검출결과의 부가정보를 출력하는 패킷검출저장부를 포함하고, 상기 해석처리부는 소프트웨어에 의해 동작이 제어되는 CPU로 구성되고, 상기 CPU는 상기 메모리에서 리드된 상기 패킷데이터에서 상기 원하는 출력데이터를 구성하는 패킷데이터의 패킷식별정보를 구하고, 이 패킷식별정보를 상기 패킷선택부에 설정하고, 상기 CPU는 상기 패킷검출저장부에서 출력되는 상기 부가정보에 응답해서 상기 부가정보를 갖는 상기 패킷데이터의 타이밍 제어처리를 개시해서 실행하는 것을 특징으로하는 데이터 분리장치.

청구항 8

제7항에 있어서, 상기 입력스트림은 비디오와 오디오의 적어도 2개의 데이터가 다중화된 데이터이고, 상기 메모리와 상기 CPU와 상기 라이트제어부는 버스를 거쳐서 서로 접속되어 있는 것을 특징으로 하는 데이터 분리장치.

청구항 9

제8항에 있어서, 상기 특정패턴은 전원투입직후의 초기상태 또는 희망채널변경에 의해 프로그램이 전환

된 경우에 상기 패킷선택부에 의해 검출되고, 상기 특정패턴은 상기 입력스트림중의 비디오의 시퀀스헤더코드 및 픽쳐개시코드와 오디오의 프레임선두의 동기패턴인 것을 특징으로 하는 데이터 분리장치.

청구항 10

여러개의 데이터를 다중화한 입력스트림을 분리하고 원하는 출력데이터를 출력하기 의한 데이터분리장치로서, 상기 입력스트림의 데이터를 저장하는 메모리, 상기 입력 스트림의 데이터를 수신하고 이 수신데이터에서 얻어진 패킷데이터를 상기 메모리에 라이트하는 라이트제어부 및 상기 메모리에서 상기 패킷데이터를 리드하고 이 리드된 패킷데이터의 종류를 해석하는 해석처리부를 포함하고, 상기 라이트제어부는 상기 해석처리부에 의해 지정된 패킷식별정보를 갖는 패킷데이터를 상기 입력 스트림의 데이터에서 선택하고 이 패킷데이터를 상기 메모리에 저장하는 선택부 및 상기 입력 스트림의 데이터에서 소정의 동기패턴의 패킷해더를 검출하고, 상기 선택부에 의해 선택되는 선택 패킷데이터가 상기 원하는 출력데이터를 구성하는 패킷데이터의 타이밍 제어처리를 위한 특정패턴을 갖는 것을 검출하고, 이 검출결과의 부가정보를 출력하는 검출기를 포함하고, 상기 해석처리부는 소프트웨어에 의해 동작이 제어되는 CPU로 구성되고, 상기 CPU는 상기 메모리에서 리드된 상기 패킷데이터에서 상기 원하는 출력데이터를 구성하는 패킷데이터의 패킷식별정보를 구하고 이 패킷식별정보를 상기 선택부에 설정하고, 상기 CPU는 상기 검출기에서 출력되는 상기 부가정보에 응답해서 상기 부가정보를 갖는 상기 패킷데이터의 타이밍 제어처리를 개시해서 실행하는 것을 특징으로 하는 데이터 분리장치.

청구항 11

제10항에 있어서, 상기 입력스트림은 비디오와 오디오의 적어도 2개의 데이터가 다중화된 데이터이고, 상기 메모리와 상기 CPU와 상기 라이트제어부는 버스를 거쳐서 서로 접속되어 있는 것을 특징으로 하는 데이터 분리장치.

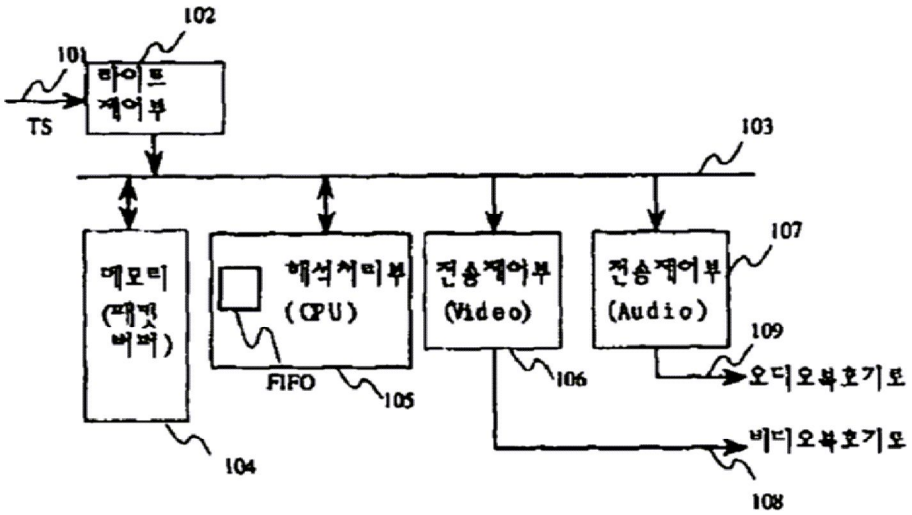
청구항 12

제11항에 있어서, 상기 특정패턴은 전원투입직후의 초기상태 또는 희망채널변경에 의해 프로그램이 전환된 경우에 상기 패킷선택부에 의해 검출되고, 상기 특정패턴은 상기 입력스트림중의 비디오의 시퀀스헤더코드 및 픽쳐개시코드와 오디오의 프레임선두의 동기패턴인 것을 특징으로 하는 데이터 분리장치.

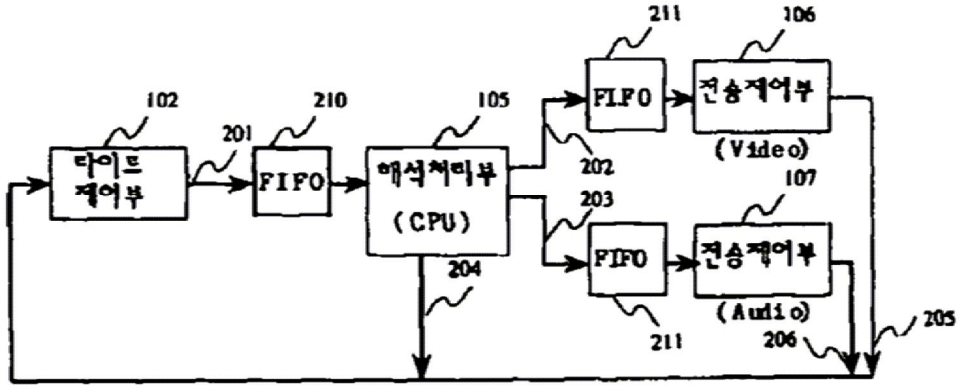
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

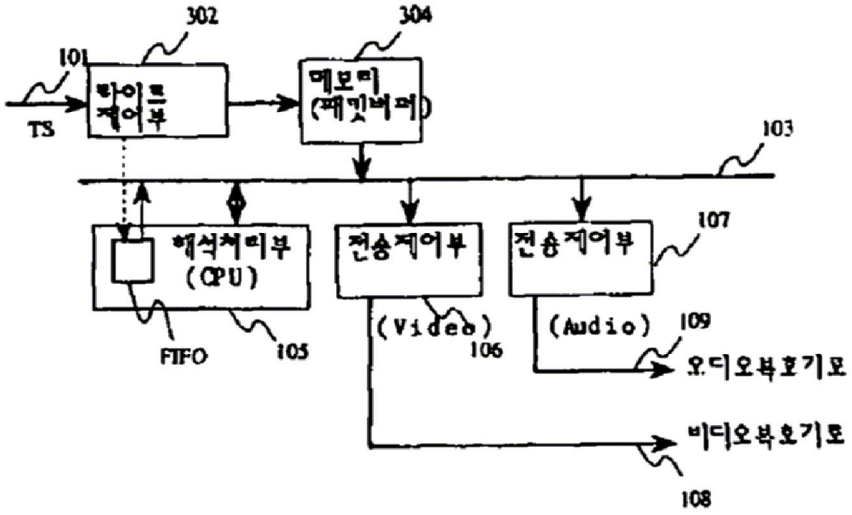
도면1



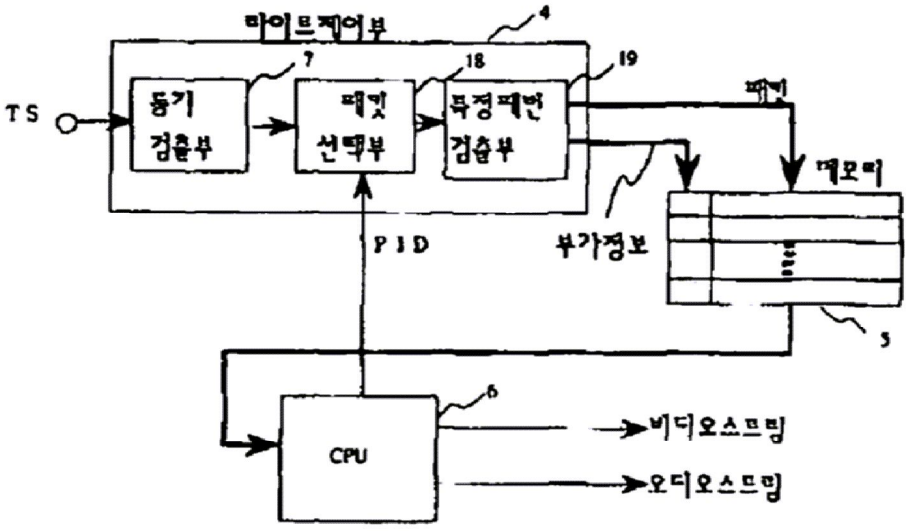
도면3


211
106
102
210
105
FIFO
전송제어부
(Video)
201
202
107
203
FIFO
전송제어부
(CPU)
(Audio)
204
211
206
205

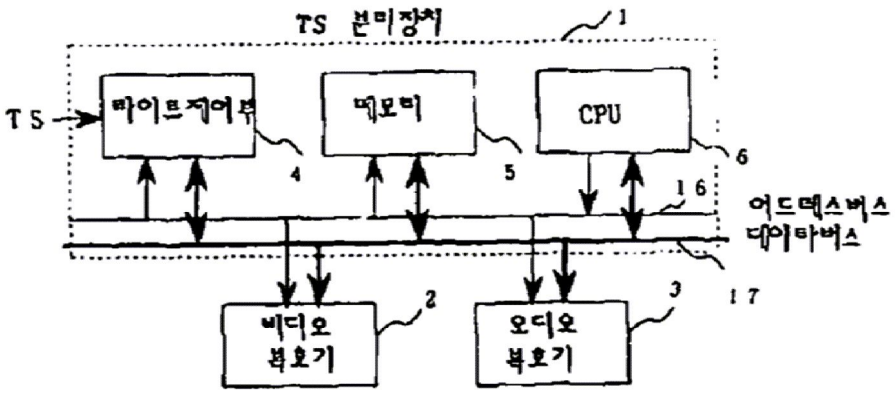
도면4


302
304
101
TS
103
107
해석처리부
(CPU)
전송제어부
전송제어부
(Video)
(Audio)
109
FIFO
105
106
오디오복호기로
비디오복호기로
108

도면6


4
TS
7
18
19
PID
부가정보
5
6
CPU
비디오스트림
오디오스트림

도면7


TS 분리장치
1
TS
비이트제어부
4
메모리
5
CPU
6
16
어드레스버스
데이타버스
17
비디오
복호기
2
오디오
복호기
3