

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年3月18日(2024.3.18)

【国際公開番号】WO2022/264694

【出願番号】特願2023-529659(P2023-529659)

【国際特許分類】

H 0 1 L 2 9 / 7 8 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 9 / 0 6 ( 2 0 0 6 . 0 1 )

【 F I 】

H 0 1 L 2 9 / 7 8 6 5 2 M

H 0 1 L 2 9 / 7 8 6 5 2 F

H 0 1 L 2 9 / 7 8 6 5 2 S

H 0 1 L 2 9 / 7 8 6 5 2 Q

H 0 1 L 2 9 / 7 8 6 5 3 C

H 0 1 L 2 9 / 7 8 6 5 2 P

H 0 1 L 2 9 / 0 6 3 0 1 F

H 0 1 L 2 9 / 0 6 3 0 1 V

H 0 1 L 2 9 / 7 8 6 5 2 K

10

20

【手続補正書】

【提出日】令和5年11月29日(2023.11.29)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1面および前記第1面と反対側の第2面を含む半導体層と、  
前記半導体層の前記第2面に形成された複数のゲートトレンチと、  
複数のゲート電極であって、各々が前記複数のゲートトレンチのうちの対応する1つに埋め込まれている、前記複数のゲート電極と、

30

複数のフィールドプレート電極であって、各々が前記複数のゲートトレンチのうちの対応する1つに前記ゲート電極と絶縁されつつ埋め込まれるとともに第1端部および第2端部を含んでいる、前記複数のフィールドプレート電極と、

前記半導体層の前記第2面上に形成された絶縁層と、

前記絶縁層上に形成されたゲート配線であって、前記複数のゲート電極の各々に接続されるとともに、平面視でループを形成する前記ゲート配線と、

前記絶縁層上に形成された第1ソース配線であって、前記複数のフィールドプレート電極の各々の前記第1端部に接続されるとともに、平面視で前記ゲート配線のループ内に配置された前記第1ソース配線と、

40

前記絶縁層上に形成された第2ソース配線であって、前記複数のフィールドプレート電極の各々の前記第2端部に接続されるとともに、平面視で前記ゲート配線のループ外に配置された前記第2ソース配線と、

前記半導体層に形成された接続構造と  
を備え、

前記接続構造は、前記半導体層の前記第2面に形成されるとともに、平面視で前記ゲート配線と交差している接続トレンチと、前記接続トレンチに埋め込まれたソース間配線とを含み、前記ソース間配線は、前記第1ソース配線と前記第2ソース配線とを電氣的に接

50

続している、半導体装置。

【請求項 2】

前記ゲート配線は、平面視で閉じたループを形成している、請求項 1 に記載の半導体装置。

【請求項 3】

前記ソース間配線は、各フィールドプレート電極の前記第 1 端部と前記第 2 端部との間の距離よりも小さい距離を介して前記第 1 ソース配線と前記第 2 ソース配線とを電氣的に接続している、請求項 1 に記載の半導体装置。

【請求項 4】

前記ソース間配線は、前記第 1 ソース配線に接続された第 1 接続部と、前記第 2 ソース配線に接続された第 2 接続部と、前記第 1 接続部および前記第 2 接続部の間に延びる中間部とを含み、前記中間部は、前記半導体層の前記第 2 面と直交する方向に、前記第 1 接続部および前記第 2 接続部と同じ厚さを有している、請求項 1 ~ 3 のうちのいずれか一項に記載の半導体装置。

10

【請求項 5】

前記ソース間配線は、前記第 1 ソース配線に接続された第 1 接続部と、前記第 2 ソース配線に接続された第 2 接続部と、前記第 1 接続部および前記第 2 接続部の間に延びる中間部とを含み、前記中間部は、前記半導体層の前記第 2 面と直交する方向に、前記第 1 接続部および前記第 2 接続部よりも小さい厚さを有している、請求項 1 ~ 3 のうちのいずれか一項に記載の半導体装置。

20

【請求項 6】

前記接続構造は、前記ソース間配線と絶縁されつつ前記接続トレンチに埋め込まれた導電層をさらに含む、請求項 1 ~ 3 のうちのいずれか一項に記載の半導体装置。

【請求項 7】

前記導電層は、少なくとも部分的に前記ゲート配線と前記ソース間配線との間に配置されており、前記第 1 ソース配線と前記第 2 ソース配線とを電氣的に接続している、請求項 6 に記載の半導体装置。

【請求項 8】

前記導電層は、前記ソース間配線よりも下方に位置しており、電氣的にフローティング状態である、請求項 6 に記載の半導体装置。

30

【請求項 9】

前記導電層は、少なくとも部分的に前記ゲート配線と前記ソース間配線との間に配置されており、電氣的にフローティング状態である、請求項 6 に記載の半導体装置。

【請求項 10】

前記接続構造は、前記半導体層に形成された複数の接続構造のうちの 1 つである、請求項 1 ~ 3 のうちのいずれか一項に記載の半導体装置。

【請求項 11】

前記複数の接続構造のうちの少なくともいくつかは、等間隔で相互に平行に整列されている、請求項 10 に記載の半導体装置。

【請求項 12】

40

前記ゲート配線は、  
前記第 2 面に平行な第 1 方向に沿って延びる第 1 および第 2 ゲート配線部と、  
前記第 1 方向と直交するとともに前記第 2 面に平行な第 2 方向に沿って延びる第 3 および第 4 ゲート配線部と  
を含み、前記ゲート配線は、前記第 1 ゲート配線部が前記第 3 ゲート配線部の一端および前記第 4 ゲート配線部の一端に接続され、前記第 2 ゲート配線部が前記第 3 ゲート配線部の他端および前記第 4 ゲート配線部の他端に接続されることにより、平面視で矩形状の閉じたループを形成している、請求項 10 に記載の半導体装置。

【請求項 13】

前記複数の接続構造の各々は、平面視で前記第 1 ゲート配線部または前記第 2 ゲート配

50

線部と交差しており、

前記複数のゲートトレンチの各々は、平面視で前記第3ゲート配線部または前記第4ゲート配線部と交差している、

請求項12に記載の半導体装置。

【請求項14】

前記半導体層の前記第2面に形成され、平面視で前記複数の接続構造を取り囲むとともに、各接続構造の前記接続トレンチと連通している周辺トレンチをさらに含み、前記複数の接続構造の前記ソース間配線は、前記周辺トレンチ内において互いに接続されている、請求項11に記載の半導体装置。

【請求項15】

前記半導体層の前記第2面に形成され、平面視で前記複数のゲートトレンチを取り囲むとともに、各ゲートトレンチと連通している第2周辺トレンチをさらに含み、前記複数のフィールドプレート電極は、前記第2周辺トレンチ内において互いに接続されている、請求項1~3のうちのいずれか一項に記載の半導体装置。

【請求項16】

前記複数のゲート電極の各々は、平面視で前記ゲート配線と前記ゲート電極とが交差する領域で前記ゲート配線と接続されている、請求項1~3のうちのいずれか一項に記載の半導体装置。

10

20

30

40

50