

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3911195号
(P3911195)

(45) 発行日 平成19年5月9日(2007.5.9)

(24) 登録日 平成19年2月2日(2007.2.2)

(51) Int.C1.

F 1

G 1 1 B	7/007	(2006.01)	G 1 1 B	7/007	
G 1 1 B	20/10	(2006.01)	G 1 1 B	20/10	3 1 1
G 1 1 B	20/12	(2006.01)	G 1 1 B	20/12	
G 1 1 B	20/14	(2006.01)	G 1 1 B	20/14	3 5 1 A

請求項の数 15 (全 25 頁)

(21) 出願番号 特願2002-136983 (P2002-136983)
 (22) 出願日 平成14年5月13日 (2002.5.13)
 (62) 分割の表示 特願平9-197133の分割
 原出願日 平成9年7月23日 (1997.7.23)
 (65) 公開番号 特開2003-6878 (P2003-6878A)
 (43) 公開日 平成15年1月10日 (2003.1.10)
 審査請求日 平成16年6月28日 (2004.6.28)
 (31) 優先権主張番号 29976/1996
 (32) 優先日 平成8年7月23日 (1996.7.23)
 (33) 優先権主張国 韓国 (KR)
 (31) 優先権主張番号 32606/1997
 (32) 優先日 平成9年7月14日 (1997.7.14)
 (33) 優先権主張国 韓国 (KR)

前置審査

(73) 特許権者 502032105
 エルジー エレクトロニクス インコーポ
 レイティド
 大韓民国, ソウル 150-721, ヨン
 ドゥンポーク, ヨイドードン, 20
 (74) 代理人 100064621
 弁理士 山川 政樹
 (74) 代理人 100067138
 弁理士 黒川 弘朗
 (74) 代理人 100076392
 弁理士 紺野 正幸
 (74) 代理人 100081743
 弁理士 西山 修
 (74) 代理人 100098394
 弁理士 山川 茂樹

最終頁に続く

(54) 【発明の名称】光ディスク記録方法及びその装置

(57) 【特許請求の範囲】

【請求項 1】

信号トラックを単位ブロックに区分する補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクの信号トラックにおける、不連続記録位置と隣接した単位ブロックの一部分に、クロック安定化情報を記録し、

前記単位ブロックの残りの部分にユーザー情報を記録し、

前記補助信号は、クロック安定化情報およびユーザー情報の記録の際に使用される補助同期信号を含む、ことを特徴とする光ディスク記録方法。

【請求項 2】

前記不連続記録位置と隣接した前記単位ブロックに続けて配列された後続単位ブロックにユーザー情報を順次に記録する、ことを特徴とする請求項 1 記載の光ディスク記録方法。

【請求項 3】

前記クロック安定化情報には所定の周波数のクロック信号が含まれる、ことを特徴とする請求項 1 または 2 に記載の光ディスク記録方法。

【請求項 4】

前記単位ブロックには、当該単位ブロックに対応する再生同期信号およびアドレス情報が含まれる、ことを特徴とする請求項 1 ~ 3 の何れか 1 項に記載の光ディスク記録方法。

【請求項 5】

光ディスクへの記録方法であって、

補助信号がプリフォーマットされている光ディスクの信号トラックを単位ブロックに区分する補助同期信号を検出する段階を備え、前記補助信号はクロック安定化情報およびユーザー情報を記録する際に使用され、且つ、前記補助信号には補助同期信号および補助クロックが含まれており；

前記信号トラックにおける不連続記録位置に隣接している単位ブロックの一部分に、前記補助同期信号を利用して、前記クロック安定化情報を記録する段階を備え、前記クロック安定化情報は、前記補助信号に含まれる前記補助クロックに同期した基準クロックを利用して記録され、

前記単位ブロックの残りの部分に、前記補助同期信号を利用して、ユーザー情報を記録する段階を備える、
ことを特徴とする、光ディスクへの記録方法。
10

【請求項 6】

前記不連続記録位置に隣接している前記単位ブロックに続けて配列された後続単位ブロックにユーザー情報を順次に記録する段階を更に含む、ことを特徴とする請求項5に記載の光ディスクへの記録方法。

【請求項 7】

前記不連続記録位置に隣接している前記単位ブロックに記録されるユーザー情報には、当該単位ブロックに後続する後続単位ブロック記録されるユーザー情報に比べて高周波数を持つクロックが含まれる、ことを特徴とする請求項6記載の光ディスクへの記録方法。
20

【請求項 8】

単位ブロックに対応する再生同期信号および識別情報を、前記補助同期信号と前記ユーザー情報との間に、記録する段階をさらに含む、ことを特徴とする請求項5～7の何れか1項に記載の光ディスクへの記録方法。

【請求項 9】

信号トラックを単位ブロックに区分する補助信号が信号トラックとは別の領域にプリフォーマットされた光ディスクの信号トラックにおける、不連続記録位置と隣接した単位ブロックの一部分に、クロック安定化情報を記録する第1記録手段と、

前記単位ブロックの残りの部分にユーザー情報を記録する第2記録手段とを備え、

前記補助信号は、クロック安定化情報およびユーザー情報の記録の際に使用される補助同期信号を含む、ことを特徴とする光ディスク記録装置。
30

【請求項 10】

前記第2記録手段には、前記不連続記録位置と隣接した少なくとも1つの単位ブロックにユーザー情報を記録する手段が含まれている、ことを特徴とする請求項9記載の光ディスク記録装置。

【請求項 11】

前記単位ブロックには、当該単位ブロックに対応する再生同期信号およびアドレス情報が含まれる、ことを特徴とする請求項9または10に記載の光ディスク記録装置。

【請求項 12】

補助信号がプリフォーマットされている光ディスクの信号トラックを単位ブロックに区分する補助同期信号を検出する補助同期信号検出手段を備え、前記補助信号はクロック安定化情報およびユーザー情報を記録する際に使用され、且つ、前記補助信号には補助同期信号および補助クロックが含まれており；
40

前記信号トラックにおける不連続記録位置に隣接している単位ブロックの一部分に、前記補助同期信号検出手段からの前記補助同期信号を利用して、クロック安定化情報を記録し、且つ、前記単位ブロックの残りの部分に、前記補助同期信号検出手段からの前記補助同期信号を利用して、ユーザー情報を記録する記録手段を備え、前記クロック安定化情報は、前記補助信号に含まれる前記補助クロックに同期した基準クロックを利用して記録される、

ことを特徴とする、光ディスク記録装置。

【請求項 13】

10

20

30

40

50

前記記録手段は、前記不連続記録位置と隣接した少なくとも1つの単位ブロックにユーザー情報を記録するよう構成されている、ことを特徴とする、請求項1_2に記載の光ディスク記録装置。

【請求項14】

前記記録手段は、単位ブロックに対応する再生同期信号および識別情報を、前記補助同期信号と前記ユーザ情報との間に、記録するよう構成されている、ことを特徴とする、請求項1_2または1_3に記載の光ディスク記録装置。

【請求項15】

請求項1～8のいずれか1項の記録方法によってクロック安定化情報とユーザ情報が記録された光ディスク。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、信号トラックの物理的位置を指示する補助信号が信号トラックとは異なる領域にプリフォーマットされた光ディスクに情報を記録する技術に関し、特に信号トラック上の不連続記録位置に情報を記録する光ディスク記録方法及び装置に関する。

【0002】

【従来の技術】

通常のコンパクトディスク（以下CDと言う）及びデジタルバーセタイルディスク（Digital Versatile Disc, 以下“DVD”と言う）のような光ディスクには情報が記録される信号トラックが螺旋形又は同心円の形態に形成されている。又、光ディスクには信号トラックがランダムにアクセスすることができるよう補助信号がプリフォーマットされていた。この補助信号は、信号トラックを一定の大きさの単位格納領域に区分し、これらの単位格納領域の物理的位置を指示する。

20

【0003】

補助信号は、ハードセクター方式とソフトセクター方式の二つ方式で光ディスクにプリフォーマットされている。前者のハードセクター方式によると、光ディスクの信号トラックの一部領域にエンボスピット（Embossed Pit）を形成することによって補助信号が光ディスクにプリフォーマットされるようになる。このように、補助信号がプリフォーマットされた光ディスク（10）には、図1に示したように同心円又は螺旋形の信号トラック（12）が一定の長さのセクター（14）に区分される。これらのセクター（14）の各々は、セクター識別信号部（16）とメイン情報信号部（18）で構成される。セクター識別信号部（16）は同期パターン、アドレスマーク、トラック番号及びセクター番号を含み、隣接したセクターとの境界部を指示すると共に、そのセクターの物理的位置を指示する補助信号に使用される。メイン情報信号部（18）にはユーザー情報が記録される。このような、ハードセクター方式の補助信号はユーザー情報が記録される信号トラックの一部区間を占有するので光ディスクの記録容量を少なくさせる。

30

【0004】

後者のソフトセクター方式の補助信号は、光ディスクの信号トラックとは他の別の領域、ウォッブル領域に配置することによって光ディスクの記録領域を大きくすることができる。このソフトセクター方式に補助信号がプリフォーマットされた光ディスクには、図2に示すように光ディスクの中心から外周まで螺旋形又は同心円の形態に形成された溝（22）（以下、溝のトラックと言う）が一定サイクルで曲がっており、これらの溝のトラック（22）間に、ランド（20）（以下、山のトラックと言う）が配列されている。補助信号は、溝のトラック（22）両側辺の曲がった部分（以下、“ウォッブル領域”と言う）に補助信号がプリフォーマットされている。

40

【0005】

このような、ソフトセクター方式の補助信号がプリフォーマットされた光ディスクの信号トラックに記録されるユーザー情報ブロックは、ユーザー ブロック識別部とユーザー ブロック情報部で構成される。このユーザー ブロック識別部は、ハードセクター方式の補助信

50

号と同じように同期パターン、アドレスマーク、トラック番号及びブロック番号等を含む。このように構成されたユーザーブロック識別部は再生の時、光ディスクの信号トラックの物理的位置を指示するようになる。従って、ソフトセクター方式の補助信号はユーザー情報を光ディスクに記録する場合に主として使用する。

【0006】

又、補助信号はユーザー情報の伝送速度、即ち記録速度及び再生速度を現すため一定のサイクルのクロック信号に同期された形態で光ディスクにプリフォーマットされる。これを言い替えれば、光ディスクにプリフォーマットされた補助信号には一定のサイクルのクロック信号が含まれている。ユーザーブロック識別部とハードセクター方式のセクター識別信号部に各々含まれたクロック信号は、ユーザー情報のビットと同じサイクルを有する反面、ソフトセクター方式の補助信号に含まれたクロック信号はユーザー情報のビットに比べて比較的大きいサイクルを有する。即ち、ソフトセクター方式の補助信号に含まれた基準クロック信号はユーザー情報のビットに比べて低い周波数を有する。これによって、ソフトセクター方式の補助信号がプリフォーマットされた光ディスクでは信号トラック上に記録されたクロック信号の位相が急激に変化することができる。このようにクロック信号の位相が急激に変化するようになると、光ディスク再生装置ではユーザー情報のビットと異なるサイクルを有するクロック信号が再生されるので信号トラック上に記録されたユーザー情報ブロック等のうち、一部のユーザー情報ブロックが正確に再生されないようになる。このような現象は、ユーザー情報が時間的に不連続に記録された光ディスクの信号トラック上の記録位置（以下、“不連続記録位置”と言う）から発生し、かつ、光ディスクの信号トラック上に記録する情報ファイルの数が増加する程、一層ひっきりなしに発生する。即ち、不連続記録位置は第1情報ファイルが信号トラックのスタート位置から中間の任意の位置にわたって記録された次の任意の時間後に第2情報ファイルが任意の位置から記録される場合と、情報が記録された信号トラックの任意の位置に新しい情報が上書きされる場合に発生する。

【0007】

図3に示すように、光ディスクの信号トラック(20又は22)の左側から任意の地点(D C P)に至る区間(S1)に第1ユーザー情報が記録され、次の任意の期間が経過後、任意の地点(D C P、即ち、不連続記録位置)から右側方向に第2ユーザー情報が記録されたとすれば、信号トラック(20又は22)に記録された記録クロックの位相は図4Aのように不連続記録位置(D C P)で急激に変化するようになる。これは光ディスクの信号トラック(20又は22)に記録された記録クロックがソフトセクター方式の補助信号に含まれた基準クロック信号に基づいて発生されるためである。この記録クロックは光ディスク再生装置により図4Bのように不連続記録位置(D C P)から一定区間に当たる期間の間、大きいサイクルを有するか又は図4Cのように不連続記録位置(D C P)から一定区間に当たる期間の間、小さいサイクルを有するように再生される。このように信号トラック(20又は22)上の不連続記録位置(D C P)から一定区間に記録された記録クロック信号が大きいか又は小さいサイクルを有するように再生するのでその区間に記録されたユーザー情報が正確に再生されないようになる。

【0008】

このような、光ディスクの信号トラック上の不連続記録位置でのユーザー情報のエラーを防止するため、不連続記録位置に“可変周波数発振(Variabile Frequency Oscilating、以下“VFO”と言う)信号”と言うクロック安定化情報を付加する方案が提案された。このクロック安定化情報は通常不連続記録位置から一つのセクター区間にわたって記録されるので光ディスクの信号トラックを不要に消耗する。これにより、クロック安定化情報の付加方法は光ディスクの信号トラック上の不連続記録位置の数が増加するにつれて光ディスクの記録容量を著しく少なくさせる短所を有している。

【0009】

【発明が解決しようとする課題】

従って、本発明の目的は、ユーザー情報が安定して再生されるようにすると共に光ディス

10

20

30

40

50

クの記録容量が大きくなるように光ディスクの信号トラック上の不連続記録位置にユーザー情報を記録することのできる光ディスク記録方法及び装置を提供することにある。

【0010】

【課題を解決するための手段】

前記目的を達成するために、本発明による光ディスク記録方法は、信号トラックを単位ブロックに区分する補助信号が信号トラックとは別の領域にプリフォーマットされた光ディスクの信号トラックの不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する段階と、その単位ブロックの残りの部分にユーザー情報を記録する段階を含む。

【0011】

10

本発明による他の光ディスク記録方法は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックとを検出する第1段階と、補助同期信号と補助クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第2段階と、補助同期信号と補助クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第3段階を含む。

【0012】

20

本発明によるさらに他の光ディスク記録方法は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出する第1段階と、検出された補助クロックに基づいて基準クロックを発生する第2段階と、検出された補助同期信号と基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第3段階と、クロック安定化情報と基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第4段階を含む。

【0013】

30

本発明によるさらに他の光ディスク記録方法は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助クロックを検出する第1段階と、検出された補助クロックに基づいて基準クロックを発生する第2段階と、信号トラックに記録された同期信号を再生する第3段階と、再生された同期信号と基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第4段階と、クロック安定化情報と基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第5段階を含む。

【0014】

40

本発明によるさらに他の光ディスク記録方法は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出する第1段階と、検出された補助クロックに基づいて基準クロックを発生する第2段階と、信号トラックに記録された同期信号を再生する第3段階と、再生された同期信号、補助同期信号及び基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第4段階と、クロック安定化情報と基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第5段階を含む。

【0015】

50

本発明によるさらに他の光ディスク記録方法は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロック

クを検出する第1段階と、検出された補助クロックに基づいて基準クロックを発生する第2段階と、信号トラックに記録された同期信号を再生する第3段階と、再生された同期信号、補助同期信号及び基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第4段階と、クロック安定化情報により擬似同期信号を発生する第5段階と、擬似同期信号と基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第5段階を含む。

【0016】

本発明によるさらに他の光ディスク記録方法は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出する第1段階と、検出された補助クロックに基づいて基準クロックを発生する第2段階と、検出された補助同期信号に基づいて基準同期信号を発生する第3段階と、信号トラックに記録された同期信号を再生する第4段階と、再生された同期信号、補助同期信号及び基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第5段階と、クロック安定化情報により擬似同期信号を発生する第6段階と、擬似同期信号と基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第7段階と、基準同期信号及び基準クロックを利用して不連続記録位置と隣接した単位ブロックに連結される少なくとも一つの後続単位ブロックにユーザー情報を記録する第8段階を含む。

10

【0017】

本発明による光ディスク記録装置は、信号トラックを単位ブロックに区分する補助信号が信号トラックとは別の領域にプリフォーマットされた光ディスクの信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、その単位ブロックの残りの部分にユーザー情報を記録する第2記録手段とを備える。

【0018】

本発明による他の光ディスク記録装置は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックとを検出する補助信号検出手段と、補助信号検出手段からの補助同期信号及び補助クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、補助信号検出手段からの補助同期信号及び補助クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第2記録手段とを備える。

30

【0019】

本発明によるさらに他の光ディスク記録装置は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出する補助信号検出手段と、補助信号検出手段からの補助クロックに基づいて基準クロックを発生する基準クロック発生手段と、補助信号検出手段からの補助同期信号と基準クロック発生手段からの基準クロックとを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、第1記録手段からのクロック安定化情報と基準クロック発生手段からの基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第2記録手段を備える。

40

【0020】

本発明によるさらに他の光ディスク記録装置は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助クロックを検出する補

50

助信号検出手段と、補助信号検出手段からの補助クロックに基づいて基準クロックを発生する基準クロック発生手段と、信号トラックに記録された同期信号を再生する再生手段と、再生手段からの再生された同期信号と基準クロック発生手段からの基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、第1記録手段からのクロック安定化情報と基準クロック発生手段からの基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第2記録手段を備える。

【0021】

本発明によるさらに他の光ディスク記録装置は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出手段と、補助信号検出手段からの補助クロックに基づいて基準クロックを発生する基準クロック発生手段と、信号トラックに記録された同期信号を再生する再生手段と、再生手段からの再生された同期信号、補助信号検出手段からの補助信号及び基準クロック発生手段からの基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、第1記録手段からのクロック安定化情報と基準クロック発生手段からの基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第2記録手段を備える。

【0022】

本発明によるさらに他の光ディスク記録装置は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出手段と、補助信号検出手段からの補助クロックに基づいて基準クロックを発生する基準クロック発生手段と、信号トラックに記録された同期信号を再生する再生手段と、補助信号検出手段からの補助同期信号、再生手段からの再生された同期信号及び基準クロック発生手段からの基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、第1記録手段からのクロック安定化情報により擬似同期信号を発生する擬似同期発生手段と、擬似同期発生手段からの擬似同期信号と基準クロック発生手段からの基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第2記録手段を備える。

【0023】

本発明による光ディスク記録装置は、信号トラックを単位ブロックに区分する補助同期信号と情報の伝送速度を指示する補助クロックとを含む補助信号が信号トラックとは異なる別の領域にプリフォーマットされた光ディスクから補助同期信号と補助クロックを検出手段と、補助信号検出手段からの前記補助クロックに基づいて基準クロックを発生する基準クロック発生手段と、補助信号検出手段からの補助クロックに基づいて基準同期信号を発生する基準同期発生手段と、信号トラックに記録された同期信号を再生する再生手段と、補助信号検出手段からの補助同期信号、再生手段からの再生された同期信号及び基準クロック発生手段からの基準クロックを利用して信号トラック上の不連続記録位置と隣接した単位ブロックの一部分にクロック安定化情報を記録する第1記録手段と、第1記録手段からのクロック安定化情報により擬似同期信号を発生する擬似同期発生手段と、擬似同期発生手段からの擬似同期信号と基準クロック発生手段からの基準クロックを利用して不連続記録位置と隣接した単位ブロックの残りの部分にユーザー情報を記録する第2記録手段と、基準同期発生手段からの基準同期信号及び基準クロック発生手段からの基準クロックを利用して不連続記録位置と隣接した単位ブロックに連結される少なくとも一つの後続単位ブロックにユーザー情報を記録する第3記録手段を備える。

【0024】

【作用】

10

20

30

40

50

前記の構成により、本発明では信号トラックとは異なる別の領域に補助信号がプリフォーマットされた光ディスクの信号トラック上の不連続記録位置と隣接したブロック区間にクロック安定化情報がユーザー情報と共に記録される。これにより、信号トラック上の不連続記録位置と隣接したブロック区間に記録されたユーザー情報は安定して再生されることは勿論、光ディスクの記録容量が大きくなる。そして、本発明では再生同期信号と補助信号に含まれた補助同期信号との位相の先後関係により光ディスクの信号トラック上の不連続記録位置とクロック安定化情報の間に余白区間は選択的に生成されるようとする。この結果、クロック安定化情報は再生同期信号に同期されるように不連続記録位置と隣接したブロック区間に記録するようになる。又、本発明は基準クロックが補助信号に含まれた補助クロックに同期された場合にのみ光ディスクに情報を記録することにより光ディスクの記録容量が一定して維持するようになるとと共にエラーの発生を最小化する。

【0025】

【発明の実施の形態】

以下、本発明の望ましい実施形態を添付した図5～図17を参照して詳細に説明する。図5は、本発明の実施形態による光ディスク記録装置を図示する。図5において、光ディスク記録装置は光ディスク(24)を回転させるスピンドルモーター(26)と、光ピックアップ(28)に接続されたサーボ部(30)と、スピンドルモーター(26)に接続されたモーター駆動部(32)を備ていえる。光ピックアップ(28)は、図2に示したような光ディスク(24)の溝のトラック(22)に一つのメイン光ビーム(MB)と二つの補助光ビーム(SB1、SB2)を照射してメイン光ビーム(MB)で情報を記録し、補助光ビーム(SB1、SB2)でプリフォーマットされた補助信号を読み取る。光ピックアップ(28)は、レーザーダイオード(LD)及び光検出器(PD)の間に位置してレーザー光ビームを分割するビームスプリッター(BS)と、光ディスク(24)及びビームスプリッター(BS)の間に設置された対物レンズ(OL)を備える。対物レンズ(OL)はビームスプリッター(BS)から光ディスク(24)の方に進むレーザー光ビームを集光する。ビームスプリッター(BS)はレーザーダイオード(LD)からのレーザー光ビームが対物レンズ(OL)を経由して光ディスク(24)の表面に照射されるようになると同時に、光ディスク(24)により反射された反射光ビームがセンサーレンズ(SL)を経由して光検出器(PD)の方に進むようになる。センサーレンズ(SL)はビームスプリッター(BS)から光検出器(PD)の方に進むる光ビームを集束して非点数差法により焦点を調節する。レーザーダイオード(LD)で発生した光ビームは回折格子(GT)により三つの光ビーム(MB, SB1, SB2)で分離される。そして、回折格子(GT)により分離された光ビーム(MB, SB1, SB2)はビームスプリッター(BS)を経由し、対物レンズ(OL)で図2で示すように光ディスク(24)の溝のトラック(22)の上に集光される。光ディスク(24)の溝のトラック(22)により反射される光ビーム(MB, SB1, SB2)は対物レンズ(OL)及びビームスプリッター(BS)を経由してセンサーレンズ(SL)によって光検出器(PD)の表面に集光する。光検出器(PD)は補助光ビーム(SB1, SB2)を電気的信号に変換する。サーボ部(30)は光検出器(PD)からの電気的信号により光ピックアップ(28)内のアクチュエータ(ACt)を駆動してフォーカシングサーボ、トラッキングサーボ等を行う。一方、モーター駆動部(32)はサーボ部(30)からの信号によりスピンドルモーター(26)の回転速度を調節する。

【0026】

光ディスク記録装置は、さらに光ピックアップ(28)の光検出器(PD)に直列接続した搬送波信号検出器(34)と補助信号デコーダ(36)を備える。搬送波信号検出器(34)は光検出器(PD)からの電気的信号から搬送波信号(Pc)を検出して、補助信号デコーダ(36)は搬送波信号(Pc)から補助アドレス(PAdd)及び補助クロック(PLICL)と図6に示したような補助同期信号(PYre)をデコードする。この補助同期信号(PYre)は光ディスク(24)の信号トラック(20又は22)を一定の大きさの単位ブロックに区分し、補助アドレス(PAdd)は単位ブロックの各々の物理的位置を指示する。又、本発明の実施形態による光ディスク記録装置は、補助信号デコーダ(36)から補助同期信号(PYr)

10

20

30

40

50

e) を入力する基準同期信号発生器(38)と、基準クロック発生器(40)から安定化情報制御信号(C V F O) を入力する擬似同期信号発生器(42)と、基準クロック発生器(40)から基準クロック(S C L K) を利用して V F O 信号を発生する V F O 信号発生器(44)を備える。基準同期信号発生器(38)は補助同期信号(P Y r e) に位相同期された基準同期信号(S Y r e) を発生する。基準クロック発生器(40)は補助信号デコーダ(36)からの補助クロック(P C L K) に位相及び周波数が同期された図 6 に示したような基準クロック(S C L K) を発生する。この基準クロック(S C L K) の周波数は記録開始から、一定期間の間、補助クロック(P C L K) の N 倍から補助クロックの M 倍へ高くなる。この一定期間が経過した後、基準クロック(S C L K) の周波数は再び補助クロック(P C L K) の M 倍から補助クロック(P C L K) の N 倍へ低くなるようになる。これを詳細に説明すると、基準クロック(S C L K) は不連続記録位置(D C P) から V F O 信号の記録が完了される光ディスク(24)の信号トラック(20又は22)上の位置に至る区間に該当する期間の間に補助クロック(P C L K) の M 倍から補助クロック(P C L K) の N 倍まで変化する周波数を持つようになる。この V F O 信号が記録された後に基準クロック(S C L K) は V F O 信号が記録された区間の終了位置から不連続記録位置(D C P) と隣接した単位ブロックの終了地点に至る区間に該当する期間又は一定の数の単位ブロックに該当する期間の間に補助クロック(P C L K) の M 倍から N 倍まで漸進的に低くなる周波数を持つようになる。そして基準クロック発生器(40)は制御部(50)からの図 6 に示したような記録スタート信号(W R s t a) と補助信号デコーダ(36)からの補助同期信号(P Y r e) を利用して安定化情報制御信号(C V F O) を発生する。この安定化情報制御信号(C V F O) は、光ディスク(24)の信号トラック(20又は22)に記録されたクロック信号の位相が急激に変化する光ディスク(24)の信号トラック(20又は22)上の不連続記録位置(D C P) に V F O 信号を挿入できるようになる。又、安定化情報制御信号(C V F O) は V F O 信号が不連続記録位置(D C P) と隣接した単位ブロックの一部の区間に記録されるように図 6 に示すように光ディスク(24)の信号トラック(20又は22)上の単位ブロックに比べてかなり短い幅のパルスを持つ。又、基準クロック発生器(40)は基準クロック(S C L K) が補助クロック(P C L K) に比べて一定の範囲の倍数、即ち N 倍から M 倍に至る範囲の周波数を持つ場合に特定論理(例えば、ハイ論理) を有するロッキング信号(L K) を発生することができる。擬似同期信号発生器(42)は、安定化情報制御信号(C V F O) の終了時点(例えば、下降エッジ) から一定の期間の間、特定論理(例えば、ハイ論理) を維持する擬似同期信号(P S r e) を発生する。この擬似同期信号(P S r e) は基準同期信号に比べて幅が狭い特定論理のパルスを持つ。このために擬似同期信号発生器(42)は単安定マルチバイブレータを具備することができる。

【 0 0 2 7 】

さらに、光ディスク記録装置は、ユーザー情報を入力する記録情報処理部(46)を有し、かつ V F O 信号発生器(44)からの V F O 信号と記録情報処理部(46)からの記録信号とを選択的に光制御器(48)に供給する制御用スイッチ(S W 1) を備える。記録情報処理部(46)はユーザー情報を一定の大きさで分割してユーザー ブロック情報を生成すると共に、このユーザー ブロック情報の先頭に補助信号デコーダ(36)からの補助アドレス(P A d d) と擬似同期信号発生器(42)からの擬似同期信号(P S r e) 又は基準同期信号発生器(38)からの基準同期信号(S Y r e) を追加してユーザー情報 ブロックを形成させる。又、記録情報処理部(46)はユーザー情報を記録信号として基準クロック発生器(40)からの基準クロック(S C L K) に合わせて制御用スイッチ(S W 1) に供給する。擬似同期信号(P S r e) が含まれたユーザー情報をブロックは補助クロック(P C L K) の M 倍の周波数を持つ基準クロック(S C L K) により伝送されることにより V F O 信号と共に光ディスク(24)の信号トラック(20又は22)上の一つの単位ブロックに記録される。即ち、擬似同期信号(P S r e) が含まれたユーザー情報をブロックは、時間的に圧縮されることにより基準同期信号(S Y r e) が含まれたユーザー情報をブロックより短いサイクルを持つようになる。制御用スイッチ(S W 1) は基準クロック発生器(40)からの安定化情報制御信号(C V F O) の論理状態により V F O 信号と記録信号を選択的に光制御器(48)の方に伝送する。こ

10

20

30

40

50

れを詳細に説明すると、制御用スイッチ(SW1)は、安定化情報制御信号(CVFO)が特定論理(即ち、ハイ論理)を維持する場合には、VFO信号発生器(44)からのVFO信号を光制御器(48)に供給する。これに対して、安定化情報制御信号(CVFO)が基底論理(例えば、ロー論理)を維持する場合には記録情報処理部(46)からの記録信号を光制御器(48)の方に伝送する。光制御器(48)は制御用スイッチ(SW1)の出力信号の論理値によりレーザーダイオード(LD)を断続してユーザー情報ブロックが光ディスク(24)の信号トラック、即ち山のトラック(20)又は溝のトラック(22)に記録されるようにする。この時、信号トラック(20又は22)の不連続記録位置(DCP)と隣接した単位ブロック、即ち記録開始の時、ユーザー情報の最前部分が記録される信号トラック(20又は22)上の任意の単位ブロックには図6でのようにクロック安定化情報であるVFO信号を始めとして擬似同期信号(PSre)ブロック識別コードとユーザー情報ブロック情報が順次に記録される。反面に不連続記録位置(DCP)と離れたブロック区間、各々には基準同期信号(SYre)ブロック識別コード及びユーザー情報ブロック情報が記録される。

【0028】

終わりに、制御部(50)はサーボ部(30)とモーター駆動部(32)の動作の如何を制御すると共に、光制御器(48)の動作モードを制御する。又、制御部(50)は記録開始の時に特定論理(例えば、ハイ論理)のパルスを持つ記録開始信号(WRsta)を発生する。この記録開始信号(WRsta)は基準クロック発生器(40)に供給されて光ディスク(24)上の信号トラック(20又は22)上の記録不連続地点から一定の区間にクロック安定化情報であるVFO信号が記録され得るようにする。又、制御部(50)は基準クロック発生器(40)からロッキング信号(LK)を入力できる。このロッキング信号(LK)の論理状態により制御部(50)は光制御器(48)の記録動作を選択的にイネーブルさせる。制御部(50)はロッキング信号(LK)が特定論理(例えば、ハイ論理)を維持する場合にだけ光制御器(48)が記録動作を実行するようにして光ディスク(24)の記録密度が一定して維持されると共にエラーの発生を防止する。

【0029】

図7は図5に示した基準クロック発生器(40)を詳細に示すブロックである。図7において、基準クロック発生器(40)は電圧制御発振器(52)からの基準クロック(SCLK)を第1ANDゲート(62)を経由して入力する分周器(54)と、この分周器(54)の出力信号を入力する位相比較器(56)と周波数比較器(58)を備える。第1ANDゲート(62)は安定化情報制御信号(CVFO)により電圧制御発振器(52)から分周器(54)に供給される基準クロック(SCLK)を切り換える。第1ANDゲート(62)は安定化情報制御信号(CVFO)がハイ論理を維持する場合に電圧制御発振器(52)からの基準クロック(SCLK)が分周器(54)に供給されないようにする。即ち、第1ANDゲート(62)はロー論理のロー信号を分周器(54)に供給する。これにより、分周器(54)でもロー論理又はハイ論理の論理信号が発生する。この時、位相比較器(56)は、図5に示された補助信号デコーダ(36)からの補助クロック(PCLK)と分周器(54)からの論理信号を位相比較するので急激に増加する電圧信号を持つ位相エラー信号を積分器(60)に供給する。分周器(54)からの論理信号と補助クロック(PCLK)を周波数比較器(58)も急激に増加する電圧信号を持つ周波数エラー信号を積分器(60)に供給する。積分器(60)は位相比較器(56)からの位相エラー信号と周波数比較器(58)からの周波数エラー信号を各々積分して、これら信号に含まれた高周波成分の雑音信号を除去する。積分器(60)からの積分された位相エラー信号及び周波数エラー信号により電圧制御発振器(52)は基準クロック(SCLK)の周波数を補助クロック(PCLK)のN倍から補助クロック(PCLK)のM倍まで急激に高める。この結果、基準クロック(SCLK)の周波数はクロック安定化情報制御信号(CVFO)の上昇エッジで補助クロック(PCLK)のN倍からM倍に急激に高まった後、クロック安定化情報制御信号(CVFO)の下降エッジ指示まで補助クロック(PCLK)のM倍を維持するようになる。反面に安定化情報制御信号(CVFO)がロー論理を維持する場合、第1ANDゲート(62)は電圧制御発振器(52)からの基準クロック(SCLK)が分周器(54)に供給されるようにする。この場合、分周器(54)は第1ANDゲート(62)からの基準クロック(SCLK)を経由して入力する位相比較器(56)と周波数比較器(58)に供給する。

10

20

30

40

50

ロック (SCLK) を N 分周する。この時、位相比較器(56)は補助クロック (PCLK) と分周器(54)からの分周されたクロック信号との位相差により漸進的に減少される電圧信号を持つ位相エラー信号を発生する。同じように、周波数比較器(58)も分周器(54)からのクロック信号と補助クロック (PCLK) との周波数の差異により電圧が漸進的に減少する周波数エラー信号を発生する。すると、積分器(60)を経由して位相エラー信号と周波数エラー信号を入力する電圧制御発振器(52)は基準クロック (SCLK) の周波数を補助クロック (PCLK) の M 倍から補助クロック (PCLK) の N 倍まで漸進的に低くするようになる。これにより、基準クロック (SCLK) の周波数はクロック安定化情報制御信号 (CVFO) の下降エッジから一定の期間の間 (例えば、クロック安定化情報 (CVFO) が記録された信号トラック(20, 22)上の区間の終了位置からそのクロック安定化情報が記録された単位ブロックの終了位置までの区間に当たる期間) に補助クロック (PCLK) の M 倍から N 倍まで漸進的に低くなる。併せて、この基準クロック (SCLK) は図 10 5 に示した VFO 信号発生器(44)及び記録情報処理部(46)に供給される。又、分周された基準クロック信号が補助クロック (PCLK) に比べて一定の範囲の周波数の差異を有する場合、即ち、基準クロック (SCLK) が補助クロック (PCLK) より N 倍ないし M 倍の周波数を有する場合に、周波数比較器(58)は特定論理 (例えば、ハイ論理) を有するロッキング信号 (LK) を発生する。このロッキング信号 (LK) は図 5 に示した制御部(50)に供給される。

【0030】

そして、基準クロック発生器(40)は、図 5 に示した制御部(50)から記録スタート信号 (WRsta) を入力する第 1 ラッチ(64)と、図 5 に示した補助信号デコーダ(36)から補助同期信号 (PYre) を入力する NAND ゲート(66)を更に備える。第 1 ラッチ(64)は自身のセット端子 (S) に特定論理 (即ち、ハイ論理) の記録スタート信号 (WRsta) が入力される場合に自身の出力端子 (Q) にハイ論理の出力信号を発生する。NAND ゲート(66)は第 1 ラッチ(64)の出力信号と補助同期信号 (PYre) を NAND 演算し、その結果により第 2 ラッチ(68)を選択的にトグルさせる。すなわち、NAND ゲート(66)は第 1 ラッチ(64)の出力信号と補助同期信号 (PYre) が共にハイ論理を維持する場合にのみロー論理のパルスを発生させる。第 2 ラッチ(68)は NAND ゲート(66)からのロー論理のパルスの上昇エッジから自身の出力端子 (Q) 上の論理信号をロー論理からハイ論理に変化させる。第 1 及び第 2 ラッチ(64, 68)は自身のリセット端子 (R) で印加する基底論理 (即ち、ロー論理) の安定化情報制御信号 (CVFO) により初期化される。

【0031】

又、基準クロック発生器(40)は電圧制御発振器(52)からの基準クロック (SCLK) を入力する第 2 AND ゲート(70)と、第 2 ラッチ(68)の出力信号を入力するカウンター(72)と、このカウンター(72)からキャリ信号を入力するインバーター(74)を備える。第 2 AND ゲート(70)は安定化情報制御信号 (CVFO) が特定論理 (即ち、ハイ論理) を維持する間にだけ電圧制御発振器(52)からの基準クロック (SCLK) をカウンター(72)のクロック端子 (CLK) の方に伝送する。カウンター(72)は第 2 ラッチ(68)から自身のリセット端子 (R) の方にハイ論理の論理信号が印加する間に第 2 AND ゲート(70)から供給する基準クロック (SCLK) により加算カウントする。そして、カウンター(72)はカウント値が “K” に到達するときに、ハイ論理のキャリ信号を発生する。又、カウンター(72)はキャリ信号を発生した後、第 2 ラッチ(68)から自身のリセット端子 (R) の方に供給するロー論理の論理信号によりカウント動作を中止するようになる。インバーター(74)はカウンター(72)からのキャリ信号を反転し、その反転されたキャリ信号を安定化情報制御信号 (CVFO) として第 1 及び第 2 AND ゲート(62, 70)、第 1 及び第 2 ラッチ(64, 68)、図 5 に示した制御用スイッチ (SW1) 及び擬似同期信号発生器(42)に供給する。結果的に、第 2 ラッチ(68)、第 2 AND ゲート(70)、カウンター(72)及びインバーター(74)は記録開始の時、一番目の補助同期信号 (PYre) の下降エッジから一定の幅のハイ論理パルスを有する安定化情報制御信号 (CVFO) を発生する単安定パルス発生器の機能を行う。

【0032】

図8は、本発明の他の実施形態による光ディスク記録装置のブロックを図示する。図8に示した他の実施形態による光ディスク記録装置は図5に示した光ディスク記録装置に比べて制御用スイッチ(SW1)と光制御器(48)の間に接続された第2制御用スイッチ(SW2)を更に備える。併せて、他の実施形態による光ディスク記録装置は図5に示した基準クロック発生器(40)の代わりに適応型基準クロック発生器(76)を備える。

【0033】

この適応型基準クロック発生器(76)は図5に示した基準クロック発生器(40)と同じく図9に示したような基準クロック(SCKL)を発生し、その基準クロック(SCKL)を記録情報処理部(46)及びVFO信号発生器(44)に供給する。そして、適応型基準クロック発生器(76)図9でのように記録スタート信号(WRsta)は発生した後、一番目の補助同期信号(PYre)の下降エッジから順次に配列される余白制御信号(Cspc)と安定化情報制御信号(CVFO)を発生する。この余白制御信号(Cspc)により第2制御用スイッチ(SW2)は記録情報処理部(46)を光制御器(48)に選択的に連結させることによって光ディスク(24)の信号トラック(20又は22)に情報が記録されない余白区間が生成されるようになる。この余白区間は、光ディスク(24)の信号トラック(20又は22)上の不連続記録位置(DCP)とクロック安定化情報区間の間に位置する。即ち、光ディスク(24)の信号トラック(20又は22)上の不連続記録位置(DCP)と隣接したブロック区間には図9でのように余白区間(SPC)、VFO信号(VFO)、擬似同期信号(PSre)、ブロック識別信号及びユーザーブロック情報が記録される。

【0034】

又、本発明の他の実施形態による光ディスク記録装置は、光ピックアップ(28)内の光検出器(PD)の出力信号を再生して再生同期信号(RYre)を適応型基準クロック発生器(76)に供給する再生信号処理部(51)を更に備えることができる。この場合、適応型基準クロック発生器(76)は再生同期信号(RYre)と補助同期信号(PYre)の位相の先後関係により余白制御信号(Cspc)の論理状態を変化させる。適応型基準クロック発生器(76)は、図10及び図11のよう再生同期信号(SYre)の位相が補助同期信号(PYre)よりは早い場合には余白制御信号(Cspc)が基底論理(即ち、ロー論理)を維持するようにして光ディスク(24)の信号トラック(20又は22)上に余白区間が現れないようになる。即ち、光ディスク(24)の信号トラック(20又は22)上の不連続記録位置(DCP)と隣接した単位ブロックにはVFO信号(VFO)、擬似同期信号(PSre)、ブロック識別信号及びユーザーブロック情報が記録される。一方、図12のよう再生同期信号(RYre)の位相が補助同期信号(PYre)より遅い場合、適応型基準クロック発生器(76)は余白制御信号(Cspc)が補助同期信号(PYre)の下降エッジから再生同期信号(RYre)の上昇エッジまでハイ論理とし、光ディスク(24)の信号トラック(20又は22)上に余白区間を生成させる。即ち、光ディスク(24)の信号トラック(20又は22)上の不連続記録位置(DCP)と隣接した単位ブロックには図9のよう余白区間(SPC)、VFO信号(VFO)、擬似同期信号(PSre)、ブロック識別信号及びユーザーブロック情報が記録される。

【0035】

図13は図8に示した適応型基準クロック発生器(76)の第1実施形態を詳細に示す回路図である。図13において、適応型基準クロック発生器(76)は図7に示した基準クロック発生器(40)と比較するとき、NANDゲート(66)と第2ラッチ(68)の間に直列接続した第3ラッチ(78)、第2カウンター(84)及び第2インバーター(86)と、電圧制御発振器(52)と第2カウンター(84)のクロック端子(CLK)間に直列接続した第2分周器(80)及び第3ANDゲート(82)を更に備える。また、適応型基準クロック発生器(76)は図7に示した第1ANDゲート(62)の代わりに電圧制御発振器(52)からの基準クロック(SCLK)、第1インバーター(74)からの安定化情報制御信号(CVFO)及び第2インバーター(86)からの余白制御信号(Cspc)を入力する第4ANDゲート(88)を備える。

【0036】

10

20

30

40

50

第3ラッチ(78)はNANDゲート(66)の出力信号の上昇エッジで自身の出力端子(Q)上の論理信号をロー論理からハイ論理に変化させる。即ち、第3ラッチ(78)は図9のように記録開始信号(WRsta)が発生した後、一番目に入力する補助同期信号(PYre)の下降エッジ指示にハイ論理の出力信号を発生するようになる。第2分周器(80)は電圧制御発振器(52)からの基準クロック(SCLK)をN分周し、その分周された基準クロックを第3ANDゲート(82)に供給する。第3ANDゲート(82)は図9に示したような余白制御信号(Cspc)が特定論理(即ち、ハイ論理)を維持する間にのみ第2分周器(80)からの分周された基準クロックを第2カウンター(84)のクロック端子(CLK)の方に伝送する。第2カウンター(84)は第3ラッチ(78)から自身のリセット端子(R)の方にハイ論理の論理信号が印加する間に第3ANDゲート(82)からの分周された基準クロックにより加算カウントする。又、第2カウンター(84)はカウント値が“L”に到達するときにハイ論理のキャリ信号を発生する。又、第2カウンター(84)はキャリ信号を発生した後、第3ラッチ(78)から自身のリセット端子(R)の方に供給されるロー論理の論理信号によりカウント動作を中止するようになる。第2インバーター(86)は第2カウンター(84)からのキャリ信号を反転し、その反転させたキャリ信号を余白制御信号(Cspc)として第3及び第4ANDゲート(82,88)、第3ラッチ(78)と図7に示したように第2制御用スイッチ(SW2)に供給する。結果的に、第3ラッチ(78)、第3ANDゲート(82)、第2カウンター(84)及び第2インバーター(86)は記録開始の時、一番目の補助同期信号(PYre)の下降エッジから一定の幅のハイ論理パルスを有する余白制御信号(Cspc)を発生する単安定パルス発生器の機能を行う。この余白制御信号(Cspc)により第2ラッチ(68)は安定化情報制御信号(CVFO)の発生時点を決定する。即ち、第2ラッチ(68)は第2インバーター(86)からの余白制御信号(Cspc)の下降エッジから第1カウンター(72)のカウント動作を開始させた後、第1インバーター(74)からのロー論理の安定化情報制御信号(CVFO)により初期化することにより図9のように安定化情報制御信号(CVFO)が余白制御信号(Cspc)の下降エッジから一定の幅のハイ論理を有するようになる。

【0037】

一方、第4ANDゲート(88)は余白制御信号(Cspc)及び安定化情報制御信号(CVFO)により電圧制御発振器(52)から第1分周器(54)に供給される基準クロック(SCLK)を切り換える。第4ANDゲート(88)は余白制御信号(Cspc)及び安定化情報制御信号(CVFO)のうち、いずれの一つでもハイ論理を維持する場合に電圧制御発振器(52)からの基準クロック(SCLK)が第1分周器(54)に供給されないようにする。即ち、第4ANDゲート(88)は光ディスク(24)の信号トラック(20又は22)上に余白信号とVF0信号が記録する期間には、基準クロック(SCLK)が第1分周器(54)に供給されないようにする。これとは異なり、余白制御信号(Cspc)と安定化情報制御信号(CVFO)がロー論理を維持する場合に、第4ANDゲート(88)は電圧制御発振器(52)からの基準クロック(SCLK)が第1分周器(54)に供給されるようにする。

【0038】

前記第2及び第3ラッチ(68,78)、第3及び第4ANDゲート(82,88)、分周器(80)、第2カウンター(86)及び第2インバーター(86)を以外の適応型基準クロック発生器(76)の残りの構成要素に対する作動説明は図7と同じであるので省略する。

【0039】

図14は、図8に示した適応型基準クロック発生器(76)の第2実施形態を詳細に示す回路図である。図14に示した適応型基準クロック発生器(76)は第4ANDゲート(88)がクロック調節器(90)で置き換えた以外は、図13に示した適応型基準クロック発生器(76)と同じ回路構成を持つ。このクロック(90)は余白制御信号(Cspc)がイネーブルされる時点から一定の期間の間(例えば、不連続記録地点から一つの単位ブロックが終了される地点までの区間に当たる期間の間)基準クロック(SCLK)の周波数が補助クロック(PCR)のM倍を一定して維持するようになる。このためにクロック調節器(90)は第2インバーター(86)からの余白制御信号(Cspc)がロー論理からハイ論理に変化された後

、一つの単位ブロックに当たる期間の間、一定のサイクル毎に電圧制御発振器(52)から第1分周器(54)の方に伝送する基準クロック(SCLK)を一つずつ除去する。この場合、位相比較器(56)から発生される位相エラー信号と周波数(58)から発生される周波数エラーが一定のサイクル毎に一度ずつ増加してから減少する。すると、位相エラー信号及び周波数エラー信号に応答する電圧制御発振器(52)は基準クロック(SCLK)の位相及び周波数を調節することにより基準クロック(SCLK)の位相が補助クロック(PLK)の位相と一致するようになると共に、基準クロック(SCLK)の周波数が補助クロック(PLK)に比べてM倍に一定して維持するようになる。反対に、余白制御信号(CSPC)及び安定化情報制御信号(CVFO)が基底論理(ロー論理)を維持する場合、クロック調節器(90)は電圧制御発振器(52)からの基準クロック(SCLK)をそのまま第1分周器(54)に伝達することによって基準クロック(SCLK)の周波数を補助クロック(PLK)のN倍に一定に維持する。

【0040】

図15は図14に示したクロック調節器(90)を詳細に図示する回路図である。図15において、クロック調節器(90)は図14に示した第1及び第2インバーター(74、86)からの安定化情報制御信号(CVFO)と余白制御信号(CSPC)を入力するORゲート(92)と、図14に示した電圧制御発振器(52)からの基準クロック(SCLK)を共通的に入力する第5ANDゲート(94)、第3分周器(96)及びエクスクルーシブOR(以下、“XOR”と言う)ゲート(98)を備える。ORゲート(92)は安定化情報制御信号(CVFO)と余白制御信号(CSPC)をOR演算し、この二つ信号のハイ論理期間の間、ハイ論理を維持するパルス信号を発生する。第5ANDゲート(94)はORゲート(92)の出力信号がハイ論理を維持する期間に基準クロック(SCLK)を第3カウンター(100)のクロック端子(CLK)に伝送する。第3カウンター(100)は第5ANDゲート(94)からの自身のクロック端子(CLK)に供給するクロック信号の数をカウントする。一方、第3分周器(96)は基準クロック(SCLK)を一定の分周比(例えば4)で分周し、その分周された基準クロックを第6ANDゲート(102)を経由して第4カウンター(104)に供給する。第4カウンター(104)は第6ANDゲート(102)からの分周された基準クロック数をカウントする。第3カウンター(100)のカウント値と第4カウンター(104)のカウント値は比較器(106)により比較される。この比較器(106)は、この二つのカウント値が同じ場合にハイ論理の比較信号を第6ANDゲート(102)に供給するので、第3分周器(96)から分周された基準クロックが第4カウンター(104)及びXORゲート(98)に供給されないようにする。即ち、第6ANDゲート(102)は、記録開始の時から第4カウンター(104)のカウント値が第3カウンター(100)のカウント値と同じくなるときまで、分周された基準クロックをXORゲート(98)に供給するようになる。XORゲート(98)は第6ANDゲート(102)からの分周された基準クロックがハイ論理を維持するとき毎に基準クロック(SCLK)の位相を180°反転させることにより、図14に示した第1分周器(54)に供給される基準クロック(SCLK)から1サイクルの基準クロックを消滅させる。第3分周器(96)の分周比は余白制御信号(CSPC)のハイ論理の幅と安定化情報制御信号(CVFO)のハイ論理の幅の合に該当する期間と単位ブロックの期間との比により決定される。

【0041】

図16は図8に示した適応型基準クロック発生器(76)の第3実施形態を詳細に示す回路図である。この適応型基準クロック発生器(76)は電圧制御発振器(52)からの基準クロック(SCLK)を第1ANDゲート(108)を経由して入力する第1分周器(54)と、第1分周器(54)の出力信号を入力する位相比較器(56)と周波数比較器(58)を備える。第1ANDゲート(108)は切換制御信号により基準クロック(SCLK)を切り換える。この第1ANDゲート(108)は切換制御信号がハイ論理を維持する場合に、電圧制御発振器(52)からの基準クロック(SCLK)が第1分周器(54)に供給されないようにする。即ち、第1ANDゲート(108)はロー論理の論理信号を第1分周器(54)に供給する。これにより、第1分周器(54)でもロー論理又はハイ論理の論理信号が発生される。この時、位相比較器(56)は図8に示した補助信号デコーダ(36)からの補助クロック(PLK)と第1分周器(54)から

10

20

30

40

50

の論理信号を位相比較するので急激に増加する電圧信号を持つ位相エラー信号を積分器(60)に供給する。第1分周器(54)からの論理信号を補助クロック(PCLK)を周波数比較する周波数比較器(58)も急激に増加する電圧信号を持つ周波数エラー信号を積分器(60)に供給する。積分器(60)は位相比較器(56)からの位相エラー信号と周波数比較器(58)からの周波数エラー信号を各々積分し、これらの信号に含まれた高周波成分の雑音信号を除去する。積分器(60)からの積分された位相エラー信号及び周波数エラー信号により電圧制御発振器(52)は基準クロック(SCLK)の周波数を補助クロック(PCLK)のN倍から補助クロック(PCLK)のM倍まで急激に高める。この結果、基準クロック(SCLK)の周波数は切換制御信号の上昇エッジで補助クロック(PCLK)のN倍からM倍に急激に高まった後、切換制御信号の下降エッジまで補助クロック(PCLK)のM倍を維持するようになる。切換制御信号がロー論理を維持する場合、第1ANDゲート(108)は電圧制御発振器(52)からの基準クロック(SCLK)を第1分周器(54)に供給する。この場合、第1分周器(54)は第1ANDゲート(108)からの基準クロック(SCLK)をN分周する。この時、位相比較器(56)は補助クロック(PCLK)と第1分周器(54)からの分周されたクロック信号との位相差により漸進的に減少する電圧信号を持つ位相エラー信号を発生する。同様に、周波数比較器(58)も第1分周器(54)からのクロック信号と補助クロック(PCLK)との周波数差により電圧が漸進的に減少する周波数エラー信号を発生する。すると、積分器(60)を経由して位相エラー信号と周波数エラー信号を入力する電圧制御発振器(52)は基準クロック(SCLK)の周波数を補助クロック(PCLK)のM倍から補助クロック(PCLK)のN倍まで漸進的に低くする。これにより、基準クロック(SCLK)の周波数は切換制御信号の下降エッジ(即ち、クロック安定化情報の記録が終了する信号トラック(20又は22)上の位置)から一定の期間の間(例えば、クロック安定化情報が記録された単位ブロックの終了位置までの区間に当たる期間)に補助クロック(PCLK)のM倍からN倍に漸進的に低くなる。この記録クロック(SCLK)は図8に示したVFO信号発生器(44)及び記録情報処理部(46)に供給される。又、周波数比較器(58)は分周された基準クロックが補助クロック(PCLK)に比べて一定の範囲の周波数差を有する場合、即ち基準クロック(SCLK)が補助クロック(PCLK)よりN倍ないしM倍の周波数を有する場合に特定論理(例えば、ハイ論理)を有するロッキング信号(LK)を発生する。このロッキング信号(LK)は図8に示した制御部(50)に供給される。

【0042】

そして、適応型基準クロック発生器(76)は図8に示した制御部(50)から図10～図12に示したような記録スタート信号(WRsta)を入力する第1ラッチ(110)と、図8に示した補助信号デコーダ(36)からの補助同期信号(PYre)を入力するNANDゲート(112)と、図8に示した再生信号処理部(51)から再生同期信号(RYre)を入力する第2ANDゲート(116)を更に備える。第1ラッチ(110)は自身のセット端子(S)に特定論理(即ち、ハイ論理)の記録スタート信号(WRsta)が入力される場合に自身の出力端子(Q)にハイ論理の出力信号を発生する。NANDゲート(112)は第1ラッチ(110)の出力信号と補助同期信号(PYre)をNAND演算してその結果により第2ラッチ(114)を選択的にトグルさせる。NANDゲート(112)は第1ラッチ(110)の出力信号と補助同期信号(PYre)がハイ論理を維持する場合にロー論理のパルスを発生させる。第2ラッチ(114)はNANDゲート(112)からのロー論理のパルスの上昇エッジで自身の出力端子(Q)上の信号をロー論理からハイ論理に変化させる。一方、第2ANDゲート(116)は第1ラッチ(110)の出力信号と再生同期信号(RYre)をAND演算して第1ラッチ(110)の出力信号がハイ論理を維持する場合、即ち記録開始の時、一番目のユーザー情報ブロックが光ディスク(24)の信号トラック(20又は22)上に記録される場合にだけ再生同期信号(RYre)を通過させる。

【0043】

又、適応型基準クロック発生器(76)は、電圧制御発振器(52)に直列接続した第2分周器(118)と、第3ANDゲート(120)と、第1カウンター(122)と、第1インバーター(124)とを備える。第2分周器(118)は電圧制御発振器(52)からの基準クロック(SCLK)を一

10

20

20

30

40

50

定の分周比 (N) に分周し、その分周された基準クロックを第 3 AND ゲート (120) に供給する。第 3 AND ゲート (120) は余白制御信号 (C s p c) が特定論理 (即ち、ハイ論理) を維持する間に第 2 分周器 (118) からの分周された基準クロックを第 1 カウンター (122) のクロック端子に伝送する。第 1 カウンター (122) は第 2 ラッチ (114) から自身のリセット端子 (R) にハイ論理の論理信号が印加される間に、第 3 AND ゲート (120) から供給した分周された基準クロックにより加算カウントする。そして、第 1 カウンター (122) はカウント値が “L” に到達するときにハイ論理のキャリ信号を発生する。又、第 1 カウンター (122) はキャリ信号を発生した後、第 2 ラッチ (114) からの自身のリセット端子 (R) の方に供給されるロー論理の論理信号によりカウント動作を中止する。他の方法としては、第 1 カウンター (122) は第 2 AND ゲート (116) からロー論理の再生同期信号 (R Y r e) が入力される場合、即ち一番目の再生同期信号 (R Y r e) の終了時点で、特定論理 (例えば、ハイ論理) を発生することができる。これにより、第 1 カウンター (122) から発生されるキャリ信号はハイ論理のみを維持するか、補助同期信号 (P Y r e) の終了時点から一定の幅、即ち $N \times L$ 個の基準クロックサイクルより小さいか又は同じ幅の基底論理 (例えば、ロー論理) パルスを有するようになる。第 1 インバーター (124) は第 1 カウンター (122) からのキャリ信号を反転し、その反転された信号を余白制御信号 (C s p c) として第 3 AND ゲート (120) と、図 8 に示した第 2 制御用スイッチ (S W 2) に供給する。この余白制御信号 (C s p c) は第 1 カウンター (122) の動作モード、即ち再生同期信号 (R Y r e) と補助同期信号 (P Y r e) との位相の先後関係により特定論理 (即ち、ハイ論理) のパルスを選択的に有するようになる。余白制御信号 (C s p c) は、図 10 及び図 11 のように再生同期信号 (R Y r e) が終了した後に補助同期信号 (P Y r e) が終了される場合に基底論理 (即ち、ロー論理) を維持する。この場合に光ディスク (24) の信号トラック (20 又は 22) には余白区間が生成されないようになる。一方、再生同期信号 (R Y r e) が図 12 のように補助同期信号 (P Y r e) の終了時点より遅く終了した場合に、余白制御信号 (C s p c) は特定論理のパルスを有する。この時、余白制御信号 (C s p c) のパルスは、補助同期信号 (P Y r e) の終了時点から再生同期信号 (R Y r e) の終了時点までの期間に当たる幅を有する。このように余白制御信号 (C s p c) に特定論理パルスが存在する場合には、その特定論理パルスの幅に相当する余白区間 (S P C) が光ディスク (24) の信号トラック (20 又は 22) 上に生成されるようになる。

【0044】

更に、適応型基準クロック発生器 (76) は第 2 AND ゲート (116) の出力端子に直列接続された第 4 AND ゲート (126) 及び第 3 ラッチ (128) と、電圧制御発振器 (52) に直列接続された第 5 AND ゲート (130)、第 2 カウンター (132) 及び第 2 インバーター (134) を備える。第 4 AND ゲート (126) は第 1 インバーター (124) からの余白制御信号 (C s p c) と第 2 AND ゲート (116) の出力信号を AND 演算して、その結果により第 3 ラッチ (128) を選択的にトグルさせる。第 4 AND ゲート (126) は、余白制御信号 (C s p c) の下降エッジ、即ち余白制御信号 (C s p c) の終了時点又は第 2 AND ゲート (116) の出力信号の下降エッジ、即ち一番目の再生同期信号 (R Y r e) の終了時点で第 3 ラッチ (128) をトグルさせる。この時、第 3 ラッチ (128) の出力信号は、ロー論理からハイ論理に変化する。第 5 AND ゲート (130) は安定化情報制御信号 (C V F O) が特定論理 (即ち、ハイ論理) を維持する間にだけ電圧制御発振器 (52) からの基準クロック (S C L K) を第 2 カウンター (132) のクロック端子 (C L K) に伝送する。第 2 カウンター (132) は、第 3 ラッチ (128) から自身のリセット端子 (R) にハイ論理の論理信号が印加される間に、第 5 AND ゲート (130) から供給される基準クロック (S C L K) により加算カウントする。又、第 2 カウンター (132) は、カウント値が “K” に到達するときにハイ論理のキャリ信号を発生する。キャリ信号を発生した後、第 2 カウンター (132) は、第 3 ラッチ (128) から自身のリセット端子 (R) に供給されるロー論理の論理信号によりカウント動作を中止する。第 2 インバーター (134) は第 2 カウンター (132) からのキャリ信号を反転し、その反転されたキャリ信号を安定化情報制御信号 (C V F O) として第 5 AND ゲート (130)、第 3 ラッチ (128) と、図 8 に示した第 1 制御用スイッチ (S W 1) 及び擬似同期信号発生器 (42) 50

に供給する。この安定化情報制御信号 (C V F O) は図 12 のように余白制御信号 (C s p c) に特定論理パルスが含まれた場合には余白制御信号 (C s p c) の終了時点から一定の期間の間、特定論理 (例えば、ハイ論理) を維持するようになる。反面に図 10 及び図 11 のように余白制御信号 (C s p c) に特定論理のパルスが含まれていない場合、安定化情報制御信号 (C V F O) は一番目の再生同期信号 (R Y r e) の下降エッジ、即ち終了地点から一定の期間の間、ハイ論理を維持する。すると、第 3 ラッチ (128) は自身のリセット端子 (R) に印加される基底論理 (即ち、ロー論理) の安定化情報制御信号 (C V F O) により初期化される。

【0045】

前記適応型基準クロック発生器 (76) は第 1 N A N D ゲート (112) の出力信号によりトグルされる第 4 ラッチ (138) と、安定化情報制御信号 (C V F O) を共に入力する O R ゲート (136) と第 3 インバーター (140) を備える。O R ゲート (136) は余白制御信号 (C s p c) と安定化情報制御信号 (C V F O) を O R 演算し、その演算された結果により第 2 ラッチ (114) の出力信号を初期化させる。第 4 ラッチ (138) は第 2 ラッチ (114) と同じように第 1 N A N D ゲート (112) からのロー論理のパルスの上昇エッジ、即ち記録開始の時、一番目の補助同期信号 (P Y r e) の終了時点から自身の出力端子 (Q) 上の信号をロー論理からハイ論理に変化させる。そして、第 4 ラッチ (138) は自身の出力信号を切換制御信号として第 1 A N D ゲート (108) と第 2 N A N D ゲート (144) に供給する。第 3 インバーター (140) は、安定化情報制御信号 (C V F O) を反転し、その反転された安定化情報制御信号を第 5 ラッチ (142) のトグル端子 (T) に印加する。第 5 ラッチ (142) は、第 3 インバーター (140) から自身のトグル端子 (T) に供給して反転された安定化情報制御信号の上昇エッジ、即ち安定化情報制御信号 (C V F O) の終了時点から自身の出力端子 (Q) にハイ論理の論理信号を発生させる。この第 5 ラッチ (142) の出力信号は、第 1 ラッチ (110) 及び第 2 N A N D ゲート (144) に供給される。第 2 N A N D ゲート (144) は、第 1 ラッチ (110) の出力信号、第 4 ラッチ (138) の出力信号及び第 5 ラッチ (142) の出力信号を A N D 演算してロー論理のパルスを発生させる。この第 2 N A N D ゲート (144) からのロー論理のパルスにより第 1、第 4 及び第 5 ラッチ (110, 138, 142) の出力信号は初期化される。これにより、第 1 ラッチ (110) の出力信号は記録スタート信号 (W R s t a) の上昇エッジ、即ち記録開始時点から安定化情報制御信号 (C V F O) の下降エッジまでに至る間、ハイ論理を維持する。又、第 4 ラッチ (138) から発生される切換制御信号は補助同期信号 (P Y r e) の下降エッジ、即ち終了時点から安定化情報制御信号 (C V F O) の下降エッジ、即ち安定化情報制御信号 (C V F O) の終了時点までの間、ハイ論理を維持する。一方、第 5 ラッチ (142) の出力信号は、第 5 ラッチ (142) が第 2 N A N D ゲート (144) と循環ループをなすのでハイ論理のパルス形態を有するようになる。第 1 A N D ゲート (108) は、切換制御信号により電圧制御発振器 (52) から第 1 分周器 (54) に供給される基準クロック (S C L K) を切り換える。第 1 A N D ゲート (108) は切換制御信号がハイ論理を維持する場合に電圧制御発振器 (52) からの基準クロック (S C L K) が可変分周器 (54) に供給されないようにする。切換制御信号がロー論理を維持する場合、第 1 A N D ゲート (108) 電圧制御発振器 (52) からの基準クロック (S C L K) が可変分周器 (54) に供給される。

【0046】

図 17 は図 8 に示した適応型基準クロック発生器 (76) の第 4 実施形態を詳細に示す回路図である。図 17 に示した適応型基準クロック発生器 (76) は第 1 A N D ゲート (108) がクロック調節器 (146) で置き換えられた以外は、図 16 に示した第 3 実施形態の適応型基準クロック発生器 (76) と同じ回路構成である。このクロック調節器 (146) は切換制御信号がイネーブルされる時点から一定の間 (例えば、不連続記録位置 (D C P) から一つの単位ブロックが終了される地点までの区間に当たる間) 基準クロック (S C L K) の周波数が補助クロック (P C L K) の M 倍を一定して維持するようになる。このために、クロック調節器 (146) は第 4 ラッチ (138) からの切換制御信号がロー論理からハイ論理に変化した後、一つの単位ブロックに当たる間、一定のサイクル毎に電圧制御発振器 (52) から第 1 分周器 (54) の方に伝送する基準クロック (S C L K) を一つずつ除去する。この場合、位相比

10

20

30

40

50

較器(56)で発生する位相エラー信号と周波数比較器(58)で発生する周波数エラー信号が一定のサイクル毎に一度ずつ増加してから減少する。すると、位相エラー信号及び周波数エラー信号に応答する電圧制御発振器(52)は、基準クロック(SCLK)の位相及び周波数を調節することにより基準クロック(SCLK)の位相が補助クロック(PLCK)の位相と一致するようにすると共に基準クロック(SCLK)の周波数が補助クロック(PLCK)に比べてM倍を一定して維持するようになる。そして、クロック調節器(146)は図15に示したクロック調節器(90)の回路素子中、安定化情報制御信号(CVFO)及び余白制御信号(CSPC)を入力するORゲート(92)を除去し、代わりに図17での第4ラッチ(138)からの切換制御信号が供給されることにより実現することができる。

10

【0047】

【発明の効果】

上述したように、本発明では信号トラックとは異なる別の領域に補助信号がプリフォーマットされた光ディスクの信号トラック上の不連続記録位置と隣接したブロック区間にクロック安定化情報がユーザー情報と共に記録される。これにより、信号トラック上の不連続記録位置と隣接したブロック区間に記録されたユーザー情報は、安定して再生されることは勿論、光ディスクの記録容量が大きくなる。

さらに、本発明では再生同期信号と補助信号に含まれた補助同期信号との位相の先後関係により光ディスクの信号トラック上の不連続記録位置とクロック安定化情報の間に余白区間が選択的に生成される。この結果、クロック安定化情報は再生同期信号に同期されるようになし記録位置と隣接したブロック区間に記録される。

20

又、本発明は基準クロックが補助信号に含まれた補助クロックに同期された場合にのみ光ディスクに情報を記録することにより、光ディスクの記録容量を一定に維持するようにすると共にエラーの発生を最小化することができる。

【図面の簡単な説明】

【図1】ハードセクター方式の補助信号がプリフォーマットされた光ディスクを概略的に図示する図面である。

【図2】ソフトセクター方式の補助信号がプリフォーマットされた光ディスクを概略的に図示する図面である。

【図3】図2に示した光ディスクの信号トラックに情報が不連続的に記録された状態を示す。

30

【図4】図3に示した信号トラックに記録されたクロック信号とそのクロック信号の再生された状態を示す。

【図5】本発明の一実施形態による光ディスク記録装置のブロック図である。

【図6】図5に示した各部分に対する出力波形図である。

【図7】図5に示した基準クロック発生器を詳細回路図である。

【図8】本発明の他の実施形態による光ディスク記録装置のブロック図である。

【図9】図8に示した各部分の出力波形図である。

【図10】図8に示した各部分の出力波形図である。

【図11】図8に示した各部分の出力波形図である。

40

【図12】図8に示した各部分の出力波形図である。

【図13】図8に示した適応型基準クロック発生器の第1実施形態の詳細回路図である。

。

【図14】図8に示した適応型基準クロック発生器の第2実施形態の詳細回路図である。

。

【図15】図14に図示した可変位相遅延器の詳細回路図である。

【図16】図8に示した適応型基準クロック発生器の第3実施形態の詳細回路図である。

。

【図17】図8に示した適応型基準クロック発生器の第4実施形態の詳細回路図である。

。

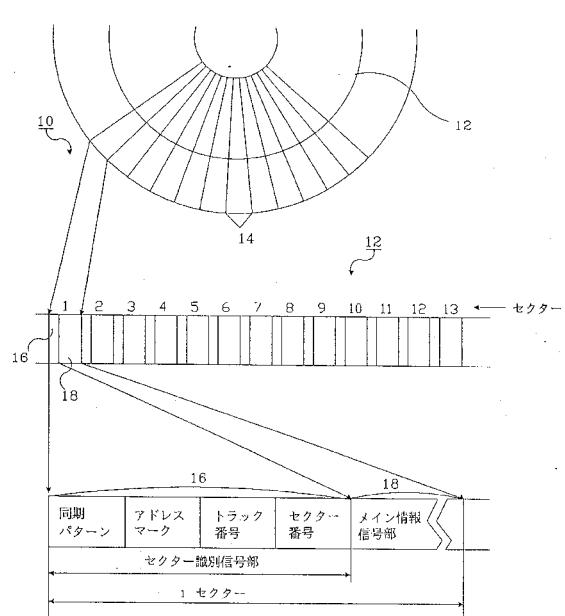
50

【符号の説明】

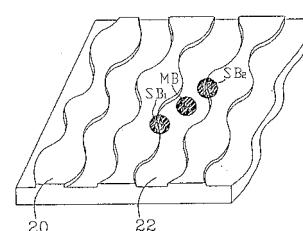
1 0 、 2 4	光ディスク	
1 2	信号トラック	
1 4	セクター	
1 6	セクター識別信号部	
1 8	メイン情報信号部	
2 0	山のトラック	
2 2	溝のトラック	
2 6	スピンドルモーター	
2 8	光ピックアップ	10
3 0	サーボ部	
3 2	モーター駆動部	
3 4	搬送波信号検出器	
3 6	補助信号デコーダ	
3 8	基準同期信号発生器	
4 0	基準クロック発生器	
4 2	擬似同期信号発生器	
4 4	VFO信号発生器	
4 6	記録情報処理部	
4 8	光制御器	20
5 0	制御部	
5 1	再生信号処理部	
5 2	電圧制御発振器	
5 4	第1分周器	
5 6	位相比較器	
5 8	周波数比較器	
6 0	積分器	
6 2 、 1 0 8	第1ANDゲート	
6 4 、 1 1 0	第1ラッチ	
6 6 、 1 1 2	NANDゲート	30
6 8 、 1 1 4	第2ラッチ	
7 0 、 1 1 6	第2ANDゲート	
7 2 、 1 2 2	第1カウンター	
7 4 、 1 2 4	第1インバーター	
7 6	適応型基準クロック発生器	
7 8 、 1 2 8	第3ラッチ	
8 0 、 1 1 8	第2分周器	
8 2 、 1 2 0	第3ANDゲート	
8 4 、 1 3 2	第2カウンター	
8 6 、 1 3 4	第2インバーター	40
8 8 、 1 2 6	第4ANDゲート	
9 0 、 1 4 6	クロック調節器	
9 2	ORゲート	
9 4 、 1 3 0	第5ANDゲート	
9 6	第3分周器	
9 8	XORゲート	
1 0 0	第3カウンター	
1 0 2	第6ANDゲート	
1 0 4	第4カウンター	
1 0 6	比較器	50

1 3 8 第 4 ラッチ
 1 4 0 第 3 インバーター
 1 4 2 第 5 ラッチ

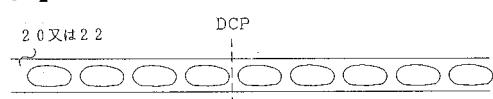
【図 1】



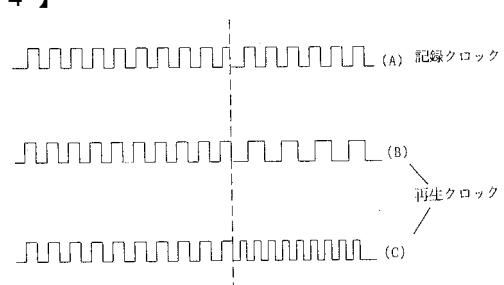
【図 2】



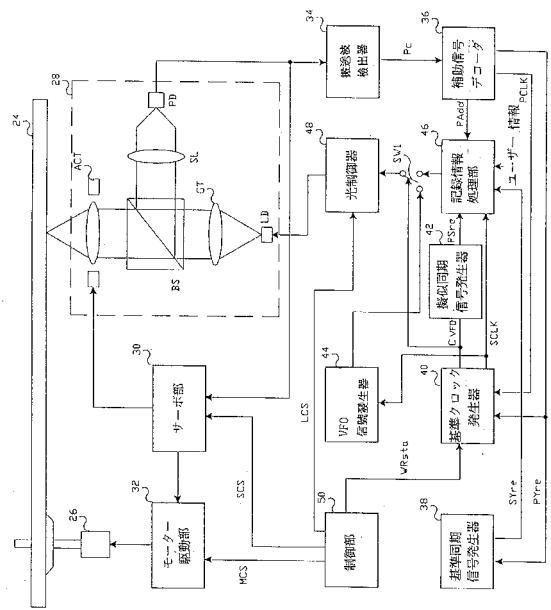
【図 3】



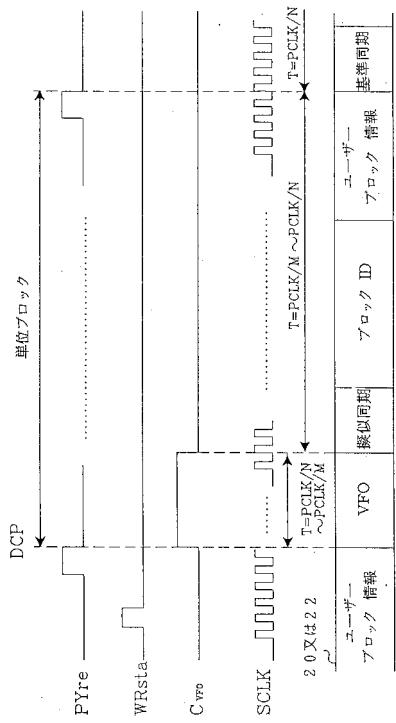
【図 4】



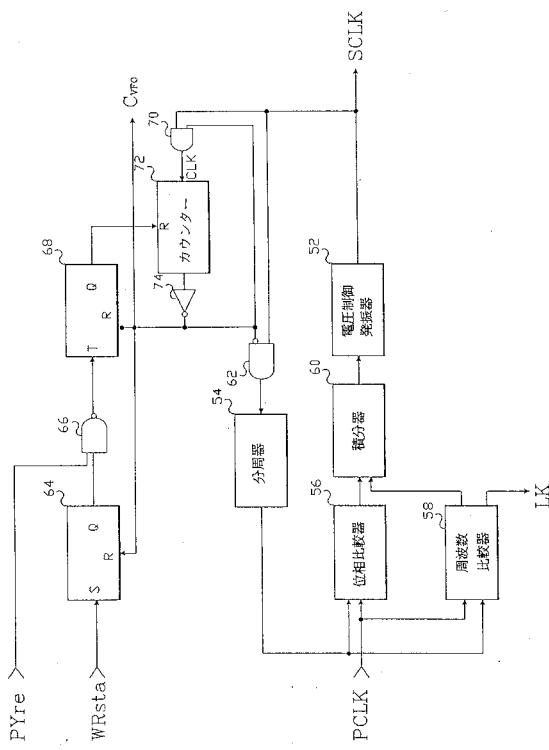
【図5】



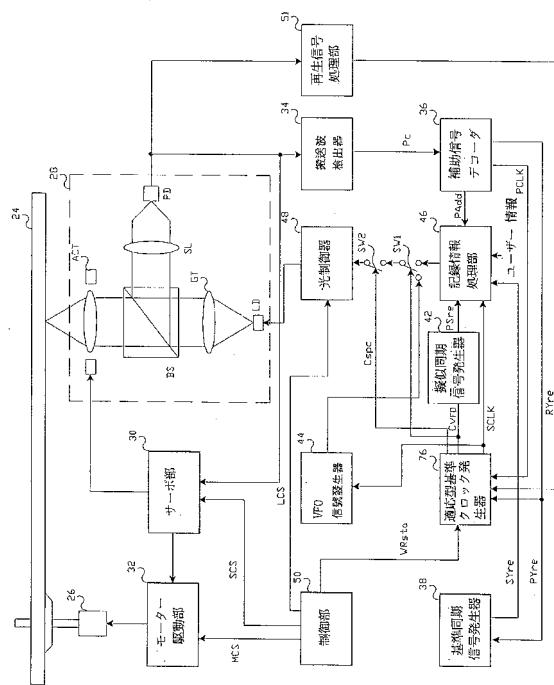
【図6】



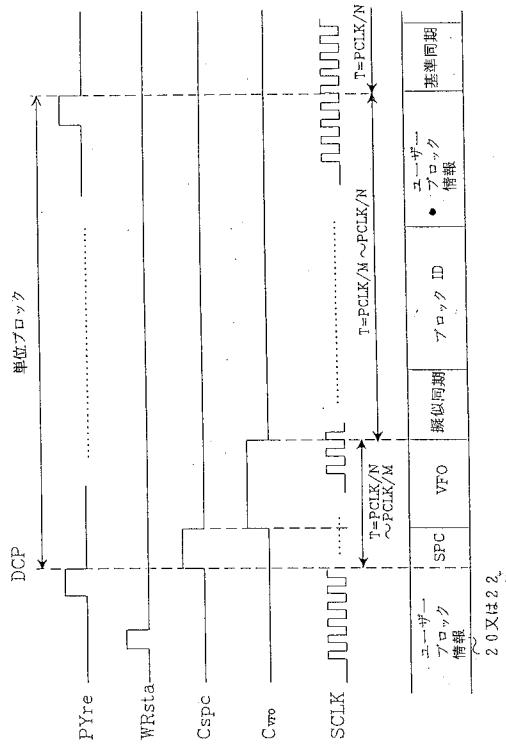
【図7】



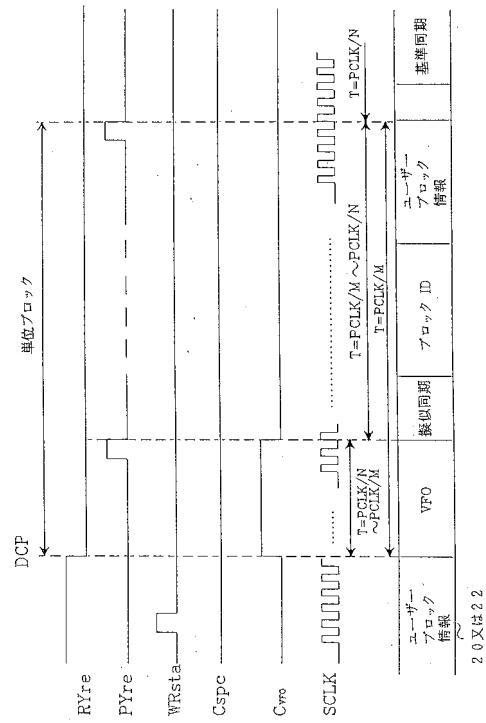
【図8】



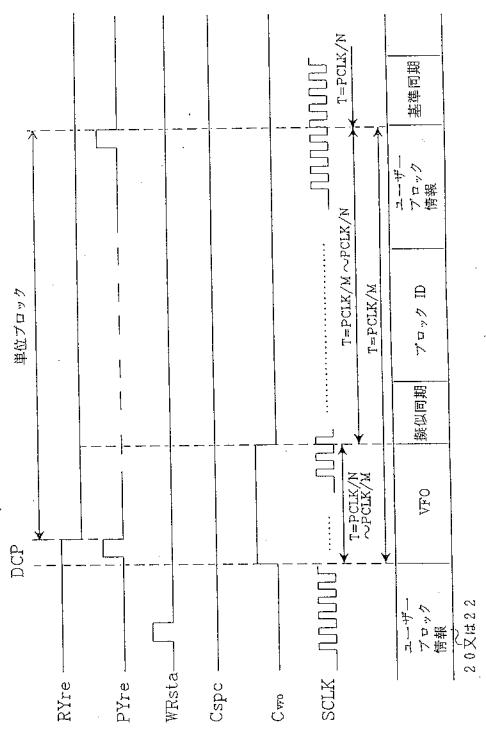
【 図 9 】



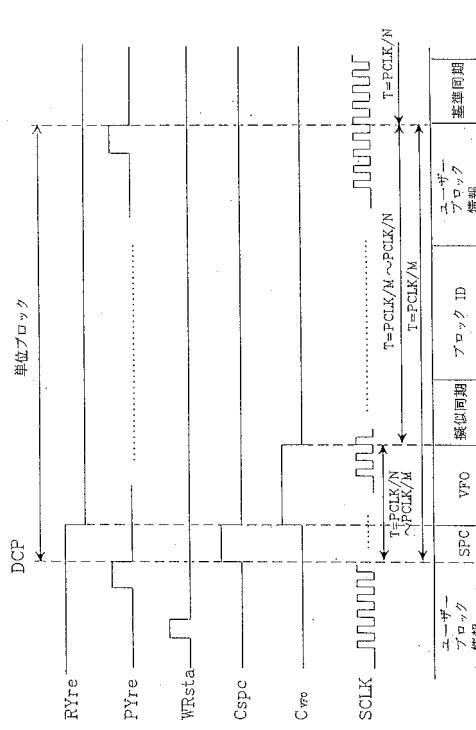
【 図 1 0 】



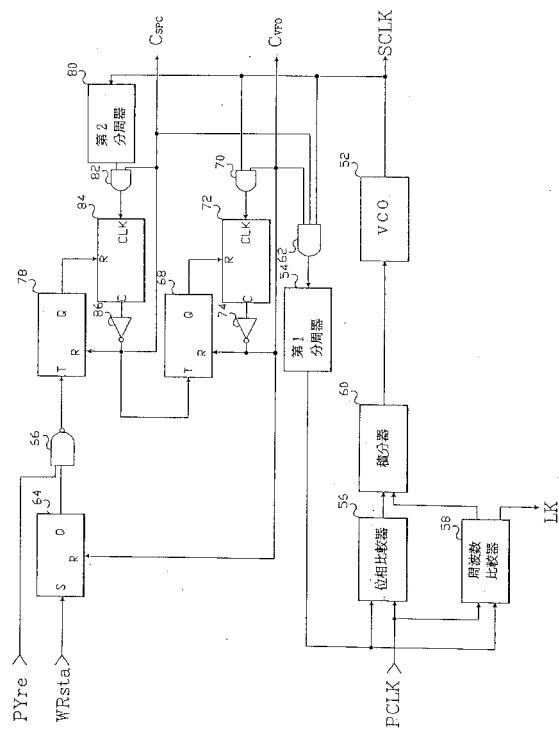
【 図 1 1 】



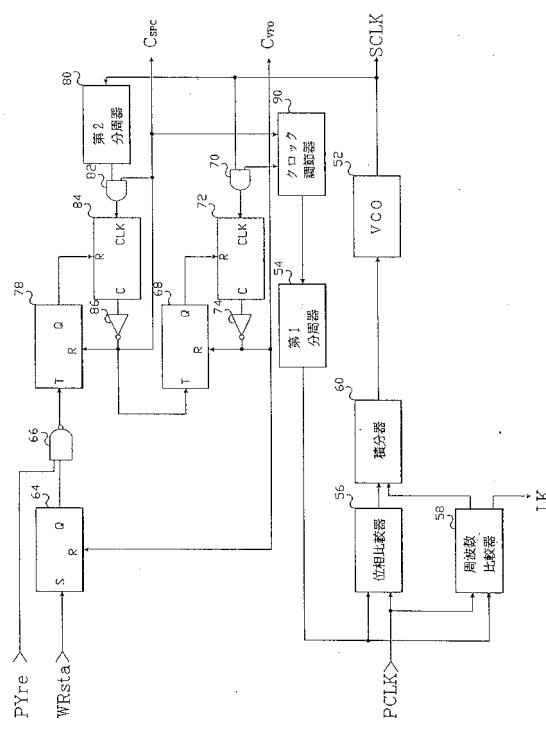
【図12】



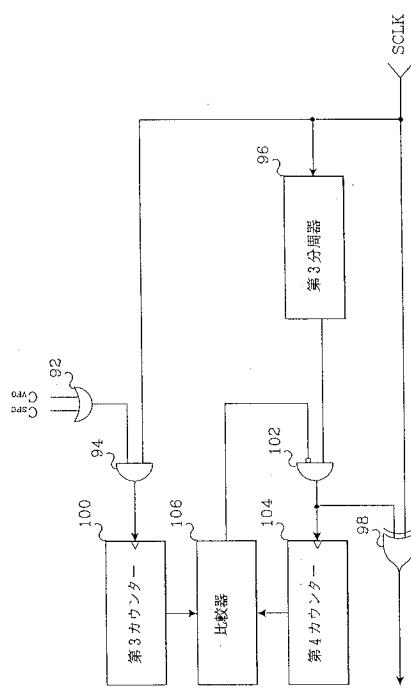
【 図 1 3 】



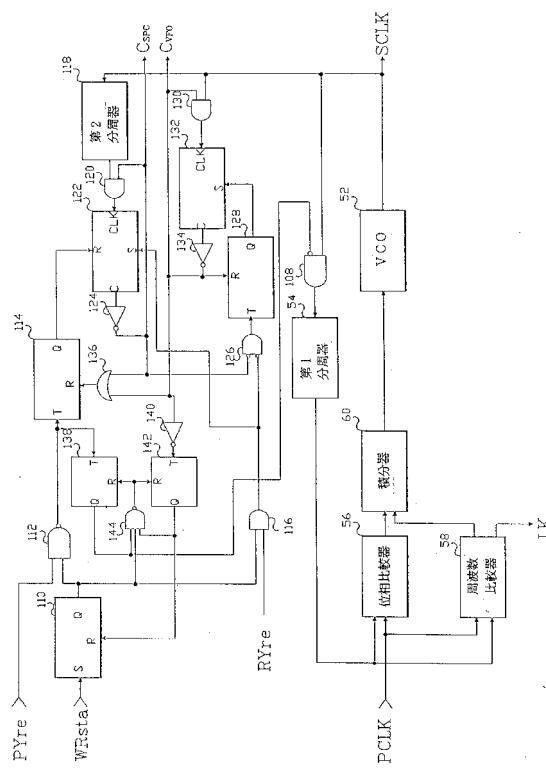
【 図 1 4 】



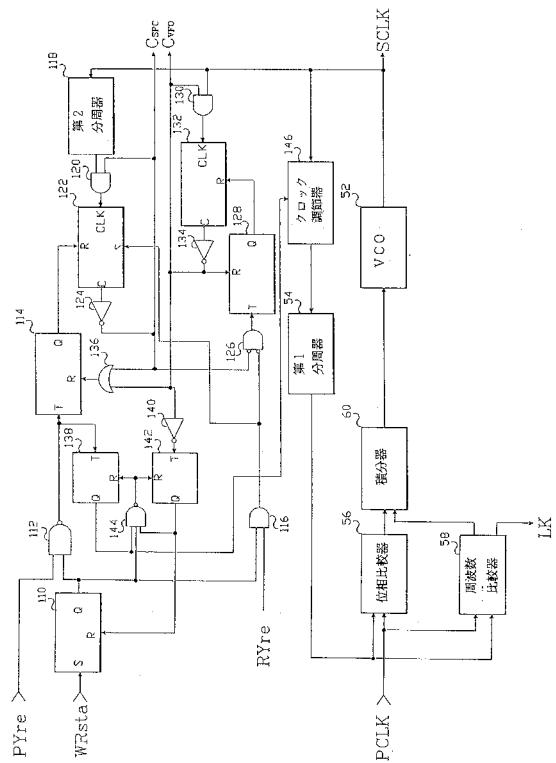
【図 1 5】



【図16】



【図17】



フロントページの続き

(72)発明者 ダエ・ヨン・キム

大韓民国・ソウル・シ・カンナム・ク・イルウォンボン・ドン・(番地なし)・サンロクス アパートメント 108-503番

審査官 富澤 哲生

(56)参考文献 特開平06-124547(JP,A)

特開平05-073920(JP,A)

特開平02-141976(JP,A)

特開平06-131824(JP,A)

特開昭64-001167(JP,A)

特開昭63-039137(JP,A)

特開平07-225949(JP,A)

特開平06-208723(JP,A)

特開平07-121880(JP,A)

(58)調査した分野(Int.Cl., DB名)

G11B 7/00 - 7/013

G11B 7/28 - 7/30

G11B20/10 -20/16