



OHAD PRO VYNÁLEZY A OBJEVY

(22) Přihlášeno 25 02 80
(21) (PV 1252-80)

(40) Zveřejněno 27 08 82

[45] Vydáno 15 08 85

(51) Int. Cl.³
G 01 R 31/00

(75)

Autor vynálezu

CHYBA PAVEL ing., BRNO, DVOŘÁK IVAN ing., TROUBSKO

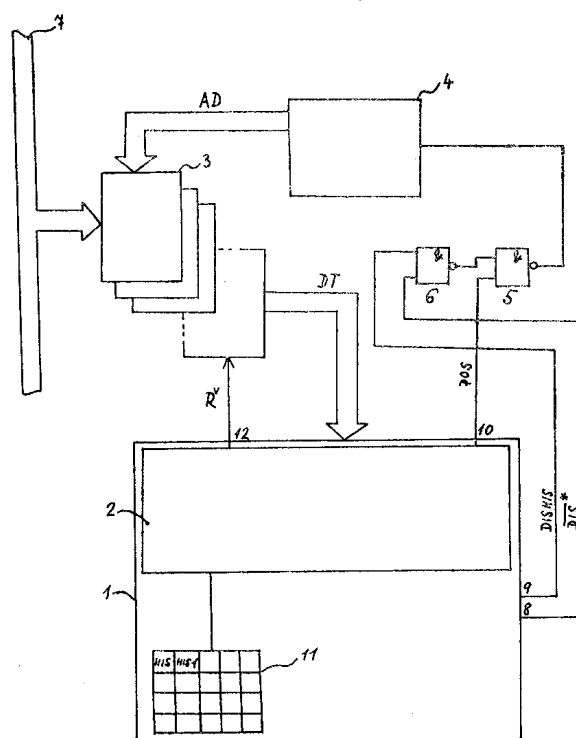
[54] Zapojení pro sledování stavů mikroprocesorových sběrnic v reálném čase

1

2

Vynález se týká obvodového zapojení k rozšíření funkce analyzátoru. Zapojení je určeno k diagnostice v softwaru a hardwaru mikroprocesorů.

Podstatou vynálezu je, že sledované mikroprocesorové sběrnice jsou spojeny s rychlou pamětí RAM, spojenou s čítačem modulu N, přičemž datové výstupy rychlých pamětí RAM jsou spojeny s mikropočítačem analyzátoru, který je výstupy spojen přes dvě hradla s čítačem modulu N. Zapojení je určeno pro automatické ověřování parametrů mikroprocesorových systémů.



Vynález se týká zapojení pro sledování stavů mikroprocesorových sběrnic v reálném čase. Je určen zejména k analýze programů s možností zpětného sledování n-kroků procházeného programu.

V elektronických zařízeních určených k zjišťování stavů mikroprocesorových systémů se používá analyzátorů mikroprocesorových sběrnic. Analyzátor tvoří v podstatě vstupní registry zapojené v obvodové kombinaci s časovacími obvody, komparátory, zpožďovacími a sekvenčními obvody. Sběrnice jsou paralelně spojeny s mikropočítačem s klávesnicí. Tímto zařízením se zjišťují data na zadané adrese programu, u kterých je možnost i zpětně sledovat program. Sledování každého zpětného kroku programu je v podstatě měření v různých časových smyčkách. Při analýze mikroprocesorových sběrnic je důležité sledovat zpětně, zejména posloupnost programových kroků, a to nejen v postupných časových smyčkách, nýbrž v jedné časové smyčce, což dosavadní zapojení neumožňuje.

Tuto nevýhodu odstraňuje zapojení pro sledování stavů mikroprocesorových sběrnic v reálném čase, podle vynálezu, jehož podstatou je, že mikroprocesorové sběrnice jsou spojené s rychlými pamětmi RAM, které jsou adresovými vstupy spojené s čítačem modulo N a datovými výstupy a řídicím vstupem s mikropočítačem s klávesnicí, který je součástí analyzátoru, který je dvěma výstupy spojen se vstupy druhého hradla, jehož výstup je spojen s druhým vstupem prvního hradla, jehož první vstup je spojen s výstupem mikropočítače a jeho výstup se vstupem čítače modulo N.

Hlavní předností zapojení je rychlá analýza požadovaného programu z mikroprocesorových sběrnic v reálném čase s možností sledování N předcházejících kroků v jedné časové smyčce.

Vynález blíže objasní výkres, kde na obrázku je znázorněno blokové uspořádání zapojení.

Zapojení na obrázku tvoří mikroprocesorová sběrnice 7 spojená s rychlými pamětmi 3 RAM. Tyto rychlé paměti 3 RAM jsou spojeny jednak s adresovými vstupy AD, s čítačem 4 modulo N a jednak datovými výstupy DT a řídicím vstupem 12 s mikropočítačem 2, který je součástí analyzátoru 1

mikroprocesorových sběrnic. Mikropočítač 2 je spojen jednak s klávesnicí 11 ke spouštění signálů HIS a HIS 1 a jednak výstupem 10 signálů POS s prvním vstupem prvního hradla 5, druhým vstupem spojeného s výstupem druhého hradla 6. Výstup prvního hradla 5 je spojen s čítačem 4 modulo N. Výstupy 8, 9 analyzátoru 1 mikroprocesorových sběrnic jsou spojeny se vstupy druhého hradla 6.

Zapojení pracuje za provozu takto:

Nejprve se nastaví analyzátor 1 mikroprocesorových sběrnic do výchozího postavení ve zvoleném režimu. Na analyzovaných sběrnicích 7 se počnou měnit adresy i data. Rychlá paměť 3 RAM, která je nastavena do režimu čtení signálem R, postupně zaznamenává N posledních adres a dat. Čítač 4 modulo N registruje v závislosti na pulsech signálů DIS — HIS, procházejících oběma hradly 5, 6, takže každý puls tohoto signálu oznamuje nová data a adresy na analyzovaných sběrnicích 7. Na výstupu čítače 4 modulo N se objevují čísla, která adresují jednotlivé buňky rychlé paměti 3 RAM tak, že se zapíše vždy N. hodnota a N+1. hodnota se zapisuje na místo hodnoty první. Tím je v rychlé paměti 3 RAM zapsáno vždy posledních N hodnot sledovaného programu. Shoduje-li se nastavená adresa s adresou hledanou na analyzované sběrnici 7, pak analyzátor 1 mikroprocesorových sběrnic vyšle signál DIS, který zablokuje druhé hradlo 6 a tím i signál DIS-HIS. Stisknutím klávesnice 11-HIS 1 vytváříme programově v mikropočítači 2 signál POS. Tímto signálem posunujeme čítač 4 modulo N, který adresuje rychlou paměť 3 RAM. Zároveň signálem R se přepíná rychlá paměť 3 RAM do režimu čtení. Mikropočítač 2 z adresované buňky rychlé paměti 3 RAM vyčte uloženou hodnotu, zapíše do své operační paměti a výstupem 10 vyšle znovu signál POS a celý děj se opakuje, až je v operační paměti mikropočítače 2 zaznamenáno všech N hodnot. Stisknutím klávesnice 11-HIS se zobrazí první hodnota, dalším stisknutím zobrazí se další atd., až N-tá. Následné stisknutí vyvolá zobrazení první hodnoty atd.

Zapojení je určeno zejména pro využití v měřicí technice pro automatické ověřování parametrů mikroprocesorových systémů.

PŘEDMĚT VYNÁLEZU

Zapojení pro sledování stavů mikroprocesorových sběrnic v reálném čase, vyznačené tím, že mikroprocesorové sběrnice (7) jsou spojené s rychlými pamětmi (3) RAM, které jsou adresovými vstupy (AD) spojené s čítačem (4) modulo N a datovými výstupy (DT) s řídicím vstupem (12) s mikropočítačem (2) s klávesnicí (11), který je součástí

analyzátoru (1), který je dvěma výstupy (8, 9) spojen se vstupy druhého hradla (6), jehož výstup je spojen s druhým vstupem prvního hradla (5), jehož první vstup je spojen s výstupem (10) mikropočítače (2) a jeho výstup se vstupem čítače (4) modulo N.

