

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2011년 1월 20일 (20.01.2011)

PCT

(10) 국제공개번호
WO 2011/007944 A1

- (51) 국제특허분류:
H03K 3/354 (2006.01)
- (21) 국제출원번호: PCT/KR2009/007819
- (22) 국제출원일: 2009년 12월 28일 (28.12.2009)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2009-0063558 2009년 7월 13일 (13.07.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): **이화여자대학교 산학협력단 (INDUSTRY-ACADEMIC COOPERATION FOUNDATION, EWHA WOMANS UNIVERSITY)** [KR/KR]; 서울특별시 서대문구 대학동 11-1, 120-750 Seoul (KR).
- (72) 발명자; 겸
- (75) 발명자/출원인 (US 에 한하여): **신형순 (SHIN, Hyung Soon)** [KR/KR]; 서울특별시 서초구 서초3동 1477-1 아이파크빌 102-301, 137-073 Seoul (KR). **박성민 (PARK, Sung Min)** [KR/KR]; 경기도 군포시 재궁동 한성목화아파트 136-302, 435-055 Gyeonggi-do (KR). **정나래 (JEONG, Na Rae)** [KR/KR]; 경기도 부천시 원미구 상동 진달래마을 2243-202, 420-755 Gyeonggi-do (KR). **윤지숙 (YUN, Ji Sook)** [KR/KR]; 경기도 성남시 중원구 하대원동 아튼빌아파트 1001-1902, 462-711

Gyeonggi-do (KR). **김유진 (KIM, Yu Jin)** [KR/KR]; 경기도 고양시 일산동구 풍동 숲속마을 5단지 현대아이파크 502-503, 410-795 Gyeonggi-do (KR).

(74) 대리인: 특허법인 우인 (WOON PATENT&LAW FIRM); 서울특별시 강남구 역삼동 648-15 신원빌딩 3층, 135-911 Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

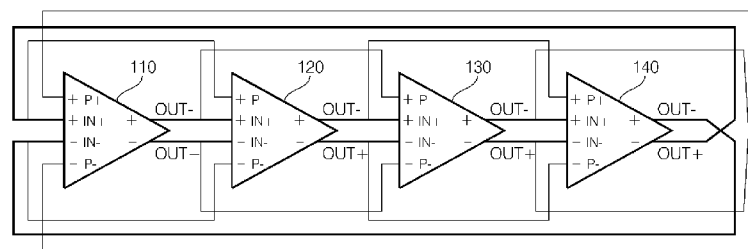
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[다음 쪽 계속]

(54) Title: FEED-FORWARD RING OSCILLATOR

(54) 발명의 명칭 : 피드포워드 링 오실레이터

[Fig. 1]



(57) Abstract: Disclosed is a feed-forward ring oscillator. The feed-forward ring oscillator according to the present invention comprises of: a plurality of delay cells for outputting differential output signal couples by receiving first differential input signal couples and second differential input signal couples. The feed-forward ring oscillator is characterized in that the delay cells are connected in a shape of a ring, each of the delay cells includes a differential output signal couple of the delay cell in the previous stage as a first differential input signal couple, the differential output signal couple of the delay cell in the two previous stages as a second differential input signal couple, and each of the delay cells is configured using multiple independent gate field effect transistors. According to the present invention, an occupied area is reduced and an integration of circuits is improved by decreasing the number of elements for configuring the delay cells using the multiple independent gate field effect transistors.

(57) 요약서: 피드포워드 링 오실레이터가 개시된다. 본 발명에 따른 피드포워드 링 오실레이터는, 제 1 차동 입력 신호 쌍 및 제 2 차동 입력 신호 쌍을 입력으로 하여 차동 출력 신호 쌍을 출력하는 복수 개의 지연 셀을 포함하고, 상기 지연 셀은 링 형태로 연결되어 있으며, 각각의 지연 셀에서, 전 단계의 지연 셀의 차동 출력 신호 쌍을 상기 제 1 차동 입력 신호 쌍으로 하고, 전전 단계의 지연 셀의 차동 출력 신호 쌍을 상기 제 2 차동 입력 신호 쌍으로 하고, 상기 지연 셀 각각은 다중 독립 게이트 전계-효과 트랜지스터를 이용하여 구성되는 것을 특징으로 한다. 이러한 본 발명에 의하면 다중 독립 게이트 전계-효과 트랜지스터를 이용하여 지연 셀을 구성하는 소자의 수를 줄임으로써, 차지하는 면적이 감소되고 회로의 집적도를 향상시킬 수 있는 장점이 있다.

WO 2011/007944 A1

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

명세서

발명의 명칭: 피드포워드 링 오실레이터

기술분야

- [1] 본 발명은 피드포워드 링 오실레이터에 관한 것으로 보다 상세하게는 다중 독립 게이트 전계-효과 트랜지스터를 이용한 피드포워드 링 오실레이터에 관한 것이다.

배경기술

- [2] 링 타입의 오실레이터는 효율이 좋고 넓은 주파수 범위를 가지며 작은 면적을 차지하는 장점이 있어 클락 생성회로로서 널리 사용되고 있다. 링 오실레이터의 발진 주파수는 보통 다음 수학적식에 따라 계산이 가능하다.
- [3] $f_{osc} = 1 / (2Nt_d)$
- [4] 여기서 N 은 지연 셀의 개수를 나타내며 t_d 는 하나의 지연 셀이 가지는 지연 시간을 의미한다. 링 오실레이터의 발진 주파수는 N 에 반비례하기 때문에 많은 지연 스테이지를 쓰는 경우 동작 신뢰도와 면적 등에 있어서 한계가 존재한다.
- [5] 이러한 한계를 극복하기 위해 개발된 링 오실레이터로서 피드포워드(feedforward) 링 오실레이터가 있다. 피드포워드 링 오실레이터는 기존 방식의 링 오실레이터에 피드포워드 루프를 추가한 구조이다. 기존 피드포워드 링 오실레이터를 구성하는 지연 셀은 피드포워드 루프를 위한 입력 쌍을 형성하기 위해 전계-효과 트랜지스터가 추가적으로 요구된다.
- [6] 이러한 지연 셀을 가지는 피드포워드 링 오실레이터는 추가적인 전계-효과 트랜지스터로 인해 차지하는 면적이 커지는 단점이 있다.

발명의 상세한 설명

기술적 과제

- [7] 본 발명이 이루고자 하는 기술적 과제는 다중 독립 게이트 전계-효과 트랜지스터를 이용하여 지연 셀을 구성하는 소자의 수를 줄임으로써, 차지하는 면적이 감소되고 회로의 집적도를 향상시킬 수 있는 피드포워드 링 오실레이터를 제공하는 데 있다.

과제 해결 수단

- [8] 상기 기술적 과제를 해결하기 위한 본 발명에 따른 피드포워드 링 오실레이터는, 제1 차동 입력 신호 쌍 및 제2 차동 입력 신호 쌍을 입력으로 하여 차동 출력 신호 쌍을 출력하는 복수 개의 지연 셀을 포함하고, 상기 지연 셀은 링 형태로 연결되어 있으며, 각각의 지연 셀에서, 전 단의 지연 셀의 차동 출력 신호 쌍을 상기 제1 차동 입력 신호 쌍으로 하고, 전전 단의 지연 셀의 차동 출력 신호 쌍을 상기 제2 차동 입력 신호 쌍으로 하고, 상기 지연 셀 각각은 다중 독립 게이트 전계-효과 트랜지스터를 이용하여 구성되는 것을 특징으로 한다.
- [9] 여기서, 상기 지연 셀 각각은, 제1 및 제2 다중 독립 게이트 전계-효과

트랜지스터를 포함하고, 상기 제2 차동 입력 신호 쌍 중 하나가 상기 제1 다중 독립 게이트 전계-효과 트랜지스터의 제1 게이트로 입력되고, 상기 제2 차동 입력 신호 쌍 중 다른 하나가 상기 제2 다중 독립 게이트 전계-효과 트랜지스터의 제1 게이트로 입력되며, 상기 제1 다중 독립 게이트 전계-효과 트랜지스터의 제2 게이트와 상기 제2 다중 독립 게이트 전계-효과 트랜지스터의 제2 게이트에 제어전압이 연결되는 것이 바람직하다.

[10] 여기서, 상기 지연 셀 각각은, 상기 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터와 각각 직렬로 연결된 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터를 더 포함하고, 상기 제1 차동 입력 신호 쌍 중 하나가 상기 제3 다중 독립 게이트 전계-효과 트랜지스터의 두 게이트로 입력되고, 상기 제1 차동 입력 신호 쌍 중 다른 하나가 상기 제4 다중 독립 게이트 전계-효과 트랜지스터의 두 게이트로 입력되는 것이 바람직하다.

[11] 여기서, 상기 지연 셀 각각은, 상기 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터에 전류를 공급하는 전류원을 더 포함하고, 상기 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터는 P형 전계-효과 트랜지스터이고, 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터는 N형 전계-효과 트랜지스터이며, 상기 제1 다중 독립 게이트 전계-효과 트랜지스터의 드레인 및 상기 제2 다중 독립 게이트 전계-효과 트랜지스터의 드레인이 각각 상기 제3 다중 독립 게이트 전계-효과 트랜지스터의 드레인 및 상기 제4 다중 독립 게이트 전계-효과 트랜지스터의 드레인에 연결되며, 상기 제3 다중 독립 게이트 전계-효과 트랜지스터의 드레인 단 및 상기 제4 다중 독립 게이트 전계-효과 트랜지스터의 드레인 단이 상기 차동 출력 신호 쌍이 되는 것이 바람직하다.

발명의 효과

[12] 상기된 본 발명에 의하면, 다중 독립 게이트 전계-효과 트랜지스터를 이용하여 지연 셀을 구성하는 소자의 수를 줄임으로써, 차지하는 면적이 감소되고 회로의 집적도를 향상시킬 수 있는 장점이 있다.

도면의 간단한 설명

[13] 도 1은 본 발명의 일 실시예에 따른 피드포워드 링 오실레이터의 구성을 나타낸다.

[14] 도 2는 도 1에 도시된 피드포워드 링 오실레이터를 구성하는 지연 셀의 회로도이다.

[15] 도 3은 본 발명의 일 실시예에서 사용하는 다중 독립 게이트 전계-효과 트랜지스터의 구조를 나타낸다.

발명의 실시를 위한 형태

[16] 이하에서는 도면을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 이하 설명 및 첨부된 도면들에서 실질적으로 동일한 구성요소들은 각각 동일한 부호들로 나타냄으로써 중복 설명을 생략하기로 한다. 또한 본 발명을 설명함에

있어 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그에 대한 상세한 설명은 생략하기로 한다.

- [17] 도 1은 본 발명의 일 실시예에 따른 피드포워드 링 오실레이터의 구성을 나타낸다. 본 실시예에 따른 피드포워드 링 오실레이터는 도시된 바와 같이, 링 형태로 연결된 복수 개의 지연 셀들로 구성된다. 도시된 실시예는 지연 셀이 4개인 경우를 예로 들었으나, 지연 셀의 개수는 요구되는 발진 주파수에 따라서 적절하게 선택될 수 있음은 물론이다.
- [18] 각 지연 셀은 두 개의 차동 입력 신호 쌍, 즉 제1 차동 입력 신호 쌍(IN+, IN-)과 제2 차동 입력 신호 쌍(P+, P-)을 입력으로 하여 입력보다 소정 시간 지연된 차동 출력 신호 쌍(OUT+, OUT-)를 출력한다. 도 1을 참조하면, 굵은 실선은 프라이머리 루프(primary loop)를, 가는 실선은 세컨더리 루프(secondary loop), 즉 피드포워드 루프를 나타낸다.
- [19] 프라이머리 루프는 전 단의 지연 셀로부터의 차동 출력 신호 쌍이 현재 단의 지연 셀의 제1 차동 입력 신호 쌍에 대응되는 형태의 루프이다. 이때 차동 출력 신호 쌍의 극성을 반대로 하여 제1 차동 입력 신호 쌍이 된다. 예컨대, 지연 셀(110)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(120)의 제1 차동 입력 신호 쌍(IN+, IN-)으로, 지연 셀(120)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(130)의 제1 차동 입력 신호 쌍으로(IN+, IN-), 지연 셀(130)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(140)의 제1 차동 입력 신호 쌍(IN+, IN-)으로, 지연 셀(140)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(130)의 다시 제1 차동 입력 신호 쌍(IN+, IN-)으로 되는 것이다.
- [20] 세컨더리 루프는 전전 단의 지연 셀로부터의 차동 출력 신호 쌍이 현재 단의 지연 셀의 제2 차동 입력 신호 쌍에 대응되는 형태의 루프이다. 이때 차동 출력 신호 쌍의 극성을 반대로 하여 제2 차동 입력 신호 쌍이 된다. 예컨대, 지연 셀(110)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(130)의 제2 차동 입력 신호 쌍(P+, P-)으로, 지연 셀(120)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(140)의 제2 차동 입력 신호 쌍(P+, P-)으로, 지연 셀(130)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(110)의 제1 차동 입력 신호 쌍(P+, P-)으로, 지연 셀(140)의 차동 출력 신호 쌍(OUT-, OUT+)이 지연 셀(120)의 다시 제1 차동 입력 신호 쌍(P+, P-)으로 되는 것이다.
- [21] 도 2는 도 1에 도시된 피드포워드 링 오실레이터를 구성하는 지연 셀의 회로도이다.
- [22] 본 실시예에 따른 지연 셀은 다중 독립 게이트 전계-효과 트랜지스터(Multiple Independent Gate Field-Effect Transistor)를 이용하여 구성된다. 다중 독립 게이트 전계-효과 트랜지스터는 하나의 트랜지스터 안에 독립적으로 동작하는 여러 개의 게이트를 집적해 넣은 것을 말한다.
- [23] 도 3은 본 실시예에서 사용하는 다중 독립 게이트 전계-효과 트랜지스터의

구조를 나타낸다. 본 실시예에 따른 다중 독립 게이트 전계-효과 트랜지스터는 독립된 두 개의 게이트(fgate, bgate)를 구비하는 4단자 소자로서, fgate와 bgate에 서로 다른 전압(V_{fg} , V_{bg})을 인가하는 것이 가능하다. 그러면 실리콘 내의 전하 분포가 양쪽의 게이트에 인가되는 전압에 따라서 비대칭적으로 형성된다. 따라서 각 게이트에 인가되는 전압을 달리 함으로써 서로 다른 문턱전압을 가지는 두 개의 트랜지스터처럼 동작시킬 수 있다.

- [24] 다시 도 2를 참조하면, 지연 셀은 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터와(P1, P2), 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터(N1, N2), 그리고 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터(N1, N2)에 전류를 공급하는 전류원(200)을 구비한다. 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터(P1, P2)는 P형 전계-효과 트랜지스터이고, 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터(N1, N2)는 N형 전계-효과 트랜지스터이다.
- [25] 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터(P1, P2)는 각각 소스가 전압원 VDD와 연결되며, 각각 드레인은 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터(N1, N2)의 드레인과 연결된다. 제1 다중 독립 게이트 전계-효과 트랜지스터(P1)는 게이트 중 하나에 제2 차동 입력 신호 쌍 중 하나(V_{P+})가 입력되고, 게이트 중 다른 하나에 게이트 전압을 제어하여 동작 주파수를 조절하기 위한 제어 전압($V_{control}$)이 인가된다. 제2 다중 독립 게이트 전계-효과 트랜지스터(P2)는 게이트 중 하나에 제2 차동 입력 신호 쌍 중 다른 하나(V_{P-})가 입력되고, 게이트 중 다른 하나에 게이트 전압을 제어하여 동작 주파수를 조절하기 위한 제어전압($V_{control}$)이 인가된다.
- [26] 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터(N1, N2)는 각각 소스가 전류원(200)과 연결된다. 제3 다중 독립 게이트 전계-효과 트랜지스터(N1)는 두 게이트를 공통으로 하여 두 게이트에 제1 차동 입력 신호 쌍 중 하나(V_{IN+})가 입력되고, 제4 다중 독립 게이트 전계-효과 트랜지스터(N2)는 두 개의 게이트를 공통으로 하여 두 게이트에 제1 차동 입력 신호 쌍 중 다른 하나(V_{IN-})가 입력된다.
- [27] 그리고 제3 다중 다중 독립 게이트 전계-효과 트랜지스터(N1)의 드레인 단이 차동 출력 신호 쌍 중 하나(V_{IN+})가 되고, 제4 다중 다중 독립 게이트 전계-효과 트랜지스터(N2)의 드레인 단이 차동 출력 신호 쌍 중 다른 하나(V_{IN-})가 된다.
- [28] 본 실시예에 의하면, 지연 셀에 구비되는 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터(P1, P2) 각각의 한쪽 게이트에 전전 단의 지연 셀로부터의 차동 출력 신호 쌍이 입력된다. 따라서 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터(P1, P2)의 한쪽은 세컨더리 루프를 형성하는 역할을 한다. 이렇게 형성되는 세컨더리 루프로 인해, 프라이머리 루프만을 가지는 링 오실레이터보다 지연 셀 당 지연값이 작아지게 된다.
- [29] 그리고 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터(P1, P2) 각각의 다른 쪽 게이트에는 제어전압($V_{control}$)이 인가된다. 따라서 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터(P1, P2)의 다른 쪽은 제어전압($V_{control}$)에 따라서 저항이

변화하게 되어 부하 역할을 하게 된다.

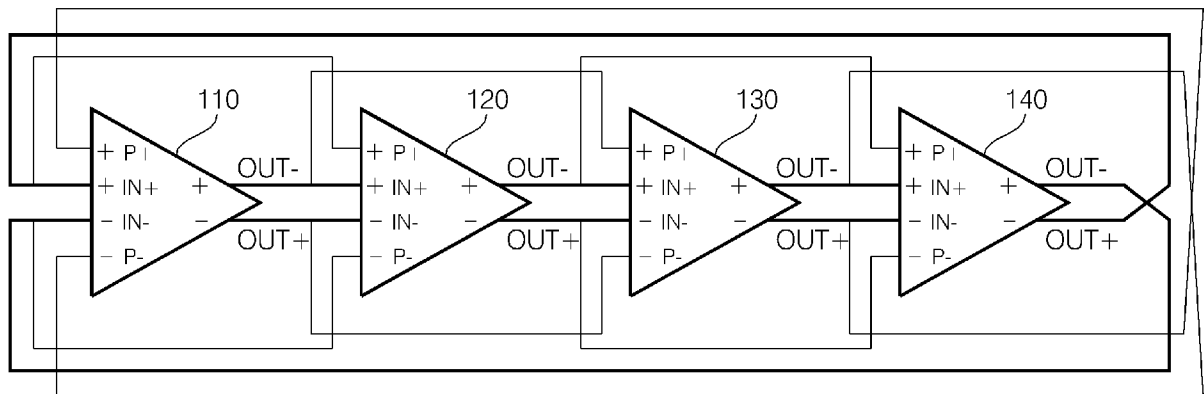
- [30] 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터(N1, N2)는 각각 두 게이트를 공통으로 하여 두 게이트에 전단의 지연 셀로부터의 차동 출력 신호 쌍이 입력되므로, 일반적인 NMOS와 동일한 기능을 하게 된다.
- [31] 이와 같이, 상술한 본 발명에 의하면, 다중 독립 게이트 전계-효과 트랜지스터를 사용하여 하나의 소자로 부하 역할과 피드포워드 역할을 동시에 수행하는 것이 가능한 회로를 구현할 수가 있다. 따라서 피드포워드 링 오실레이터의 지연 셀을 구성하는 소자의 수를 줄일 수 있고, 이로 인해 차지하는 면적이 감소되고 회로의 집적도를 향상시킬 수 있다.
- [32] 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

청구범위

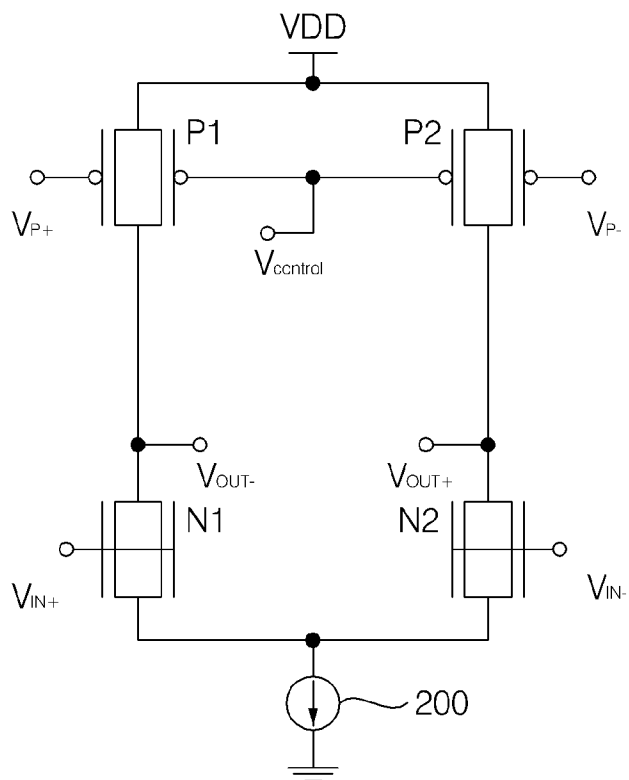
- [청구항 1] 피드포워드 링 오실레이터에 있어서,
제1 차동 입력 신호 쌍 및 제2 차동 입력 신호 쌍을 입력으로 하여
차동 출력 신호 쌍을 출력하는 복수 개의 지연 셀을 포함하고,
상기 지연 셀은 링 형태로 연결되어 있으며,
각각의 지연 셀에서, 전 단의 지연 셀의 차동 출력 신호 쌍을 상기
제1 차동 입력 신호 쌍으로 하고, 전전 단의 지연 셀의 차동 출력
신호 쌍을 상기 제2 차동 입력 신호 쌍으로 하고,
상기 지연 셀 각각은 다중 독립 게이트 전개-효과 트랜지스터를
이용하여 구성되는 것을 특징으로 하는 피드포워드 링
오실레이터.
- [청구항 2] 제1항에 있어서,
상기 지연 셀 각각은,
제1 및 제2 다중 독립 게이트 전개-효과 트랜지스터를 포함하고,
상기 제2 차동 입력 신호 쌍 중 하나가 상기 제1 다중 독립 게이트
전개-효과 트랜지스터의 제1 게이트로 입력되고,
상기 제2 차동 입력 신호 쌍 중 다른 하나가 상기 제2 다중 독립
게이트 전개-효과 트랜지스터의 제1 게이트로 입력되며,
상기 제1 다중 독립 게이트 전개-효과 트랜지스터의 제2 게이트와
상기 제2 다중 독립 게이트 전개-효과 트랜지스터의 제2 게이트에
제어전압이 연결되는 것을 특징으로 하는 피드포워드 링
오실레이터.
- [청구항 3] 제2항에 있어서,
상기 지연 셀 각각은,
상기 제1 및 제2 다중 독립 게이트 전개-효과 트랜지스터와 각각
직렬로 연결된 제3 및 제4 다중 독립 게이트 전개-효과
트랜지스터를 더 포함하고,
상기 제1 차동 입력 신호 쌍 중 하나가 상기 제3 다중 독립 게이트
전개-효과 트랜지스터의 두 게이트로 입력되고,
상기 제1 차동 입력 신호 쌍 중 다른 하나가 상기 제4 다중 독립
게이트 전개-효과 트랜지스터의 두 게이트로 입력되는 것을
특징으로 하는 피드포워드 링 오실레이터.
- [청구항 4] 제3항에 있어서,
상기 지연 셀 각각은, 상기 제3 및 제4 다중 독립 게이트 전개-효과
트랜지스터에 전류를 공급하는 전류원을 더 포함하는 것을
특징으로 하는 피드포워드 링 오실레이터.
- [청구항 5] 제3항에 있어서,

상기 제1 및 제2 다중 독립 게이트 전계-효과 트랜지스터는 P형 전계-효과 트랜지스터이고, 제3 및 제4 다중 독립 게이트 전계-효과 트랜지스터는 N형 전계-효과 트랜지스터이며, 상기 제1 다중 독립 게이트 전계-효과 트랜지스터의 드레인 및 상기 제2 다중 독립 게이트 전계-효과 트랜지스터의 드레인이 각각 상기 제3 다중 독립 게이트 전계-효과 트랜지스터의 드레인 및 상기 제4 다중 독립 게이트 전계-효과 트랜지스터의 드레인에 연결되며, 상기 제3 다중 독립 게이트 전계-효과 트랜지스터의 드레인 단 및 상기 제4 다중 독립 게이트 전계-효과 트랜지스터의 드레인 단이 상기 차동 출력 신호 쌍이 되는 것을 특징으로 하는 피드포워드 링 오실레이터.

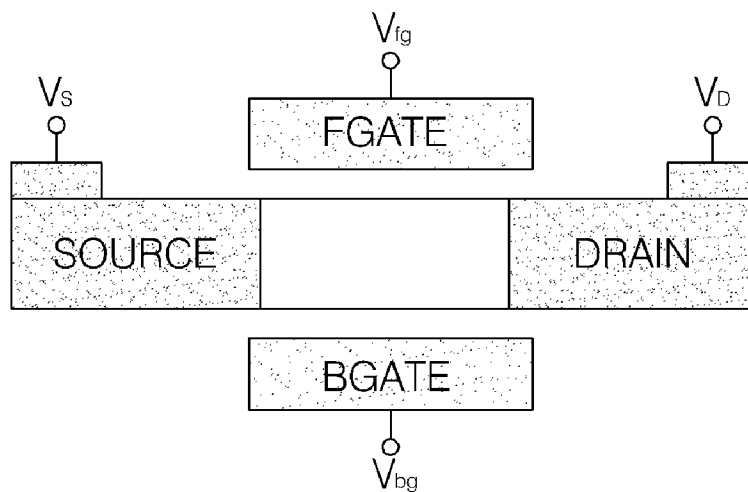
[Fig. 1]



[Fig. 2]



[Fig. 3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2009/007819**A. CLASSIFICATION OF SUBJECT MATTER****H03K 3/354(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K 3/354; G11C 11/40; H01F 17/00; H03B 5/00; H03B 5/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: oscillator, oscillator, differential, input, feed, feeding

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	KR 10-1999-0025790 A (KT CORPORATION et al.) 06 April 1999 Abstract, claim 1, figure 4	1 2-5
A	KR 10-0275329 B1 (HYNIX SEMICONDUCTOR INC.) 15 January 2001 Abstract, claim 1, figure 2	1-5
A	KR 10-0434432 B1 (DAWIN TECHNOLOGY INC.) 07 June 2004 Claim 1, figure 3	1-5
A	JP 09-036659 A (IKEDA TAKESHI) 07 February 1997 Abstract, claim 1	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

12 AUGUST 2010 (12.08.2010)

Date of mailing of the international search report

13 AUGUST 2010 (13.08.2010)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 139 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2009/007819

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-1999-0025790 A	06.04.1999	US 6094103 A1	25.07.2000
KR 10-0275329 B1	15.01.2001	NONE	
KR 10-0434432 B1	07.06.2004	NONE	
JP 09-036659 A	07.02.1997	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC)) <i>H03K 3/354(2006.01)i</i>		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H03K 3/354; G11C 11/40; H01F 17/00; H03B 5/00; H03B 5/20 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 오실레이터, 발진기, 차동, 입력, 피드, 피딩		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X A	KR 10-1999-0025790 A (한국전기 통신공사 외 1명) 1999.04.06 초록, 청구항 제1항, 도면 4	1 2-5
A	KR 10-0275329 B1 (현대전자산업 주식회사) 2001.01.15 초록, 청구항 제1항, 도면 2	1-5
A	KR 10-0434432 B1 ((주)다원텍) 2004.06.07 청구항 제1항, 도면 3	1-5
A	JP 09-036659 A (IKEDA TAKESHI) 1997.02.07 초록, 청구항 제1항	1-5
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신구성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2010년 08월 12일 (12.08.2010)	국제조사보고서 발송일 2010년 08월 13일 (13.08.2010)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (302-701) 대전광역시 서구 선사로 139, 정부대전청사 팩스 번호 82-42-472-7140	심사관 이상민 전화번호 82-42-481-8464 	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-1999-0025790 A	1999.04.06	US 6094103 A1	2000.07.25
KR 10-0275329 B1	2001.01.15	없음	
KR 10-0434432 B1	2004.06.07	없음	
JP 09-036659 A	1997.02.07	없음	