

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】平成22年9月2日 (2010.9.2)

【公開番号】特開2010-114877(P2010-114877A)  
 【公開日】平成22年5月20日 (2010.5.20)  
 【年通号数】公開・登録公報2010-020  
 【出願番号】特願2009-146836(P2009-146836)  
 【国際特許分類】

H 0 3 F 3/45 (2006.01)

H 0 3 F 1/30 (2006.01)

【 F I 】

H 0 3 F 3/45 A

H 0 3 F 1/30 Z

【手続補正書】  
 【提出日】平成22年7月20日 (2010.7.20)

【手続補正 1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

差動増幅部を含む演算増幅回路であって、  
 前記差動増幅部は、  
 第 1 差動対を形成する第 1 差動トランジスタ及び第 2 差動トランジスタと、  
 前記第 1 差動対に電流を供給する電流源トランジスタとを含み、  
 前記演算増幅回路は、さらに、  
 前記第 1 差動トランジスタ及び前記第 2 差動トランジスタの少なくとも一方のソースと、  
 前記電流源トランジスタのドレインとの間に接続された第 1 可変抵抗素子を備え、  
 前記第 1 可変抵抗素子は、  
 第 1 端子及び第 2 端子と、  
 直列に接続された複数の第 1 抵抗素子と、  
 前記第 1 端子と前記第 2 端子との間に接続される前記直列に接続された複数の第 1 抵抗素子の段数を変更することにより、前記第 1 端子と前記第 2 端子との間の抵抗値を変更する第 1 補正電圧選択回路とを備える  
 演算増幅回路。

【請求項 2】

前記第 1 可変抵抗素子は、前記第 1 差動トランジスタのソースと、前記電流源トランジスタのドレインとの間に接続され、  
 前記演算増幅回路は、さらに、  
 前記第 2 差動トランジスタのソースと、前記電流源トランジスタのドレインとの間に接続された第 2 可変抵抗素子を備え、  
 前記第 2 可変抵抗素子は、  
 第 3 端子及び第 4 端子と、  
 直列に接続された複数の第 2 抵抗素子と、  
 前記第 3 端子と前記第 4 端子との間に接続される前記直列に接続された複数の第 2 抵抗素子の段数を変更することにより、前記第 3 端子と前記第 4 端子との間の抵抗値を変更する第 2 補正電圧選択回路とを備える

請求項 1 記載の演算増幅回路。

【請求項 3】

前記演算増幅回路は、さらに、

前記第 1 可変抵抗素子を、前記第 1 差動トランジスタのソースと、前記電流源トランジスタのドレインとの間に接続するとともに、当該第 1 可変抵抗素子を、前記第 2 差動トランジスタのソースと、前記電流源トランジスタのドレインとの間に接続しない第 1 のモードと、前記第 1 可変抵抗素子を、前記第 2 差動トランジスタのソースと、前記電流源トランジスタのドレインとの間に接続するとともに、当該第 1 可変抵抗素子を、前記第 1 差動トランジスタのソースと、前記電流源トランジスタのドレインとの間に接続しない第 2 のモードとを切り替える補正極性切換え回路を備える

請求項 1 記載の演算増幅回路。

【請求項 4】

前記演算増幅回路は、さらに、

前記第 1 差動トランジスタ及び前記第 2 差動トランジスタの少なくとも一方のソースに、複数の電流値のうちいずれかの電流値の電流を選択的に供給する可変電流源を備える

請求項 1 ~ 3 のいずれか 1 項に記載の演算増幅回路。

【請求項 5】

前記演算増幅回路は、さらに、

前記電流源トランジスタのゲートに、複数の電圧値のうちいずれかの電圧値の電圧を選択的に出力する電圧可変回路を備える

請求項 1 ~ 4 のいずれか 1 項に記載の演算増幅回路。

【請求項 6】

前記第 1 補正電圧選択回路は、

前記複数の第 1 抵抗素子の各々に対応して設けられ、対応する前記第 1 抵抗素子の両端を短絡又は開放する複数の第 1 スイッチを備える

請求項 1 ~ 5 のいずれか 1 項に記載の演算増幅回路。

【請求項 7】

前記複数の第 1 抵抗素子は、それぞれ抵抗値が異なる

請求項 6 記載の演算増幅回路。

【請求項 8】

前記第 1 補正電圧選択回路は、

前記複数の第 1 抵抗素子の直列接続の両端及び接続点にそれぞれ一端が接続され、前記第 1 端子及び前記第 2 端子の一方に他端が接続された複数の第 1 スイッチを備える

請求項 1 ~ 5 のいずれか 1 項に記載の演算増幅回路。

【請求項 9】

前記第 1 抵抗素子の抵抗値の温度依存性は、前記第 1 スイッチの抵抗値の温度依存性の逆方向の特性である

請求項 6 ~ 8 のいずれか 1 項に記載の演算増幅回路。

【請求項 10】

前記第 1 差動トランジスタ及び前記第 2 差動トランジスタは、Nチャネル型 MOS トランジスタである

請求項 1 ~ 9 のいずれか 1 項に記載の演算増幅回路。

【請求項 11】

前記第 1 差動トランジスタ及び前記第 2 差動トランジスタは、Pチャネル型 MOS トランジスタである

請求項 1 ~ 9 のいずれか 1 項に記載の演算増幅回路。

【請求項 12】

前記第 1 差動トランジスタ及び前記第 2 差動トランジスタは、Nチャネル型 MOS トランジスタであり、

前記差動増幅部は、さらに、第 2 差動対を形成する第 3 差動トランジスタ及び第 4 差動

トランジスタを含み、

前記第 3 差動トランジスタ及び前記第 4 差動トランジスタは、P チャンネル型 MOS トランジスタである

請求項 1 ~ 9 のいずれか 1 項に記載の演算増幅回路。

【請求項 13】

差動増幅部を含む演算増幅回路であって、

前記差動増幅部は、

第 1 差動対を形成する第 1 差動トランジスタ及び第 2 差動トランジスタと、

前記第 1 差動対に電流を供給する電流源トランジスタとを含み、

前記演算増幅回路は、さらに、

前記第 1 差動トランジスタ及び前記第 2 差動トランジスタの少なくとも一方のソースと、前記電流源トランジスタのドレインとの間に接続された第 1 可変抵抗素子を備え、

前記第 1 可変抵抗素子は、

第 1 端子及び第 2 端子と、

前記第 1 端子にソース端子及びドレイン端子の一方が接続され、前記第 2 端子に前記ソース端子及び前記ドレイン端子の他方が接続されたトランジスタと、

前記トランジスタに複数の電圧値のうちいずれかの電圧値の電圧を供給することにより、前記トランジスタのオン抵抗を変更する電圧可変回路とを備える

演算増幅回路。

【請求項 14】

前記トランジスタは、一定の電圧がゲート端子に印加され、

前記電圧可変回路は、トランジスタの基板電圧を変更することにより、前記トランジスタのオン抵抗を変更する

請求項 13 記載の演算増幅回路。

【請求項 15】

前記トランジスタは、一定の基板電圧が供給され、

前記電圧可変回路は、前記トランジスタのゲート電圧を変更することにより、前記トランジスタのオン抵抗を変更する

請求項 13 記載の演算増幅回路。

【請求項 16】

画像データに応じた画像を表示する表示装置であって、

前記画像を表示する表示パネルと、

前記表示パネルを駆動する表示駆動装置とを備え、

前記表示パネルは、

行列状に配置された複数の発光画素と、

行毎又は列毎に設けられた複数のソースラインとを備え、

前記表示駆動装置は、

前記ソースライン毎に設けられ、対応する前記ソースラインに、前記画像データに応じた信号電圧を出力する、請求項 1 ~ 請求項 15 のいずれか 1 項に記載の複数の演算増幅回路を備える

表示装置。

【請求項 17】

前記表示パネルは有機 EL パネルである

請求項 16 記載の表示装置。

【請求項 18】

差動増幅部を含む演算増幅回路のオフセット電圧調整方法であって、

前記差動増幅部は、

第 1 差動対を形成する第 1 差動トランジスタ及び第 2 差動トランジスタと、

前記第 1 差動対に電流を供給する電流源トランジスタとを含み、

前記演算増幅回路は、さらに、

前記第 1 差動トランジスタ及び前記第 2 差動トランジスタの少なくとも一方のソースと、前記電流源トランジスタのドレインとの間に接続された第 1 可変抵抗素子を備え、  
前記第 1 可変抵抗素子は、  
第 1 端子及び第 2 端子と、  
直列に接続された複数の第 1 抵抗素子とを備え、  
前記オフセット電圧調整方法は、  
前記演算増幅回路の入力電圧と出力電圧との電圧差を検出する工程と、  
前記電圧差に基づいて、前記第 1 端子と前記第 2 端子との間に接続される前記直列に接続された複数の第 1 抵抗素子の段数を変更する工程とを含む  
オフセット電圧調整方法。

【請求項 19】

差動増幅部を含む演算増幅回路のオフセット電圧調整方法であって、  
前記差動増幅部は、  
第 1 差動対を形成する第 1 差動トランジスタ及び第 2 差動トランジスタと、  
前記第 1 差動対に電流を供給する電流源トランジスタとを含み、  
前記演算増幅回路は、さらに、  
前記第 1 差動トランジスタ及び前記第 2 差動トランジスタの少なくとも一方のソースと、前記電流源トランジスタのドレインとの間に接続された第 1 可変抵抗素子を備え、  
前記第 1 可変抵抗素子は、  
第 1 端子及び第 2 端子と、  
前記第 1 端子にソース端子及びドレイン端子の一方が接続され、前記第 2 端子に前記ソース端子及び前記ドレイン端子の他方が接続されたトランジスタとを備え、  
前記オフセット電圧調整方法は、  
前記演算増幅回路の入力電圧と出力電圧との電圧差を検出する工程と、  
前記電圧差に基づいて、前記トランジスタに複数の電圧値のうちいずれかの電圧値の電圧を供給することにより、前記トランジスタのオン抵抗を変更する工程とを含む  
オフセット電圧調整方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】演算増幅回路、表示装置及びオフセット電圧調整方法

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

また、前記トランジスタは、一定の電圧がゲート端子に印加され、前記電圧可変回路は、トランジスタの基板電圧を変更することにより、前記トランジスタのオン抵抗を変更してもよい。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

また、前記トランジスタは、一定の基板電圧が供給され、前記電圧可変回路は、前記トランジスタのゲート電圧を変更することにより、前記トランジスタのオン抵抗を変更して

もよい。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

この構成によれば、本発明に係る演算増幅回路は、トランジスタの基板電圧を変更することにより第1可変抵抗素子の抵抗値を変更できる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0250

【補正方法】変更

【補正の内容】

【0250】

可変抵抗素子21Bは、トランジスタ92Bと、電圧可変回路91Bとを備える。

トランジスタ92Bは、可変抵抗素子21Bの第1端子にソース端子及びドレイン端子の一方が接続され、可変抵抗素子21Bの第2端子にソース端子及びドレイン端子の他方が接続される。また、トランジスタ92Bは、一定のバイアス電圧が基板電圧として供給されている。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0256

【補正方法】変更

【補正の内容】

【0256】

電圧可変回路91Cは、制御信号Vset[n:1]に応じて、n段階の電圧値のうちいずれかの電圧値の電圧をトランジスタ92Cに供給することにより、トランジスタ92Cのオン抵抗を変更する。具体的には、電圧可変回路91Cは、トランジスタ92Cの基板電圧をn段階で変更することにより、トランジスタ92Cのオン抵抗を変更する。これにより、電圧可変回路91Cは、可変抵抗素子21Cの第1端子と第2端子との間の抵抗値（トランジスタ92Cのオン抵抗）を変更する。