

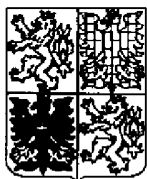
PŘIHLÁŠKA VYNÁLEZU

zveřejněná podle § 31 zákona č. 527/1990 Sb.

(21) Číslo dokumentu:

1999 - 4722

(19)
ČESKÁ
REPUBLIKA



ÚŘAD
PRŮMYSLOVÉHO
VLASTNICTVÍ

(22) Přihlášeno: **10.11.1998**
(32) Datum podání prioritní přihlášky: **15.12.1997**
(31) Číslo prioritní přihlášky: **1997/97122042**
(33) Země priority: **EP**
(40) Datum zveřejnění přihlášky vynálezu: **14.06.2000**
(Věstník č. 6/2000)
(86) PCT číslo: **PCT/EP98/07181**
(87) PCT číslo zveřejnění: **WO99/31852**

(13) Druh dokumentu: **A3**

(51) Int. Cl. ⁷:
H 04 L 27/30
H 04 B 3/54

(71) Přihlašovatel:

ABB PATENT GMBH, Mannheim, DE;

(72) Původce:

Dosert Klaus, Krickenbach, DE;
Waldeck Torsten, Karlsruhe, DE;

(74) Zástupce:

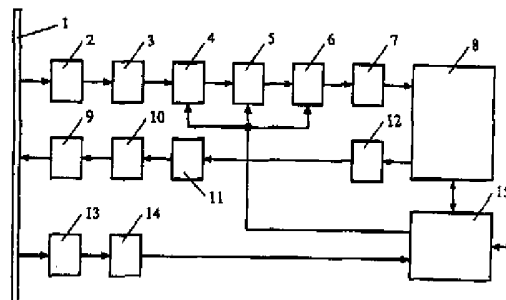
Čermák Karel Dr., Národní třída 32, Praha 1,
110 00;

(54) Název přihlášky vynálezu:

**Způsob mnohonosičového přenosu a zařízení
pro uskutečnění tohoto způsobu**

(57) Anotace:

Řešení se týká způsobu mnohonosičového přenosu digitálních dat zvláště přes elektrické energetické rozvodné systémy. K dosažení rychlého přenosu, který je odolný proti rušení, je navrženo umístit kombinace $Id(N)$ datových bitů z proudu dat, který se přenáší do určitého počtu N symbolů, z nichž každý symbol je složen z N tvarů signálů různých frekvencí. Na přijímacím konci se používá určitý počet $2N$ digitálních přizpůsobených filtrů pracujících paralelně pro simultánní nekoherentní optimální příjem všech N tvarů signálů, použitých v každém případě pro reprezentaci symbolu, digitální numerická hodnota odpovídající energii příslušného tvaru signálu je vytvořena jako korelační hodnota pro každý z N tvarů signálů. Vyhodnocení a změna měřítka N korelačních hodnot se provede srovnáním s volně zvolitelným práhem. N korelačních hodnot tvořících symbol se sečte dohromady, aby se vytvořila příslušná hodnota symbolu. Funkční jednotky požadované pro provedení metody mohou být výhodně integrovány v integrovaném obvodu pro specifickou aplikaci (ASIC).



01-2131-99-Če

Způsob mnohonosičového přenosu a zařízení pro uskutečnění tohoto způsobu

Oblast techniky

Vynález se týká způsobu a zařízení pro rychlé a spolehlivé přenášení digitálních informací, zvláště přes elektrické energetické rozvodné systémy, při použití určitého počtu s výhodou ortogonálních tvarů signálů.

Dosavadní stav techniky

V prosinci 1991 vstoupila v platnost evropská norma EN 50 065, která má status německé normy. Tato norma upravuje použití frekvenčního pásma od 3 kHz do 148,5 kHz pro účely přenosu signálů po elektrických energetických rozvodných systémech. V této normě je použitelné pásmo zhruba rozděleno do dvou rozsahů: frekvenční rozsah od 3 kHz do 95 kHz je rezervován pro veřejné energetické podniky a jsou v něm dovolené přenosové amplitudy maximálně do 134 dB μ V. Zbývající frekvenční rozsah od 95 kHz do 148,5 kHz může použít soukromý uživatel bez požadavku na licenci, ale nesmí se překročit přenosová amplituda 116 dB μ V. Tuto poměrně nízkou přenosovou úroveň (menší než 1 V) doprovází úzká použitelná šířka pásma. EN 50 065-1 klade velké nároky na způsoby a zařízení pro bezpečný přenos informací přes elektrická napájecí vedení bez rušení. V důsledku omezení amplitudy mají nejlepší naději na úspěch přenosové způsoby, které mohou vždy použít plnou amplitudu.

V současné době jsou pro přenos informací přes elektrické napájecí systémy používány systémy s úzkým pásmem nebo také se širokým pásmem, modulací rozprostřenou přes pásmo, které jsou popsány např. v tištěných dokumentech DE-A1-44 23 978, DE-A1-43 23 376, DE-C2-40 01 265,

DE-C2-40 01 266, EP-B1-0 200 016 a EP-B1-0 199 148. Způsob, který je pravděpodobně technicky nejjednodušším způsobem a který může vždy použít úplnou dovolenou amplitudu, je frekvenční klíčování (FSK - Frequency Shift Keying). Skutečnost, že frekvenční klíčování (FSK) se jednoduše realizuje je jistě rozhodujícím důvodem pro skutečnost, že většina systémů pro přenášení informací přes elektrické systémy, běžně dostupných na trhu, pracuje s frekvenčním klíčováním (FSK). Nevýhody frekvenčního klíčování (FSK) se staly při praktickém použití během čtených pokusů v provozu postupně zřejmými a v souladu se současnými odhady musí být řečeno, že přiměřená spolehlivost pro služby všech typů, které zamýšlejí veřejné energetické podniky nabízet v budoucnosti přes své systémy, nebudou dosažitelné prostřednictvím frekvenčního klíčování (FSK). Hlavní problém frekvenčního klíčování (FSK) spočívá v tom, že přenos úplně selže i když je narušena jediná nosná frekvence, buď vlivem selektivního zeslabení, které se může vyskytnout v jakémkoli okamžiku v libovolné době v časově proměnném přenosovém kanálu, nebo vlivem rušení zdrojem s úzkým pásmem ve formě televizního přijímače nebo energetického napájení s přepínacím režimem. Způsoby s rozprostřeným pásmem, takové jako je např. frekvenční přeskokování (FH - frequency hopping), které umožňují mnoho typů změn frekvence, mohou poskytnout nápravu - viz např. tištěný dokument DE-A1-44 23 978. I když složitost je ve srovnání se systémem frekvenčního klíčování (FSK) větší, je to v důsledku výhod moderní mikroelektroniky únosné. Nicméně praktická realizace běžně používaných způsobů frekvenčního přeskokování (FH) až dosud nevyšla ze zkušebního stadia; zvláště trh až dosud neposkytl žádný provozovatelný systém. I když technika frekvenčního přeskokování (FH) je schopná v podstatě překonat všechny problémy frekvenčního klíčování (FSK) pozorované v praxi, existují přesto rozhodující nevýhody způsobu a technické realizace, které jsou pravděpodobně v konečné analýze důvodem, proč systémy s pružným použitím určitého počtu nosných frekvencí vysílaných časově postupně byly až dosud použity váhavě.

Významná nevýhoda při změně způsobu frekvenčního klíčování (FSK) na způsob frekvenčního přeskokování (FH) tkví v tom, že je nutné zvětšit čipovou rychlost pro stejnou čistou rychlost přenosu dat sítě (srovnej tištěný dokument DE-A1-44 23 978). S čipovou rychlostí 1200 s^{-1} tak systém frekvenčního klíčování (FSK) dosahuje např. rychlosti přenosu dat 1200 bitů/s , zatímco systém frekvenčního přeskokování (FH) se čtyřmi nosiči na bit může nyní nabídnout např. jen 300 bitů/s . K dosažení stejné čisté rychlosti přenosu dat při frekvenčním přeskokování (FH) by tak byla požadována čipová rychlost 4800 s^{-1} . Toto v každém případě vede k větší složitosti při generování signálů a při zpracování, ale zvláště při synchronizaci přijímače, která by nyní měla být přesnější s činitelem čtyři.

Podstata vynálezu

Vynález je založen s cílem specifikovat způsob mnohonosičového přenosu, jehož pomocí mohou být podstatně zmenšeny vyjmenované nevýhody a může být dosaženo rychlého a proti rušení odolného přenosu. Kromě toho se má specifikovat zařízení pro uskutečnění tohoto způsobu.

Tohoto cíle se dosáhne způsobem mnohonosičového způsobem přenosu zpracovávajícího symboly, který má základní vlastnosti uvedené v nároku 1. Výhodný vývoj a zařízení pro uskutečnění způsobu je specifikován v dalších nárocích.

Přehled obrázků na výkresech

Vynález je popsán podrobněji pomocí výkladu uvedeného níže, výhod řešení podle vynálezu, základních koncepcí a ilustrujícího provedení s odvoláním na obrázky, ve kterých:

obr. 1 uvádí celkové uspořádání modemu,

obr. 2 uvádí mikropočítačový systém pro realizaci určitého počtu funkčních bloků na obr. 1 a

obr. 3 uvádí znázornění pro vysvětlení preferovaného způsobu synchronizace, která může být použita ve způsobu podle vynálezu.

Příklady provedení vynálezu

Výhody způsobu mnohonosičového přenosu zpracovávajících symboly jsou mimo jiné v tom, že se stále používá konstantní amplituda signálu a tak je dáno optimální využití energie kanálových zdrojů i když se dodržují příslušné normy. V textu, který následuje, se použije zařízení nazývané modem (zkratka pro modulátor a demodulátor) jako příklad pro popis vynálezu. Takový modem se používá pro dvousměrný přenos digitálních informací přes elektrické energetické rozvodné systémy. Přenos dat je v každém případě odolný proti rušení na elektrických napájecích vedeních a umožňuje spolehlivé rychlé přenosy bez ohledu na nepříznivé přenosové charakteristiky těchto vedení. Dále ještě je možná současná činnost určitého počtu modemů na stejném energetickém systému bez vzájemného rušení (násobný přístup do stejného frekvenčního pásma).

Výroba a použití integrovaného obvodu pro specifické použití (ASIC – application-specific integrated circuit) se smíšenými analogovými a digitálními funkcemi (ASIC pro smíšené signály) je výhodný pro uskutečnění způsobu.

Tak generování signálu na vysílacím konci a korelační zpracování na přijímacím konci až k rozhodnutí bitu se může provést na digitálním základě s vysokou přesností a přesnou reprodukovatelností. Skutečně neomezené velké množství tvarů signálů je dostupné bez změn hardwaru, včetně schopnosti volné volby různých rychlostí přenosu dat a rozsahů frekvencí uvnitř širokých mezí. Tyto digitální funkce přizpůsobené v integrovaném obvodu pro specifické použití (ASIC) nemohou být při

dosavadním stavu znalostí realizovány žádným jiným způsobem, ani použitím nejpropracovanějších digitálních programovatelných signálních procesorů. K tomu integrovaný obvod pro specifické použití (ASIC) obsahuje analogové funkce pro zesilování a filtrování přijatého signálu a pro analogově digitální převod a pro digitálně analogový převod na vysílacím konci, tzn. že obsahuje funkční jednotky, které v zásadě nejsou obsaženy ve standardním signálním procesoru. Zesílení přijatého signálu je automaticky upraveno takovým způsobem, že analogově číslicový převodník je vždy provozován uvnitř výhodného provozního rozsahu.

Vynález je založen na následujících úvahách:

Jestliže se použije N nosných frekvencí v systému frekvenčního přeskakování (FH), mohou se tyto frekvence použít pro vytvoření $N!$ (N faktoriál = $N(N - 1)(N - 2) \dots 1$) různých kombinací, které budou v následujícím textu nazývány symboly. Tak může být 6 symbolů představováno $N = 3$ frekvencemi; $N = 5$ poskytuje již 120 symbolů. 6 symbolů s $N = 3$ by bylo schopné přenést $[1d(6)] = 2$ bity, zatímco při $N = 5$ by bylo možné dosáhnout již $[1d(120)] = 6$ bitů. V "normálním" frekvenčním přeskakování (FH) se však těchto možností nevyužije, ale vyhodnotí se jen dva symboly (kombinace), což odpovídá obsahu informace 1 bitu, viz např. tištěný dokument DE-A1-44 23 978. V normální technice frekvenčního přeskakování (FH) toto poskytuje redundanci, která např. dělá přenos odolným proti poruše individuálních frekvenčních rozsahů. Výsledná nevýhoda je zřejmá: přenosová rychlost klesá v souladu s počtem použitých nosných frekvencí. Základní koncepce, která vedla k tomuto vynálezu, se vyhýbá této rychlostní nevýhodě a současně neomezeně zajišťuje, že se zachová odolnost proti rušení, která je vlastní principu frekvenčního přeskakování (FH). Bude srovnáno několik příkladů, aby se podrobněji vysvětlila tato podstatná vlastnost vynálezu:

Jestliže se tři použité frekvence pro $N = 3$ nazvou f_1 , f_2 a f_3 , dostane se

následujících 6 symbolů S_1 až S_6 , které se dají použít různými způsoby:

Symbol číslo	Frekvenční posloupnost	Technika frekvenčního přeskokování (FH)	Zpracování symbolů
S_1	$f_1 f_2 f_3$	0	00
S_2	$f_1 f_3 f_2$	-	01
S_3	$f_2 f_1 f_3$	-	10
S_4	$f_2 f_3 f_1$	-	11
S_5	$f_3 f_1 f_2$	1	-
S_6	$f_3 f_2 f_1$	-	-

Tabulka 1: Technika frekvenčního přeskokování (FH) a zpracování symbolů pro $N = 3$ nosné frekvence

Ve sloupci technika frekvenčního přeskokování (FH) je bezprostředně zřejmý velký počet nepoužitých symbolů, což nakonec poskytuje odolnost. Avšak čistý počet nepoužitých symbolů není v žádném případě jediným měřítkem dosažitelné odolnosti proti rušení, ale určujícím činitelem je počet čipů s různými frekvencemi v symbolech použitých pro reprezentaci informace. Je možno vidět, že symboly S_1 a S_5 označené odpovídajícím způsobem 0 a 1 se liší ve sloupci technika frekvenčního přeskokování (FH) ve všech třech čípech a tak mohou být v přijímači velmi snadno odděleny. Při uvažování sloupce "zpracování symbolů" se může vidět, že jen symboly S_1 a S_4 označené jako 00 a 11 a označení 01 a 10 odpovídající symbolům S_2 a S_3 se liší ve všech třech čípech, zatímco kombinace 00 a 01 nebo 00 a 10 se liší jen ve dvou čípech. Odolnost proti rušení trpí touto skutečností. Jestliže by se mělo použít všech 6 symbolů pro přenos informace, potom by v každém případě byl rozhodovacím kritériem jenom jeden rozdílný čip; výsledkem je, že přenos by již nebyl spolehlivější než v případě frekvenčního klíčování (FSK), protože chyba jediné frekvence by vedla k chybě. Výše uvedená tabulka ukazuje, že použití tří nosných

frekvencí zřejmě nevede k výhodnému řešení. Jestliže se naopak uvažuje posloupnost čtyř frekvencí, které umožňují 24 symbolů, z nichž se ale použijí pro přenos jen čtyři symboly lišící se ve všech čtyřech čípech - viz tab. 2,

Posloupnost frekvencí	Symboly dat
$f_1 f_2 f_3 f_4$	00
$f_2 f_3 f_4 f_1$	01
$f_3 f_4 f_1 f_2$	10
$f_4 f_1 f_2 f_3$	11

Tab. 2: Optimální zpracování symbolů s $N = 4$

dostala by se stejná odolnost proti rušení, která by se dostala se standardní technikou frekvenčního přeskokování (FH), ale protože každý jeden z uvedených symbolů nyní reprezentuje dva datové bity, dostane se dvojnásobná rychlost přenosu. Uvedený princip může být použit nejen pro $N = 4$, ale kdykoli se použije přesně N z $N!$ možných symbolů pro reprezentaci informace. V tomto uspořádání je výhodné, když N je mocninou 2, protože $\lg(N)$ potom vede k celočíselnému počtu bitů. Jestliže $\lg(N)$ není celé číslo, může se vždy použít jen nejbližší menší celé číslo, tzn. že použitelná čistá rychlost přenosu dat se zmenší. Po $N = 4$ by potom bylo zase výhodné $N = 8$ a v tomto uspořádání by se mohly přenést každým použitým symbolem, použitím 8 z 8! možných symbolů, 4 bity. Pro praktické použití v energetických rozvodných systémech nabízí systém založený na 4 nosných frekvencích dostatečnou odolnost proti rušení pro to, aby se zaručily nové služby plánované veřejnými energetickými podniky s vysokou spolehlivostí. Jak je možné vidět z tab. 2, mohou v mezních případech selhat až tři ze čtyř nosných frekvencí, aniž by to vedlo k chybě bitu. Ve srovnání s frekvenčním klíčováním (FSK), kde selhání jen jediné frekvence vede k chybě, je toto význačný pokrok. Užitím normálního frekvenčního přeskokování (FH) by bylo nutno $N = 7$

nosných frekvencí a čistá rychlost přenosu dat by klesla na $1/7$ čipové rychlosti. Způsob podle vynálezu poskytuje stejnou odolnost proti rušení při poměru rychlosti přenosu dat k čipové rychlosti $1/2$.

Praxe ukazuje, že při chytré volbě nosných frekvencí, je mimořádně malá pravděpodobnost, že selžou vlivem zeslabení nebo rušení současně dvě nosné frekvence. Příklad, že k tomu dojde pro tři frekvence může být skutečně vyloučen. Avšak selhání jedné nosné frekvence je pozorováno poměrně často.

Pro praktickou realizaci způsobu podle vynálezu je volba nosných frekvencí $N = 4$ určitě výhodná. Ilustrující provedení popsané v textu, který následuje, je proto založeno na $N = 4$.

Převážně digitální pojetí s vysokým stupněm integrace má rozhodující význam pro levnou a spolehlivě reprodukovatelnou realizaci. Dále ještě je výhodné, když je možné přizpůsobení na různé typy úkolů bez změny hardwaru a když velký díl analogových obvodových částí, potřebných pro úplné sestrojení modemu, může být také monoliticky integrován. Provedení vynálezu uvedené v následujícím textu ukazuje obecné výhodné řešení.

Výchozím bodem úvah je přenos binární informace, která je mapována do frekvenčních posloupností (symbolů) podle tab. 2. Během doby T_s trvání symbolu se přenosová frekvence v tomto příkladu náhle mění čtyřikrát. Čím je zvoleno větší N , tím může být větší odolnost přenosu informace proti rušení, avšak při složitosti systému, která se také zvětšuje. Z důvodů uvedených již dříve je pro většinu použití tohoto vynálezu vhodná $N = 4$ různě a vhodně zvolených frekvencí. Vhodná volba znamená, že použité frekvence jsou rozloženy v použitelném frekvenčním pásmu takovým způsobem, že silné selektivní zeslabení nebo silný úzkopásmový zdroj nikdy nemůže současně zhoršit dvě nebo více frekvencí. Aby se udělal tento výběr správně, je nutná přiměřená odborná zkušenost, která

se musí získat rozsáhlým zkoumáním sítě (znaleckými posouzeními sítě), pokusy v provozu a teoretickým modelováním sítě založeným na výsledcích měření.

V rozvodném systému veřejného energetického podniku je k přenosu informací použitelné frekvenční pásmo od 3 kHz do 95 kHz, tj. šířka pásma $B = 92$ kHz, v souladu s evropskou normou EN 50 065-1. Jestliže je např. nutné přenášet binární informace při čisté rychlosti přenosu dat (bitové rychlosti) $r_0 = 1200$ bit/s pomocí způsobu mnohonosičového přenosu zpracovávajícího symboly, kde $N = 4$ nosných frekvencí přeskakuje během doby T_s trvání symbolu, je rychlost frekvenčního přeskakování $h = 2400$ s^{-1} . Převrácená hodnota $T = 1/h$ rychlosti frekvenčního přeskakování určuje dobu trvání časového intervalu, během které je v každém případě přenesena jedna z N frekvencí. Komunikační teorie říká, že uvnitř frekvenční šířky pásma $B = 92$ kHz a při rychlosti frekvenčního přeskakování $h = 2400$ s^{-1} se současně přenáší maximální počet $[B/h] = [92000/2400] = 38$ tvarů signálů, které mají v každém případě frekvenční odstup 2400 Hz a mohou být zjištěny bez chyb a bez vzájemného rušení přijímači, které provádějí korelační zpracování signálů - viz též tištěný dokument DE-A1-44 23 978.

Tak by bylo možné provozovat až $[38/4] = 9$ modemů pomocí způsobu mnohonosičového přenosu zpracovávajícího symboly popsaného typu současně a bez vzájemného rušení na elektrickém energetickém rozvodném systému, např. mezi transformační stanicí a připojenými domácnostmi. Rozhodující nutnou podmínkou pro toto není jen vysoká přesnost generování signálů, ale také přesné vkládání všech přenášených signálů do úplného časovacího vzorku a přesné korelační zpracování signálů v přijímací části každého modemu.

Přesné generování přenášeného signálu se požaduje nejen při hustém rozvržení kanálu, ale také pro výhodu v případě jediného spojení bodu

s bodem. Je také důležité, že všechny signály jsou odvozeny z pevné a vysoce přesné konstantní základní frekvence a že když se frekvence změní, neexistuje fázová nespojitost, ale probíhá spojitý fázový přechod. Frekvence se naopak musí měnit náhle, tj. bez přechodného děje. Spojitý fázový přechod se požaduje v každém případě, aby bylo možné s odůvodnitelnou složitostí filtru splnit přísné mezní hodnoty pro rušení mimo pásmo v souladu s normou EN 50 065-1.

Jako ve všech skutečných vysoce kvalitních přenosových systémech se zásadně požaduje synchronizace s generováním signálů a zpracováním signálů v mnohonosičovém systému přenosu zpracovávajícím symboly. Synchronizace přijatého signálu vzhledem k signálu existujícímu místně v přijímači je nutná, zvláště v případě korelačního příjmu. V případě způsobu mnohonosičového přenosu zpracovávajícího symboly přichází tento referenční signál z frekvenčního syntetizeru. Během přenosu je také potřebný synchronizovaný frekvenční syntetizer, jehož výstupní signály nesoucí informace jsou napájeny do energetického systému. V systémech provozovaných z elektrických napájecích vedení může být problém synchronizace řešen jednoduše a levně pomocí systému střídavého napětí - viz např. EP-B1-200 016, EP-B1-0 199 148 a EP-B1-0507 087. V části tohoto popisu, který je uveden níže, bude uvedena korelační synchronizace, která je nezávislá na napětí energetického systému a která se výhodně dostane přímo ze způsobu mnohonosičového přenosu zpracovávajícího symboly podle vynálezu.

Hardware známých vysílacích a přijímacích zařízení pro přenos informací po elektrických rozvodných systémech neumožní použití způsobu mnohonosičového přenosu zpracovávajícího symboly. Po popsání způsobu je proto v souvislosti s tímto vynálezem specifikováno zařízení, které obsahuje všechny důležité části pro syntézu přenášeného signálu a pro korelační zpracování přijatého signálu pro způsob mnohonosičového přenosu zpracovávajícího symboly. Nové zařízení obsahuje analogové a

digitální části a kromě několika málo součástí může být monoliticky integrováno, k tomu je vhodná standardní CMOS technologie. Dosáhne se maximálního stupně pružnosti s ohledem na volbu frekvence (poloha použitých frekvencí uvnitř použitelného přenosového pásma).

Vysílací zařízení má v modemu se způsobem mnohonosičového přenosu zpracovávajícího symboly pro přenos digitálních informací přes elektrická napájecí vedení úkol přesně generovat množství signálů, které mají relativně blízké sousední frekvence s přesným časováním. V této souvislosti musí být možná rychlá frekvenční změna při spojitě fázi v závislosti na informacích, které mají být přeneseny, bez nestálosti objevující se během procesu. Zařízení konstruovaná s analogovou technologií nemohou zvládnout výše uvedené požadavky a k tomu jsou s ohledem na změny frekvence nepružná.

Přijímací zařízení modemu musí být schopné přesně izolovat signály, které mají sousední frekvence s neznámým fázovým vztahem. K tomu je nutné korelačními prostředky přizpůsobené filtrování v určitém počtu větví přijímače, které pracují paralelně. Princip korelace je dostatečně dobře znám ze standardních učebnic. Aktivní korelátor, který se obecně skládá z násobičky a integrační jednotky, se stane přizpůsobeným filtrem např. pro tvary signálů s dobou T_c trvání čipu, jestliže se použije synchronizace k zajištění toho, aby integrační jednotka byla nastavena na nulu na každém konci doby trvání čipu po vzorkování hodnoty integrované během doby trvání čipu pro další zpracování a je uložena, je-li to nutné. V analogové technice by složitost takového obvodu byla nepřipustně velká, protože by byl požadován oddělený fázově necitlivý kvadraturní přijímač pro každou nosnou frekvenci – srovnej také tištěný dokument DE-A1-44 23 978. Tak výroba přijímače založeného na způsobu mnohonosičového přenosu zpracovávajícího symboly s $N = 4$ frekvencemi vyžaduje 8 oddělených korelátorů. Takové struktury nebyly dosud úspěšně dokončeny, což je proto, že na trhu nejsou dostupné žádné hardwarové

součástky pro realizaci způsobů mnohonosičového přenosu, které jsou ve vyšším stupni odolné proti rušení, i když není pro ně nedostatek aplikací.

Vynález poprvé poskytuje hardwarovou základnu pro jednoduchou a reprodukovatelnou výrobu modemů pro způsoby mnohonosičového přenosu zpracovávající symboly a průmyslová sériová výroba umožní dosáhnout spojitý pokles ceny, když se zvětší vyráběné počty. Vynález je tak vhodný, aby pomohl dosáhnout průlomů do všeobecného rozšíření použití přenosu dat odolného proti rušení na elektrických systémech, zvláště v Evropě, kde platí přísná omezení normy EN 50 065-1. Dosud nejsou na evropském trhu dostupné žádné modemy, které pracují spolehlivě buď s běžnými modulačními způsoby nebo s mnohonosičovou technikou přenosu pro přenos dat na elektrických rozvodných systémech.

Provedení vynálezu bude nyní popsáno s odvoláním na obr. 1 a 2. Z důvodů jasnosti a srozumitelnosti se bude uvažovat přenos binárních informací (tj. proudu náhodně po sobě jdoucích "H" a "L" bitů), které mají pevnou rychlost přenosu dat $r_0 = 1/T_B = 1200$ bit/s při použití 4 ortogonálních tvarů signálů různé frekvence s dobou $T_c = T_B/2$ trvání čipu. Toto je proto mnohonosičový systém přenosu zpracovávající symboly s $N = 4$. Změna na jiné technicky smysluplné hodnoty N může být provedena expertem s odvoláním na text.

V elektrických rozvodných systémech je pravidlem nekoherentní příjem, což je důvod, že pro $N = 4$ musí být v přijímači osm korelátorů pracujících paralelně. Jestliže $T_c = T_B/2$ dostane se čipová rychlost $h = 2400$ s⁻¹. Např. ve frekvenčním pásmu 9,6 kHz až 148,8 kHz může být nalezeno 60 frekvencí, které jsou v každém případě od sebe vzdáleny o 2400 Hz a tvoří množinu ortogonálních frekvencí, kde celé číslo dob trvání se v každém případě umístí do každé doby T_c trvání čipu. Při vzorkovací rychlosti 600 kHz se potřebuje maximálně 125 vzorků pro bezchybnou reprezentaci. V důsledku nekoherentního příjmu se potřebuje osm

referenčních hodnot pro každý vzorek přijatého signálu, takže se požaduje taktovací frekvence $f_0 = 4,8$ MHz pro vydání na výstupu vzorků referenčních signálů.

V případě způsobu mnohonosičového přenosu zpracovávajícího symboly se může dosáhnout optima s ohledem na odolnost proti rušení a současně také na spolehlivost manipulace, když frekvence, kterými se distribuují informace uživatele, jsou od sebe tak daleko, jak je to možné. Pro určitý počet frekvencí je potom nepravděpodobné, aby byly podrobeny ve stejné době stejnému zeslabení a/nebo rušení. Např. pro systém s $N = 4$ je vhodná následující volba frekvencí:

f_1	f_2	f_3	f_4
52 800 Hz	62 400 Hz	72 000 Hz	86 400 Hz

Tab. 3: Příklad určení frekvencí pro $N = 4$

Obr. 1 uvádí celkové uspořádání modemu, jehož provoz bude podrobně počínaje přijímací větví vysvětlen v textu, který následuje. Z energetického systému 1 prochází přijatý signál přes propojovací jednotku 2 do pásmového filtru 3, který propouští rozsah čtyř požadovaných frekvencí f_1 až f_4 , ale blokuje zbývající rozsah frekvencí tak dobře, jak je možné. Izolace střídavého napětí a jiných nízkých frekvencí je již z velké míry provedena propojovací jednotkou, která působí jako filtr horní propusti. Toto je následováno zařízením pro automatické řízení zesílení, které se skládá ze tří stupňů operačních zesilovačů 4, 5 a 6, jejichž zesílení může být nastaveno digitálně přes integrovaný mikroregulátorový systém 15. Zesílený přijatý signál prochází do analogově digitálního převodníku 7, který dodává digitalizované vzorky do systému 8 zpracovávajícího symboly, jehož výsledky jsou přijaty a dále zpracovány integrovaným mikroregulátorovým systémem 15. Mikroregulátorový systém 15 nakonec dodává na jedné straně data přenesená a zde přijatá přes sériové rozhraní a na druhé straně vypočítává zesílení, které má být

nastaveno na třech stupních operačních zesilovačů 4, 5 a 6. Zvláštní vlastností tohoto uspořádání je to, že od symbolu k symbolu jsou dva z těchto tří zesilovačů "rychle nastavitelné", zatímco třetí je nastaven nejvýše s činitelem 2. Úkolem rychle nastavitelného zesilovače je rychle reagovat na náhlé, podstatné kanálové změny, zatímco pomalu nastavitelný zesilovač je určen jen pro kompenzaci malých kolísání. Řídicí algoritmus, který je výhodně realizován ve formě softwaru v mikroregulátorovém systému 15, se vždy pokouší nastavit rychlé zesilovače na nejvyšší možnou hodnotu zesílení, takže je použitelná velká mez při rychlých kanálových změnách. Jednotka pro odhadnutí úrovně, která dodává základ pro výpočet nastavení zesilovačů do mikroregulátorového systému 15, je konstruována jako průměrovací obvod v digitálním hardwaru a je součástí systému 8 zpracovávajícího symboly. Jednotka pro odhadnutí úrovně přijímá Z digitalizovaných hodnot $x(k)$ přijatého signálu a používá je k určení odhadnuté hodnoty

$$X_{sch} = \frac{\pi}{2} \sum_{k=1}^Z |x(k)|$$

v každém případě po uplynutí doby symbolu. Poměr mezi odhadnutou hodnotou X_{sch} a jmenovitou hodnotou X_{sol} dodává základ pro generování přepínacích příkazů pro nastavení zesílení mikroregulátorovým systémem 15. Maximální celkové zesílení je proměnné od 1 do 4096, každý ze tří zesilovacích stupňů je nastavitelný na hodnoty zesílení 1, 2, 4, 8 nebo 16.

Jiná funkční jednotka uvnitř systému 8 zpracovávajícího symboly, která bude popsána podrobně s odvoláním na obr. 2 v dalším odstavci, provádí zpracování přenášeného signálu, proudu digitálních dat, který má být přenesen, který ze zdroje dat dosáhne mikroregulátorového systému, který je zpracován takovým způsobem, že vzorky tvarů signálů, které mají být přeneseny, jsou dodány přímo do digitálně analogového převodníku

12. Digitálně analogový převedený přenášený signál je filtrován v dolní propusti obnovovacího filtru 11 a po zesílení v přenosovém výstupním stupni 10 je dodán do energetického systému 1 přes přenosovou propojovací jednotku 9. Funkční bloky 13 a 14 se používají k synchronizaci přenosu dat se střídavým síťovým napětím. V tomto procesu je vysoce přesné zjištění průchodu nulou sítě provedeno ve funkčním bloku 13 a současně informace o průchodu sítě nulou je stejnosměrně izolována od energetického systému pomocí optické propojovací jednotky. V bloku 14 je realizován číslicový fázový závěs (PLL - phase-locked loop), jehož pomocí se odstraní vysokofrekvenční nepravidelné zkreslení jakéhokoli druhu z informace o průchodu nulou sítě, takže nakonec je dodán synchronizační signál se strmou hranou a stabilní k přerušení vstupu do mikroregulátorového systému 15. Synchronizace se střídavým síťovým napětím není obecně nejlepší řešení, což je důvod proč bude níže popsán výhodný vývoj vynálezu, který realizuje korelační typ synchronizace a tak se dosahuje přesné synchronizace i bez střídavého síťového napětí.

Blokové schéma uvedené na obr. 2 uvádí integrovaný mikropočítačový systém, který obsahuje funkční bloky 7, 8, 12 a 15 z obr. 1. Ve skutečné konstrukci úplného mnohonosičového systému přenosu zpracovávajícího symboly je výhodné integrovat všechny funkční jednotky z obr. 1 monoliticky ve formě integrovaného obvodu pro specifické použití (ASIC) pro smíšené signály s výjimkou propojovacích jednotek 2, 9 a přenosového zesilovače 10. V tomto bodě bude uvažována jenom část uvedená na obr. 2, protože se k vysvětlení podstatných funkcí podle vynálezu hodí lépe, než rozsáhlý a tak poměrně nejasný celkový obvod.

Na obr. 2 filtrovaný a zesílený přijatý signál, izolovaný od energetického systému, nejdříve dosáhne analogově číslicový převodník 21. Protože nekoherentní příjem je, jak bylo uvedeno výše, v elektrických rozvodných systémech pravidlem, $N = 4$ vyžaduje osm korelátorů pracujících v

přijímači paralelně. V důsledku nekoherentního příjmu je potřeba osmi referenčních hodnot na vzorek přijatého signálu. Při vzorkovací rychlosti 600 kHz je potřeba maximálně 125 vzorků na frekvenci, takže při taktovací frekvenci $f_s = 4,8$ MHz se požaduje paměť pro 2000 vzorků, aby byly na výstupu dány vzorky referenčních signálů.

V textu který následuje je digitalizovaný přijatý signál označen $E(iT_s)$, kde iT_s je diskrétní čas s $i = 0, 1, 2 \dots$. Každý z digitalizovaných vzorků $E(iT_s)$ přijatého signálu je násoben v digitální násobičce 22 osmi referenčními vzorky signálů $R(iT_s + vT_s/8)$, kde $v = 0, 1, \dots, 7$, z paměti 214 tvarů signálů nebo vzorků. Osm podsoučínů se potom integruje přes dobu T_c trvání tvaru signálu (dobu trvání čipu), tzn. že jsou dohromady digitálně sečteny v oddělených strádačích. Podle obr. 2 jsou tyto strádače výhodně provedeny následovně: sčítačka 23 může být spojena společně s osmi registry 24 až 29, 210, 211, které jí následují a s přepínačem 212, aby se vytvořila kruhová struktura. Na začátku příjmu tvaru signálu je přepínač 212 v poloze II po dobu trvání osmi taktovacích cyklů frekvence f_s , tzn. že kruhová struktura je otevřená, takže k jednomu vstupu sčítačky 23 procházejí nuly, zatímco druhý vstup přijímá postupně osm výsledků násobení $E(iT_s) \cdot R(iT_s + vT_s/8)$, kde $v = 0, 1, \dots, 7$, z násobičky 22. Použije se následující korelace:

$$R(iT_s + 0.T_s/8) \equiv \sin \text{ vzorku čipu } f_1 \text{ (složka ve fázi pro čip } f_1)$$

$$R(iT_s + 1.T_s/8) \equiv \sin \text{ vzorku čipu } f_2 \text{ (složka ve fázi pro čip } f_2)$$

$$R(iT_s + 2.T_s/8) \equiv \sin \text{ vzorku čipu } f_3 \text{ (složka ve fázi pro čip } f_3)$$

$$R(iT_s + 3.T_s/8) \equiv \sin \text{ vzorku čipu } f_4 \text{ (složka ve fázi pro čip } f_4)$$

$$R(iT_s + 4.T_s/8) \equiv \cos \text{ vzorku čipu } f_1 \text{ (složka kolmá pro čip } f_1)$$

$$R(iT_s + 5.T_s/8) \equiv \cos \text{ vzorku čipu } f_2 \text{ (složka kolmá pro čip } f_2)$$

$$R(iT_s + 6.T_s/8) \equiv \cos \text{ vzorku čipu } f_3 \text{ (složka kolmá pro čip } f_3)$$

$$R(iT_s + 7.T_s/8) \equiv \cos \text{ vzorku čipu } f_4 \text{ (složka kolmá pro čip } f_4)$$

Po uplynutí osmi taktovacích cyklů frekvence f_p obsahují registry 24 až 29, 210, 211 následující výsledky:

Registr →

24	25	26	27	28	29	210	211
Q_4	Q_3	Q_2	Q_1	I_4	I_3	I_2	I_1

kde I_j je složka ve fázi a Q_j je složka kolmá k čipu, která má frekvenci f_j , kde $j = 1, 2 \dots 4$.

Protože $i = 0$, použije se na začátku tvaru signálu následující:

$$Q_4(0) = E(0) \cdot R(0+7T_d/8) + 0,$$

$$Q_3(0) = E(0) \cdot R(0+6T_d/8) + 0,$$

$$Q_2(0) = E(0) \cdot R(0+5T_d/8) + 0,$$

$$Q_1(0) = E(0) \cdot R(0+4T_d/8) + 0,$$

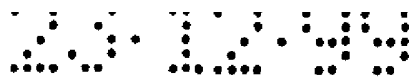
$$I_4(0) = E(0) \cdot R(0+3T_d/8) + 0,$$

$$I_3(0) = E(0) \cdot R(0+2T_d/8) + 0,$$

$$I_2(0) = E(0) \cdot R(0+1T_d/8) + 0,$$

$$I_1(0) = E(0) \cdot R(0+0 \cdot T_d/8) + 0.$$

Připočítání 0 se opatřuje proto, že kruhová struktura je vypínačem 212 otevřena. Když projde výše uvedených osm taktovacích cyklů frekvence f_p , je přepínač 212 přepnut do polohy 1, což v popsané kruhové struktuře



způsobí, že obsah registru 211 dojde nyní do sčítačky 23. Nyní jsou aritmetické operace provedeny tak, že shromažďují obsahy registrů 24 až 29, 210, 211 následovně:

$$\text{Registr 24: } Q_4(l) = E(IT_d) \cdot R(IT_d + \frac{7T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{7T_d}{8})$$

$$\text{Registr 25: } Q_3(l) = E(IT_d) \cdot R(IT_d + \frac{6T_d}{8}) + \sum_{\xi=1}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{6T_d}{8})$$

$$\text{Registr 26: } Q_2(l) = E(IT_d) \cdot R(IT_d + \frac{5T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{5T_d}{8})$$

$$\text{Registr 27: } Q_1(l) = E(IT_d) \cdot R(IT_d + \frac{4T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{4T_d}{8})$$

$$\text{Registr 28: } I_4(l) = E(IT_d) \cdot R(IT_d + \frac{3T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{3T_d}{8})$$

$$\text{Registr 29: } I_3(l) = E(IT_d) \cdot R(IT_d + \frac{2T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{2T_d}{8})$$

$$\text{Registr 210: } I_2(l) = E(IT_d) \cdot R(IT_d + \frac{1T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{1T_d}{8})$$

$$\text{Registr 211: } I_1(l) = E(IT_d) \cdot R(IT_d + \frac{0 \cdot T_d}{8}) + \sum_{\xi=0}^{l-1} E(\xi T_d) \cdot R(\xi T_d + \frac{0 \cdot T_d}{8})$$

Při uvažování, že tvar signálu má dobu $T_c = N \cdot T_d$ trvání čipu, dostane se

požadovaných osm složek signálu v registrech 24 až 29, 210, 211 na obr. 2 po $i-N$ taktovacích cyklech frekvence f_g , tj. po $8.N$ taktovacích cyklech frekvence f_g :

24	25	26	27	28	29	210	211
Q_4	Q_3	Q_2	Q_1	I_4	I_3	I_2	I_1

Pro nyní následující rozhodnutí symbolů se nejdříve požaduje geometrický součet složek signálu I_j, Q_j podle principu kvadrurního přijímače:

$$B_1 = \sqrt{I_1^2 + Q_1^2}, \quad B_2 = \sqrt{I_2^2 + Q_2^2}, \quad B_3 = \sqrt{I_3^2 + Q_3^2}, \quad B_4 = \sqrt{I_4^2 + Q_4^2},$$

dávající velikosti B_j až B_4 .

I když aritmetické operace povyšování na druhou a výpočet druhé odmocniny se může provést pomocí digitálního hardwaru bez problémů, je složitost podstatná, zvláště při velkém dynamickém rozsahu. V tomto vynálezu se proto používá následující aproximace:

$$B_j = \max(I, Q) + \left(\frac{1}{4} + \frac{1}{8}\right) \cdot \min(I, Q),$$

což dává ekvivalentní výsledky při mnohem menší složitosti. V tomto uspořádání musí být větší velikost korelační hodnoty I_j nebo Q_j složky signálu v každém případě připočtena k menší velikosti hodnoty násobené

$(1/4 + 1/8)$. Jednoduché aritmetické a logické operace, které jsou pro toto nutné, jsou provedeny ve funkčním bloku 215, druhém přepínači 216 a sadě registrů 217 absolutních hodnot. Po uplynutí doby trvání čipu, přepne se přepínač 212 do polohy II na přesně osm taktovacích cyklů, takže osm korelačních hodnot projde do bloku 215. První čtyři z nich (I_1 až I_4) jsou posunuty přímo do sady registrů 217 pro absolutní hodnoty. Přepínač 212 je nyní zpět v poloze I, takže korelační hodnoty příštího tvaru signálu se mohou nahromadit v registrech 24 až 29, 210, 211. Nyní je uzavřen druhý přepínač 216 pro další výpočet absolutních hodnot B_j v souladu s výše uvedeným aritmetickým pravidlem, takže čtyři hodnoty I_1 až I_4 postupně projdou zpět do funkčního bloku 215, kde každá z nich je srovnána s přidruženou kolmou hodnotou Q_1 až Q_4 , která je již uložena v bloku 215. Větší hodnota je v každém případě určena a posunuta do sady registrů 217 pro absolutní hodnoty.

Menší korelační hodnoty se v každém případě ve funkčním bloku 215 nyní dělí čtyřmi nebo případně osmi při posunutí doprava o dvě nebo případně o tři bitové polohy a výsledky se sečtou. Pro konečné sčítání podle výše uvedeného aritmetického pravidla se maximální hodnoty, uložené v sadě registrů 217 pro absolutní hodnoty, napájejí zpět přes druhý přepínač 216 do funkčního bloku 215 za účelem přičtení k minimálním hodnotám, které mají v každém případě změněné měřítko činitelem $(1/4 + 1/8)$, a výsledky se posunou do sady registrů 217 pro absolutní hodnoty, ve kterých jsou nyní k dispozici požadované čtyři absolutní hodnoty B_j , jejichž prostřednictvím může být dále provedeno rozhodnutí symbolu.

Podle tab. 2 se rozhodnutí symbolu může v každém případě provést po uplynutí čtyř dob trvání čipů. Za tím účelem je nutné přičíst absolutní hodnoty B_1 až B_4 ze sady registrů 217 ve čtyřech po sobě následujících dobách trvání čipů v souladu s následujícím uspořádáním a uložit výsledky ve čtyřech registrech 219 až 222 symbolů.

Doba trvání čipu čís.

1	2	3	4		Registr symbolů	Symbol dat
$B_1 +$	$B_2 +$	$B_3 +$	B_4	$\Sigma \rightarrow$	222	00
$B_2 +$	$B_3 +$	$B_4 +$	B_1	$\Sigma \rightarrow$	221	01
$B_3 +$	$B_4 +$	$B_1 +$	B_2	$\Sigma \rightarrow$	220	10
$B_4 +$	$B_1 +$	$B_2 +$	B_3	$\Sigma \rightarrow$	219	11

Tab. 4: Výpočet hodnot symbolů

Potřebné operace se provedou pomocí multiplexoru 225 a sčítačky 218 vzájemně působící se sadou registrů 217 pro absolutní hodnoty a registry 219 až 222 symbolů. Uvažuje se, že registry 219 až 222 symbolů jsou na konci první doby trvání čipu naplněny nulami. Multiplexor 225 dodává nyní čtyři absolutní hodnoty B_1 až B_4 jednu za druhou podle sloupce 1 tab.4 do sčítačky 218, jejíž druhý vstup mezitím přijímá nuly. Po druhé době trvání čipu přicházejí absolutní hodnoty z multiplexoru cyklicky zaměněné podle sloupce 2 tab. 4, tj. B_2, B_3, B_4, B_1 , takže v důsledku zpětné vazby od registrů symbolů do sčítačky 218 obsahují nyní registry symbolů po čtyřech dalších krocích podsočty podle prvních dvou sloupců tab.4. Pokračování výše uvedených úvah dodává výsledky symbolů do registrů 219 až 222 po uplynutí zbývajících dob trvání čipů. Nyní je jenom nutné určit maximum čtyř výsledků v rozhodovacím zařízení 226, aby se určila kombinace bitů přidružených dat, která může být potom dodána jako přijatá data ED do jímky dat. Z výsledků výpočtu symbolů je však možné obdržet více informací, které mohou být výhodně využity k dalšímu vývoji patentu, jmenovitě pro autonomní na střídavé síti nezávislou korelační synchronizaci, která bude podrobně vysvětlena v dalším odstavci. Předtím musí být ještě vysvětleny zbývajcí bloky na obr. 3, které obsahují důležité přenosové funkce.

Jádrem přenosového hardwaru je paměť 214 tvarů signálů, která obsahuje vzorky tvarů přenášených signálů, které mohou být velkou měrou výhodně použity také jako vzorky referenčních signálů při přijímací operaci. Data, která mají být přenesena, přenášená data SD, projdou nejdříve do funkčního bloku 213, kde jsou kombinována, aby vytvořila posloupnost frekvencí v souladu s tvorbou symbolů na tab. 2. V pořadí předem určeném podle tab. 2 funkční blok 213 postupně adresuje a přečte oblasti adres paměti 214 tvarů signálů, ve kterých jsou uloženy vzorky náležející požadovaným frekvencím. Se vzorkovací taktovací frekvencí 600 kHz by oblasti adres měly v každém případě maximální délku 125. Celkově by potom muselo být uloženo maximálně 500 vzorků. Ke zmenšení složitosti obnovovacího filtru 224 dolní propusti, který následuje za digitálně analogovým převodníkem 223, je výhodné během syntézy přenášeného signálu SS zvětšit taktovací frekvenci na 1,2 MHz nebo 2,4 MHz. Toto úměrně zvětšuje požadovanou paměť. Jiný důležitý detail při návrhu vysílací strany je ten, že tam vůbec nebudou náhlé fázové změny jak během změny frekvence uvnitř symbolu, tak na okrajích symbolu, tzn. že je zajištěna fázová spojitost. Jinak by nebylo možné se přidržet přísných pravidel s ohledem na výkon rušení mimo pásmo podle EN 50 065-1.

Popis příkladu provedení je nyní následován v závěrečné části znázornění vynálezu speciálním typem autonomní synchronizace, která se stává možnou jako vedlejší produkt speciálního návrhu přijímací architektury.

V mnoha případech je výhodné, když se lze obejít bez střídavé sítě jako synchronizační reference. V některých zemích východní Evropy, ve kterých stabilita síťové frekvence je mnohem horší než v propojeném evropském energetickém systému, není již možné dosáhnout dostatečně přesné synchronizace pro čipovou rychlost přibližně 1000 s^{-1} . Nebo je-li požadována provozní komunikace i v případě poruchy energetického systému, musí být možná autonomní synchronizace přijímače z přijatého signálu. Obecně je výhodné provést vždy hrubou synchronizaci pomocí

střídavé sítě a potom spojitě kompenzovat synchronizační chyby na základě korelační metody uvedené v následujícím textu, takže v konečném účinku se dosáhne synchronizace, která je tak přesná, že by to nebylo možné na základě samotné střídavé sítě i v propojeném evropském energetickém systému, i když by bylo možné odstranit do velké míry nepravidelné zkreslení ze synchronizační reference, např. pomocí digitálního fázového závěsu.

Ve známých korelačních přijímačích vyžaduje autonomní synchronizace z přijatého signálu zpravidla větší úsilí než provedení vlastní korelace. V případě tohoto vynálezu naopak může být tato synchronizace řízena bez podstatného dodatečného úsilí použitím hardwaru přijímače, který je nutný v každém případě. Protože všechny vysílače a přijímače používají z principu oscilátorové krystaly pro generování taktů, je od začátku k dispozici dostatečně stabilní časová základna. Konečným úkolem synchronizačního zařízení je potom dostat časovací vzorek, existující v přijatém signálu, aby přesně přizpůsobil v přijímači onen místně generovaný signál. Tento složitý proces bude nyní vysvětlen s odvoláním na obr. 3, který je založen na tab.2 a s odvoláním na tab. 5.

Obr. 3 uvádí čtyři symboly nesoucí informace a přidružené kombinace datových bitů. Počínaje bitovou kombinací '00' je možné vidět, že symbol příslušný k bitové kombinaci '10' se vytvoří cyklickým pravým posunutím a symbol příslušný k bitové kombinaci '01' levým posunutím. Pravé posunutí s ohledem na synchronizaci znamená, že časovací vzorek místní reference v přijímači vzhledem k přijatému signálu předbíhá, tzn. že korekce by vyžadovala zpoždění. To se analogicky aplikuje na proces levého posunutí.

Jestliže bitová kombinace '01' byla vybrána jako počáteční bod, vytvořilo by pravé cyklické posunutí bitovou kombinaci '00' a levé posunutí by vytvořilo bitovou kombinaci '11'. Použitím výše uvedené úvahy na každý

symbol je jasné, že uvažováním samotné největší a druhé největší korelační hodnoty je možné určit, zda časovací vzorek přijímače je předbíhající nebo zpožděný. Rozdíl absolutních hodnot poskytuje také údaj o velikosti synchronizační chyby, tj. čím je větší, tím je synchronizace přesnější a tím by mělo být uděláno menší opravné působení. Podle výše uvedených úvah může být synchronizace opravena jednoduchým způsobem (počáteční bod je uvažován tak, že je to příjem symbolu náležejícího k bitové kombinaci '00'): Jestliže bylo např. zjištěno předbíhání s relativně velkým rozdílem mezi největší ('00') a druhou největší ('10') korelační hodnotou, je místní reference v přijímači poněkud zpožděna, což může být uděláno digitálně docela jednoduše vložením dodatečných taktovacích pulzů. Po následujícím korelačním procesu je největší a druhá největší korelační hodnota znovu přezkoušena. Nyní se uvažuje, že byl přenesen symbol náležející bitové kombinaci '11'; z tohoto důvodu je přijata největší korelační hodnota pro tento symbol. Po předchozí opravě předbíhání se nyní očekává, že se objeví druhá největší korelační hodnota pro bitovou kombinaci '01' a že rozdíl k největší hodnotě se zvětšil, tj. synchronizace se zlepšila. Pokud je to nutné, popsané korekční kroky pokračují se spojitě zmenšenou velikostí dokud se nezjistí zpoždění reference přijímače místo předbíhání. Stabilního optimálního stavu se dosáhne, když po každém opravném procesu s velkým rozdílem mezi největší a druhou největší korelační hodnotou, tj. v každém případě po uplynutí doby jednoho symbolu, se zjistí střídající se předbíhání a zpoždění reference přijímače. V praxi se tato ideální podmínka pravděpodobně objeví zcela nepravidelně, protože rozdíl, který se má zkoušet je podroben kolísáním i při ideální synchronizaci vlivem rušících signálů, které jsou vždy přítomny, tato kolísání nemohou být rozlišena od synchronizačních chyb. Toto znamená, že se zpravidla objeví větší opravy (více kroků posunutí) než by se pro dosažení popsaného stabilního stavu teoreticky očekávalo.

Níže uvedená tab. 5 znázorňuje popsané vztahy s ohledem na časovací vzorky, uvažuje se přenos symbolu náležejícího bitové kombinaci '00' - viz

horní řádek (přeneseno).

přeneseno	f_1	f_1	f_2	f_2	f_3	f_3	f_4	f_4
00 →	f_1		f_2		f_3		f_4	
01	f_2		f_3		f_4		f_1	
10 →	f_4	f_1	f_1	f_2	f_2	f_3	f_3	f_4
11	f_3		f_4		f_1		f_2	

→
 předbíhá

Tab. 5: Vysvětlení principu korelační synchronizace

Na přijímacím konci je možné vidět podstatné předbíhání referenčního časovacího vzorku. Na jedné straně toto vede k příliš malé korelační hodnotě, která se vyrobí pro přenášený symbol a na druhé straně se vytvoří příspěvky v případě symbolů, které nebyly přeneseny. Avšak v synchronizačním způsobu podle vynálezu je toto případ jen s jediným symbolem, jmenovitě s jedním symbolem, který je umístěn v bitové kombinaci '10'. V případě jiných dvou symbolů se nevytvoří žádné korelační příspěvky. Svislé čárkované obdélníky v tab. 5 obsahují příspěvky společně korelované ve špatném bodě vlivem posunutí časovacího vzorku pro každý ze čtyř čipů symbolu. Je možné vidět, že příspěvky se mohou vyskytnout v symbolu náležejícímu bitové kombinaci '10' - není žádné přizpůsobení frekvencí v případě jiných bitových kombinací '01' a '11'.



P A T E N T O V É N Á R O K Y

1. Způsob mnohonosičového přenosu digitálních dat zvláště přes elektrické energetické rozvodné systémy, v y z n a č u j í c í s e tím, že za účelem přenosu informací pomocí rychlých spojitých fázových změn frekvence a pomocí zpracování symbolů

- a) z proudu dat, který má být přenesen, se kombinace $l_d(N)$ datových bitů umístí do určitého počtu N symbolů, z nichž každý symbol je složen z N tvarů signálů různých frekvencí,
- b) na přijímacím konci se použije určitý počet $2N$ digitálních přizpůsobených filtrů pracujících paralelně pro simultánní nekoherentní optimální příjem všech N tvarů signálů, použitých v každém případě k reprezentaci symbolu, digitální numerická hodnota, odpovídající energii příslušného tvaru signálu, je vytvořena jako korelační hodnota pro každý z N tvarů signálů,
- c) vyhodnocení a změna měřítka N korelačních hodnot se provede srovnáním s volně zvolitelným práhem a
- d) N korelačních hodnot tvořících symbol se sečte dohromady, aby vytvořila odpovídající hodnotu symbolu.

2. Způsob podle nároku 1 v y z n a č u j í c í s e tím, že práh použitý pro vyhodnocení a změnu měřítka je vybrán jako procento maximální možné autokorelační hodnoty tvaru signálu a je adaptivně nastaven v závislosti na přijatém rušení a/nebo užitečné energii signálu.

3. Způsob podle nároku 1 nebo 2 v y z n a č u j í c í s e tím, že za účelem korelační synchronizace se v každém případě určí největší a

druhá největší hodnota symbolu, ze které se určí jak směr časovací chyby synchronizace (tj. předbíhání nebo zpoždění), tak velikost této chyby.

4. Způsob podle nároku 3 v y z n a č u j í c í s e tím, že ze směru a velikosti fázové chyby se generuje položka řídicí informace pro synchronizační zařízení, která adaptivně působí proti zjištěné chybě.

5. Zařízení pro provedení způsobu podle jednoho z předchozích nároků v y z n a č u j í c í s e tím, že

- a) pro přenos a pro nekoherentní paralelní optimální příjem N tvarů signálů různé frekvence existuje smíšený analogově digitální integrovaný obvod pro specifické použití (ASIC pro smíšené signály), jehož pomocí zesílený a filtrovaný signál, oddělený od energetického systému (1), prochází po analogově číslicovém převodu digitálním multiplexorem (22), jehož druhý vstup přijímá digitální referenční signál z paměti (214) vzorků, přičemž $2N$ referenčních hodnot odpovídajících vzorkům ve fázi a vzorkům kolmým N tvarů signálů je umístěno do každého vzorku přijatého signálu,
- b) existuje kruhová struktura sčítačky (23), sady $2N$ registrů (24 až 29, 210, 211) a přepínače (212), jejíž pomocí se součiny vytvořené v multiplexoru (22) nahromadí, takže po uplynutí doby trvání tvaru signálu se složky ve fázi a složky kolmé N tvarů signálů použité pro symbol nahromadí v $2N$ registrech,
- c) přepínač (212) je také použit pro postupné dodávání $2N$ výsledků z registrů, při otevření kruhové struktury sčítačky a sady registrů, do obvodu geometrického sčítání, který tvoří digitální numerickou hodnotu odpovídající absolutní hodnotě příslušné energie tvaru signálu pomocí aproximace,

- d) existuje další kruhová struktura sčítačky (218), sady N registrů (219 až 222) a multiplexoru (225), jejíž pomocí se hodnoty symbolů nahromadí tak, že po uplynutí doby trvání symbolu jsou v N registrech přítomny odpovídající hodnoty symbolů, které jsou postupně dodány do analytického a rozhodovacího zařízení (226), které nakonec dodá přijatá data a
- e) existuje integrované generování taktů a řídicí jednotka (8), které kromě syntézy referenčních signálů v případě příjmu adresují v průběhu přenosu paměť (214) vzorků takovým způsobem, že její výstupní signály tvoří tvary přenášených signálů se spojitou fází, které po analogově digitální přeměně, filtrování dolní propustí a zesílení jsou připojeny do energetického systému (1).

6. Zařízení podle nároku 5 v y z n a č u j í c í s e tím, že

- a) pro úkoly řízení systému, analýzu signálů a přenos dat existuje mikroprocesor, mikroregulátor nebo digitální obvod (15) srovnatelné funkce, který je monoliticky integrovanou součástí integrovaného obvodu pro specifické použití (ASIC) pro smíšené signály, která obsahuje podstatné součásti modemu,
- b) během přenosového procesu může být pomocí tohoto digitálního obvodu (15) dodána do přenosového zařízení kombinace datových bitů, které mají být přeneseny, a dříve uvedený obvod nejprve nastaví požadovanou rychlost přenosu dat a počet N tvarů signálů různé frekvence na symbol programováním řídicí jednotky v integrovaném obvodu pro specifické použití (ASIC) pro smíšené signály.

7. Zařízení podle nároku 5 nebo 6 v y z n a č u j í c í s e tím, že existují prostředky (8, 13, 14, 15), které mají účinek, že

- a) pro synchronizaci syntézy signálu pro vysílání a příjem a pro synchronizaci zpracování přijatého signálu se používá střídavá síť jako globální referenční signál, začátek přenosu dat je vždy spojen s nulou přenášeného síťového napětí a v trojfázovém energetickém systému se dostane základní časovací vzorek $1/6$ síťových period, ze kterého se mohou dělením časové základny celým číslem dostat různé čípkové rychlosti, takové jako např. 300 s^{-1} , 600 s^{-1} , 1200 s^{-1} , 2400 s^{-1} nebo 4800 s^{-1} v evropském systému 50 Hz a přitom
- b) pro potlačení nepravidelného zkreslení během zjištění průchodu nulou se používá fázový závěs skládající se z digitálního korelátoru pro zjištění fáze a nelineárního digitálního regulátoru tak, že je k dispozici velmi stabilní synchronizační signál zbavený krátkodobých kolísání jakéhokoli druhu.

8. Zařízení podle nároku 5 až 7 v y z n a č u j í c í s e tím, že

- a) požadované funkční skupiny s výjimkou síťových propojovacích jednotek (2, 9), detektoru (13) nulového přenosu a přenosového výkonového zesilovače (10) jsou monoliticky integrovány ve smíšeném analogově digitálním integrovaném obvodu pro specifickou aplikaci (ASIC), paměti jsou s výhodou konstruovány jako buňky RAM, jejichž obsah je zaveden po znovunastavení obvodu přes vnější permanentní paměť, např. ve formě ROM, PROM nebo EPROM a
- b) smíšený analogově digitální integrovaný obvod pro specifickou aplikaci obsahuje také paměť programů mikroprocesoru, mikroregulátoru nebo digitálního obvodu (15) srovnatelné funkce ve formě ROM nebo EEPROM.

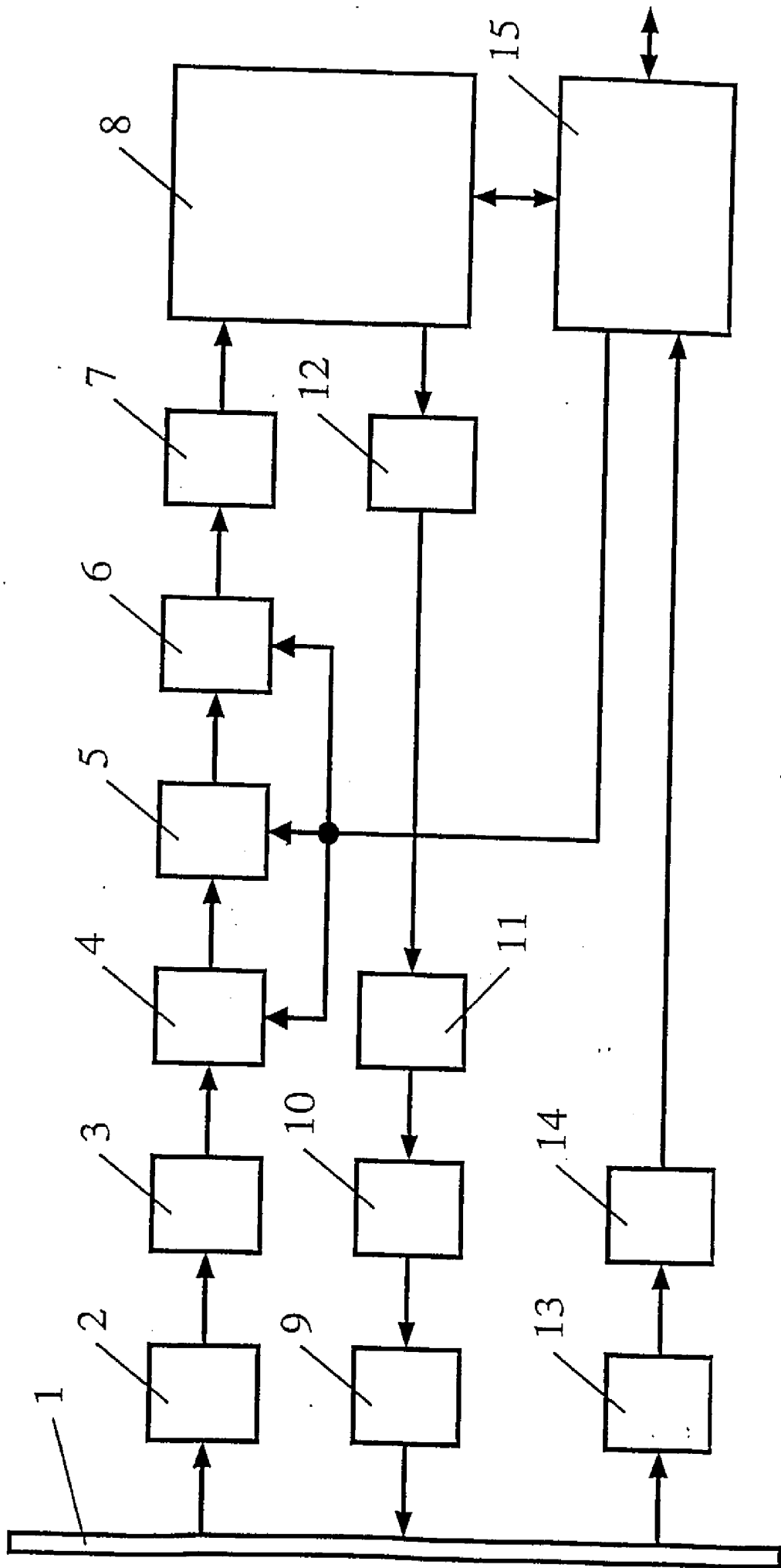


Fig. 1

2025

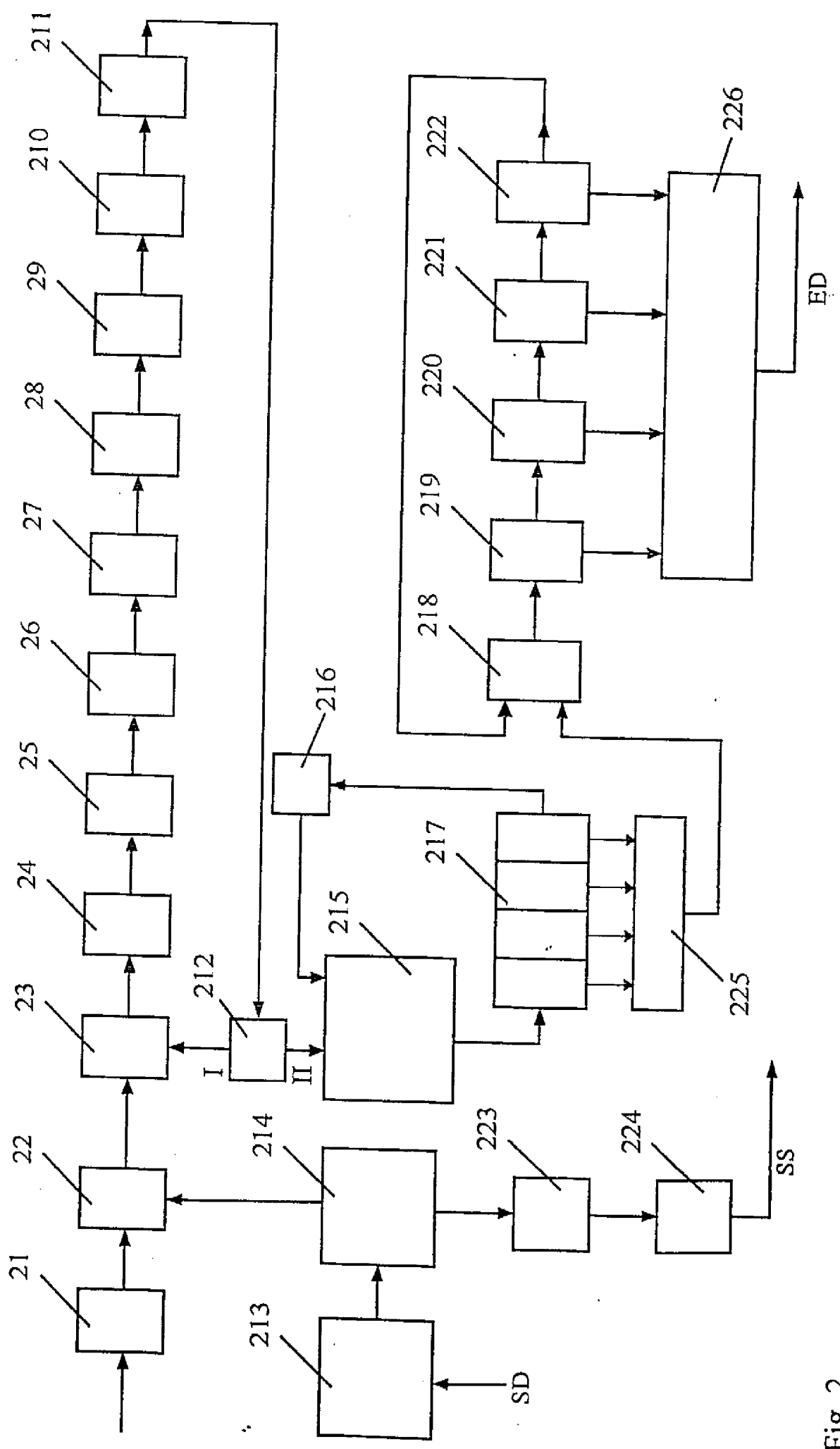


Fig. 2

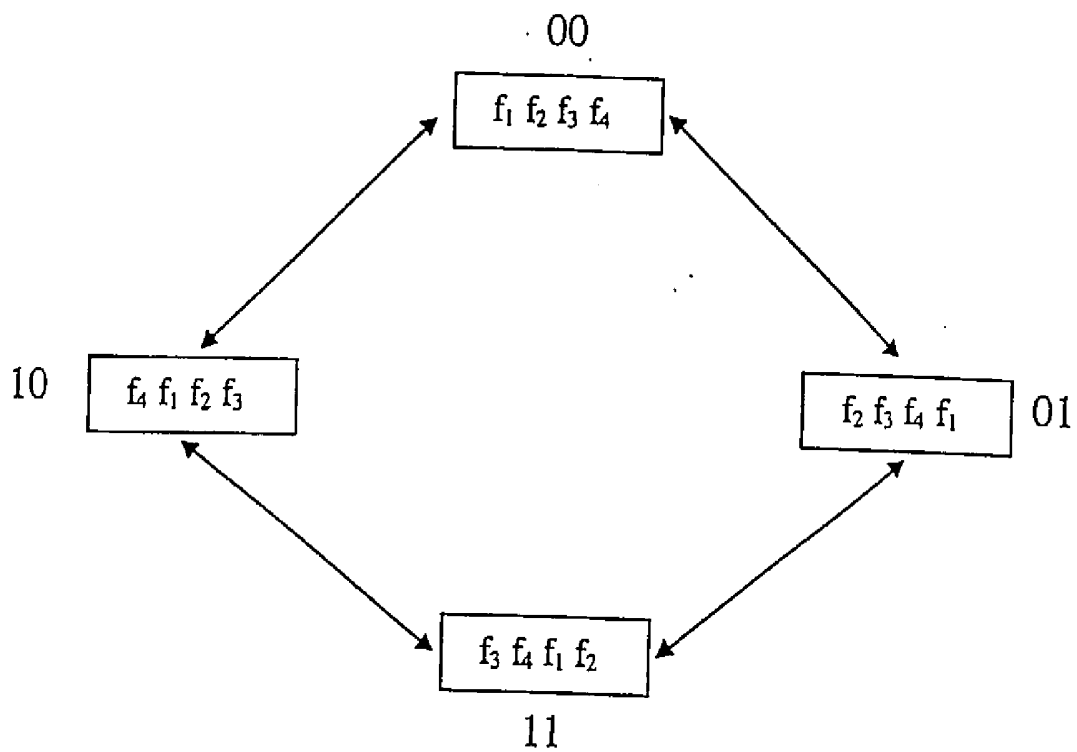


Fig. 3