公 双面影印

申請日期	90.4.17
案號	90109155
類別	H01L 23/12, 21/60

（以上各欄由本局填註）

A4
C4

504806

發明 [redacted] 專利說明書

一、發明 [redacted] 名稱	中文	具交錯配置黏結襯墊之表面安裝基體
	英文	SURFACE MOUNTING SUBSTRATE HAVING BONDING PADS IN STAGGERED ARRANGEMENT
二、發明 [redacted] 人	姓名	米田吉弘
	國籍	日本
	住、居所	日本國長野縣長野市大字栗田字舍利田711番地
三、申請人	姓名（名稱）	日商・新光電氣工業股份有限公司
	國籍	日本
	住、居所（事務所）	日本國長野縣長野市大字栗田字舍利田711番地
	代表人姓名	茂木淳一

裝 訂 線

經濟部智慧財產局員工消費合作社印製

（由本局填寫）

承辦人代碼：	A6 B6
大　　類：	
ＩＰＣ分類：	

本案已向：

日本國（地區）　申請專利，申請日期：1999,10,28　案號：特願平11-307573，□有 ☑無主張優先權

有關微生物已寄存於：　　，寄存日期：　　，寄存號碼：

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

五、發明說明（ 1 ）

發明的背景

1.發明之領域

本發明一般係有關於一種表面安裝結構，而更具體地係有關於一種具有具複數個以交錯配置方式配置之黏結襯墊的表面安裝基體。

近年來，半導體晶片的稠密化與微型化已快速地進步，因而配置在一半導體晶片上之連接電極的數目已有所增加。因此，已縮短了相鄰連接電極間的距離。由於增加了連接電極的數目，所以連接電極係沿著具交錯關係之二排的方式配置，以便儘可能地使相鄰連接電極間的距離為大。

為了試圖使包含半導體晶片的電子設備微型化，因此半導體晶片安裝在安裝基體上的安裝面積必須縮減。因此，一半導體晶片係藉著將突出電極(凸塊)使用作為半導體晶片之連接電極，以覆晶的方式安裝至一安裝基體上。此外，為了獲得容許較大之電力消耗與高頻率特性的封裝，一種諸如覆晶安裝法的表面安裝方法係為必需的。

此外，連接電極之配置已由單排周圍配置方式改變為雙排周圍配置方式，並進而改變為區域凸塊配置以便增加連接電極的數目。然而，區域凸塊配置方式對由晶片製造業者執行之晶片製造過程係需要改變，以至黏結襯墊之重新分配以及焊料凸塊的形成必須由晶片製造業者製作。亦即，為了引入根據區域凸塊配置方式之覆晶安裝法，不僅在半導體晶片設計上需要大的改變，並且製造設備亦需改

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 2 ）

變。因此，在短時間改變為區域凸塊配置方式係為困難的。

另一方面，由於在配置有雙排周圍配置方式之連接電極的半導體晶片與配置有單排周圍配置方式之連接電極的半導體晶片之間的安裝方法並未有大的改變，僅僅是設計的改變即足以由單排周圍配置方式改變成雙排周圍配置方式。因此，增加使用採用雙排周圍配置之半導體晶片，以便應付最近半導體晶片之連接電極的增加。

2.相關技藝之描述

第1圖係為具有以雙排周圍配置之突出電極的半導體晶片的平面圖。第1圖中所示之半導體晶片1係裝配及配置藉由一覆晶安裝法安裝至一安裝基體。突出電極2其之形式如同金製的螺栓凸塊2。金質凸塊2係以雙排的方式圍繞著半導體晶片1之安裝區域而配置。

第2圖係為一安裝基體的平面圖，第1圖中所示之半導體晶片1係安裝於安裝基體上。黏結襯墊4係配置在安裝基體3之線路表面上，其之位置係與半導體晶片1之金質凸塊2的配置相對應。具傳導性的線路部份5係從每一黏結襯墊4延伸，因此每一黏結襯墊4係連接至對應的一夾層連接襯墊6。於第2圖中，半導體晶片1係安裝在以單一破折號點劃線所示的區域中，而金質凸塊2係焊接至對應的黏結襯墊4。

焊接抗蝕劑係施用在第2圖中之影線區域，因此在對黏結襯墊4施以焊料時焊料不致施加到影線區域。每一黏結襯墊4與每一具傳導性的線路部份5之一部分係位在未施用焊接抗蝕劑的區域中，以便在焊料施加過程中配置焊料。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 3 ）

日本專利特許公開申請案第11-145328號中揭露一種技術以具電力傳導性的黏著劑將構成在一半導體晶片上的凸塊黏結至具傳導性的線路構件的襯墊部分。半導體晶片之凸塊係以二排之交錯配置的形式配置，而基體之襯墊部分係同時以二排之交錯配置的形式配置。寬度小於襯墊之寬度的具傳導性的線路部分，由每一配置在二排之其中一排上的襯墊部分之一端部延伸，並突出進入介於配置在二排其中之另一排上的二襯墊之間的區域。

具有以雙排周圍配置之突出凸塊的半導體晶片其係原始地設計藉由線路黏結方法安裝至一安裝基體上。因此，介於二排突出電極之間的距離係小到100微米到150微米的範圍。因此，當如此設計的半導體晶片藉由覆晶安裝方法安裝在基體上時，半導體晶片之每一突出電極必須黏結至對應的一襯墊部分的末端部分。

第3圖係為第2圖中所示之安裝基體3的一部分之放大的平面圖，該部分包括黏結襯墊4。於第3圖中，以點線顯示的區域係為半導體晶片1之金質凸塊2黏結的區域。具傳導性的線路圖案係藉由蝕刻位在安裝基體3上之銅板所構成。根據最新的技術，介於相鄰之具傳導性的線路圖案之間的距離至少約需40微米。此外，每一金質凸塊的直徑係為80微米。因此，假若所延著配置之二排黏結襯墊之間的距離係設定在最大值(約為40微米)時，每一金質凸塊之一部分係突出於對應之一黏結襯墊4。因此，由於配置的錯誤使金質凸塊2在黏結襯墊4之縱方向上係為偏移的情況下，

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 4 ）

每一金質凸塊2的大部分係脫離了對應之一黏結襯墊4。

此外，假若每一黏結襯墊4具有一伸長的矩形形狀(如第3圖中所示)，金質凸塊2可能不足以黏結至黏結襯墊4。現將相關於第4A及4B圖加以說明一發生不完全黏結的狀況。第4A圖係為一橫截面視圖顯示金質凸塊2係定位在相對於黏結襯墊4的一精確位置上的狀態。第4B圖係為一橫截面視圖顯示金質凸塊2係偏移位在黏結襯墊4上的精確位置的狀態。應瞭解的是第4A及4B圖係個別地對應沿著第3圖中一線Ⅳ-Ⅳ所取之橫截面視圖。

當半導體晶片1藉由覆晶黏結方法安裝在安裝基體上時，焊料7係事先施加至每一黏結襯墊4。在每一黏結襯墊4上的焊料7在其之中間部分的厚度最大，而向著每一黏結襯墊4之每一端部減少。焊料7之該一形狀係藉由融熔的焊料7的表面張力所導致的。因此，在每一黏結襯墊4上的焊料7係凝固成如此構成的狀態。

當金質凸塊2係定位在如第4A圖中所示之正常的位置時，金質凸塊2係黏結在焊料7係相對地厚的位置。因此，金質凸塊2通常係藉由足量的焊料焊接至黏結襯墊4。另一方面，當金質凸塊2係偏移位在黏結襯墊4之縱方向上正常位置(如第4B圖中所示)，金質凸塊2係定位在黏結襯墊4上之焊料7係相對地薄的位置。因此，於第4B圖中所示的狀況中，由於焊料量不足致使發生焊接不完全因而降低了焊接的可靠度。配置樹脂8以便強化介於半導體晶片1與黏結基體3之間的連接。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 5 ）

此外，具傳導性線路的結構包括揭露在上述日本專利特許公開申請案第11-145328號中的黏結襯墊，位在黏結襯墊之端部處之焊料的厚度，與由於具傳導性線路係由黏結襯墊之末端部延伸所以未配置具傳導性線路的狀況相比較係維持相對較厚的。然而，由於配置在二排其中之一排之一黏結襯墊之具傳導性線路，係於配置在二排其中之另一排之黏結襯墊之間延伸，因此介於相鄰黏結襯墊之間的距離必須為大的。因此，以最近的半導體晶片製造技術無法達到黏結襯墊之配置能夠滿足所需之電極節距(大約為100微米)的問題。

發明之概要說明

本發明之一般的目的在於提供係能夠去除上述問題的一種改良的並且有用的表面安裝結構。

本發明之更具體的目的在於提供一種表面安裝基體，當具有以雙排周圍配置方式配置的突出電極的一半導體晶片安裝至一安裝基體時，即使突出電極係偏移構成在安裝基體上的黏結襯墊仍可提供可靠地安裝。

為了達成上述的目的，根據本發明提供一種表面安裝基體其係裝配及配置用以將一半導體元件安裝於基體之表面上，半導體元件具有以雙排交錯配置方式配置的複數個突出的電極，表面安裝基體包括一基體，以及構成在基體上的複數個黏結襯墊，以交錯配置的方式配置的黏結襯墊係與交錯配置之半導體元件之突出電極相對應，其中每一黏結襯墊包括一襯墊部分其之寬度大體上係為均勻的，以

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 6 ）

及一端部部分係從襯墊部分向著另一排黏結襯墊延伸，而每一黏結襯墊之端部部分係缺少一部分延伸越過介於配置在另一排中之黏結襯墊之端部部分與襯墊部分之間的邊界。

根據本發明，每一突出電極連接至個別之一黏結襯墊的部分係可與每一黏結襯墊之尖端隔開。因此，每一突出電極之較大的部分即使當突出電極相對於黏結襯墊有所位置的偏移時，不致突出於一個別之黏結襯墊。於是，半導體元件的突出電極可以可靠地黏結至表面安裝基體之個別的黏結襯墊。

於本發明之表面安裝基體中，每一黏結襯墊之端部部分可突出進入介於配置在另一排中之相鄰的黏結襯墊之端部部份之間的區域中。因此，介於每一突出電極之連接部分與個別之一黏結襯墊的尖端之間的距離係可增加的。

於本發明之一具體實施例中，每一黏結襯墊之端部部分係可構成為三角的形狀。此外，突出的電極係可構成為螺栓凸塊，而螺栓凸塊係可藉著事先施加在黏結襯墊上的焊料黏結至個別的黏結襯墊。

此外，根據本發明之另一觀點提供一種表面安裝結構，包括：一半導體元件具有以雙排交錯配置方式配置的複數個突出的電極；以及一表面安裝基體其具有複數個構成在一基體上的黏結襯墊，以交錯配置的方式配置的黏結襯墊係與交錯配置之半導體元件之突出電極相對應，其中每一黏結襯墊包括一襯墊部分其之寬度大體上係為均勻

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 7 ）

的，以及一端部部分係從襯墊部分向著另一排黏結襯墊延伸；而每一黏結襯墊之端部部分係缺少一部分延伸越過介於配置在另一排中之黏結襯墊之端部部分與襯墊部分之間的邊界；而突出的電極係可藉著事先施加在黏結襯墊上的焊料黏結至個別的黏結襯墊。

根據上述之發明，每一突出電極連接至個別之一黏結襯墊的部分係可與每一黏結襯墊之尖端隔開。因此，每一突出電極之較大的部分即使當突出電極相對於黏結襯墊有所位置的偏移時，不致突出於一個別之黏結襯墊。於是，半導體元件的突出電極可以可靠地黏結至表面安裝基體之個別的黏結襯墊。

本發明之其他的目的、特性與優點，係可藉由詳細的說明於閱讀時結合伴隨之圖式而變得顯而易見的。

圖式之簡要說明

第1圖係為一半導體晶片的平面圖，該晶片具有以雙排周圍配置方式配置的突出電極；

第2圖係為一安裝基體的平面圖，於第1圖中所示的半導體晶片係安裝於基體上；

第3圖係為於第2圖中所示的安裝基體之一部分的放大平面圖；

第4A圖係為沿著第3圖中之一線Ⅳ-Ⅳ所取之橫截面視圖顯示金質凸塊係定位在相對於黏結襯墊的一精確位置上的狀態；

第4B圖係為沿著第3圖中一線Ⅳ-Ⅳ所取之橫截面視圖

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 8 ）

顯示金質凸塊係偏移位在黏結襯墊上的精確位置的狀態；

第5圖係為本發明之一安裝基體的平面圖；

第6圖係為本發明之第一具體實施例之黏結襯墊的平面圖；

第7A圖係為沿著第6圖中之一線Ⅶ-Ⅶ所取之橫截面視圖顯示金質凸塊係定位在相對於黏結襯墊的一精確位置上的狀態；

第7B圖係為沿著第6圖中之一線Ⅶ-Ⅶ所取之橫截面視圖顯示金質凸塊係偏移位在黏結襯墊上的精確位置的狀態；

第8圖係為本發明之第二具體實施例之黏結襯墊的平面圖；

第9A圖係為沿著第8圖中之一線Ⅸ-Ⅸ所取之橫截面視圖顯示金質凸塊係定位在相對於黏結襯墊的一精確位置上的狀態；及

第9B圖係為沿著第8圖中之一線Ⅸ-Ⅸ所取之橫截面視圖顯示金質凸塊係偏移位在黏結襯墊上的精確位置的狀態。

較佳具體實施例之詳細說明

現將相關於第5圖(係為本發明之概念上的結構)詳加說明。第5圖係為本發明之一安裝基體的平面圖。於第5圖中，與第2圖中所示之相同的元件係賦予相同的元件標號，且省略了對於相同元件的說明。

與配置在第2圖中所示之傳統的安裝基體3中的黏結襯

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 9 ）

墊4不同，本發明之安裝基體10具有複數個黏結襯墊14，每一黏結襯墊係具有如第5圖中所示之三角形狀的端部部分14b。亦即，如第2圖中所示之每一黏結襯墊4之邊緣係與一線(黏結襯墊4係沿著該線配置)平行，然而配置在本發明之安裝基體10中每一黏結襯墊14之端部部分14b的寬度係朝著端部部分14b之尖端逐漸地減小。因此，配置在二排其中之一排中的每一黏結襯墊14之端部部分14b係可朝向二排其中之另一排中的黏結襯墊14延伸。

為了配合安裝在安裝基體10上之半導體晶片1的配置，黏結襯墊14係以雙排周圍配置的方式配置。由於每一黏結襯墊14之端部部分14b係構成為三角形狀，沿著二排其中之一排配置的黏結襯墊14之端部部分14b不致覆蓋到沿著二排其中之另一排配置的黏結襯墊14之端部部分14b。藉由配置每一黏結襯墊14之端部部分14b，即使當半導體晶片1之金質凸塊2係偏移位在黏結襯墊14之縱方向上位在黏結襯墊14上的正常位置，金質凸塊2的一較大部分亦不致定位偏離對應之黏結襯墊14。此外，當金質凸塊2焊接至黏結襯墊14時，金質凸塊2不致定位在黏結襯墊14之末端端部上，於該處施加在黏結襯墊14上的焊料係為薄的。藉此可以達到確實的焊接。

應瞭解的是印刷電路板或是陶瓷基體係可使用作為本具體實施例之安裝基體3。

此外，焊料抗蝕劑係施用在第5圖中之影線區域中，因此在對黏結襯墊14施以焊料時不致施加到影線區域。焊料

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 10）

抗蝕劑的作用係如同一遮罩用以防止焊料不致施加到焊料抗蝕劑不存在的區域中。因此，每一黏結襯墊14與每一具傳導性的線路部份5之一部分係位在未施用焊接抗蝕劑的區域中(焊接抗蝕劑開口)，以便在焊料施用過程中施以焊料。

現將相關於第6、7A及7B圖說明本發明之第一具體實施例之黏結襯墊。第6圖係為本發明之一第一具體實施例之黏結襯墊的平面圖。

如第6圖中所示每一黏結襯墊16其之襯墊部分具有均勻的寬度以及一端部部分16b其之形狀為三角形並係從襯墊部分16a延伸。在半導體晶片1之金質凸塊2係以覆晶的方式安裝到安裝基體上時，襯墊部分16a係為施加焊料的一部分。襯墊部分16a之整個長度的寬度係為均勻的，因此可以在黏結襯墊16上施加足量的焊料。此外，黏結襯墊16係構成為具有相同的寬度與長度，因此可以供應等量的焊料至每一黏結襯墊16上。

應瞭解的是儘管所構成之襯墊部分16a係具有均勻的寬度，但由於製造過程或是藉由蝕刻方法所造成的變動因此寬度會有些微的變動。然而，襯墊部分之寬度的該等變動應可視為是大體上的均勻寬度。

端部部分16b係構成在面向沿著次排配置之黏結襯墊16的側邊上。端部部分16b的寬度係朝向端部部分16b之尖端處縮減。每一金質凸塊2係配置涵蓋個別黏結襯墊16之襯墊部分16a以及端部部分16b。

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 11）

本具體實施例之黏結襯墊16係如第6圖中所示般地配置。黏結襯墊16係藉由蝕刻方法將銅板圖案化所構成。因此，相鄰黏結襯墊16之間的距離係設定成一段距離(目前約為40微米)，此係可藉由蝕刻方法達成。此外，介於端部部分16b(互相係為對置)間的距離必定是可藉由蝕刻方法達成的距離。

於本具體實施例中，配置在二排其中之一排的一黏結襯墊16的端部部分16b，不致突出進入介於配置在二排其中之另一排的黏結襯墊16之相鄰端部部分16b間的區域中。

第7A圖係為一橫截面視圖顯示金質凸塊2係定位在相對於黏結襯墊16的一精確位置上的狀態。第7B圖係為一橫截面視圖顯示金質凸塊2係偏移位在黏結襯墊16上的精確位置的狀態。應瞭解的是第7A及7B圖係個別地對應沿著第6圖中之一線Ⅶ-Ⅶ所取之橫截面視圖。

當金質凸塊2並無位置偏移時，金質凸塊2距離對應之黏結襯墊16之端部部分16b之尖端處的距離係為足夠的，如第7A圖中所示。因此，整個金質凸塊2係配置在黏結襯墊16上。於是，金質凸塊2係焊接至焊料7具有足夠厚度的位置，藉此達到確實的安裝。

當金質凸塊2係向著黏結襯墊16之尖端處偏移時(如第7B圖中所示)，由於端部部分16b係從襯墊部份16a延伸所以金質凸塊2不會從黏結襯墊16突出。因此，金質凸塊2係保持在焊料7具有足夠厚度的位置。於是，即使金質凸塊2係偏移一精確的位置仍可達到確實的安裝。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 12）

應瞭解的是樹脂8係在半導體晶片1安裝到安裝基體10之後，填充在半導體晶片1與安裝基體10之間。接著，樹脂8固化後以便將半導體晶片1牢靠地固定在安裝基體10上。

現將相關於第8、9A及9B圖說明本發明之第二具體實施例之黏結襯墊。第8圖係為本發明之第二具體實施例之黏結襯墊的平面圖。

與第6圖中所示之黏結襯墊16相似，於第8圖中所示之每一黏結襯墊18其之襯墊部分18a具有均勻的寬度以及一端部部分18b其之形狀為三角形並係從襯墊部分18a延伸。本具體實施例之黏結襯墊18與於第6圖中所示之黏結襯墊16之間的差別在於，黏結襯墊18之端部部分18b之頂角小於黏結襯墊16之端部部分16b的頂角，因此配置在二排之其中一排上的黏結襯墊18之端部部份18b突出進入介於配置在二排其中之另一排上的黏結襯墊18之相鄰的端部部份18b間的區域。

儘管配置在二排之其中一排上的黏結襯墊18之端部部份18b突出進入介於配置在二排其中之另一排上的黏結襯墊18之相鄰的端部部份18b間的區域，端部部份18b不致突出進入介於相鄰襯墊部份18a之間的區域中。這是因為假若端部部份18b突出進入另一排上相鄰的黏結襯墊18之間的區域中，介於相鄰的黏結襯墊18之間的空間大致上係為縮減的，如此會產生黏結襯墊18無法藉由蝕刻方法構成的問題。解決此問題的其中之一方法係增加介於相鄰的黏結襯墊18之間的距離。然而，增加黏結襯墊18之節距會導致半

（請先閱讀背面之注意事項再填寫本頁）
裝 訂 線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 13）

導體晶片1之金質凸塊2的節距增加。該等金質凸塊2之節距的增加將會對嘗試使突出電極以精細節距配置的期望不利。

因此，於本具體實施例中，每一黏結襯墊18之端部部份18b不致延伸越過介於配置在另一排中之黏結襯墊18之端部部分18b與襯墊部分18a之間的邊界。亦即，每一黏結襯墊18之端部部分18a係缺少突出進入介於配置在另一排上的黏結襯墊18之相鄰的襯墊部分18a間的區域的一部份。

第9A圖係為一橫截面視圖顯示金質凸塊2係定位在相對於黏結襯墊18的一精確位置上的狀態。第9B圖係為一橫截面視圖顯示金質凸塊2係偏移位在黏結襯墊18上的精確位置的狀態。應瞭解的是第9A及9B圖係個別地對應沿著第8圖中之一線Ⅸ-Ⅸ所取之橫截面視圖。

當金質凸塊2並無位置偏移時，金質凸塊2距離對應之黏結襯墊18之端部部分18b之尖端處的距離係為足夠的，如第9A圖中所示。因此，整個金質凸塊2係配置在黏結襯墊18上。於是，金質凸塊2係焊接在焊料7具有足夠厚度的位置，藉此達到確實的安裝。

當金質凸塊2係向著黏結襯墊18之尖端處偏移時(如第9B圖中所示)，由於端部部分18b係從襯墊部份18a延伸所以金質凸塊2不會從黏結襯墊18突出。因此，金質凸塊2係保持在焊料7具有足夠厚度的位置。於是，即使金質凸塊2係偏移一精確的位置仍可達到確實的安裝。

於本具體實施例中，向著另一排黏結襯墊18延伸之端

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

五、發明說明（ 14）

部部分18b的尖端處，係較第一具體實施例之黏結襯墊16之端部部分16b更遠。因此，即使金質凸塊2係較大地偏移一金質凸塊2仍可達到確實的安裝。

應瞭解的是儘管黏結襯墊之端部部分係構造成如上述具體實施例中的三角形狀，但是端部部分之形狀並不限定在三角形之形狀。亦即，上述具體實施例中的優點係可藉著使其之寬度小於襯墊部分之寬度而達成，因此端部部分不致覆蓋到配置在另一排中之黏結襯墊的另一端部部分。

本發明並未限定在特別地揭露的具體實施例，所作之變化與修改並不背離本發明之範疇。

本申請案係根據1999年10月28日所提出之日本優先權專利申請案第11-307573號，其整個內容於此併入本案以為參考資料。

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

A7
B7

五、發明說明（ 15）

元件標號對照

1...半導體晶片

2...突出電極/金質凸塊

3...安裝基體

4...黏結襯墊

5...具傳導性的線路部份

6...夾層連接襯墊

7...焊料

8...樹脂

10...安裝基體

14...黏結襯墊

14b...端部部分

16...黏結襯墊

16a...襯墊部分

16b...端部部分

18...黏結襯墊

18a...襯墊部分

18b...端部部分

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線
經濟部智慧財產局員工消費合作社印製

A5
B5

四、中文發明摘要（發明之名稱：　具交錯配置黏結襯墊之表面安裝基體　）

一種表面安裝基體其係裝配及配置用以將一半導體元件安裝於基體之表面上，半導體元件具有複數個突出的電極係以雙排交錯配置方式配置。構成在基體上之複數個黏結襯墊其係以交錯配置的方式配置，係與交錯配置之半導體元件之突出電極相對應。每一黏結襯墊包括一襯墊部分其之寬度大體上係為均勻的，以及一端部部分係從襯墊部分向著另一排黏結襯墊延伸。每一黏結襯墊之端部部分係缺少一部分延伸越過介於配置在另一排中之黏結襯墊之端部部分與襯墊部分之間的邊界。因此，即使突出的電極係偏移黏結襯墊仍可達成確實的安裝。

英文發明摘要（發明之名稱：　SURFACE MOUNTING SUBSTRATE HAVING BONDING PADS IN STAGGERED ARRANGEMENT　）

A surface mounting substrate is configured to surface mount a semiconductor element thereon, the semiconductor element having a plurality of protruding electrodes arranged in a staggered arrangement of two rows. A plurality of bonding pads formed on a substrate are arranged in a staggered arrangement corresponding to the staggered arrangement of the protruding electrodes of the semiconductor element. Each of the bonding pads comprises a pad portion having a substantially uniform width and an end portion extending from the pad portion toward the other row of the bonding pads. The end portion of each of the bonding pads lacks a portion extending beyond a boundary between the end portion and the pad portion of the bonding pads arranged in the other row. Accordingly, a reliable mounting can be achieved even if the protruding electrodes are offset from bonding pads.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝　訂　線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

1. 一種表面安裝基體，其係裝配及配置用以將一半導體元件安裝於基體之表面上，半導體元件具有複數個突出的電極係以雙排交錯配置方式配置，表面安裝基體包括：

一基體；及

複數個黏結襯墊，其係構成在基體上，以交錯配置的方式配置的黏結襯墊係與交錯配置之半導體元件之突出電極相對應，

其中每一黏結襯墊包括一襯墊部分其之寬度大體上係為均勻的，以及一端部部分係從襯墊部分向著另一排黏結襯墊延伸，而每一黏結襯墊之端部部分係缺少一部分延伸越過介於配置在另一排中之黏結襯墊之端部部分與襯墊部分之間的邊界。

2. 如申請專利範圍第1項之表面安裝基體，其中該每一黏結襯墊之端部部分可突出進入介於配置在另一排中之相鄰的黏結襯墊之端部部份之間的區域中。

3. 如申請專利範圍第1項之表面安裝基體，其中每一黏結襯墊之端部部分係構成為三角形狀。

4. 如申請專利範圍第1項之表面安裝基體，其中突出的電極係可構成為螺栓凸塊，而螺栓凸塊係可藉著事先施加在黏結襯墊上的焊料黏結至個別的黏結襯墊。

5. 一種表面安裝結構，包括：

一半導體元件，具有以雙排交錯配置方式配置的複數個突出的電極；以及

一表面安裝基體，其具有複數個構成在一基體上的

（請先閱讀背面之注意事項再填寫本頁）
裝
訂
線

經濟部智慧財產局員工消費合作社印製

六、申請專利範圍

黏結襯墊，以交錯配置的方式配置的黏結襯墊係與交錯配置之半導體元件之突出電極相對應，

其中每一黏結襯墊包括一襯墊部分其之寬度大體上係為均勻的，以及一端部部分係從襯墊部分向著另一排黏結襯墊延伸；

每一黏結襯墊之端部部分係缺少一部分延伸越過介於配置在另一排中之黏結襯墊之端部部分與襯墊部分之間的邊界；及

突出的電極係可藉著事先施加在黏結襯墊上的焊料黏結至個別的黏結襯墊。

6. 如申請專利範圍第5項之表面安裝結構，其中該每一黏結襯墊之端部部分可突出進入介於配置在另一排中之相鄰的黏結襯墊之端部部份之間的區域中。

7. 如申請專利範圍第5項之表面安裝結構，其中每一黏結襯墊之端部部分係構成為三角形狀。

8. 如申請專利範圍第5項之表面安裝結構，其中突出的電極係可構成為螺栓凸塊。

（請先閱讀背面之注意事項再填寫本頁）

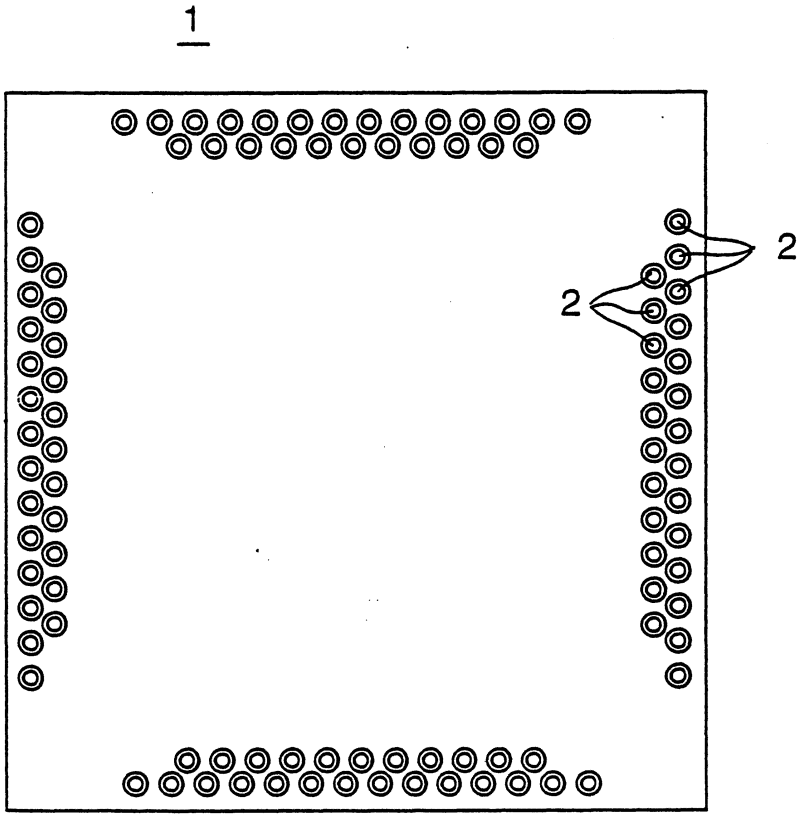
裝 訂 線

經濟部智慧財產局員工消費合作社印製

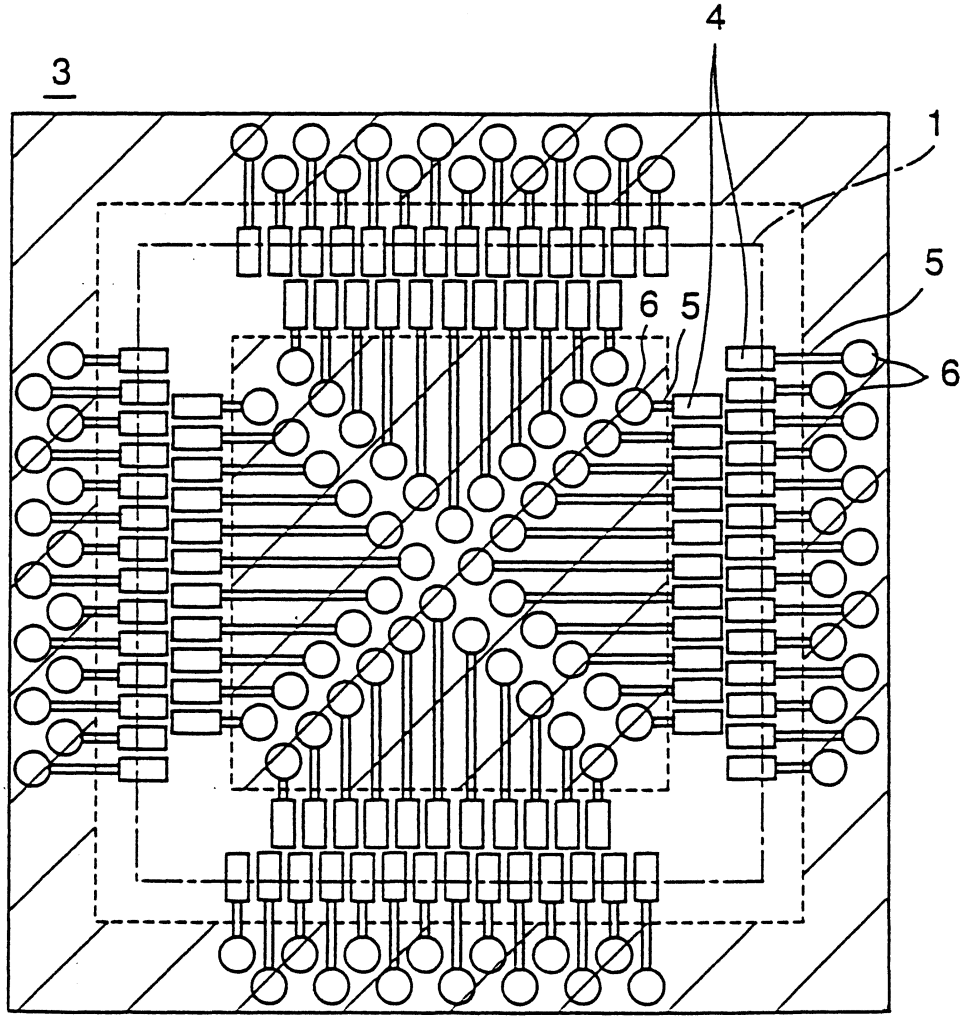
双面影印

90109155

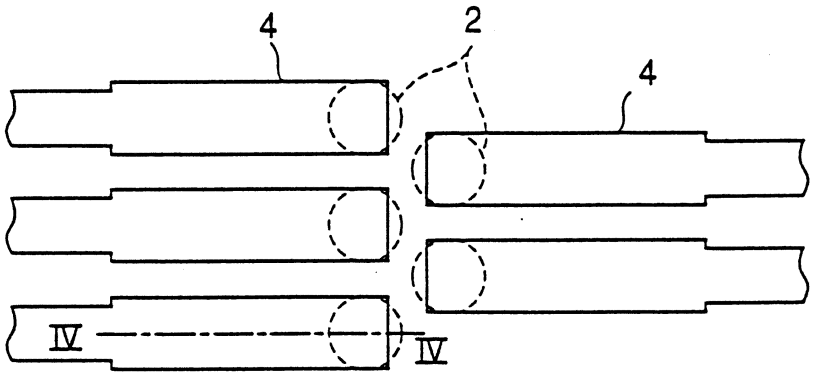
第 1 圖 習知技藝



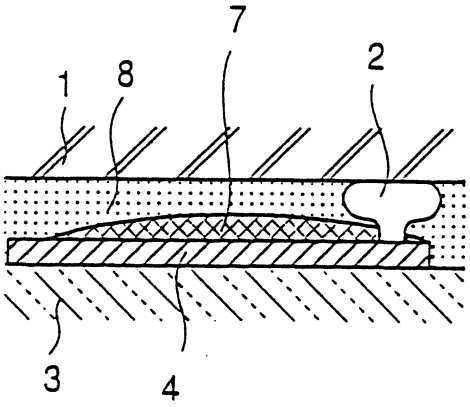
第 2 圖 習知技藝



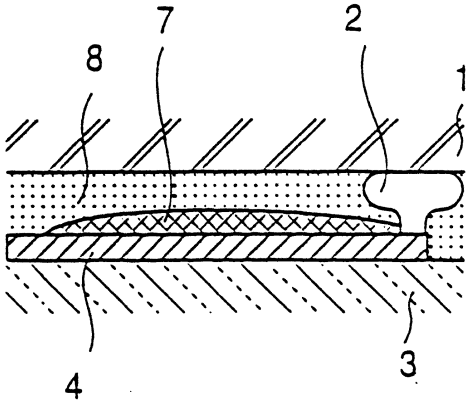
第 3 圖 習知技藝



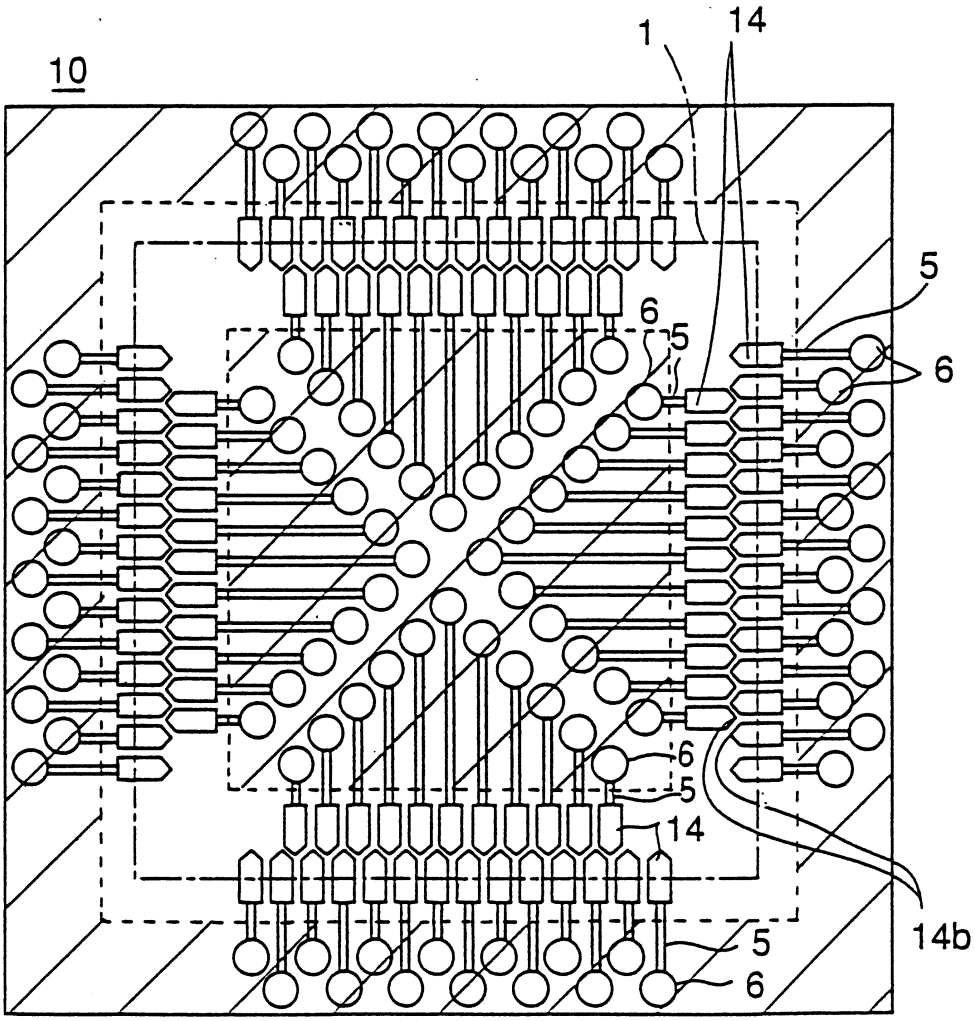
第4A圖 習知技藝



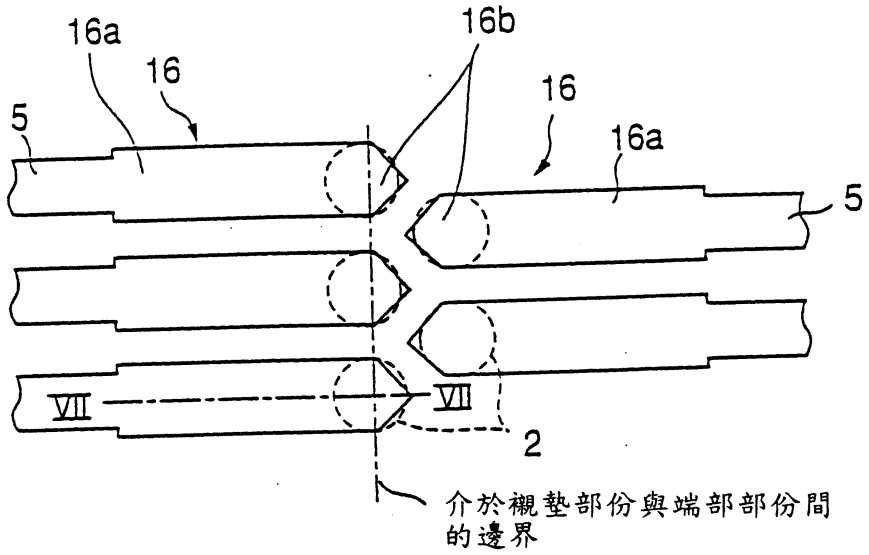
第4B圖 習知技藝



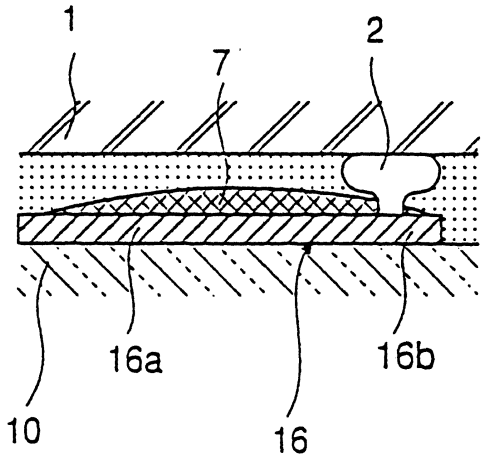
第 5 圖



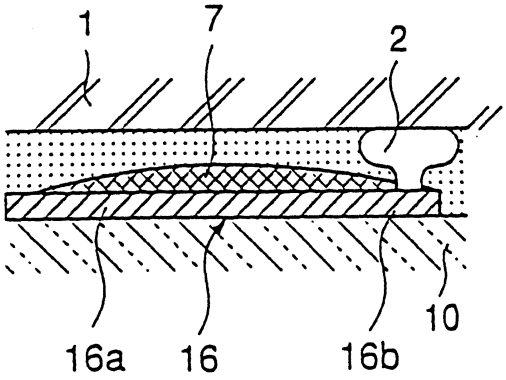
第 6 圖



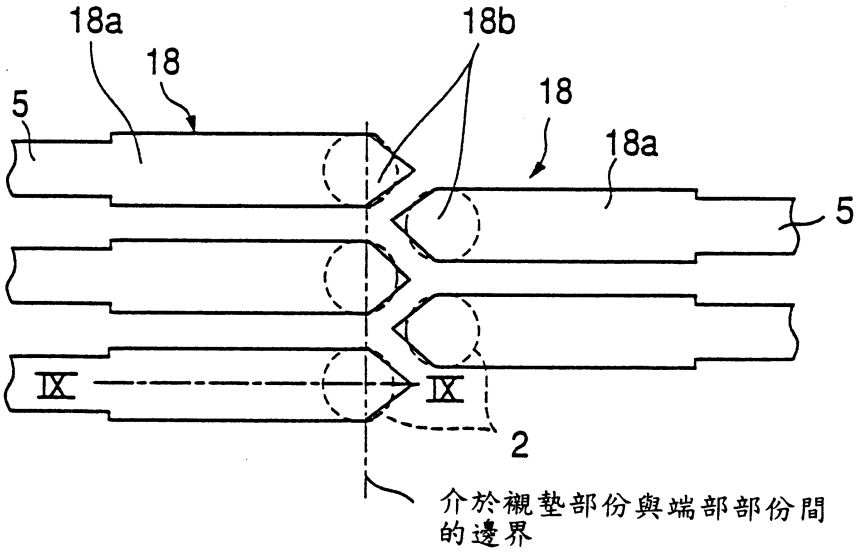
第7A 圖



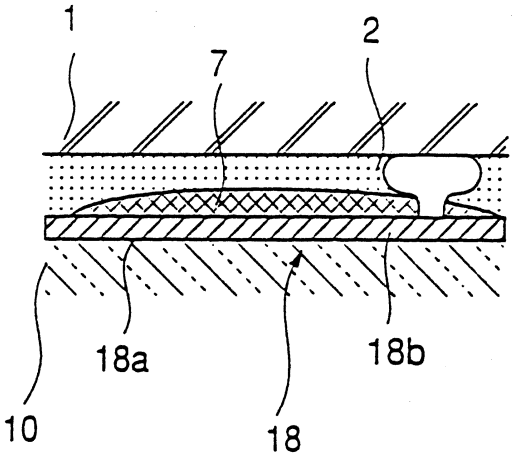
第 7B 圖



第 8 圖



第9A 圖



第9B 圖

