

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年5月17日(2012.5.17)

【公表番号】特表2012-506629(P2012-506629A)

【公表日】平成24年3月15日(2012.3.15)

【年通号数】公開・登録公報2012-011

【出願番号】特願2011-532591(P2011-532591)

【国際特許分類】

H 01 L 21/322 (2006.01)

H 01 L 31/04 (2006.01)

【F I】

H 01 L 21/322 R

H 01 L 31/04 A

【手続補正書】

【提出日】平成24年3月21日(2012.3.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体デバイスの製造方法であって、

半導体基板(14)を提供する段階と、

半導体化合物及びドープ添加物(22)を含む層(20)を前記半導体基板上に形成する段階と、

その後、前記層を含む半導体基板を不活性雰囲気中又はN₂/H₂雰囲気中でアニールすることにより、エミッタ領域(30)を形成し不純物(16)をゲッタリングする段階と、

を含む方法。

【請求項2】

前記半導体基板がシリコン基板であり、前記半導体化合物がシリコン化合物であり、前記アニールが、約600から約1200の範囲のアニール温度、約1分から約100分のアニール時間で加熱することによって実施される、

請求項1に記載の方法。

【請求項3】

前記層を形成する段階において少なくとも2つの層が形成され、更に、該層の内の少なくとも2つが同じ半導体化合物又は異なる半導体化合物を含む、

請求項1または2に記載の方法。

【請求項4】

前記少なくとも1つの半導体化合物が、シリコン化合物、炭化ケイ素、及びシリコン窒化物からなる群から選択された少なくとも1つの化合物を含む、

請求項1~3のいずれか1項に記載の方法。

【請求項5】

前記ドープ添加物が、p型ドーパント、n型ドーパント、リン及びヒ素からなる群から選択された少なくとも1つの要素を含む、

請求項1~4のいずれか1項に記載の方法。

【請求項6】

前記層を形成する段階が、前記半導体化合物及び前記ドープ添加物のスパッタリングにより実施される、

請求項 1 ~ 5 のいずれか 1 項に記載の方法。

【請求項 7】

前記層を形成する段階が、 SiH_4 と、 NH_3 、 CH_4 、及び PH_3 からなる群から選択された少なくとも 1 つの化合物とを含むガス混合物の P E C V D により実施される、

請求項 1 ~ 6 のいずれか 1 項に記載の方法。

【請求項 8】

前記半導体基板が、シリコン基板、単結晶シリコン基板、多結晶シリコン基板、単結晶シリコン表面層を有する基板、及び多結晶シリコン表面層を有する基板、n 型半導体基板、p 型半導体基板、真性半導体基板、n 型シリコン基板、p 型シリコン基板、及び真性シリコン基板からなる群から選択された 1 つである、

請求項 1 ~ 7 のいずれか 1 項に記載の方法。

【請求項 9】

前記アニール温度が、約 650 から約 780 の範囲、又は約 950 から約 1200 の範囲にあり、かつ / または

前記アニール時間が、約 75 分から約 100 分の範囲、又は約 15 分から約 30 分の範囲である、

請求項 1 ~ 8 のいずれか 1 項に記載の方法。

【請求項 10】

前記半導体基板が前面と裏面とを含み、前記半導体化合物を含む層が前面上に形成される、

請求項 1 ~ 9 のいずれか 1 項に記載の方法。

【請求項 11】

真性又はドープ半導体化合物を含む層を前記裏面上に形成する段階を更に含む、
請求項 10 に記載の方法。

【請求項 12】

前記半導体化合物を含む層が、少なくとも部分的には除去されていない、
請求項 1 ~ 11 のいずれか 1 項に記載の方法。

【請求項 13】

前記アニールすることにより、PSG 領域の形成をもたらすことがない、
請求項 1 ~ 11 のいずれか 1 項に記載の方法。

【請求項 14】

前記裏面におけるエミッタ形成が回避される、
請求項 13 に記載の方法。