

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H01L 21/20



[12] 发明专利申请公开说明书

H01L 21/203 C23C 14/08

[21] 申请号 03120453.8

[43] 公开日 2003 年 10 月 1 日

[11] 公开号 CN 1445821A

[22] 申请日 2003.3.17 [21] 申请号 03120453.8

[30] 优先权

[32] 2002.3.15 [33] JP [31] 2002-072906

[32] 2002.3.26 [33] JP [31] 2002-084770

[32] 2003.3.5 [33] JP [31] 2003-058611

[71] 申请人 三洋电机株式会社

地址 日本国大阪府守口市

[72] 发明人 武田胜利 犢村雅夫

[74] 专利代理机构 中科专利商标代理有限责任公司

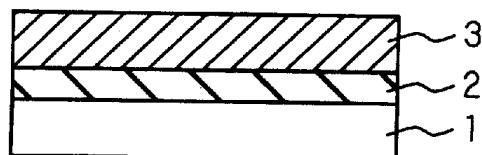
代理人 汪惠民

权利要求书 3 页 说明书 23 页 附图 24 页

[54] 发明名称 ZnO 膜和 ZnO 半导体层的形成方法、半导体元件及其制造方法

[57] 摘要

一种 ZnO 半导体层的形成方法，在基板上形成导电率低于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层、或者是形成通过 X 射线衍射法得到的晶面的衍射峰中具有除 (002) 和 (004) 以外的峰的 ZnO 缓冲层，然后在上述 ZnO 缓冲层上形成 ZnO 半导体层。在溅射气体中的氧气流量比小于形成 ZnO 缓冲层时的条件下，形成 ZnO 半导体层。本发明还提供了 ZnO 膜的形成方法、半导体元件的制造方法及半导体元件。



缓冲层膜的厚度大于 500nm。

12、根据权利要求 1 所述的 ZnO 半导体层的形成方法，其中连续地形成上述 ZnO 缓冲层和上述 ZnO 半导体层。

13、根据权利要求 2 所述的 ZnO 半导体层的形成方法，其中连续地形成上述 ZnO 缓冲层和上述 ZnO 半导体层。  
5

14、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中连续地形成上述 ZnO 缓冲层和上述 ZnO 半导体层。

15、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中边逐渐减少溅射气体中的氧气流量比，边连续地形成上述 ZnO 缓冲层和上述 ZnO 半导体层。  
10

16、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中在同一形成室内形成上述 ZnO 缓冲层和上述 ZnO 半导体层。

17、一种半导体元件的制造方法，包括：在基板上形成导电率低于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层的工序和在上述 ZnO 缓冲层上形成 ZnO 半导体层的工序。  
15

18、一种半导体元件的制造方法，包括：在基板上形成通过 X 射线衍射法得到的晶面的衍射峰中具有除（002）和（004）以外的峰的 ZnO 缓冲层的工序和在上述 ZnO 缓冲层上形成 ZnO 半导体层的工序。

19、根据权利要求 18 所述的半导体元件的制造方法，其中，上述（002）  
20 和（004）以外的峰包括（103）或（112）峰。

20、一种半导体元件的制造方法，其中半导体元件具有通过溅射法形成的 ZnO 半导体层，该方法包括：利用含氧气的溅射气体，在上述基板上形成 ZnO 缓冲层的工序和在溅射气体中的氧气流量比小于形成上述 ZnO 缓冲层时的条件下，在上述 ZnO 缓冲层上形成 ZnO 半导体层的工序。

21、根据权利要求 20 所述的半导体元件的制造方法，其中调整氧气流量比，形成上述 ZnO 缓冲层，以使导电率小于  $1 \times 10^{-9} \text{ S/cm}$ 。  
25

22、根据权利要求 20 所述的半导体元件的制造方法，其中调整氧气流量比，形成上述 ZnO 缓冲层，以使通过 X 射线衍射法得到的晶面的衍射峰中具有除（002）和（004）以外的峰。

30 23、根据权利要求 22 所述的半导体元件的制造方法，其中，上述（002）

1、一种 ZnO 半导体层的形成方法，包括：在基板上形成导电率低于  
5  $1 \times 10^{-9}$ S/cm 的 ZnO 缓冲层的工序和在上述 ZnO 缓冲层上形成 ZnO 半导  
体层的工序。

2、一种 ZnO 半导体层的形成方法，包括：在基板上形成通过 X 射  
线衍射法得到的晶面的衍射峰中具有除（002）和（004）以外的峰的 ZnO  
缓冲层的工序和在上述 ZnO 缓冲层上形成 ZnO 半导体层的工序。

10 3、根据权利要求 2 所述的 ZnO 半导体层的形成方法，其中，上述  
（002）和（004）以外的峰包括（103）或（112）峰。

4、一种 ZnO 半导体层的形成方法，是通过溅射法，在基板上形成 ZnO  
半导体层，包括：使用含氧气的溅射气体，在上述基板上形成 ZnO 缓冲层，  
然后在溅射气体中的氧气流量比小于形成上述 ZnO 缓冲层时的条件  
15 下，在上述 ZnO 缓冲层上形成 ZnO 半导体层。

5、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中调整溅射  
气体中的氧气流量比，形成 ZnO 缓冲层，以使导电率小于  $1 \times 10^{-9}$ S/cm。

6、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中调整溅射  
气体中的氧气流量比，形成上述 ZnO 缓冲层，以使通过 X 射线衍射法得  
20 到的晶面的衍射峰中具有除（002）和（004）以外的峰。

7、根据权利要求 6 所述的 ZnO 半导体层的形成方法，其中上述（002）  
和（004）以外的峰包括（103）或（112）峰。

8、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中氧气流量  
比在 20% 以上的条件下形成上述 ZnO 缓冲层。

25 9、根据权利要求 1 所述的 ZnO 半导体层的形成方法，其中上述 ZnO  
缓冲层膜的厚度大于 500nm。

10、根据权利要求 2 所述的 ZnO 半导体层的形成方法，其中上述 ZnO  
缓冲层膜的厚度大于 500nm。

11、根据权利要求 4 所述的 ZnO 半导体层的形成方法，其中上述 ZnO

和（004）以外的峰包括（103）或（112）峰。

24、根据权利要求 20 所述的半导体元件的制造方法，其中氧气流量比在 20% 以上的条件下形成上述 ZnO 缓冲层。

25、根据权利要求 17 所述的半导体元件的制造方法，其中上述 ZnO 缓冲层膜的厚度大于 500nm。

26、根据权利要求 18 所述的半导体元件的制造方法，其中上述 ZnO 缓冲层膜的厚度大于 500nm。

27、根据权利要求 20 所述的半导体元件的制造方法，其中上述 ZnO 缓冲层膜的厚度大于 500nm。

28、一种半导体元件，包括：基板、在上述基板上形成的导电率小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层、在上述 ZnO 缓冲层上形成的 ZnO 半导体层。

29、一种半导体元件，包括：基板、在基板上形成的通过 X 射线衍射法得到的晶面的衍射峰中具有除（002）和（004）以外的峰的 ZnO 缓冲层以及在 ZnO 缓冲层上形成的 ZnO 半导体层。

30、根据权利要求 29 所述的半导体元件，其中，上述（002）和（004）以外的峰包括（103）或（112）峰。

31、一种由溅射法形成 ZnO 膜的方法，其中，作为靶，使用没有掺杂物的 ZnO，作为溅射气体，使用惰性气体、氧气、或惰性气体和氧气的混合气体，成膜过程中增加或减少氧气流量比。

32、根据权利要求 31 所述的 ZnO 膜的形成方法，连续地增加或减少氧气流量比。

33、根据权利要求 31 所述的 ZnO 膜的形成方法，交替地增加或减少氧气流量比。

34、一种半导体元件的制造方法，包括：作为靶，使用无掺杂物的 ZnO，并使用含氧气的溅射气体，通过溅射法在基板上形成第 1 ZnO 膜；接着，边连续地减少上述溅射气体中的氧气流量比，边通过溅射法，在上述第 1 ZnO 膜上形成第 2 ZnO 膜；然后形成功能分割上述第 2 ZnO 膜的槽部，接着通过绝缘层在上述槽部上设置栅电极，最后夹住槽部，在第 2 ZnO 膜上设置源极和漏电极。

## ZnO 膜和 ZnO 半导体层的形成方法、半导体元件及其制造方法

5

### 技术领域

本发明涉及 ZnO (氧化锌) 膜的形成方法、ZnO 半导体层的形成方法、具有 ZnO 半导体层的发光元件、受光元件或薄膜晶体管 (TFT) 等半导体元件的制造方法以及具有 ZnO 半导体层的半导体元件。

10

### 背景技术

因为 ZnO 半导体具有直接迁移、禁带宽度大 ( $\sim 3.4\text{Ev}$ ) 的特点，所以人们探讨了 ZnO 半导体在发出或接受从蓝色至紫外区的光的发光/受光元件或 TFT 等半导体元件中的应用。

15

作为形成 ZnO 半导体层的方法，已知的有 MBE 法、溅射法、激光加工 (abrasion) 法等，近年，为了提高 ZnO 半导体层的结晶性，探讨了通过缓冲层，形成 ZnO 半导体层的方法。

20

在特开 2000-244014 号公报中记载，如果通过包含 Al、Mg 等杂质的 ZnO 缓冲层形成 ZnO 发光层，将能够形成具有良好结晶性的 ZnO 发光层。另外，在特开 2001-287998 号公报中记载，如果通过在比形成半导体层时的温度低的温度下形成的 ZnO 缓冲层，形成 ZnO 半导体层，则能够形成具有良好结晶性的 ZnO 半导体层。

25

但是，采用含有上述杂质的缓冲层的以往技术中，需要另准备 Al、Mg 等杂质源，由此产生制造费用增加的问题。另外，通过溅射法形成含有杂质的缓冲层时，将在形成室内的壁面等处也形成含杂质的 ZnO 膜。因此，如果在同一个形成室中形成缓冲层和 ZnO 发光层，则 Al、Mg 等杂质将从 ZnO 发光层形成时附着在壁面等的 ZnO 膜，排放到形成室内，并这些不需要的杂质有可能进入 ZnO 发光层中。并且在缓冲层中含有的上述

杂质向 ZnO 发光层扩散，这样杂质有可能进入到 ZnO 发光层中。这些不想需要杂质的进入，容易使发光层的发光特性降低。并且，如果为了抑制上述不想需要杂质的进入，而分别设置缓冲层形成用的形成室和发光层形成用的形成室，则导致装置费用升高，随之制造费用也上升。

5 另外，使用在低温下形成的缓冲层的以往技术，虽然能够抑制不想需要杂质的进入，但是缓冲层形成时的温度和半导体形成时的温度不相同。因此，如果在同一形成室中要形成 ZnO 缓冲层和 ZnO 半导体层，则因为在缓冲层形成结束后至开始形成半导体层期间，需要基板升温的时间，所以存在所需时间长，导致制造费用上升的问题。另外，为了提高  
10 生产率，可以分别设置缓冲层形成用的形成室和半导体层形成用的形成室，但是在这种情况下，也同样使装置费用增大，随之制造费用也上升。

TFT、发光元件、压电体等电子设备是将绝缘膜、半导体膜或导电膜等导电率不同的薄膜层叠而构成。ZnO 是为了形成绝缘膜、半导体膜或导电膜等而使用的。使用 ZnO 构成电子设备时，上述电子设备是通过层叠 ZnO 膜和由导电率不同于 ZnO 的物质构成的膜或者是层叠各自导电率不同的多个 ZnO 膜而形成。由溅射法形成导电率不同的多个 ZnO 膜时，  
15 应调整各 ZnO 膜中的载流子密度，并使用所掺杂的杂质（Al、Ga）含量不同的 ZnO 靶，形成各 ZnO 膜。

但是，用以往的形成方法形成导电率不同的薄膜时，因为需要准备  
20 多种物质（ZnO 和导电率不同于 ZnO 的物质），或者需要准备杂质含量不同的多个 ZnO 靶，所以出现使材料费用上升或者使制造工序数增加等电子设备成本上升的问题。

## 发明内容

25 本发明是鉴于以上问题而提出的，其目的在于提供一种能够廉价地形成结晶性良好的 ZnO 半导体层的方法。

本发明的另一目的在于，提供一种能够以廉价地制造出具备结晶性良好的 ZnO 半导体层的半导体元件的制造方法。

本发明的另一目的在于，提供一种具备结晶性良好的 ZnO 半导体层的半导体元件。

本发明的另一目的在于，提供一种降低材料成本，并能够容易地形成导电率不同的多个 ZnO 膜的形成方法。

5 本发明的另一目的在于，提供一种能够容易地制造出具有导电率从基板侧向膜厚方向连续变化的 ZnO 膜的半导体元件的制造方法。

本发明之 1 的 ZnO 半导体层的方法是，在基板上形成导电率低于  $1 \times 10^{-9} \text{S/cm}$  的 ZnO 缓冲层，然后在 ZnO 缓冲层上形成 ZnO 半导体层，或者在基板上形成通过 X 射线衍射法得到的晶面的衍射峰中具有 (002) 和 (004) 以外的峰，具体地具有 (103) 或 (112) 峰的 ZnO 缓冲层，然后在 ZnO 缓冲层上形成 ZnO 半导体层。

本发明之 1 的 ZnO 半导体层的方法中，因为在基板上形成导电率低于  $1 \times 10^{-9} \text{S/cm}$  的 ZnO 缓冲层或者形成具有 (002) 和 (004) 以外峰的 ZnO 缓冲层，然后在 ZnO 缓冲层上形成 ZnO 半导体层，所以能够形成具有良好的结晶性，且迁移率提高的 ZnO 半导体层。其理由如下。

在导电率低于  $1 \times 10^{-9} \text{S/cm}$  的 ZnO 缓冲层中，或者在具有除 (002) 和 (004) 以外的峰的 ZnO 缓冲层中，存在大粒径的晶粒并且每个大粒径晶粒，相隔一定距离，分散存在。另外，ZnO 半导体层是以 ZnO 缓冲层中的大直径晶粒作为晶核，进行晶体成长，这时，在 ZnO 缓冲层中因为上述大直径晶粒相隔一定距离分散存在，所以晶体成长时，很少发生相邻的晶粒之间相互碰撞，而阻止相互的晶体生长的现象，所以生长成为晶体粒径大的 ZnO 半导体。另外，因为 ZnO 缓冲层是不含 Al、Mg 等不想需要杂质的无掺杂物层，所以不会发生由于进入不想需要的杂质而导致 ZnO 半导体层的特性的降低的问题。另外，因为缓冲层的材料和半导体层的材料相同，所以缓冲层和半导体层之间的接合是同性接合，从而得到良好的晶格匹配。其结果，能够形成具有良好的结晶性、迁移率提高的 ZnO 半导体层。

本发明之 2 的 ZnO 半导体层的方法是，在基板上用溅射法形成 ZnO

半导体层的方法，使用含氧气的溅射气体，在基板上形成 ZnO 缓冲层，然后在溅射气体中的氧气流量比小于形成 ZnO 缓冲层时的条件下，在 ZnO 缓冲层上形成 ZnO 半导体层。

在本发明之 2 的 ZnO 半导体层的形成方法中，因为在溅射气体中的  
5 氧气流量比大的条件下，在基板上形成 ZnO 半导体层，所以在 ZnO 缓冲层中形成大粒径晶粒，并且大直径的晶粒不会相互挨着，而是相隔一定的距离分散存在。另外，因为在溅射气体中的氧气流量比小于形成 ZnO 缓冲层时的条件下形成，所以能够形成导电率大于 ZnO 缓冲层且起到半  
10 导体功能的 ZnO 半导体层。另外，ZnO 半导体层是将 ZnO 缓冲层中的大直径的晶粒作为晶核而使晶体生长，这时，因为这些大直径的晶粒相隔一定的距离分散存在，所以不会发生晶体生长时相邻的晶粒之间相撞而防碍互相的晶体生长的问题，从而生长成为晶粒径大的 ZnO 半导体。另  
15 外因为 ZnO 缓冲层是不含 Al, Mg 等不想需要杂质的无掺杂物层，所以不会由不想需要杂质的进入而导致 ZnO 半导体层的特性降低的问题。另外，  
因为缓冲层的材料和半导体层的材料相同，所以缓冲层和半导体层之间的接合是同性接合，从而能够得到良好的晶格匹配。其结果，能够形成具有良好的结晶性、迁移率提高的 ZnO 半导体层。

在本发明之 2 中，理想的是调整溅射气体中的氧气流量比形成 ZnO 缓冲层，使得导电率小于  $1 \times 10^{-9} \text{ S/cm}$  或者通过 X 射线衍射法得到的晶面的衍射峰中具有除 (002) 和 (004) 以外的峰、具体地具有 (103) 或  
20 (112) 峰。由此，因为能够形成具有直径更大的晶粒、并且相邻的晶粒之间相隔充分的距离分散存在的 ZnO 缓冲层，所以能够有效地提高 ZnO 半导体层的结晶性，迁移率。这时，理想的是使氧气流量比大于 20% 而形成 ZnO 缓冲层。如上述通过使氧气流量比大于 20%，能够形成导电率  
25 小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层或者是具有除 (002) 和 (004) 以外的峰的 ZnO 缓冲层，所以能够形成具有良好的结晶性、迁移率高的 ZnO 半导体层。另外，ZnO 缓冲层的膜厚大于 500nm 是理想的。通过使膜厚大于 500nm，因为能够充分发挥作为缓冲层的功能，所以能够形成结晶性良

好、迁移率高的 ZnO 半导体层。并且连续地形成 ZnO 缓冲层和 ZnO 半导体层是理想的。通过这样的结构，能够缩短形成时间，所以可以减少制造成本。另外，这时，边逐渐减少溅射气体中的氧气流量比，边形成是理想的。通过这样的结构，能够谋求缩短形成时间，所以可以减少制造成本。另外，在同一形成室内形成 ZnO 缓冲层和 ZnO 半导体层是理想的。根据这样的结构，因为能够减少形成室的数量，所以能够缩短形成时间、减少制造费用，降低制造成本。

本发明之 3 的半导体元件的制造方法，具有在基板上形成导电率小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层的工序和在 ZnO 层上形成 ZnO 半导体层的工序，或者具有在基板上形成通过 X 射线衍射法得到的晶面的衍射峰中具有除（002）和（004）以外的、具体地具有（103）或（112）的峰的 ZnO 缓冲层的工序和在 ZnO 缓冲层上形成 ZnO 半导体层的工序。

本发明之 3 的半导体元件的制造方法中，因为在基板上形成导电率小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层、或者形成具有除（002）和（004）以外的峰的 ZnO 缓冲层，然后在 ZnO 缓冲层上形成 ZnO 半导体层，所以如在本发明之 1 中所述，能够形成结晶性良好、迁移率提高的 ZnO 半导体层，从而能够制造出设有具有以上优异特性的 ZnO 半导体层的半导体元件。

本发明之 4 的半导体元件的制造方法是，具有由溅射法形成的 ZnO 半导体层的半导体元件的方法，具有使用含氧气的溅射气体，在基板上形成 ZnO 缓冲层的工序和在溅射气体中的氧气流量比小于形成 ZnO 缓冲层时的条件下，在 ZnO 缓冲层上形成 ZnO 半导体层的工序。

本发明之 4 的半导体元件的制造方法中，如在本发明之 2 中所述，因为能够形成结晶性良好、迁移率提高的 ZnO 半导体层，所以能够廉价地制造出设有具有以上优异特性的 ZnO 半导体层的半导体元件。

在本发明之 4 中，理想的是调整溅射气体中的氧气流量比，使导电率小于  $1 \times 10^{-9} \text{ S/cm}$  或者通过 X 射线衍射法的晶面的衍射峰中具有除（002）和（004）以外的峰、具体地具有（103）或（112）峰地形成 ZnO 缓冲层。

由此，因为能够形成具有直径更大的晶粒，并且相邻的晶粒之间相隔充分的距离分散存在的 ZnO 缓冲层，所以能够有效地制造出具有结晶性、迁移率更加提高的 ZnO 半导体层的半导体元件。这时，理想的是在溅射气体中的氧气流量比大于 20% 的条件下形成 ZnO 缓冲层。如上述通过使 5 氧气流量比大于 20% 以上，能够形成导电率小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层或具有除（002）和（004）以外的峰的 ZnO 缓冲层，所以能够制造出具有结晶性良好、迁移率高的 ZnO 半导体层的半导体元件。另外，ZnO 缓冲层的膜厚大于 500nm 是理想的。通过使膜厚大于 500nm，因为能够充分发挥作为缓冲层的功能，所以能够制造出具有良好的结晶性、迁移率 10 高的 ZnO 半导体层的半导体元件。

本发明之 5 的半导体元件具备基板、在基板上形成的导电率小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层、在 ZnO 缓冲层上形成的 ZnO 半导体层，或者具备基板、形成在基板上，并通过 X 射线衍射法得到的晶面的衍射峰中具有除（002）和（004）以外的峰、具体地具有（103）或（112）峰的 ZnO 缓冲层、在 ZnO 缓冲层上形成的 ZnO 半导体层。 15

本发明之 5 的半导体元件中，因为具有在导电率低于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层上或者在具有除（002）和（004）以外的峰的 ZnO 缓冲层上形成的 ZnO 半导体层，所以如在上述本发明之 1 的说明，具有良好的结晶性，且迁移率提高的 ZnO 半导体层，从而能够提供元件特性优异的 20 半导体元件。

本发明之 6 的 ZnO 膜形成方法是，通过溅射法形成 ZnO 膜的方法中，作为靶，使用无掺杂物的 ZnO，作为溅射气体，使用惰性气体、氧气、或惰性气体和氧气的混合气体，并在成膜过程中增加或减少氧气流量比。

本发明之 6 的 ZnO 膜形成方法中，因为随着形成 ZnO 膜时的溅射气体中的氧气流量比，形成的 ZnO 膜的导电率发生变化，所以作为靶材料仅使用无掺杂物的 ZnO，通过改变氧气流量比，能够调整 ZnO 膜内的导电率。即因为仅使用 ZnO，所以能够降低材料成本，并且因为没有必要交换靶，所以能够减少制造工序数量，因为通过改变氧气流量比而能 25

够调整导电率，所以能够容易地制造出导电率不同的多个 ZnO 膜。因此，能够防止用 ZnO 膜构成的电子设备的高成本化，并且能够提高设计电子设备时的自由度。另外，溅射气体中的氧气流量比为 100% 时，溅射气体仅是由氧气构成，而把氧气流量比作为 0% 时，溅射气体仅是由惰性气体构成。  
5

本发明之 6 中，连续地增加或减少氧气流量比。当连续地增加形成 ZnO 膜时的溅射气体中的氧气流量比时，形成的 ZnO 膜的导电率连续地减少，而连续地减少氧气流量比时，因为形成的 ZnO 膜的导电率连续地增加，所以能够容易地制造出导电率沿膜厚方向连续变化的 ZnO 膜。因此，能够以低成本容易地制造出例如具有 LDD (Lightly Doped Drain) /  
10 半导体膜(活性层)结构的叠层膜。

在本发明之 6 中，交替地增加/减少氧气流量比。例如，提高溅射气体中的氧气流量比而形成第 1ZnO 膜，接着降低氧气流量比而在第 1ZnO 膜上形成第 2 ZnO 膜。这时，第 1 ZnO 膜的导电率低于第 2 ZnO 膜。由此能够容易地将导电率高的 ZnO 膜和导电率低的 ZnO 膜交替层叠，所以能够容易地以低成本地形成导电率不同的多个 ZnO 膜的叠层结构。  
15

本发明之 7 的半导体元件的制造方法是，在基板上通过溅射法层叠 ZnO 膜，并设置源极、漏电极以及栅电极，其中作为靶，使用无掺杂物的 ZnO，作为溅射气体，使用惰性气体、氧气或惰性气体和氧气的混合气体。首先作为溅射气体使用氧气或混合气体，通过溅射法，开始形成第 1 ZnO 膜，接着，边连续地减少溅射气体中的氧气流量比，边通过溅射法，形成第 2 ZnO 膜，然后形成功能分割第 2 ZnO 膜的槽部，接着隔着绝缘层在槽部之上设置栅电极，并夹住槽部，在第 2 ZnO 膜上设置源极和漏电极。  
20

在本发明之 7 的半导体元件的制造方法中，因为形成第 1 ZnO 膜后，边连续地减少氧气流量边形成第 2ZnO 膜，所以第 2 ZnO 膜的导电率将从基板侧向膜厚方向连续地增大。因此，导电率高的第 2 ZnO 膜的源极和漏电极侧的区能够起到源区和漏区的作用，能够使比该区导电率低的  
25

第 2 ZnO 膜的第 1 ZnO 膜侧区起到 LDD 区的作用。

下面，根据附图更加详细地说明本发明。

#### 附图说明

5 图 1 是用于说明本发明的 ZnO 半导体层的形成方法的结构剖视图。

图 2 是表示 ZnO 膜（膜厚：200nm）的导电率和氧气流量比之间关系的特性图。

图 3 是表示 ZnO 膜（膜厚：500nm）的导电率和氧气流量比之间关系的特性图。

10 图 4 是表示 ZnO 膜（膜厚：1000nm）的导电率和氧气流量比之间关系的特性图。

图 5 是表示 ZnO 膜（膜厚：200nm）的 X 射线衍射的评价结果的特性图。

图 6 是表示 ZnO 膜（膜厚：500nm）的 X 射线衍射的评价结果的特性图。

图 7 是表示 ZnO 膜（膜厚：1000nm）的 X 射线衍射的评价结果的特性图。

15 图 8 是表示 ZnO 膜（氧气流量比：0%）的 SEM 像的相片

图 9 是表示 ZnO 膜（氧气流量比：25%）的 SEM 像的相片

图 10 是表示 ZnO 膜（氧气流量比：100%）的 SEM 像的相片

图 11 是 ZnO 膜表面 SEM 照片的模式图。

图 12 是表示通过 X 射线衍射，评价 ZnO 膜的结晶性的结果的特性图。

20 图 13 是表示玻璃/ZnO 缓冲层/ ZnO 半导体层的层叠膜的 X 射线衍射评价结果的特性图。

图 14 是表示玻璃/ZnO 缓冲层/ ZnO 半导体层的层叠膜的 SEM 像的照片。

图 15 是表示本发明的晶体生长状态的模式图。

图 16 是表示比较例的晶体生长状态的模式图。

25 图 17 是表示玻璃/ZnO 缓冲层/ ZnO 半导体层的层叠膜的迁移率和 ZnO 缓冲层膜厚之间关系的特性图。

图 18 是表示玻璃/ZnO 缓冲层/ ZnO 半导体层的层叠膜中的载流子密度和 ZnO 缓冲层膜厚之间关系的特性图。

图 19 是本发明的半导体元件 (FET) 的制造方法的工序图。

图 20 是本发明的半导体元件 (发光二极管) 的制造方法的工序图。

图 21 是用于说明本发明的 ZnO 膜制造方法的结构剖视图。

图 22 是本发明的多层 ZnO 膜的模式图。

5 图 23 是本发明的半导体元件 (FET) 的制造方法的工序图。

图 24 是本发明的半导体元件 (FET) 的制造方法的工序图。

### 具体实施方式

下面，根据附图详细说明本发明的实施方式。

10 (实施方式 1)

图 1 是用于说明本发明实施方式 1 的 ZnO 半导体层的形成方法的结构剖视图。参照图 1，1 为基板，可以使用玻璃基板、蓝宝石基板、水晶基板、硅基板、熔融石英基板等，但并不限定在这些。2 是 ZnO 缓冲层，3 是 ZnO 半导体层。在本实施方式中，ZnO 缓冲层 2 是通过溅射法，在氧气流量比大的条件下形成，ZnO 半导体层 3 是通过溅射法，在氧气流量比小的条件下形成。

这里，下面详述溅射气体中的氧气流量比对 ZnO 膜的结晶性的影响。

图 2、图 3、图 4 是表示各种各样地改变溅射气体中氧气的流量比，而在玻璃基板上形成的厚度为 200nm、500nm、1000nm 的 ZnO 膜的导电率和氧气流量比之间关系的特性图。形成条件如图表 1 所示，作为溅射气体使用了 Ar 气体和 O<sub>2</sub> 气体的混合气体。另外，形成 ZnO 膜时使用 RF 磁控管溅射装置。

表 1

靶	没有掺杂物的 ZnO
基板温度	300℃
RF 电力	100W
压力	0.6Pa
溅射气体	Ar: 0~15sccm

	O <sub>2</sub> : 0~15sccm (控制 Ar 流量和 O <sub>2</sub> 流量, 使它们的总量为 15 sccm)
--	---

由图 2~4 可知, 所形成的 ZnO 膜的导电率受溅射气体中的氧气流量比的影响很大, 氧气流量比越大, 导电率越小, 而成为电阻高的 ZnO 膜。这是因为在 ZnO 膜中含有大量氧气时, 由氧气缺乏产生的施主减少, 而导电率下降的缘故。另外, 厚度为 200nm 的 ZnO 膜中, 即使把氧气流量比加大到何种程度, 导电率不会小于  $1 \times 10^{-9}$ S/cm (图 2), 而在厚度为 500nm 的 ZnO 膜中, 当氧气流量比大于 20% (图 3), 在厚度为 1000nm 的 ZnO 膜中, 当氧气流量比大于 10% (图 4) 时, 能够使导电率小于  $1 \times 10^{-9}$ S/cm。另外, 在本发明中, ZnO 半导体层是指具有 n 型或 p 型导电性的 ZnO 半导体层, 例如导电率约大于  $1 \times 10^{-9}$ S/cm 的 ZnO 半导体层。  
这样的 ZnO 半导体层可以在溅射气体中的氧气流量比极小的条件下形成。另外, 由霍尔效果测定结果可知, 在氧气流量比小的条件下形成的导电率高的膜具有 n 型的导电性。

图 5、图 6、图 7 是对于上述的厚度为 200nm、500nm、1000nm 的 ZnO 膜, 通过 X 射线衍射 (XRD), 评价分别在 0%、25%、100% 氧气流量比下形成的膜的结晶性后得到的结果的特性图, 表示 XRD 的测定光谱。  
15

对于厚度为 500nm 和 1000nm 的 ZnO 膜, 通过提高氧气流量比 (25%、100%), 由 XRD 评价的 ZnO 晶面的衍射峰中, 除了 (002) 和 (004) 之外, 还具有 (103) 或 (112) 的峰。

另外, 图 8、图 9、图 10 是表示 ZnO 膜的表面和截面的 SEM 像 (2 次电子像) 的照片。另外, 图 11 是表示在 0%、25%、100% 的氧气流量比下形成的 ZnO 膜的 SEM 照片的结果的模式图。在图 11 中, 用 A 表示的区表示粒径大于 400nm 的大粒径的结晶区, 用 B 表示的区表示微小粒径 (粒径小于 20nm) 的集合区。当氧气流量比小时, 粒径小的结晶相互邻近, 存在许多, 当氧气流量比小时, 粒径大的结晶相隔一定的距离分散存在。  
25

图 12 是表示通过 XRD 评价在图 2 中表示的膜厚为 200nm 的 ZnO 膜的结晶性的结果的特性图，表示 XRD 的测定谱。另外，图中在各峰的旁边所表示的值表示膜形成时溅射气体中的氧气流量比。由图 12 可知，在所有的 ZnO 膜中观察到由 (002) 面产生的峰，氧气流量比越大，其峰高度越高，特别是氧气流量比大于 50% 时，峰高大幅度地增大，结晶性提高。

在表 2 中总结了改变氧气流量比得到的在图 12 中所示的各 ZnO 膜的结晶性和晶粒径大小的评价结果。另外，结晶性的评价是，将氧气流量比为 100% 时，得到的 ZnO 膜 (002) 面的峰高度作为 100，用相对值来表示各样品的 (002) 面的峰高度。另外，晶粒径是由 SEM 相片得到。

表 2

氧气流量比 (%)	0	10	25	35	50	75	100
(002) 面强度比 (%)	20	17	18	19	31	69	100
粒径 (nm)	40	40	67	67	70	75	80

如上所述，当使用溅射法形成 ZnO 膜时，溅射气体中的氧气流量比越大，晶粒径越大，另外，通过使上述氧气流量比大，能够得到膜的 X 射线衍射图案中，除 (002) 和 (004) 以外，在 (103) 或 (112) 具有峰的膜，另外，上述氧气流量比越大，能够得到 (002) 面的峰高值越大的膜。

作为缓冲层，理想的是使用晶粒径大且晶粒分散存在的膜。即通过使用晶粒存在的缓冲层，能够以缓冲层中的晶粒为核，使半导体层晶体生长。这时，通过使用晶粒相隔一定距离分散存在的缓冲层，能够防止晶体生长时相邻的结晶之间碰撞而防碍晶体生长的现象，能够生长为具有粒径大的晶粒的半导体层。另外，如果缓冲层中的晶粒大量地密接存在，则晶体生长时相邻的结晶之间碰撞，而阻碍晶体生长，难以长成大粒径的晶体。另外，作为晶核的晶粒的粒径越大，将上述作为核而生长的结晶的粒径能够越大。

另外，作为缓冲层，通过使用与半导体层相同材料的 ZnO，不会发

生不想需要的杂质从缓冲层的扩散等的问题，从而能够形成具有良好特性的 ZnO 半导体层。

从以上的情况可以认为，将加大溅射气体中的氧气流量比而形成的、大粒径的晶粒相隔一定的距离分散存在的 ZnO 膜作为缓冲层使用，并在其之上形成 ZnO 半导体层，由此能够得到大粒径且结晶性优异的 ZnO 半导体层。

作为上述大粒径的晶粒分散存在的 ZnO 缓冲层，具体地以导电率为  $1 \times 10^{-9} \text{ S/cm}$  以下的 ZnO 膜，或者在通过 X 射线衍射法测定的晶面的衍射峰中，具有除（002）和（004）以外的峰[例如（103）或（112）的峰]的 ZnO 膜为理想。

如图 12 所示，导电率为  $1 \times 10^{-9} \text{ S/cm}$  以下的 ZnO 膜，其结晶性高，并且如图 11 所示，粒径大的晶粒相隔一定的间隔分散存在。另外，由图 5～图 10 的结果可知，具有除（002）和（004）以外的峰[例如（103）或（112）的峰]的 ZnO 膜与只具有（002）和（004）峰的 ZnO 膜相比，膜中存在的残留应力大，粒径大的晶粒相隔一定的间隔分散存在

因此，导电率为  $1 \times 10^{-9} \text{ S/cm}$  以下的 ZnO 膜或者具有除（002）和（004）以外的峰的 ZnO 膜，作为缓冲层是理想的。导电率为  $1 \times 10^{-9} \text{ S/cm}$  以下的 ZnO 膜，例如可以使用溅射法，在氧气流量比为 20% 以上的条件下形成。另外，如上述调整氧气流量比而形成的 ZnO 溅射层的导电率下限是在氧气流量比为 100% 时，为  $1 \times 10^{-12} \text{ S/cm}$  左右。另外，具有除（002）和（004）以外的峰[例如（103）或（112）的峰]的 ZnO 膜，例如可以使用溅射法，在氧气流量比为 25% 以上的条件下形成。但是，具有上述结构的 ZnO 缓冲层并不限于这些，可以通过控制接通电力、压力等其它条件，或者通过组合这些条件而形成。

### 25 (实施例 1)

作为实施例 1，在玻璃制的基板上，使用表 3 中所示的条件，通过溅射法形成 ZnO 缓冲层 2、ZnO 半导体层 3。

表 3

	基板温度 (℃)	RF 电力 (W)	压 力 (Pa)	Ar 流 量 (sccm)	O <sub>2</sub> 流 量 (sccm)	膜厚 (nm)
缓冲层	300	100	0.6	0~15	0~15	500 或 800
半导体层	300	100	0.6	15	0	200

\*形成缓冲层时 Ar 流量 + O<sub>2</sub> 流量 = 15 sccm

在同一溅射室内，固定基板温度为 300℃，不停止放电而变换溅射气体，连续地形成 ZnO 缓冲层 2 和 ZnO 半导体层 3。另外，形成 ZnO 缓冲层 2 时，作为溅射气体使用 Ar 气体和 O<sub>2</sub> 气体的混合气体，并固定溅射气体的总流量在 15sccm，改变氧气流量比，分别为 25%、50%、100%，同时改变膜厚，分别为 500nm、800nm，而形成多种类的 ZnO 缓冲层 2。另外，在相同的条件下（氧气流量比：0%、膜厚 200nm），在上述多种类型的 ZnO 缓冲层 2 上形成 ZnO 半导体层 3。

另外，作为比较例，没有设置 ZnO 缓冲层 2，而与表 3 相同的条件下，在基板 1 上直接形成 ZnO 半导体层 3。

在图 13 和图 14 表示了，对于如上述制作的本发明的样品 1（氧气流量比：25%、膜厚 800nm）和样品 2（氧气流量比：100%、膜厚 500nm），进行的结晶性的评价结果以及表示表面和截面的 SEM 像的照片。另外，在图 13 中一并表示了上述比较例的结晶性的评价结果。

另外，对于本发明的样品 3（氧气流量比：25%、膜厚 500nm）、样品 4（氧气流量比：50%、膜厚 500nm）和样品 5（氧气流量比：100%、膜厚 500nm）和上述比较例，测定电子迁移率，并在表 4 中表示了其结果。另外，ZnO 半导体层 3 因为成为 n 型，所以测定了电子迁移率。

表 4

	比较例	样品 3	样品 4	样品 5
迁 移 率 (cm <sup>2</sup> /Vs)	5	35	72	80

由表 4 可看出，根据本发明的样品，能够得到高于比较例的电子迁移率。另外，特别是根据使氧气流量比作为 50% 以上而形成 ZnO 缓冲层

的样品 4 和样品 5，能够得到  $72\text{cm}^2/\text{Vs}$  以上的高的电子迁移率。因此，形成 ZnO 缓冲层时更理想的是氧气流量比大于 50%。

如上述本发明的样品能够得到比比较例高的电子迁移率的原因是，本发明样品的 ZnO 半导体层 3 因为将 ZnO 缓冲层 2 中存在的晶粒作为晶核生长，所以与比较例相比晶粒径大。  
5

图 15 是表示本发明的晶体生长的状态的模式图，图 16 是表示比较例的晶体生长的状态的模式图。比较例中，晶体生长为柱状，其粒径也小。在本发明中，将相隔一定距离分散在 ZnO 缓冲层 2 中的大晶粒 C 作为核，大直径的结晶 D 生长，形成 ZnO 半导体层 3。

10 另外，根据加大氧气流量比而形成的 ZnO 缓冲层 2，如上述的图 12 中所示，结晶性良好，ZnO 缓冲层 2 中的晶粒的直径大，并且各晶粒隔着充分的距离分散存在。或者在氧气流量比为 20% 以上的条件下形成时，能够得到导电率为  $1 \times 10^{-9}\text{S}/\text{cm}$  的 ZnO 缓冲层 2，而在氧气流量比为 25% 以上的条件下形成时，能够得到具有除（002）和（004）以外的峰的  
15 ZnO 缓冲层 2。这样的 ZnO 缓冲层 2 中的晶粒的直径大，并且各晶粒隔着充分的距离分散存在。另外，在上述 ZnO 缓冲层 2 上形成 ZnO 半导体层 3 时，能够抑制晶体生长时相邻的晶粒之间碰撞，而阻碍相互之间晶体生长的问题，并且因为大粒径的晶体生长，所以能够得到高的电子迁移率。

20 另外，作为缓冲层，因为使用了不含不想需要杂质的、没有掺杂物的 ZnO，所以不会在形成室内的壁面等处形成含有不想需要杂质的 ZnO 膜。因此，附着在壁面等的 ZnO 膜或 ZnO 缓冲层 2 的杂质不会混入到 ZnO 半导体层 3 中，从而能够得到高质量的 ZnO 半导体层 3。

25 另外，因为作为缓冲层，如上述使用了没有掺杂物的 ZnO，所以能够使用同样的溅射形成室形成 ZnO 缓冲层 2 和 ZnO 半导体层 3。因此，由于没有必要分别设置用于形成缓冲层的形成室和用于形成半导体层的形成室，所以能够降低装置成本，降低制造成本。并且因为能够在不改变基板温度的基础上连续地形成 ZnO 缓冲层 2 和 ZnO 半导体层 3，所以

能够缩短制造时间，谋求降低制造成本。

(实施例 2)

下面，作为实施例 2，利用表 5 中所示的条件，在玻璃基板 1 上通过溅射法形成 ZnO 缓冲层 2、ZnO 半导体层 3，并通过霍尔效应测定，求出得到的叠层膜的迁移率和载流子密度。

表 5

	基板温度 (°C)	RF 电 力 (W)	压 力 (Pa)	Ar 流 量 (sccm)	O <sub>2</sub> 流 量 ( sccm )	膜厚 (nm)
缓冲层	300	100	0.6	0	15	100~2000
半导体层	300	100	0.6	15	0	200

10 实施例 2 和实施例 1 相比，不同之处在于，将形成 ZnO 缓冲层 2 时的溅射气体中的氧气流量比固定为 100%，同时改变 ZnO 缓冲层 2 的膜厚，使其变化范围在 100nm~2000nm。在图 17 中表示出，得到的 ZnO 缓冲层 2/ZnO 半导体层 3 的叠层膜的迁移率和 ZnO 缓冲层 2 的膜厚之间的关系，在图 18 中表示出，上述叠层膜中的载流子密度和 ZnO 缓冲层 2 的膜厚之间的关系。另外，在本实施例中，因为 ZnO 半导体层 3 成为 n 型，所以测定电子迁移率。

如在图 17 中所示，ZnO 缓冲层 2 的膜厚大于 500nm 时，能够使叠层膜的电子迁移率为  $70 \text{ cm}^2/\text{Vs}$  以上。另外，ZnO 缓冲层 2 的膜厚大于 1000nm 时，能够使叠层膜的电子迁移率提高为  $80 \text{ cm}^2/\text{Vs}$  以上。

20 另外，如图 18 所示，叠层膜中的载流子密度不依赖于 ZnO 缓冲层 2 的膜厚，恒定在约  $5 \times 10^{17} \text{ cm}^{-3}$  左右。

由该结果，认为 ZnO 缓冲层 2 的膜厚大于 500nm 是理想的，更理想的是大于 1000nm。原因在于，当 ZnO 缓冲层 2 的膜厚大于 500nm，理

想的是大于 1000nm 时，ZnO 缓冲层 2 中的晶粒的直径非常大，其结果将这些晶粒作为晶核而生长的 ZnO 半导体层 3 中的晶粒变大。

另外，如果 ZnO 缓冲层 2 的膜厚超过 5000nm，则在 ZnO 缓冲层 2 的表面上产生凹凸，失去平坦性。如果在具有这样的表面形状的 ZnO 缓 5 冲层 2 上形成 ZnO 半导体层 3，则同样在 ZnO 半导体层 3 的表面上产生凹凸，其结果，形成半导体元件时装置特性降低。因此，为了控制上述装置特性的下降，理想的是 ZnO 缓冲层 2 的膜厚小于 5000nm。

### (实施方式 2)

下面说明本发明的半导体元件的制造方法的实施方式。

10 图 19 是用于说明实施方式 2 的半导体元件的制造方法的工序图。另外，在本实施例中说明作为半导体元件，制造 TFT 的情况。

首先，在预先洗净的玻璃基板 11 上利用溅射法，在氧气流量比为 20 % 以上的条件下形成膜厚为 500nm 以上的 ZnO 缓冲层 12，作为溅射气体仅使用了 Ar 气体，并连续地形成膜厚为 200nm 左右的 ZnO 半导体层 15 13。这时，ZnO 缓冲层 12 和 ZnO 半导体层 13 的形成是在同一基板温度下进行。这时可以不停止放电，变换溅射气体而连续地形成 ZnO 缓冲层 12 和 ZnO 半导体层 13，或者也可以是形成 ZnO 缓冲层 12 后，暂停止放电，变换溅射气体，形成 ZnO 半导体层 13。另外，在同一溅射形成室内形成 ZnO 缓冲层 12 和 ZnO 半导体层 13。然后，通过光刻法，将 ZnO 缓 20 冲层 12 和 ZnO 半导体层 13 的叠层膜进行图形蚀刻，加工成为岛状（图 19 (a)）。

接着，通过 RF 等离子 CVD 法，作为栅（极）绝缘膜，形成膜厚约为 500nm 的 SiN 膜 14（图 19 (b)）。然后，蚀刻除去 SiN 膜 14 的 ZnO 半导体层 13 的源极，漏电极区上的部分。最后，使用蒸镀法形成由 Al 构成的源极、漏电极以及栅电极 15S、15D、以及 15G 而制造出本实施 25 方式中的 TFT[图 19 (d) ]。

如上所述，根据本实施方式的半导体元件的制造方法，具有：在溅射气体中的氧气流量比多的条件下，在基板 11 上形成 ZnO 缓冲层 12，

接着,在比形成上述 ZnO 缓冲层 12 时氧气流量小的条件下, 在 ZnO 缓冲层 12 上形成 ZnO 半导体层 13 的工序。

如上所述, 在氧气流量比大于 20% 的条件下形成 ZnO 缓冲层 12 时, ZnO 缓冲层 12 中的晶粒的直径变大, 并且相邻的晶粒不会邻接, 而是相隔一定的距离分散存在。如上述使氧气流量比大于 20% 时, 因为能够形成导电率小于  $1 \times 10^{-9} \text{ S/cm}$  的 ZnO 缓冲层 12, 或者能够形成具有 (002) 和 (004) 以外的峰的 ZnO 缓冲层 12, 所以 ZnO 缓冲层 12 中的晶粒的直径变大, 并且相邻的晶粒不会邻接而相隔一定的距离分散存在。

另外, 上述晶粒起晶核的作用, 而使 ZnO 半导体层 13 的晶体生长, 10 这时因为 ZnO 缓冲层 12 中的晶粒相隔一定距离分散存在, 所以不会发生晶体生长时相邻的晶粒之间碰撞而阻碍相互的晶体生长的问题, 其结果, 生长为晶粒径大的 ZnO 半导体层 13。另外, 因为用与 ZnO 半导体层 13 相同的材料形成 ZnO 缓冲层 12, 所以 ZnO 缓冲层 12 和 ZnO 半导体层 13 之间的接合是同性接合, 从而得到良好的晶格匹配。其结果, 能够制造 15 出具有结晶性良好、并且迁移率提高的 ZnO 半导体层 13 的半导体元件 (TFT)。

另外, 因为作为 ZnO 缓冲层 12, 使用了不含不想需要杂质的没有掺杂质的 ZnO, 所以不会在形成室内的壁面等处形成含有不想需要杂质的 ZnO 膜。因此, 不会发生附着在壁面等的 ZnO 膜或 ZnO 缓冲层 12 的杂质混入到 ZnO 半导体层 13 中的情况, 能够得到高质量的 ZnO 半导体层 20 13。

另外, 因为作为 ZnO 缓冲层 12, 如上述使用了没有掺杂质的 ZnO, 所以能够使用相同的溅射室形成 ZnO 缓冲层和 ZnO 半导体层 13。因此, 由于没有必要分别设置 ZnO 缓冲层和 ZnO 半导体层, 从而能够降低装置 25 费用, 降低成本。

并且因为能够在不改变基板温度的基础上连续地形成 ZnO 缓冲层 12 和 ZnO 半导体层 13, 所以能够缩短制造时间, 降低成本。

如上所述, 根据本实施方式, 能够制造出将结晶性良好且具有高迁

移率的 ZnO 半导体层 13 作为通道（channel）的 TFT，能够得到特性良好的 TFT。

### （实施例 3）

作为本实施方式的实施例，使用表 6 中所示的条件，形成 ZnO 缓冲层 12 和 ZnO 半导体层 13，而制得 TFT。在本实施例中，作为形成装置，使用 RF 磁控管溅射装置，在同一形成室内，在相同的基板温度（300℃）下形成 ZnO 缓冲层 12 和 ZnO 半导体层 13。另外，作为溅射气体，使用 Ar 气体和 O<sub>2</sub> 气体的混合气体，形成 ZnO 缓冲层 12 时使氧气流量比为 100%，形成 ZnO 半导体层 13 时，使氧气流量比 0%。另外，作为比较例，除了不具有 ZnO 缓冲层 12 以外，在与实施例相同的条件下制造 TFT。

表 6

	基板温度 (℃)	RF 电力 (W)	压力 (Pa)	Ar 流量 (sccm)	O <sub>2</sub> 流量 (sccm)	膜 厚 (nm)
缓冲层	300	100	0.6	0	15	1000
半导体层	300	100	0.6	15	0	200

其结果，根据实施例的 TFT，能够得到约 2cm<sup>2</sup>/V·s 的场效应迁移率，而比较例的 TFT，只能够得到约 0.2cm<sup>2</sup>/V·s 的场效应迁移率，这是因为如上述，本实施例的 ZnO 半导体层比比较例的 ZnO 半导体层，结晶性良好的缘故。

### （实施方式 3）

下面说明本发明的半导体元件制造方法的另一实施方式。

图 20 是用于说明本实施方式的半导体元件的制造方法的工序图。另外，在本实施例中说明作为半导体元件，制造发光二极管的情况。

首先，在预先洗净的蓝宝石基板 21 上利用溅射法，在氧气流量比为 20% 以上的条件下形成膜厚为 1 μ m 的 ZnO 缓冲层 22。接着，作为溅射气体仅使用了 Ar 气体，连续地形成膜厚为 1 μ m 的 ZnO 半导体层 23[图 20 (a)]。这时，ZnO 半导体层 23 成为如上述的 n 型。

另外，在同一溅射形成室内形成 ZnO 缓冲层 22 和 ZnO 半导体层 23。这时，ZnO 缓冲层 22 和 ZnO 半导体层 23 的形成，可以是在固定基板温度的条件下不停止放电，仅转换溅射气体而连续地形成，也可以是形成 ZnO 缓冲层 22 后，暂停止放电，转换溅射气体，形成 ZnO 半导体层 13。

5 然后，在 n 型的 ZnO 半导体层 23 上形成厚度约为  $0.2 \mu m$  的 ZnO 活性层 24。形成 ZnO 活性层 24 时，利用 MBE 法，形成掺杂有 Ga 的 ZnO 活性层 24。这时，ZnO 活性层 24 中的 Ga 的掺杂量在  $1 \times 10^{17} cm^{-3} \sim 1 \times 10^{15} cm^{-3}$  的范围是理想的。另外，可以替代 Ga，而掺杂 Al 等其它 13 族元素。接着，使用 MBE 法，在 ZnO 活性层 24 上形成掺杂有 N 的 p 型 ZnO 层 25[图 20 (b) ]。

然后蚀刻除去 p 型 ZnO 层 25 和 ZnO 活性层 24 的一部分，使 n 型 ZnO 层 23 的一部分露出，而形成 n 电极形成区 23A[图 20 (c) ]。最后，在 n 型 ZnO 层 23 的 n 电极形成区 23A 上和 p 型 ZnO 层 25 上，利用蒸镀法，形成由 Al 构成的电极 26，制得发光二极管。[图 20 (d) ]。

15 在本实施例中，具有：在溅射气体中的氧气流量比多的条件下，在基板 21 上形成 ZnO 缓冲层 22，接着在比形成 ZnO 缓冲层 22 时氧气流量比小的条件下，在 ZnO 缓冲层 22 上形成 ZnO 半导体层 23 的工序。

如上所述，在氧气流量比大于 20% 的条件下形成 ZnO 缓冲层 22 时，ZnO 缓冲层 22 中的晶粒的直径大，并且相邻的晶粒不会邻接，而相隔一定的距离分散存在。如上述，因为在氧气流量比大于 20% 的条件下，能够形成导电率小于  $1 \times 10^{-9} S/cm$  的 ZnO 缓冲层 22，或者是能够形成具有 (002) 和 (004) 以外的峰的 ZnO 缓冲层 22，所以 ZnO 缓冲层 22 中的晶粒的直径变大，并且相邻的晶粒不会邻接而相隔一定的距离分散存在。

25 另外，上述晶粒起晶核的作用，而使 ZnO 半导体层 23 的晶体生长，这时因为 ZnO 缓冲层 22 中的晶粒相隔一定距离分散存在，所以不会发生晶体生长时相邻的晶粒之间碰撞而阻碍相互的晶体生长的问题，其结果生长为晶粒径大的 ZnO 半导体层 23。另外，用与 ZnO 半导体层 23 相同的材料形成 ZnO 缓冲层 22 时，ZnO 缓冲层 22 和 ZnO 半导体层 23

之间的接合是同性接合，从而得到良好的晶格匹配。其结果，粒径提高的 ZnO 半导体层 23 生长。最终，能够制造出具有结晶性良好、且迁移率提高的 ZnO 半导体层 23 的半导体元件（发光二极管）。

另外，因为作为 ZnO 缓冲层 22，使用了不含不想需要杂质的没有掺 5 杂物的 ZnO，所以不会在形成室内的壁面等形成含有不想需要杂质的 ZnO 膜。因此，不会出现杂质由附着在壁面等的 ZnO 膜或 ZnO 缓冲层 22，混入到 ZnO 半导体层 23 中的情况，从而能够得到高质量的 ZnO 半导体层 23。

如上所述，因为在粒径大且没有混进不想需要杂质的 n 型的 ZnO 半 10 导体层 23 上形成 ZnO 活性层 24、p 型 ZnO 半导体层 25，所以这些 ZnO 活性层 24 和 p 型 ZnO 半导体层 25 的特性提高。因此，根据本实施方式，能够提供元件特性优异的发光二极管。

另外，因为作为 ZnO 缓冲层 22，如上述使用了没有掺杂物的 ZnO，所以能够使用相同的溅射室形成 ZnO 缓冲层 22 和 ZnO 半导体层 23。因 15 此，因为没有必要分别设置 ZnO 缓冲层的形成室和 ZnO 半导体层的形成室，从而能够降低装置费用，降低制造成本。并且，因为不改变基板温度而连续地形成 ZnO 缓冲层 22 和 ZnO 半导体层 23，所以能够缩短制造时间并降低制造成本。

下面说明实施方式 4、5，这两种方式均利用了使用没有掺杂物的 ZnO 20 靶，改变溅射气体中的氧气流量比时，能够容易且广泛并高精度地改变形成的 ZnO 膜的导电率（参照图 2～图 4）。在该实施方式 4、5 中，使用公知地 RF 溅射装置在玻璃基板上形成 ZnO 膜。作为靶，使用无掺杂物的 ZnO（99.99%），作为溅射气体，使用 Ar 气体和 O<sub>2</sub> 气体。ZnO 膜的形成条件是，在基板温度 300℃、压力 0.5Pa、RF 功率密度 10W/cm<sup>2</sup>。

#### 25 （实施方式 4）

图 21 是使用本发明实施方式 4 的 ZnO 膜形成方法来形成导电率不同的 ZnO 膜多层膜时的说明图。

使溅射气体中的氧气流量比为 100%，在玻璃基板 31 的一面上形成

膜厚为 100 埃的第 1 ZnO 膜 32 [图 21 (a)]。接着，断开放电，将氧气流量比减少至 0%，然后再开启放电，在第 1 ZnO 膜 32 上层叠膜厚为 100 埃的第 2ZnO 膜 33[图 21(b)]。同样地，交叉层叠第 1ZnO 膜 32 和第 2ZnO 膜 33[图 21 (c)]。

5 通过以上方法形成的多层 ZnO 膜是由高电阻的第 1 ZnO 膜 32 和低电阻的第 2 ZnO 膜 33 构成的层叠物。因此，第 2 ZnO 膜 33，33…分别是第 1 ZnO 膜 32，32…被绝缘。

10 图 22 是如上述形成的多层 ZnO 膜的模式图。图中 30 是有助于导电的电子。电子 30，在电子 30 所处的第 2 ZnO 膜 33 的内部移动，不会发生通过第 1 ZnO 膜 32，而向另一第 2ZnO 膜 33 移动的情况。即，能够把电子 30，30…封闭在各 2 ZnO 膜 33 内，能够防止由杂质的扩散，而使迁移率降低的问题。因此，该多层膜具有高电子迁移率。

15 即，本实施方式的 ZnO 膜的形成方法是，因为具备导电率不同的多层膜，所以能够以低成本、容易地制造出具有高的电子迁移率的电子设备（例如 TFT）。

#### （实施方式 5）

图 23 和图 24 是本发明的实施方式 5 的半导体元件（LDD/具有半导体膜结构的叠层膜的 FET）的制造方法的工序图。

20 使溅射气体中的氧气流量比为 3%，在玻璃基板 41 的一面，形成膜厚为 200nm 的 ZnO 半导体膜 42[图 23 (a)]。接着，不断开放电，将氧气流量比从 3% 连续地减少至 0%，而在 ZnO 半导体膜 42 上形成膜厚为 10nm 的 LDD/源极・漏极膜 43[图 23 (b)]。然后，使用稀盐酸，进行蚀刻，除去 LDD/源极・漏极膜 43 的一部分，而形成槽部 43a[图 23(c)]。

25 在 LDD/源极・漏极膜 43 上以及槽部 43a 内，通过等离子 CVD 法，堆积 SiN，形成膜厚为 500nm 的绝缘膜 50[图 24 (a)]然后通过蚀刻，仅除去 LDD/源极・漏极膜 43 上的绝缘膜 50，而形成将槽部 43a 作为底部的绝缘层 44[图 24 (b)]。最后，通过在 LDD/源极・漏极膜 43 上和绝缘层 44 上形成 Al 膜，从而在 LDD/源极・漏极膜 43 上形成源极 45 和漏电

极 46，在绝缘层 44 上形成栅电极 47[图 24(c)]。

根据以上的成膜方法，在 n<sup>-</sup>型的 ZnO 半导体膜 42 上，连续地将氧气流量比从 3% 减少至 0%，而形成 ZnO 半导体膜，所以能够容易地层叠从 n<sup>-</sup>型连续地向 n<sup>+</sup>型变化的 LDD/源极·漏极膜 43。

另外，因为将氧气流量比连续地减少而成膜，所以 LDD/源极·漏极膜 43 的导电率将从基板侧向膜厚方向连续地增大。因此，LDD/源极·漏极膜 43 的源极 45 和漏电极 46 侧的区，导电率高，而起到源极区和漏极区的作用，并且 LDD/源极·漏极膜 43 的 ZnO 半导体膜侧区的导电率比源极区和漏极区导电率低，作为 LDD 区起作用。即，能够以低成本且容易地制造出具有 LDD/半导体膜结构的叠层膜的 FET。

在以上形成的 FET，通过其 LDD/半导体膜结构，能够缓和漏电极附近的电场，并能够防止由热电子引起的 FET 的性能老化（被加速成高速度的载流子被注入到绝缘层 44 中，成为固定电荷）。

另外，在上述实施方式中，使用 RF 溅射装置，另外作为溅射气体，使用 O<sub>2</sub> 气体和 Ar 气体，但也可以使用 DC 溅射装置、ECR 溅射装置、或螺旋等离子波溅射装置，而作为溅射气体，可以使用 O<sub>2</sub> 气体和 He 气体、Ne 气体或 Kr 气体等惰性气体。

另外，作为半导体元件的例子，说明了 TFT 和二极管，但本发明的半导体元件并不限于这些，也可以适当使用于光传感器等其它半导体元件。

如上所述，根据本发明的 ZnO 半导体层的形成方法，能够形成粒径大、迁移率提高的 ZnO 半导体层，同时能够降低成本。

另外，根据本发明的半导体元件的制造方法，因为能够制造具有粒径大、迁移率提高的 ZnO 半导体层的半导体元件，所以能够提高元件特性。并且能够降低其制造成本。

另外，根据本发明的半导体元件，因为具备粒径大、迁移率提高的 ZnO 半导体层，所以能够提供元件特性提高的半导体元件。

另外，根据本发明的 ZnO 膜的形成方法，能够降低材料成本、容易

---

地形成电导率不同的多个 ZnO 膜。另外，能够形成导电率沿膜厚度方向连续变化的 ZnO 膜。并且能够交替层叠导电率低的 ZnO 膜和高的 ZnO 膜。

另外，根据本发明的半导体元件的制造方法，能够降低材料成本，  
5 容易地制造出具有导电率沿膜厚度方向连续变化的 ZnO 膜的半导体元件。

因为本发明包括多种没有脱离本发明必要技术特性的形态，所以上述的具体实施方式只是作为用于作说明的，而并不限定本发明的范围，  
因为本发明的范围是由权利要求来限定的，而不是先前的叙述，所以属  
10 于本发明权利要求边缘和范围的所有改变均包含在权利要求中。

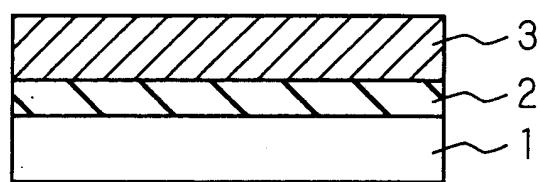


图 1

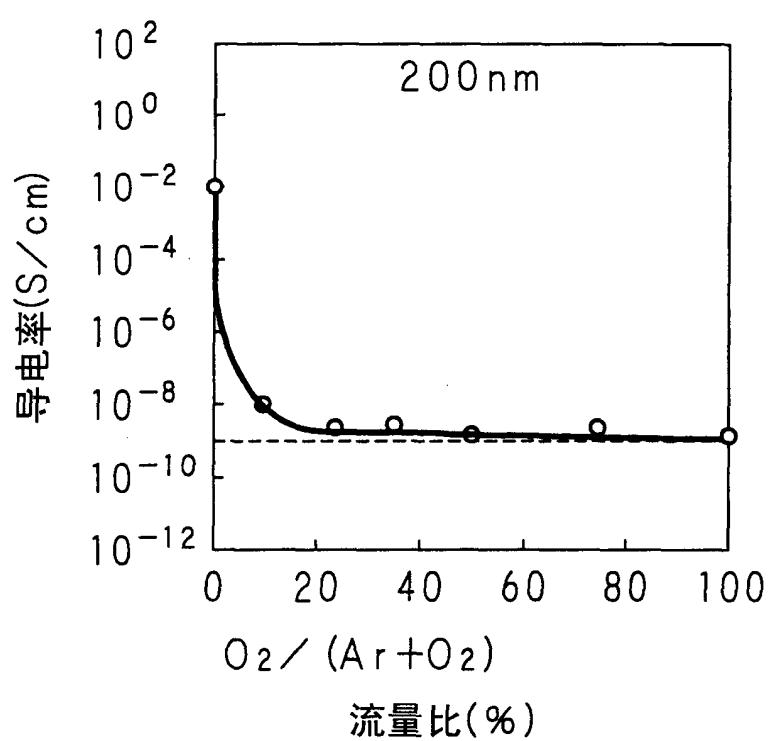


图 2

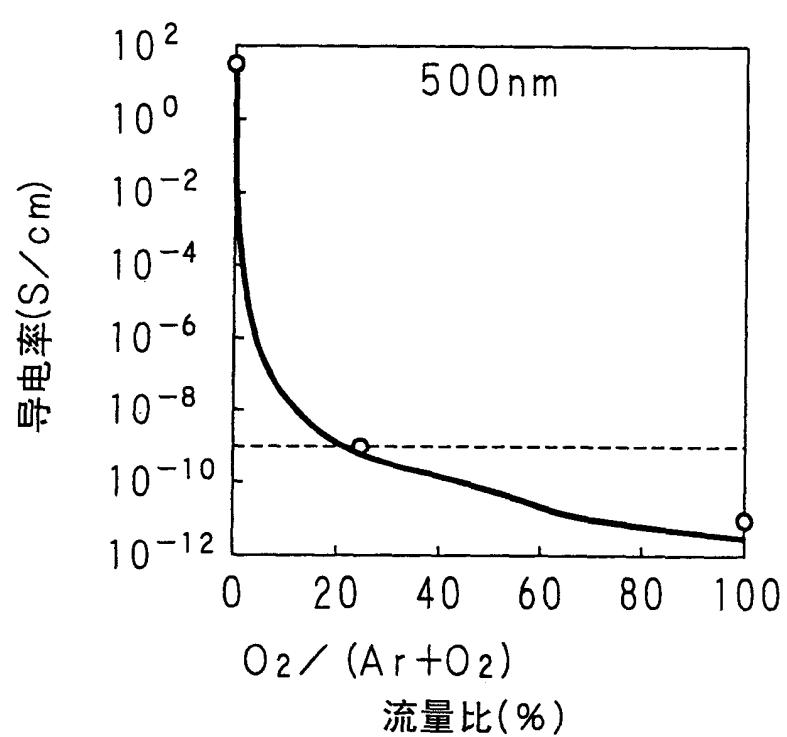


图 3

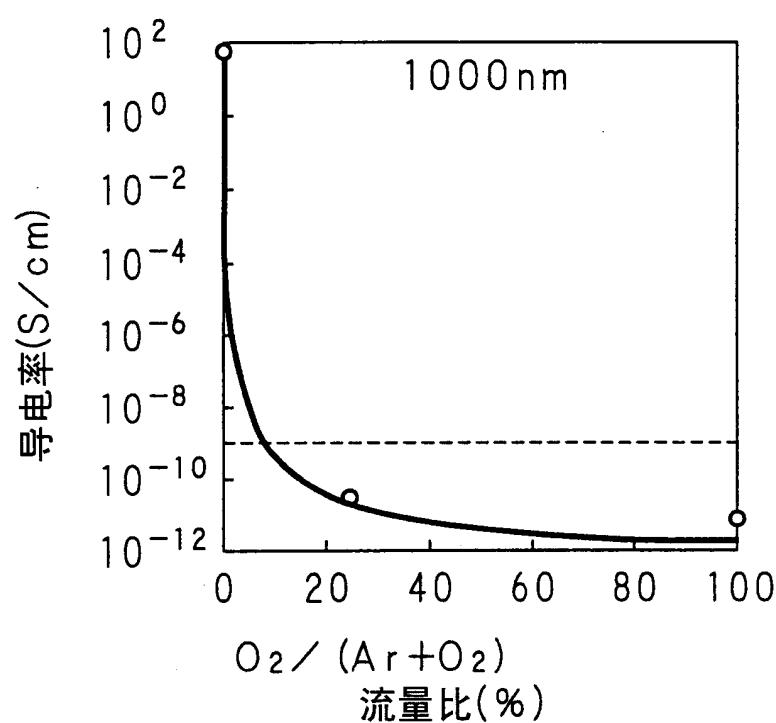


图 4

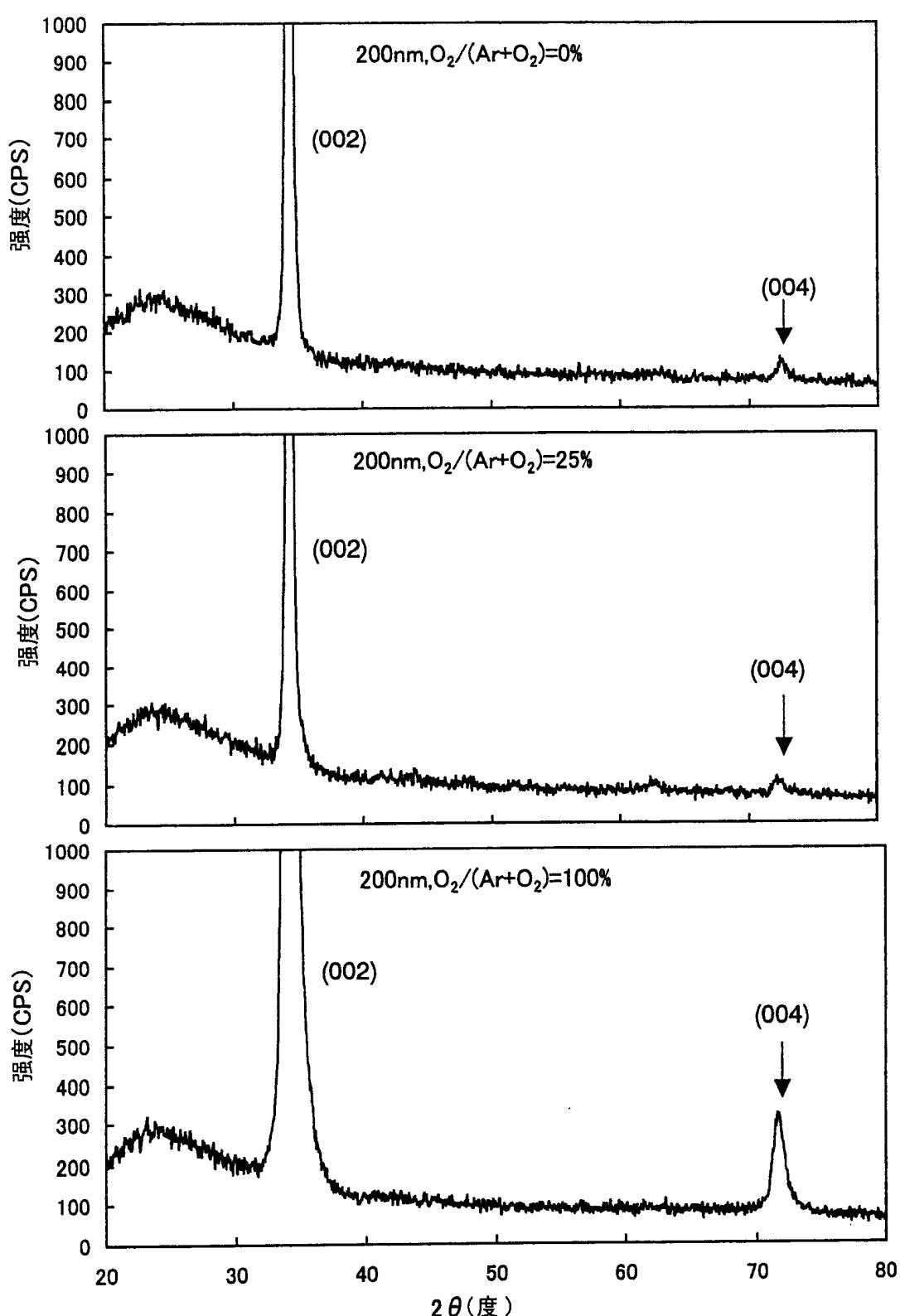


图 5

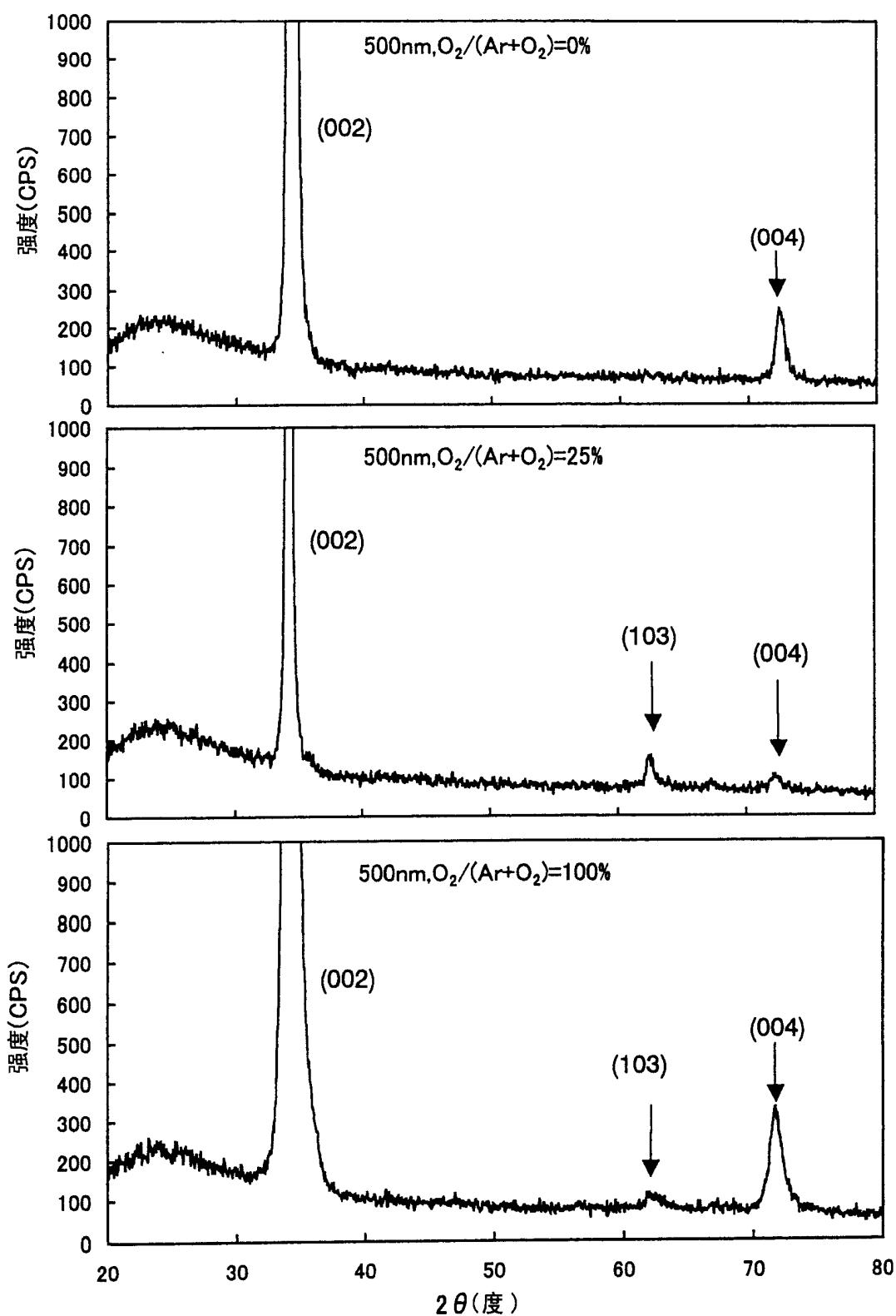


图 6

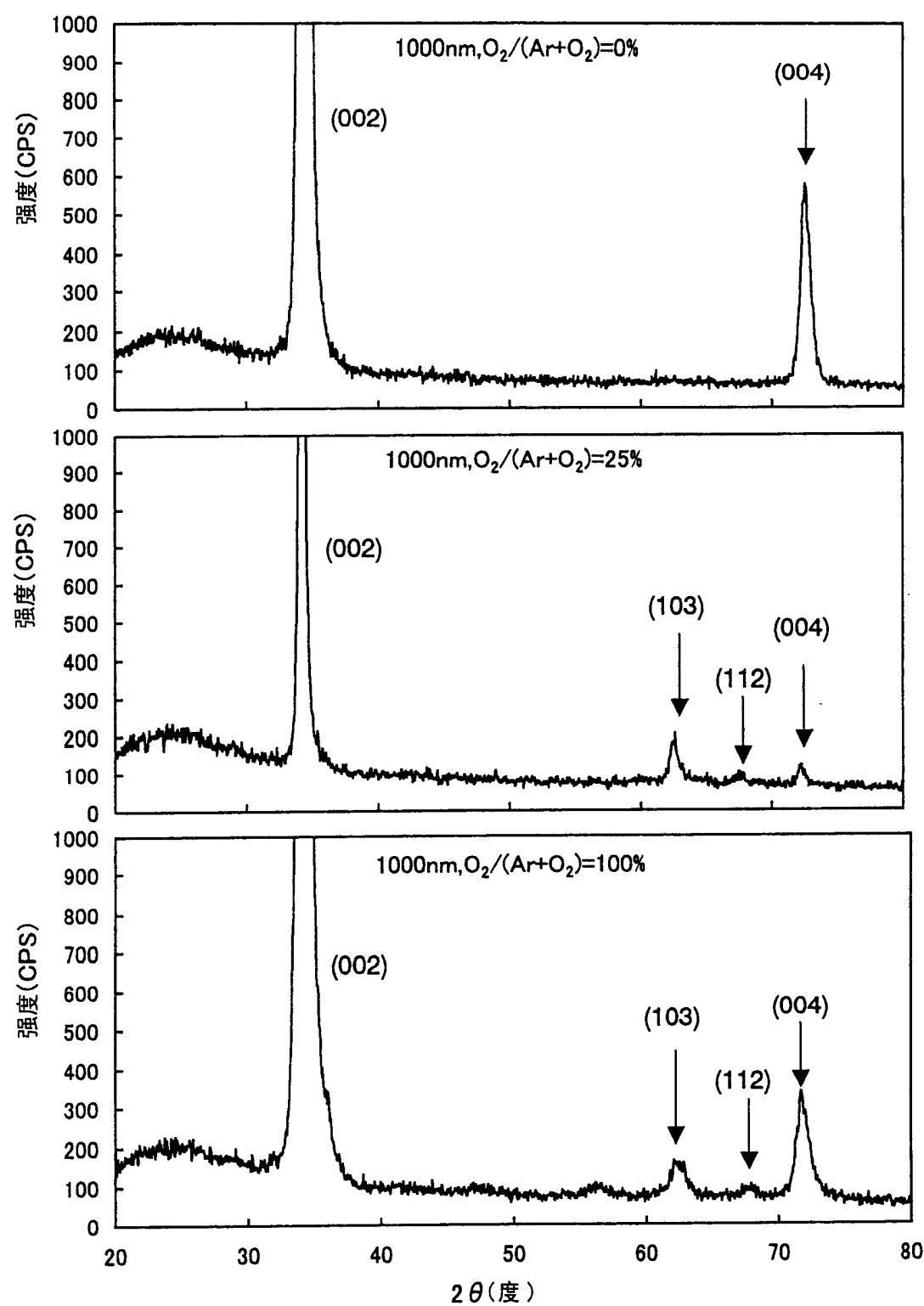


图 7

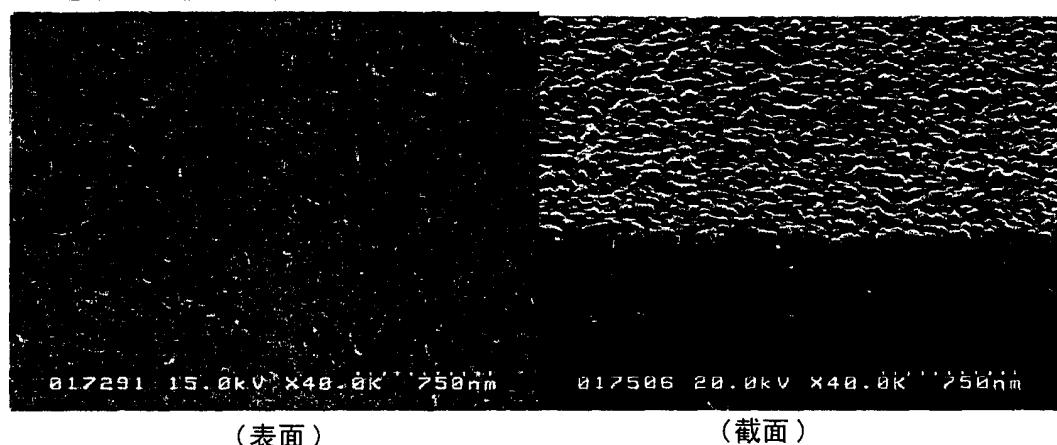
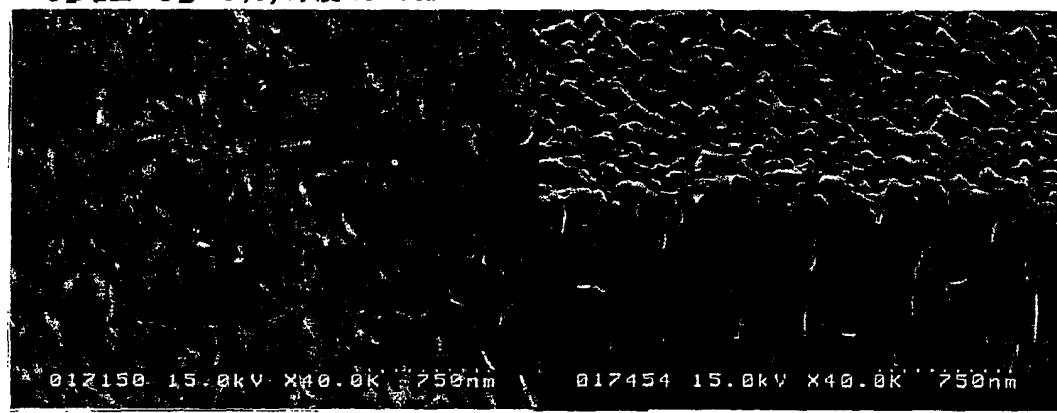
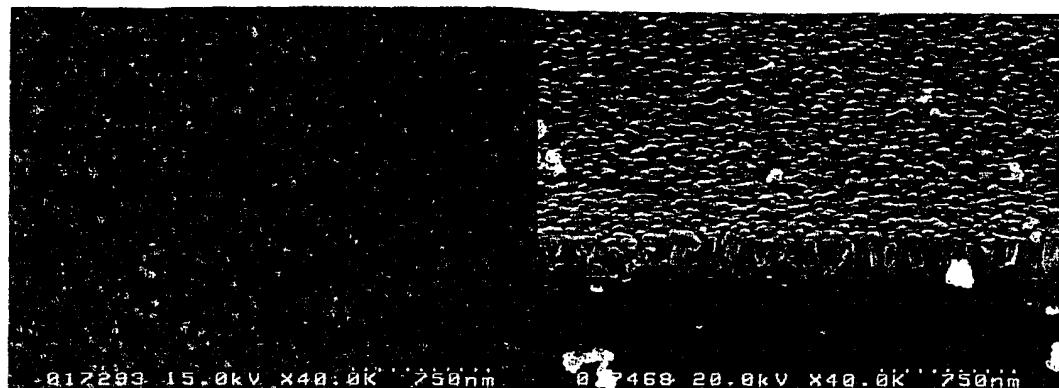
**A** $O_2/(Ar+O_2)=0\%$ , 厚度 200nm**B** $O_2/(Ar+O_2)=0\%$ , 厚度 500nm**C** $O_2/(Ar+O_2)=0\%$ , 厚度 1000nm

图 8

A

$O_2/(Ar+O_2) = 25\%$ , 厚度 200nm

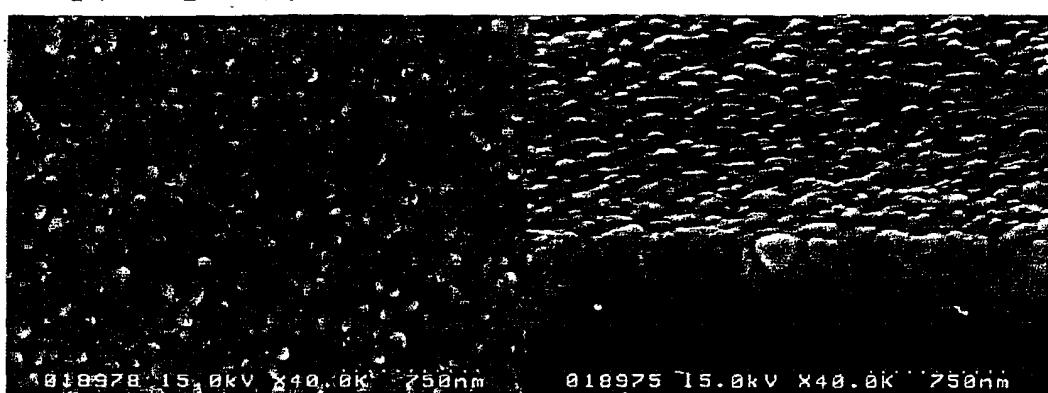


(素面)

(截面)

B

$\Omega_2/(Ar+\Omega_2) = 25\%$ , 厚度 500nm



(表面)

(截面)

6

$\Omega_2/(Ar+O_2) = 25\%$ , 厚度1000nm



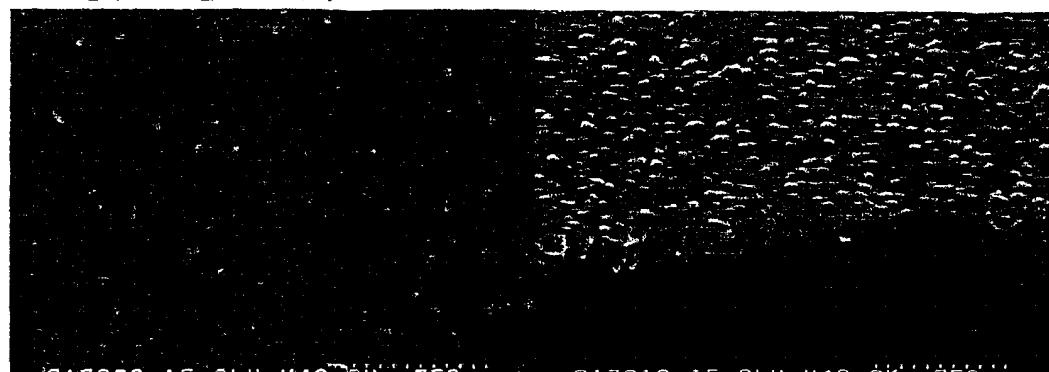
(表面)

冬 9

(截面)

A

$O_2/(Ar+O_2) = 100\%$ , 厚度 200nm

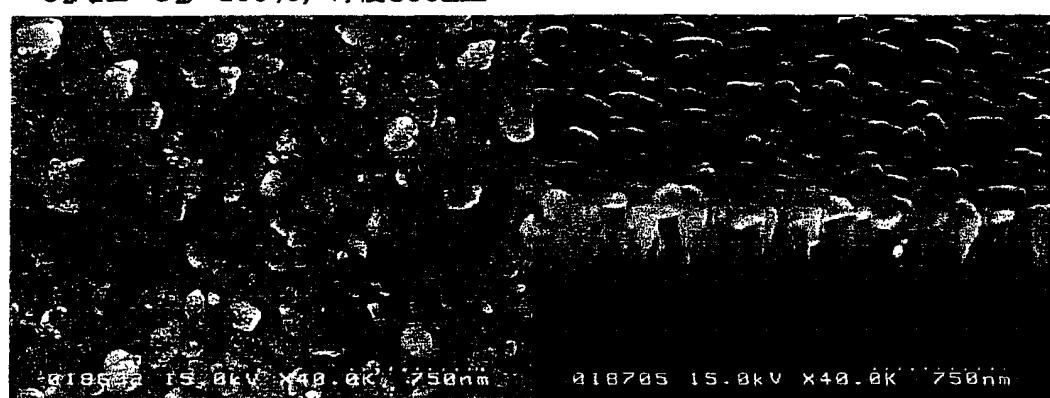


(表面)

(截面)

B

$O_2/(Ar+O_2) = 100\%$ , 厚度 500 nm

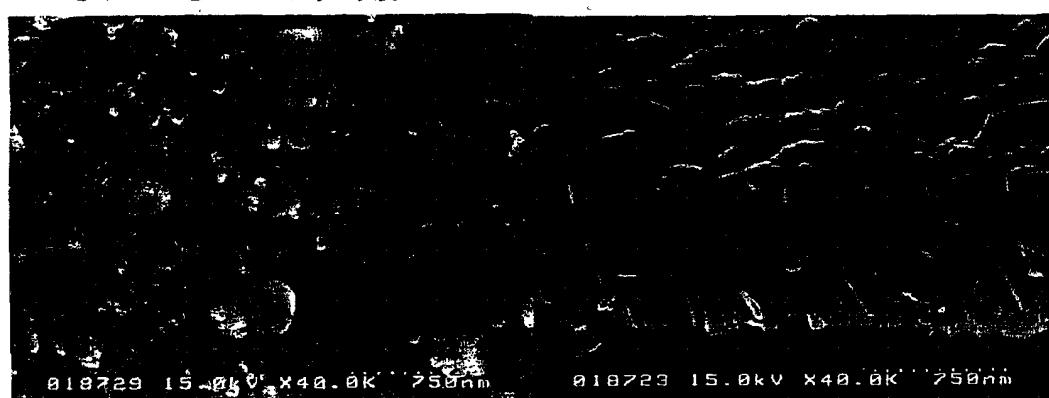


(表面)

(截面)

C

$O_2/(Ar+O_2) = 100\%$ , 厚度 1000 nm



(表面)

图 10

(截面)

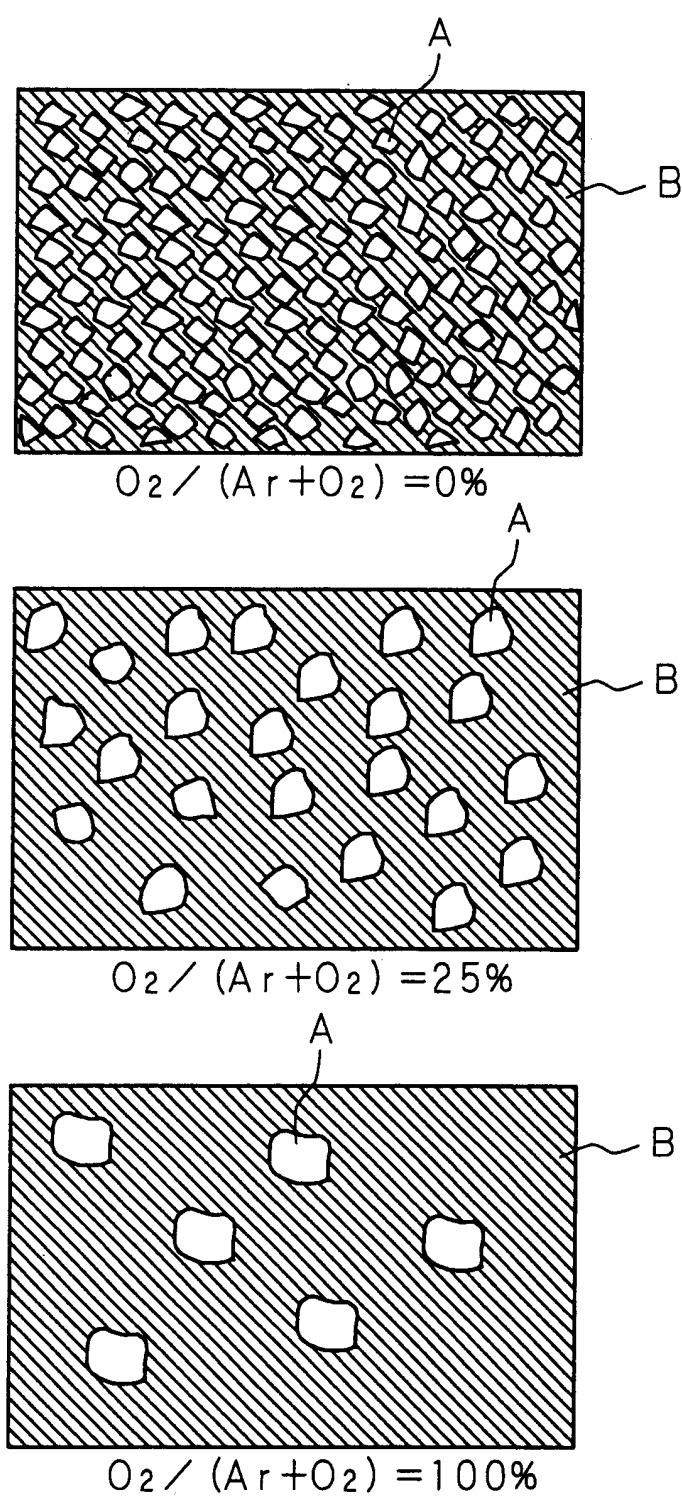


图 11

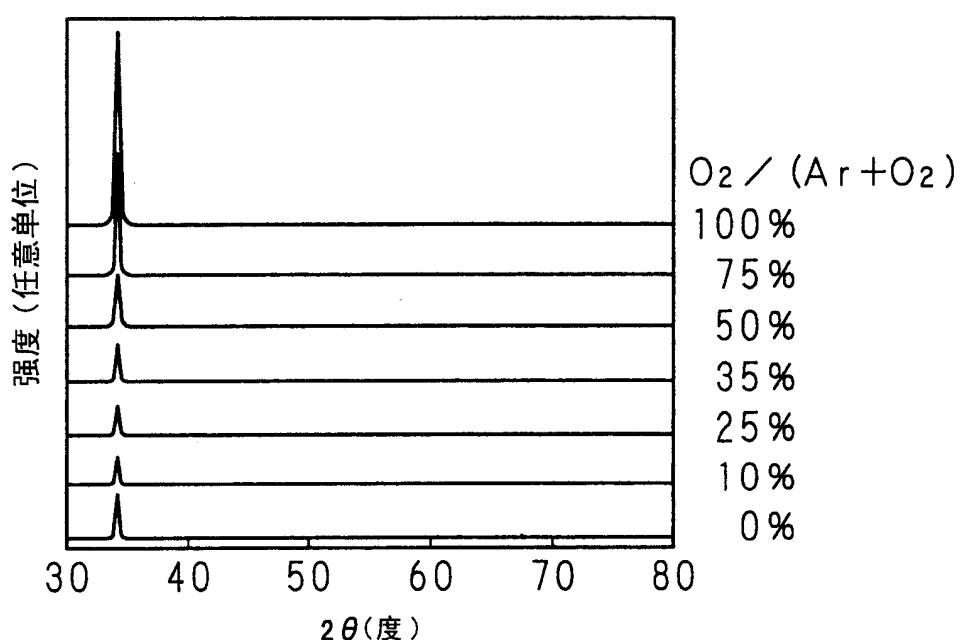


图 12

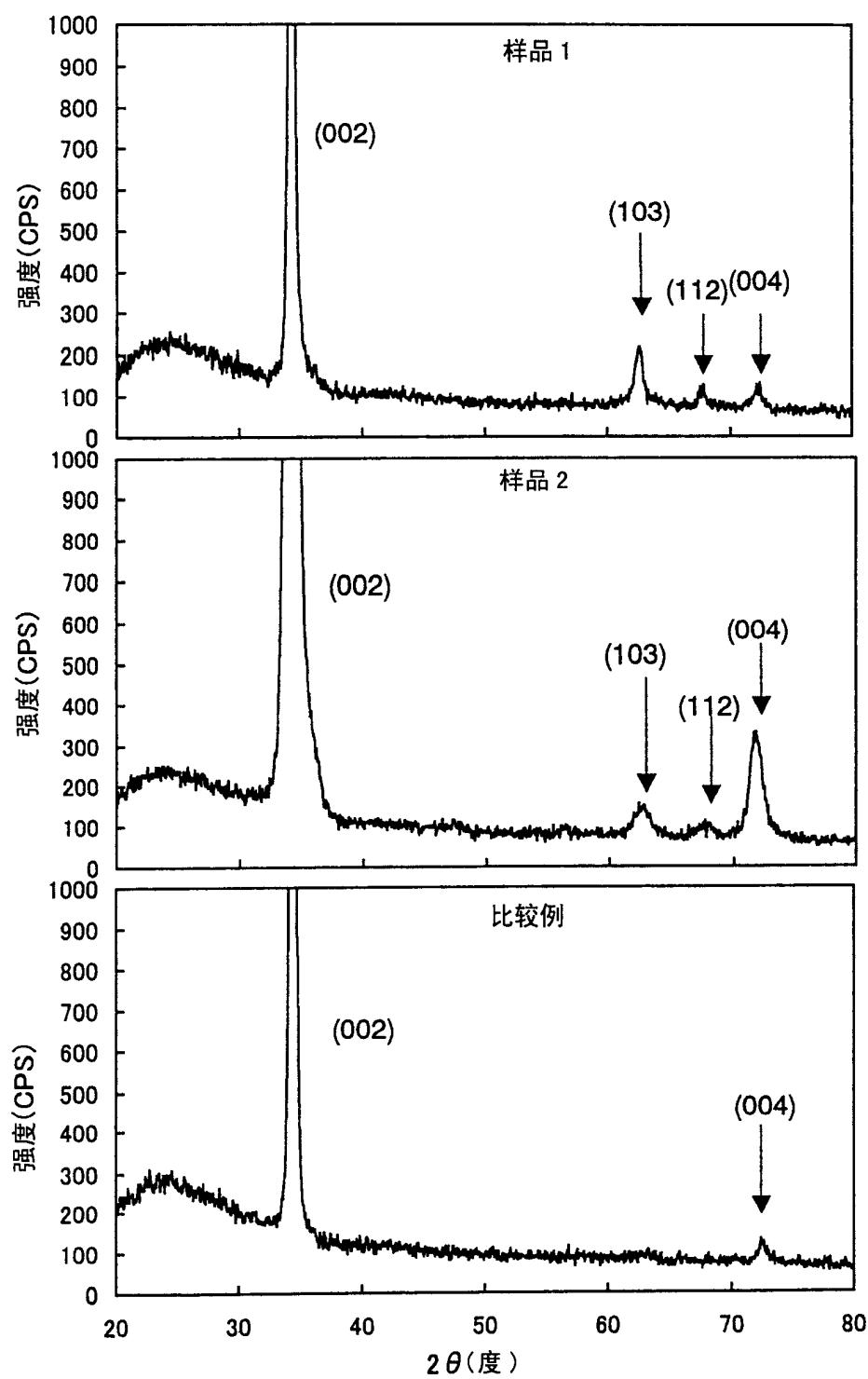
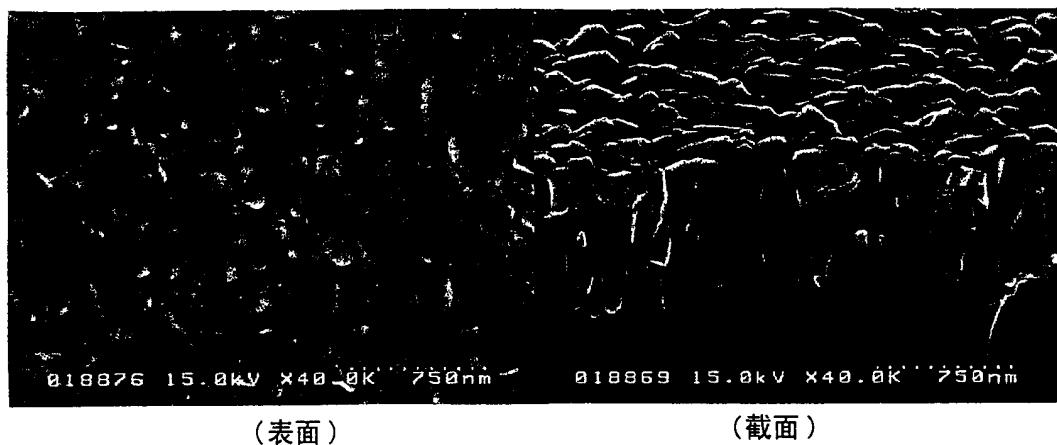


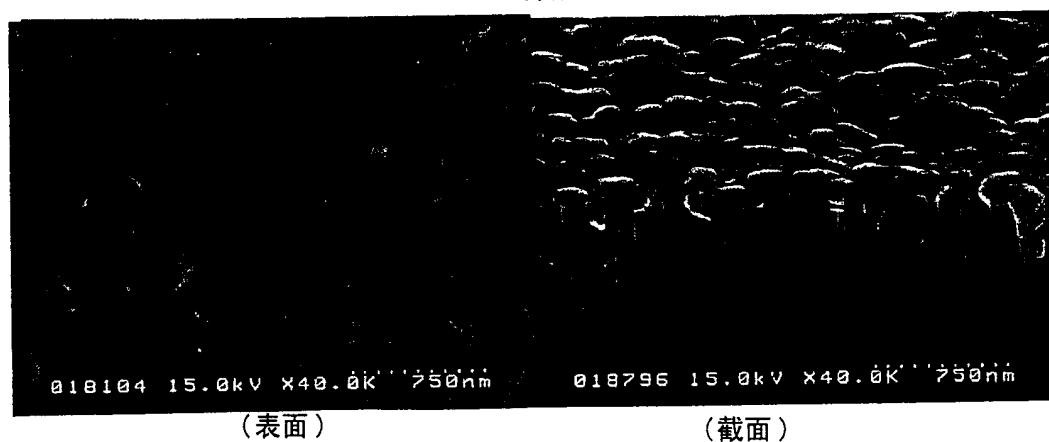
图 13

**A**

样品 1

**B**

样品 2

**图 14**

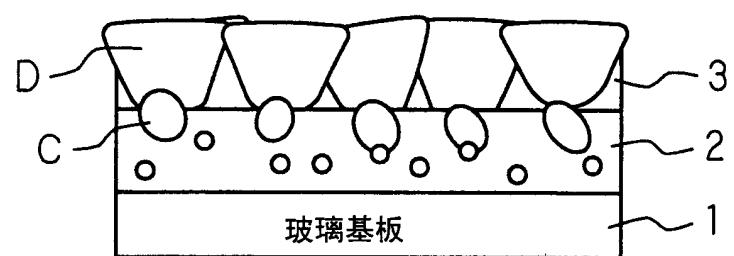
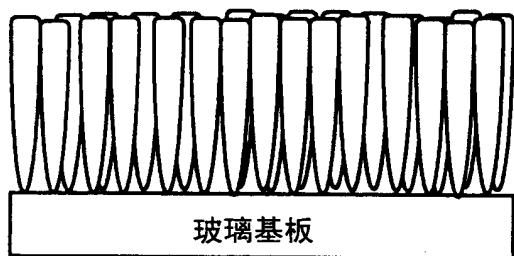


图 15



冬 16

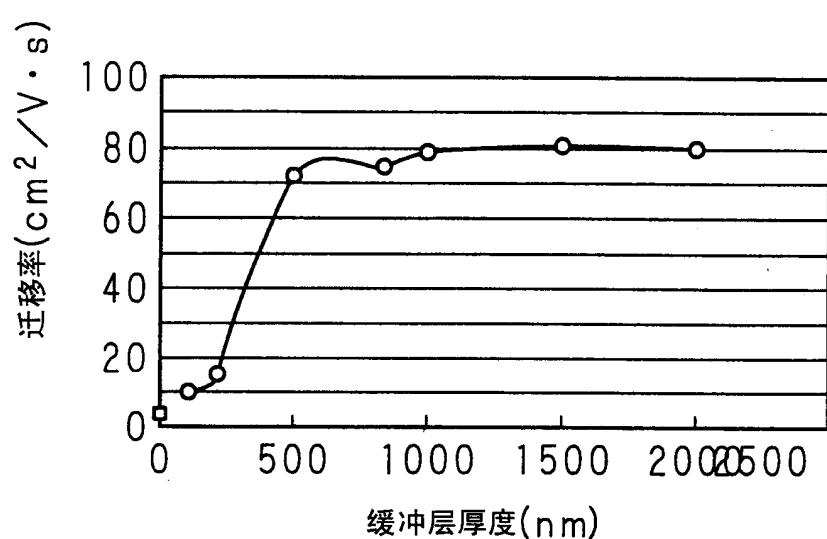


图 17

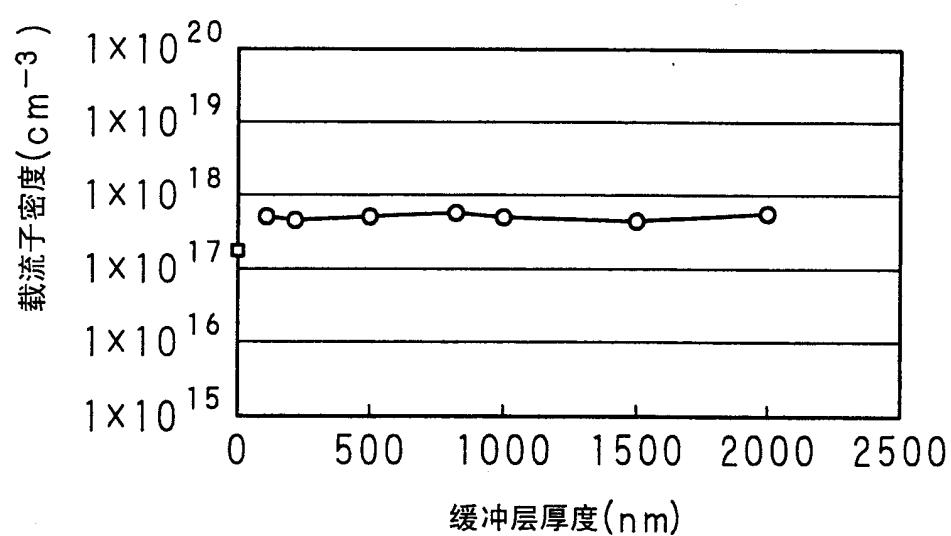


图 18

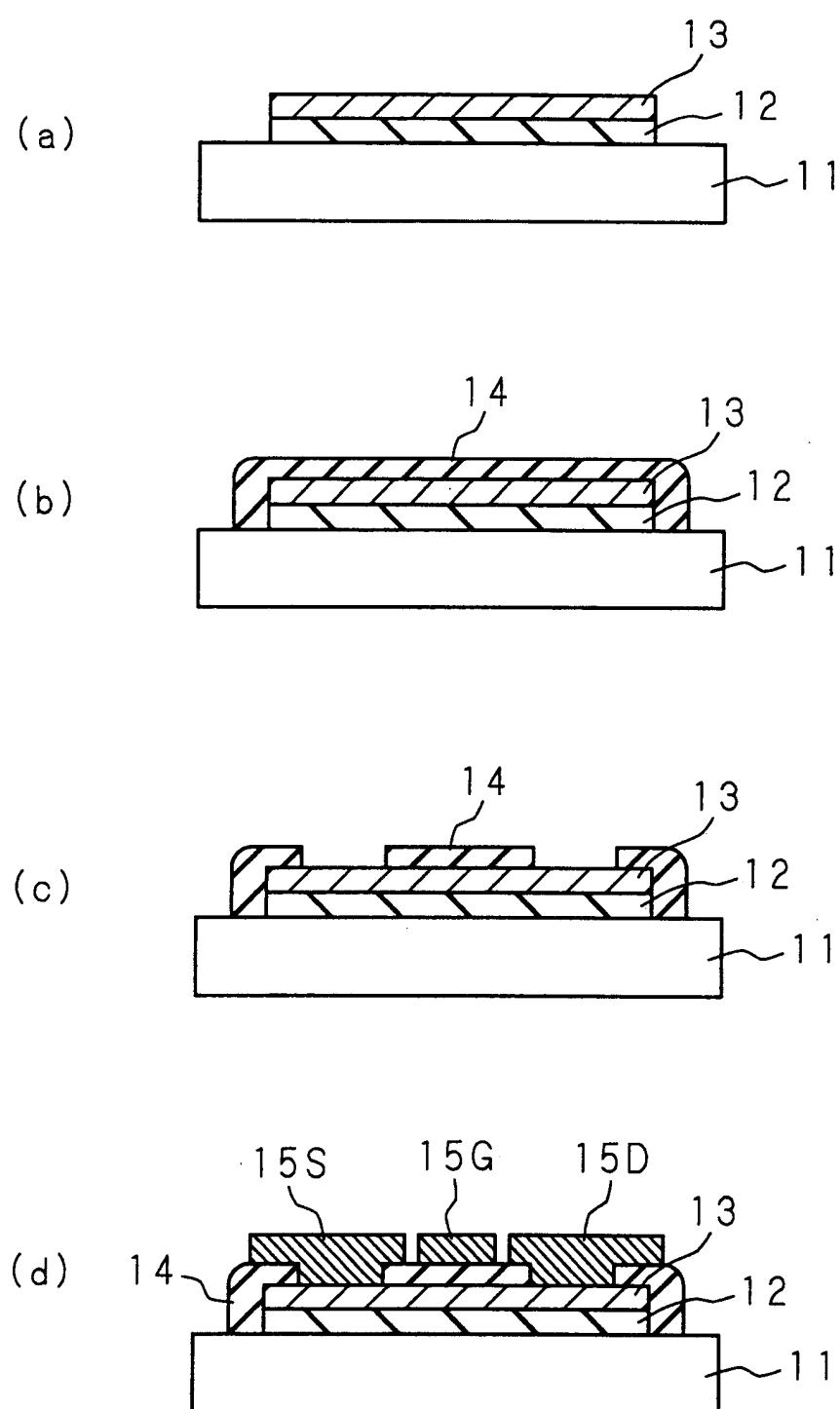


图 19

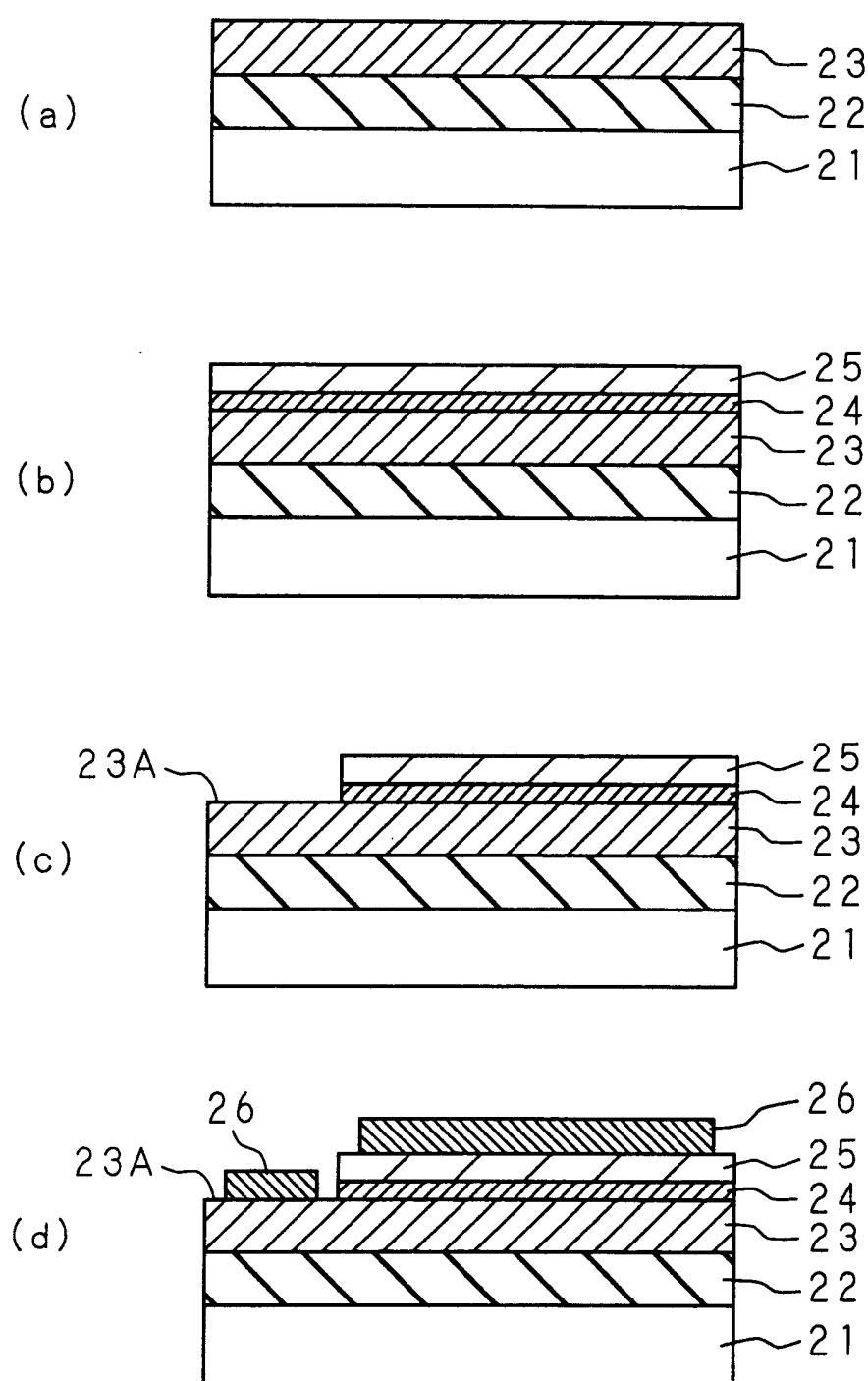


图 20

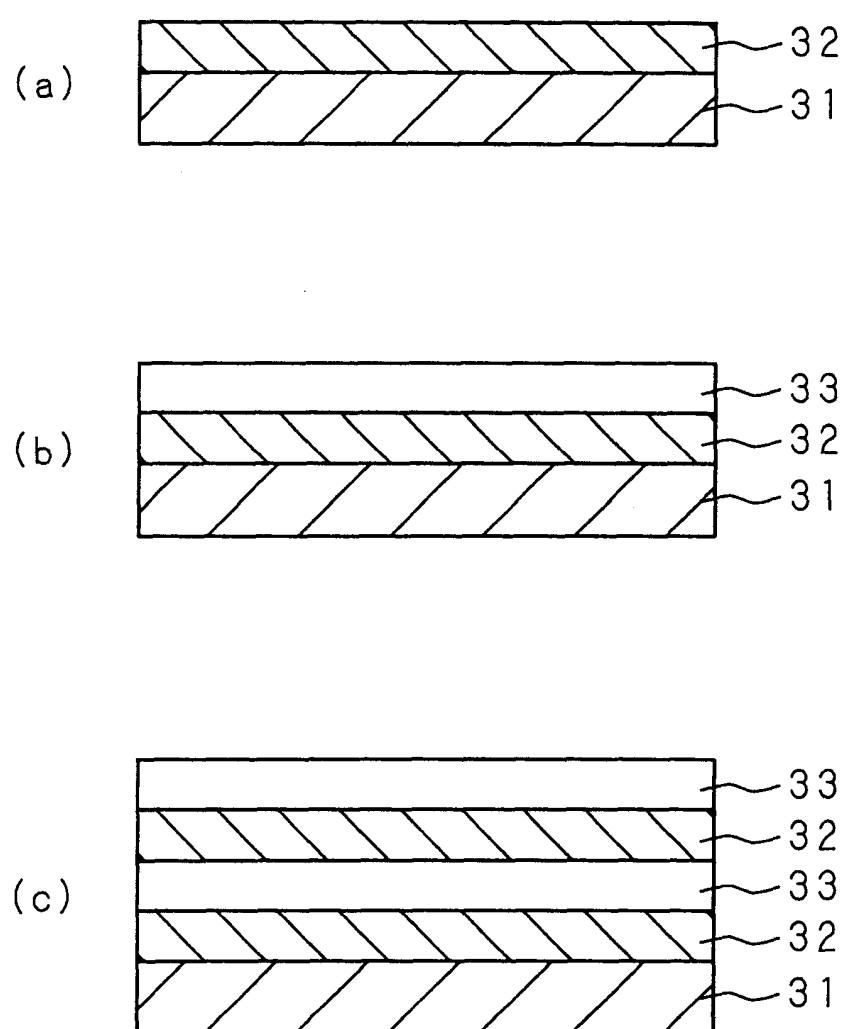


图 21

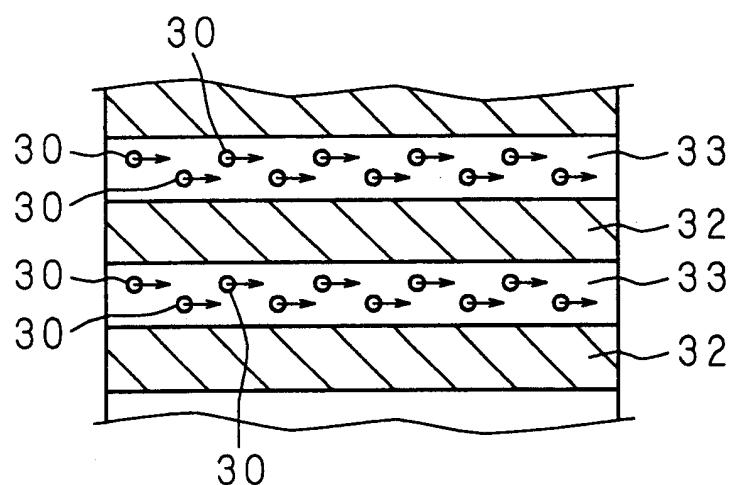


图 22

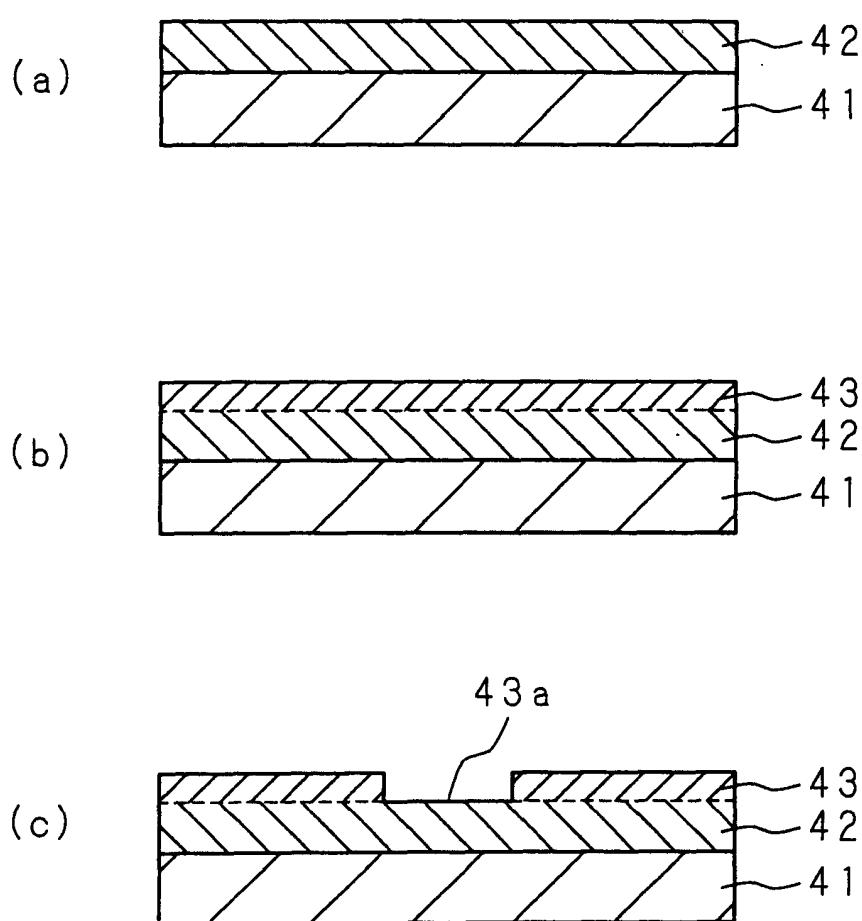


图 23

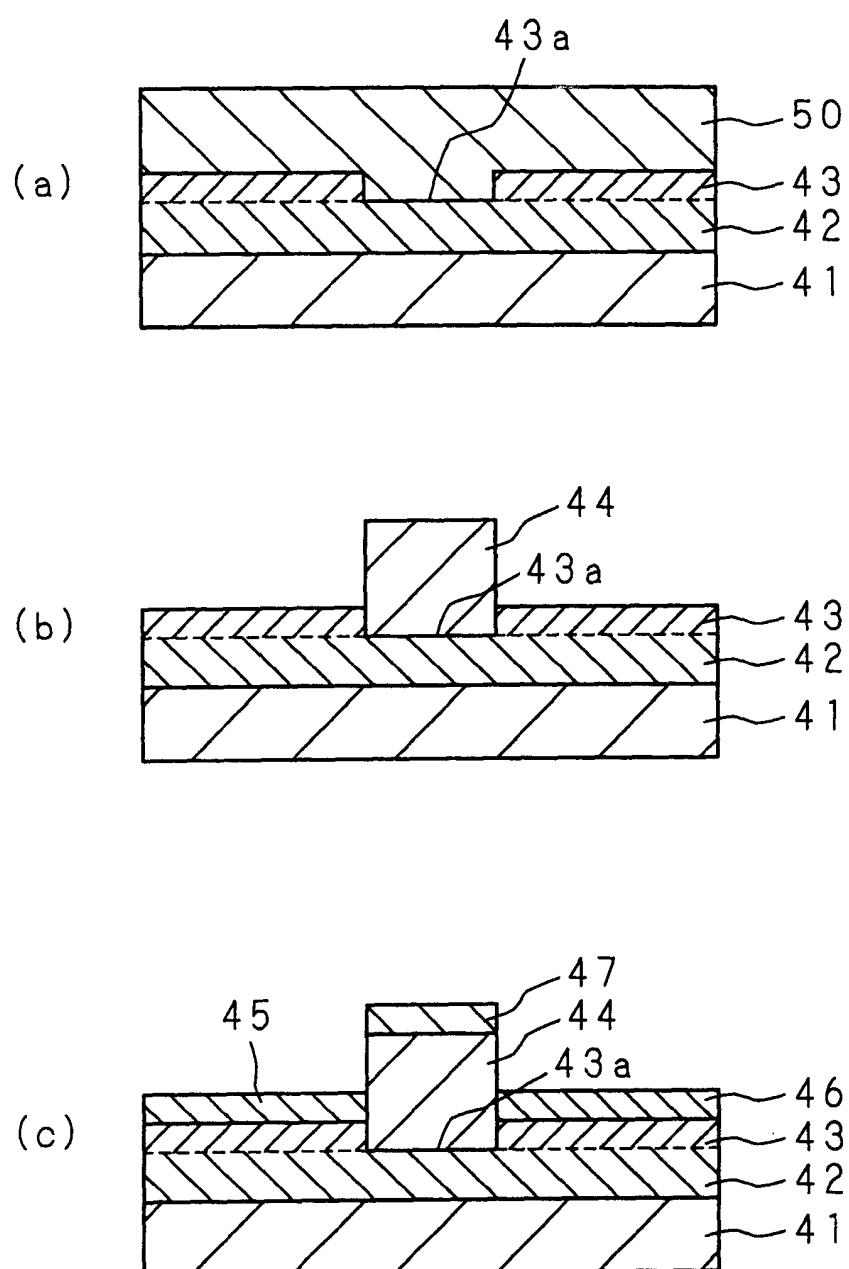


图 24